

## 特長

- 全温度範囲で精密な伝搬遅延：
  - レシーバ/ドライバ：18.5ns ± 3.5ns
- 高いデータ・レート：52Mbps
- 低 $t_{PLH}/t_{PHL}$ スキュー：
  - レシーバ/ドライバ：500ps標準
- -7Vから12VのRS485入力同相範囲
- 全同相範囲でフェイルセーフ動作を保証
- 高入力抵抗：±22k 電力供給のない場合も)
- 短絡保護
- サーマル・シャットダウン保護
- 3ステート出力で、パワーオフ時に出力はハイ・インピーダンスとなる
- 単一5V電源動作
- LTC490/LTC491とピンコンパチブル
- 26MHzにおいてCMRRが45dB

## アプリケーション

- 高速RS485/RS422全二重トランシーバ
- レベル・トランスレータ
- バックプレーン・トランシーバ
- STS-1/OC-1データ・トランシーバ
- 信号リピータ

## 概要

LTC<sup>®</sup>1686/LTC1687は、52Mbpsの高いデータ・レートで動作する高速、精密遅延の全二重RS485トランシーバです。これらのデバイスはRS422の要求条件にも適合しています。

独自のアーキテクチャにより、きわめて安定した伝搬遅延を実現し、広い同相範囲および周囲温度範囲で低スキューを実現します。

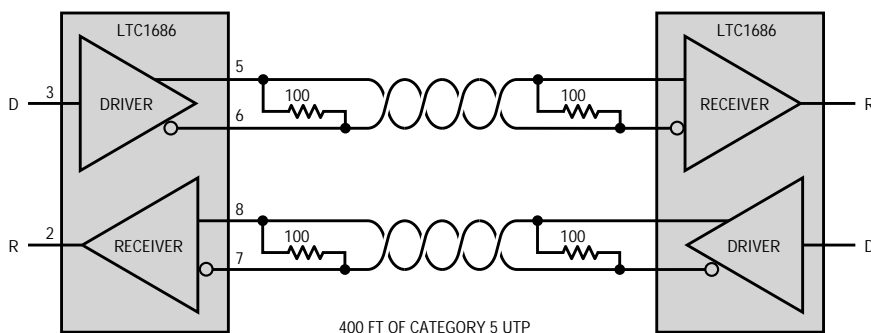
ドライバおよびレシーバは3ステート出力を備えており、ディスエーブルされたドライバ出力は、全同相範囲で高インピーダンス状態が維持されます。短絡回路機能によって出力の短絡が検出され、ドライバ出力電流を大幅に低減します。また、同様の機能でレシーバ出力も短絡から保護します。サーマル・シャットダウン回路は、過大な電力消費を防止します。

レシーバはフェイルセーフ機能を備え、入力が短絡あるいはフロートしているときに出力が“H”状態が保証されます。LTC1686/LTC1687 RS485トランシーバは、全同相範囲(-7Vから12V)でレシーバのフェイルセーフ動作を保証します。レシーバの入力抵抗はデバイスに電力が供給されないか、またはディスエーブルされているときに、22k以上に維持されます。

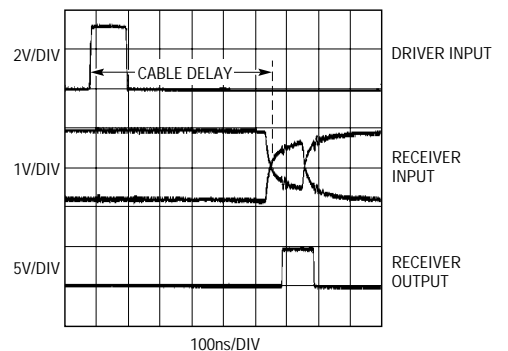
LTC1686/LTC1687は単一5V電源で動作し、わずか7mAの電源電流しか消費しません。

△、LTC、LTはリニアテクノロジー社の登録商標です。

## 標準的応用例



10Mbpsデータ・パルス  
400フィート・カテゴリ-5 UTP



LTC1686/87 • TA01

1686/87 TA02

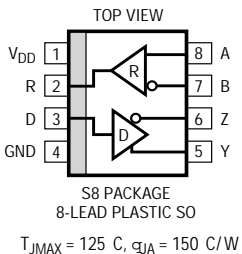
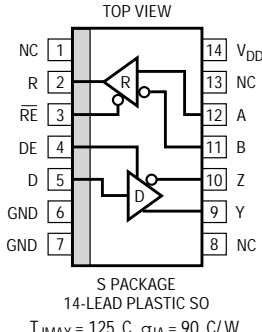
## 絶対最大定格

(Note 1)

電源電圧 ( $V_{DD}$ )	10V
制御入力電流	-100mA ~ 100mA
制御入力電圧	-0.5V ~ $V_{DD} + 0.5V$
ドライバ入力電圧	-0.5V ~ $V_{DD} + 0.5V$
ドライバ出力電圧	+12V / -7V
レシーバ入力電圧	+12V / -7V
レシーバ出力電圧	-0.5V ~ $V_{DD} + 0.5V$
レシーバ入力差動	10V

ドライバ短絡時間 ( $V_{OUT}$ : -7V ~ 10V)	無限
レシーバ短絡時間 ( $V_{OUT}$ : 0V ~ $V_{DD}$ )	無限
動作温度範囲	0 ~ 70
保存温度範囲	-65 ~ 150
リード温度(半田付け、10秒)	300

## パッケージ/発注情報

	ORDER PART NUMBER		ORDER PART NUMBER
	LTC1686CS8		LTC1687CS
	S8 PART MARKING		
	1686		

インダストリアルおよびミリタリ・グレードに関してはお問い合わせください。

5

DC電気的特性 注記がない限り、 $V_{DD} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OD1}$	Differential Driver Output (Unloaded)	$I_{OUT} = 0$			$V_{DD}$	V
$V_{OD2}$	Differential Driver Output (With Load)	R = 50 $\omega$ (RS422) R = 27 $\omega$ (RS485), Figure 1	2.0 1.5		$V_{DD}$	V V
$dV_{OD}$	Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	R = 27 $\omega$ or 50 $\omega$ , Figure 1			0.2	V
$V_{OC}$	Driver Common Mode Output Voltage	R = 27 $\omega$ or 50 $\omega$ , $V_{DD} = 5V$ , Figure 1	2		3	V
$d\%V_{OC}\%$	Change in Magnitude of Driver Common Mode Output Voltage for Complementary Output States	R = 27 $\omega$ or 50 $\omega$ , Figure 1			0.2	V
$V_{IH}$	Input High Voltage	D, DE, $\overline{RE}$	2			V
$V_{IL}$	Input Low Voltage	D, DE, $\overline{RE}$			0.8	V
$I_{IN1}$	Input Current	D, DE, $\overline{RE}$	-1		1	mA
$I_{IN2}$	Input Current (A, B)	$V_A, V_B = 12V, V_{DD} = 0V$ or 5.25V $V_A, V_B = -7V, V_{DD} = 0V$ or 5.25V			500	mA mA
$V_{TH}$	Differential Input Threshold Voltage for Receiver	-7V $\leq V_{CM} \leq 12V$	-0.3		0.3	V
$dV_{TH}$	Receiver Input Hysteresis	$V_{CM} = 0V$		25		mV
$V_{OH}$	Receiver Output High Voltage	$I_{OUT} = -4mA, V_{ID} = 300mV$	3.5	4.8		V

# LTC1686/LTC1687

## DC電気的特性 注記がない限り、 $V_{DD} = 5V \pm 5\%$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OL}$	Receiver Output Low Voltage	$I_{OUT} = 4mA, V_{ID} = -300mV$			0.4	V
$I_{OZR}$	Three-State (High Impedance) Output Current at Receiver	$0.4V \leq V_{OUT} \leq 2.4V$	-1		1	mA
$I_{OZD}$	Three-State (High Impedance) Output Current at Driver	$V_{OUT} = -7V$ to 12V	-200		200	mA
$C_{LOAD}$	Receiver and Driver Output Load Capacitance	(Note 4)			500	pF
$I_{DD}$	Supply Current	No Load, Pins D, DE, $\overline{RE} = 0V$ or $V_{DD}$		7	12	mA
$I_{OSD1}$	Driver Short-Circuit Current, $V_{OUT} = HIGH$	$V_{OUT} = -7V$ or 10V (Note 5)			20	mA
$I_{OSD2}$	Driver Short-Circuit Current, $V_{OUT} = LOW$	$V_{OUT} = -7V$ or 10V (Note 5)			20	mA
$I_{OSR}$	Receiver Short-Circuit Current	$V_{OUT} = 0V$ or $V_{DD}$ (Note 5)			20	mA
$R_{IN}$	Input Resistance	$-7V \leq V_{CM} \leq 12V$	22			k $\Omega$
$C_{IN}$	Input Capacitance	A, B, D, DE, $\overline{RE}$ Inputs (Note 4)		3		pF
	Open-Circuit Input Voltage	$V_{DD} = 5V$ (Note 4), Figure 5	3.2	3.3	3.4	V
Fail-Safe Time	Time to Detect Fail-Safe Condition			2		$\mu$ s
CMRR	Receiver Input Common Mode Rejection Ratio	$V_{CM} = 2.5V, f = 26MHz$		45		dB

## スイッチング特性 注記がない限り、 $V_{DD} = 5V$ (Note 2、3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{PLH}, t_{PHL}$	Driver Input-to-Output Propagation Delay	$R_{DIFF} = 54\Omega, C_{L1} = C_{L2} = 100pF$ , Figures 3, 5	15	18.5	22	ns
$t_{SKEW}$	Driver Output A-to-Output B Skew	$R_{DIFF} = 54\Omega, C_{L1} = C_{L2} = 100pF$ , Figures 3, 5		500		ps
$t_r, t_f$	Driver Rise/Fall Time	$R_{DIFF} = 54\Omega, C_{L1} = C_{L2} = 100pF$ , Figures 3, 5		3.5		ns
$t_{ZH}$	Driver Enable to Output High	$C_L = 100pF, S2$ Closed, Figures 4, 6		25	50	ns
$t_{ZL}$	Driver Enable to Output Low	$C_L = 100pF, S1$ Closed, Figures 4, 6		25	50	ns
$t_{LZ}$	Driver Disable from Low	$C_L = 15pF, S1$ Closed, Figures 4, 6		25	50	ns
$t_{HZ}$	Driver Disable from High	$C_L = 15pF, S2$ Closed, Figures 4, 6		25	50	ns
$t_{PLH}, t_{PHL}$	Receiver Input-to-Output Propagation Delay	$C_L = 15pF$ , Figures 3, 7	15	18.5	22	ns
$t_{SOD}$	Receiver Skew $\%t_{PLH} - t_{PHL}\%$	$C_L = 15pF$ , Figures 3, 7		500		ps
$t_{ZL}$	Receiver Enable to Output Low	$C_L = 15pF, S1$ Closed, Figures 2, 8		25	50	ns
$t_{ZH}$	Receiver Enable to Output High	$C_L = 15pF, S2$ Closed, Figures 2, 8		25	50	ns
$t_{LZ}$	Receiver Disable from Low	$C_L = 15pF, S1$ Closed, Figures 2, 8		25	50	ns
$t_{HZ}$	Receiver Disable from High	$C_L = 15pF, S2$ Closed, Figures 2, 8		25	50	ns
	Maximum Receiver Input Rise/Fall Times	(Note 4)			2000	ns
$t_{PKG-PKG}$	Package-to-Package Skew	$C_L = 15pF$ , Same Temperature (Note 4)		1.5		ns
	Minimum Input Pulse Width	$V_{DD} = 5V - 5\%$ (Note 4)		17	19.2	ns
	Maximum Data Rate	$V_{DD} = 5V - 5\%$ (Note 4)	52	60		Mbps
	Maximum Input Frequency	$V_{DD} = 5V - 5\%$ (Note 4)	26	30		MHz

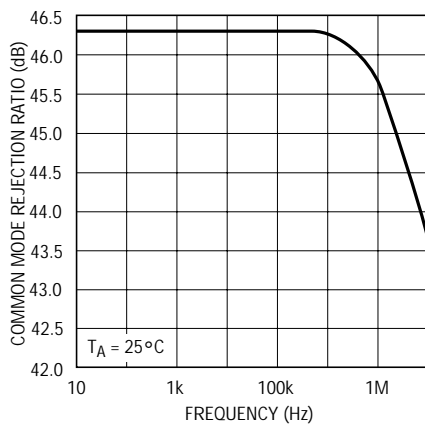
## 電気的特性

は全動作温度範囲の規格値を意味する。  
 Note 1: 絶対最大定格は、それを超えるとデバイスの寿命に影響を及ぼす値。  
 Note 2: デバイスのピンに流入する電流はすべて正、デバイスのピンから流出する電流はすべて負。

Note 3: すべての標準値は $V_{DD} = 5V$ 、 $T_A = 25^\circ C$ 。  
 Note 4: 設計で保証されているが、テストされていない。  
 Note 5: 短絡電流は出力ドライブ能力を表すものではない。出力が短絡状態を検出すると出力ドライブ電流は短絡状態から解放されるまで、大幅に低下する(数百mAから最大20mA)。

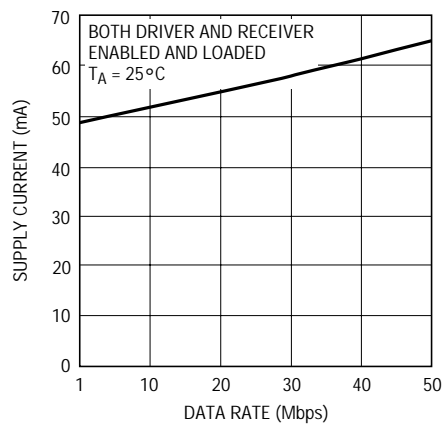
## 標準性能特性

レシーバ入力CMRR



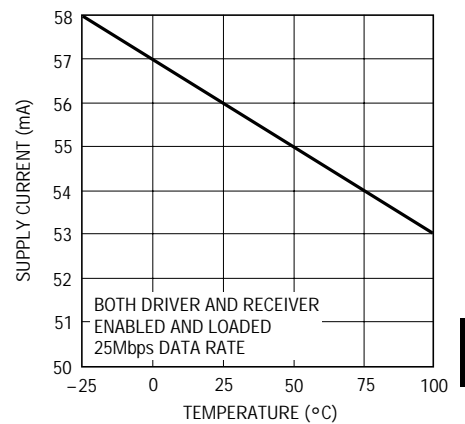
1686/87 G01

電源電流とデータ・レート



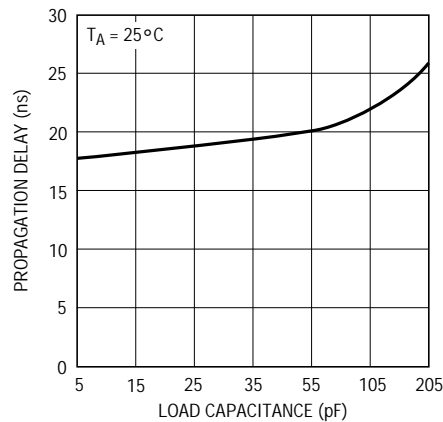
1686/87 G02

電源電流と温度



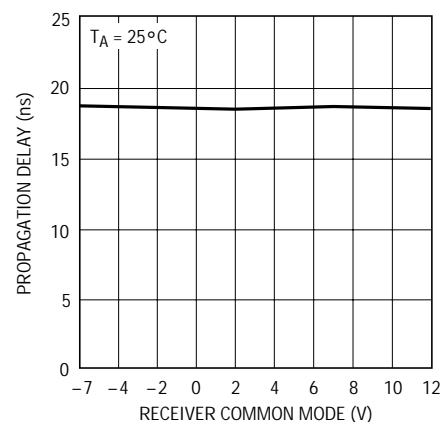
1686/87 G03

レシーバ伝搬遅延と  
負荷容量



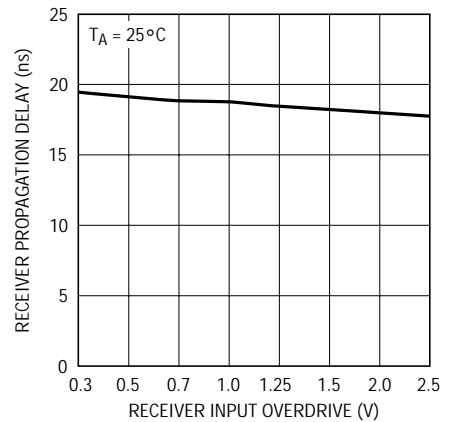
1686/87 G04

レシーバ伝搬遅延と  
同相モード



1686/87 G05

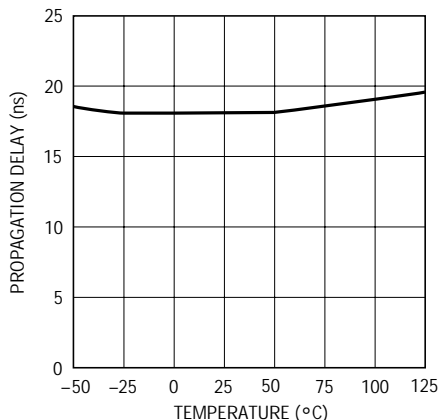
レシーバ伝搬遅延と  
入力オーバードライブ



1686/87 G06

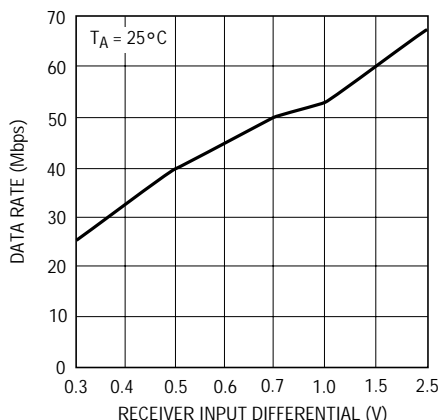
## 標準性能特性

レシーバ伝搬遅延と温度



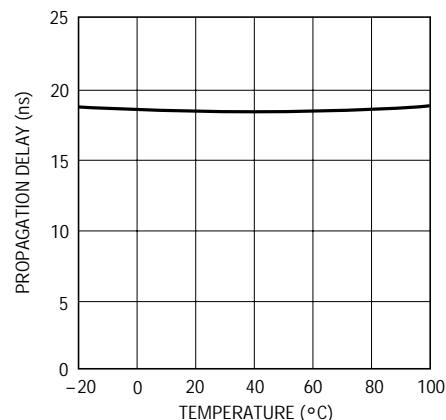
1686/87 G09

レシーバ最大データ・レートと入力オーバドライブ



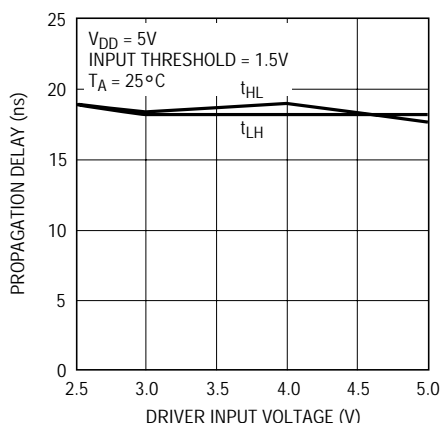
1686/87 G10

ドライバ伝搬遅延と温度



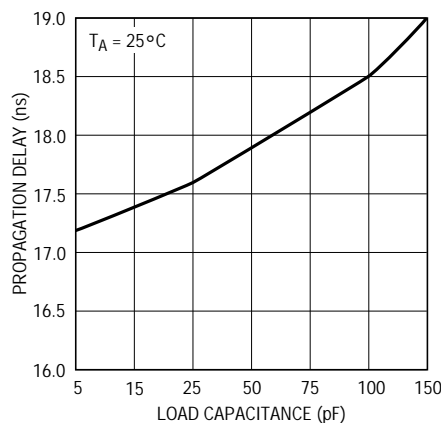
1686/87 G07

ドライバ伝搬遅延とドライバ入力電圧



1686/87 G08

ドライバ伝搬遅延と容量性負荷



1686/87 G11

## ピン機能

LTC1686

$V_{DD}$  (ピン1): 正電源5V  $\pm$  5%。0.1mFのセラミック・コンデンサでバイパスしなければなりません。

R (ピン2): レシーバ出力。AがBより300mV以上大きい場合、Rは“H”になります。AがBより300mV以上小さければ“L”になります。

D (ピン3): ドライバ入力。YおよびZ出力の状態を制御します。このピンをフロート状態にしてはなりません。

GND (ピン4): グランド。

Y (ピン5): 非反転ドライバ出力。

Z (ピン6): 反転ドライバ出力。

B (ピン7): 反転レシーバ入力。

A (ピン8): 非反転レシーバ入力。

LTC1687

NX (ピン1、8、13): 無接続。

R (ピン2): レシーバ出力。AがBより300mV以上大きい場合、Rは“H”になります。AがBより300mV以上小さければ“L”になります。

$\overline{RE}$  (ピン3): レシーバ・イネーブル。 $\overline{RE}$  = “L”の場合、レシーバをイネーブルします。 $\overline{RE}$  が “H” の場合、レシーバ出力はハイインピーダンス状態になります。このピンをフロート状態にしてはなりません。

## ピン機能

DE (ピン4): ドライバ・イネーブル。DEが $\text{H}$ の場合、ドライバをイネーブルします。DEが $\text{L}$ の場合、ドライバ出力がハイインピーダンス状態になります。このピンをフロート状態にしてはなりません。

$\alpha$  (ピン5): ドライバ入力。DEが $\text{H}$ のときにYおよびZ出力の状態を制御します。このピンをフロート状態にしてはなりません。

GND (ピン6, 7): グランド。

Y (ピン9): 非反転ドライバ出力。

Z (ピン10): 反転ドライバ出力。

B (ピン11): 反転レシーバ入力。

A (ピン12): 非反転レシーバ入力。

$V_{DD}$  (ピン14): 正電源 $5V \pm 5\%$ 。0.1mFのセラミック・コンデンサでバイパスしなければなりません。

## 機能表 (LTC1687)

### Transmitting

$\overline{\text{RE}}$	INPUTS		LINE CONDITION	OUTPUTS	
	DE	D		Z	Y
X	1	1	No Fault	0	1
X	1	0	No Fault	1	0
X	0	X	X	Hi-Z	Hi-Z
X	1	X	Fault	-10mA Current Source	

### Receiving

$\overline{\text{RE}}$	INPUTS		A - B	OUTPUT R
	DE			
0	X		$\pm 300\text{mV}$	1
0	X		$\epsilon - 300\text{mV}$	0
0	X		Inputs Open	1
0	X		Inputs Shorted Together A = B = -7V to 12V	1
1	X		X	Hi-Z

5

## テスト回路

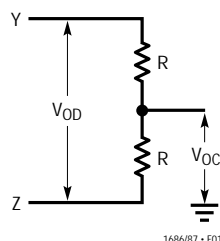


図1. ドライバDCテスト負荷

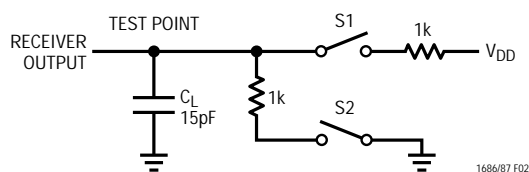


図2. ドライバDCテスト負荷

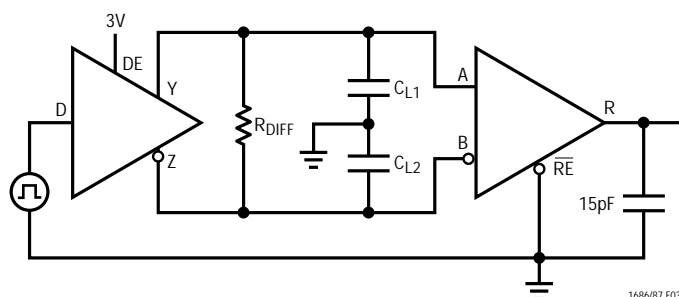


図3. ドライバ/レシーバ・タイミング・テスト回路

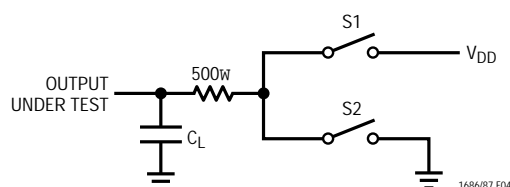


図4. ドライバ・タイミング・テスト負荷#2

スイッチング時間波形

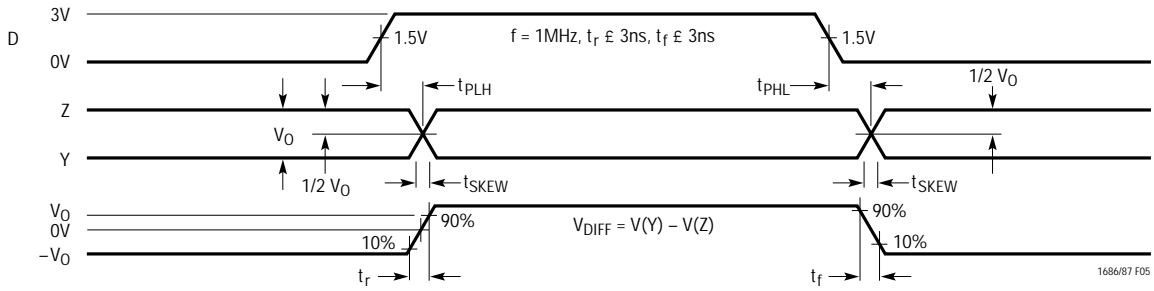


図5. ドライバ伝搬遅延

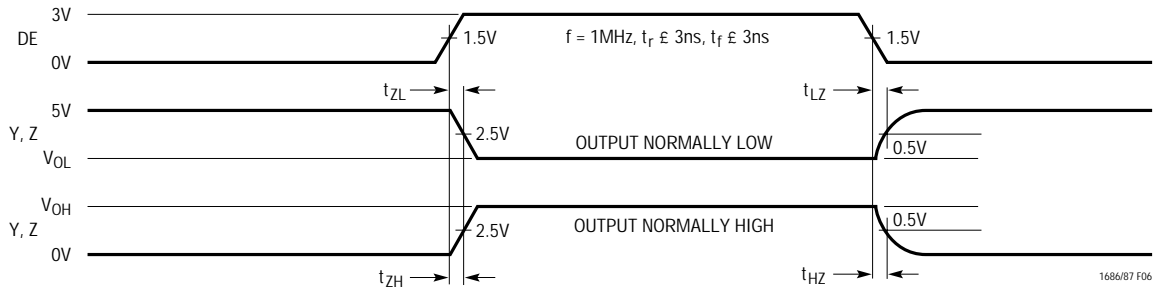


図6. ドライバ・イネーブルおよびディスエーブル時間

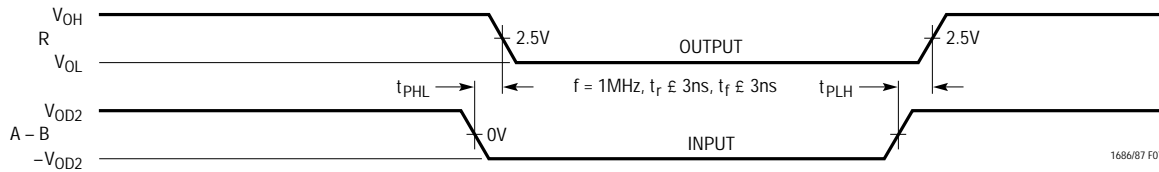


図7. レシーバ伝搬遅延

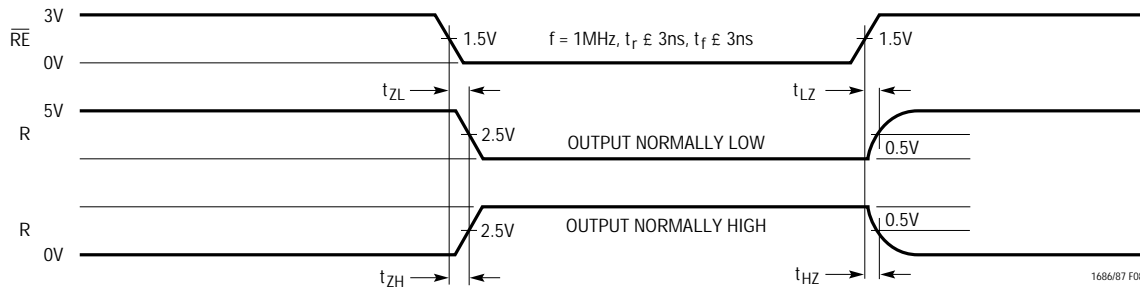


図8. レシーバ・イネーブルおよびディスエーブル時間

## 等価入力ネットワーク

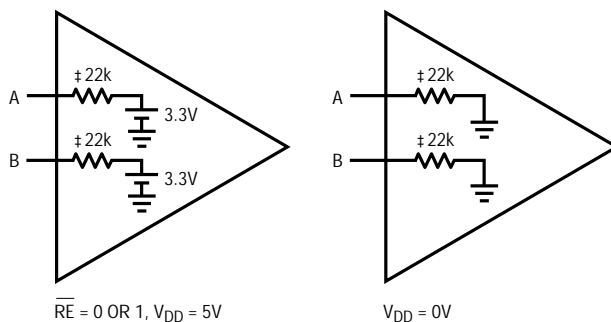


図9. 入力テブナン等価

1686/87 F09

## アプリケーション情報

### 動作原理

伝搬遅延が個体間で500%も変動する可能性があり、温度ドリフトの変化も大きい標準CMOSトランシーバとは異なり、LTC1686/LTC1687は斬新なアーキテクチャを採用し、厳密に制御され温度補償された伝搬遅延を実現しています。レシーバ出力およびコンプリメンタリ・ドライバ出力の立上りおよび立下り出力エッジ間の差動タイミング・スキューも小さくなっています。

LTC1686/LTC1687の精密タイミング機能は、レシーバ/ドライバ出力に有効データが現れる、狭い $\pm 3.5\text{ns}$ ウィンドウを提供することによって、システム全体のタイミング制約を軽減します。ドライバとレシーバの伝搬遅延は標準で1ns以内で整合します。

クロック同期のデータ・システムでは、スキューが低いとクロック信号のデューティ・サイクル歪みが小さくなります。LTC1686/LTC1687はデューティ・サイクル歪みが5%以下の52Mbpsデータ・レートで使用できます(ケーブル長に依存する)。クロック信号を使用してパラレル・データのタイミングを計る場合、最大推奨データ伝送速度はクロック歪みによるタイミング誤差を回避するため26Mbpsです。

### フェイルセーフ機能

LTC1686/LTC1687はフェイルセーフ機能を備えており、入力が短絡またはオープンになるとレシーバ出力は必ずロジック“H”状態になります。(入力がオープンになると、大きな外部リーク電流がフェイルセーフ回路をオーバドライブするおそれがあることに注意)優れた高周波数性能を維持

するには、フェイルセーフ機能の過渡応答を低下させる必要があります。ラインのフォルトが検出されると出力は標準2ms以内に“H”になります。LTC1686/LTC1687は全同相範囲(-7V~12V)でレシーバのフェイルセーフ性能を保証していることに注目してください。

入力が偶発的に短絡した場合(たとえば、ケーブルが切れて)短絡フェイルセーフ機能がロジック出力“H”レベルを保証します。ライン・ドライバをはずし、終端抵抗をそのまま残した場合、レシーバはこれを短絡と見なしてロジック“H”を出力することにも注意してください。これら2つのフェイルセーフ機能によって、レシーバがライン・フォルト条件で誤ったデータ・パルスを出力しないようになっています。

また、LTC1686/LTC1687はサーマル・シャットダウンおよび短絡保護を備えているため、フォルト時にラッチアップ損傷を防止することができます。

### 出力短絡保護

LTC1686/LTC1687はドライバおよびレシーバの両出力端子で、電圧検知短絡保護を採用しています。この回路は与えられた入力極性に対する適切な出力レベルを決定します。出力レベルが期待レベルと異なる場合、大きな出力デバイスをシャットオフします。たとえば、ドライバ入力が2Vより大きい場合、“A”出力が3.25Vより大きく、かつ“B”出力が1.75Vより小さいことを期待します。したがって、“A”出力が $V_{DD}/2$ より低い電圧に短絡されると、この回路が大きな出力デバイスをシャットオフし、適所に配置された小さなデバイスをターンオンします。(“B”出力



## アプリケーション情報

に対して、逆のことが適用されます)。したがって、出力は±10mAの電流源になります。通常動作では出力ドライバは50mAを超える電流をシンク/ソースできます。容量性負荷が重い時でも通常の高周波数動作を維持するために、約50nsのタイムアウト周期が使用されます。

ケーブルがデバイス出力から遠い距離で短絡される場合、ケーブルの寄生抵抗によってドライバ出力では短絡が検知されない可能性があります。さらに、ケーブルが短絡されるともはや理想的な伝送ラインではなく、寄生LおよびCがリングングや発振までも引き起こすおそれがあります。デバイスが短絡モードから抜ければ、これらの状態はすべてなくなります。

標準RS485で終端したケーブルでは(図10のようにケーブルをDCバイアスしていない場合)、LTC1686/LTC1687は物理的短絡が除去されると自動的に短絡モードから抜け出します。

### ケーブルの終端

LTC1686/LTC1687の推奨ケーブル終端は、ツイスト・ペア・ラインの各端にある2本の線に1本の抵抗を取り付けることです(図10を参照)。LTC1687はDCバイアスを印加しながらケーブルを終端しても使用できます(FAST-20およびFAST-40差動SCSIターミネータなど)。しかし、LTC1687でバイアス終端を使用するときには、デバイスを起動してから最低200nsの間DEピンを“L”に保持しなければなりません。これによって、バイアスされた終端のDC負荷が確実に適切にスタートアップします。さらに、LTC1687出力が短絡したときは、DEピンは短絡が解除されてから最低200nsの間“L”に保持しな

ければなりません。LTC1686ドライバは常にイネーブルされているため、LTC1686は図10に示すように、1本の抵抗終端でのみ使用してください。

### 高速度ツイスト・ペア伝送

100フィートのカテゴリ5ツイスト・ペアでは、最大52Mbpsのデータ・レートで伝送することができます。図10に別のLTC1687トランシーバから差動データを受信するLTC1687を示します。図11aに100フィートのカテゴリ5 UTPを伝搬する26MHz(52Mbps)方形波を示します。また、図11bに100フィートのカテゴリ5 UTPを伝搬する1個の20nsパルスより厳密な例を示します。図12に1000フィートのカテゴリ5非シールド・ツイスト・ペアを伝搬する2MHz(4Mbps)の方形波を示します。この距離とスピードでもLTC1686/LTC1687は、高い信頼性を維持しながらデータ伝送を実行できます。非常に安価な非シールド電話グレードのツイスト・ペアを図13に示します。LTC1686/LTC1687はレシーバ入力で顕著な損失があるにもかかわらず、100フィートの電話グレードUTPで30Mbpsを伝送することができます。LTC1686/LTC1687はこれらすべての条件で、データ・レートの逆数に等しい単一データ・パルス(たとえば、データ・レート50Mbpsでは20ns)を伝送できることに注目してください。

### 長距離伝送

4000フィートのカテゴリ5 UTPでの1Mbpsデータ伝送  
LTC1685/LTC1686/LTC1687高速トランシーバ・ファミリは、4000フィートのカテゴリ5 UTPで1Mbpsのデータ・レートによる伝送が可能です。高品質ケーブルは長い距離にわたって、より低いDCおよびAC減衰を提供しま

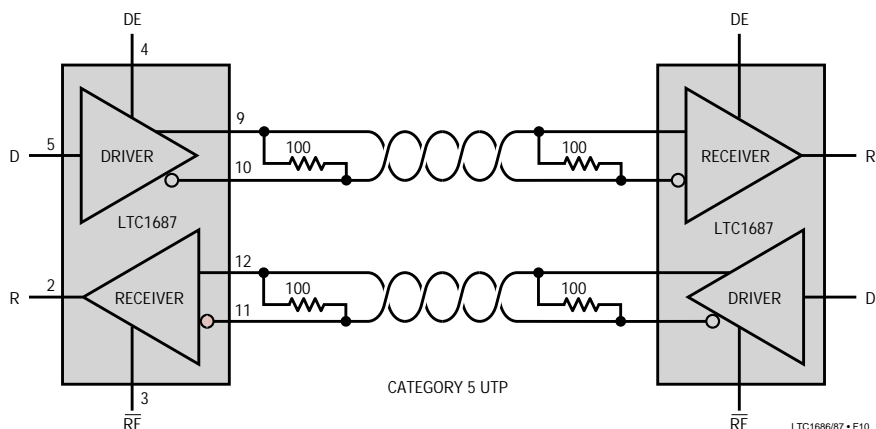


図 10

## アプリケーション情報

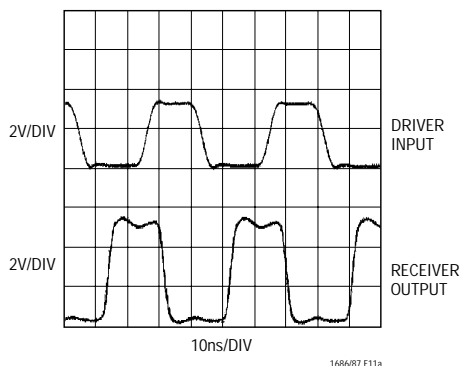


図11a. 100フィートのカテゴリ5 UTP : 50Mbps

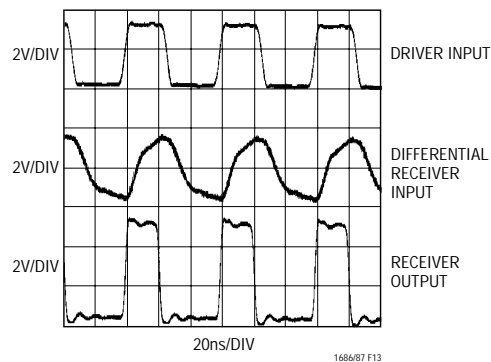


図13. 100フィートの電話グレードUTP : 30Mbps

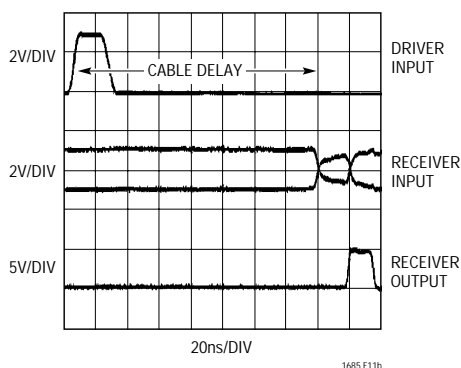


図11b. 100フィートのカテゴリ5 UTP : 20nsパルス

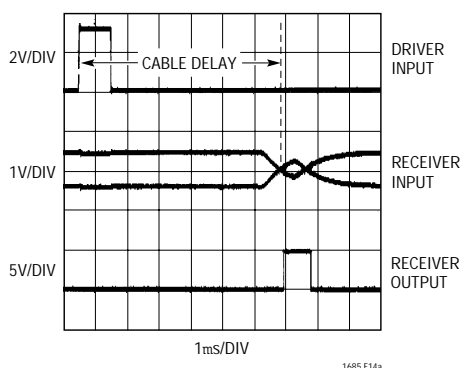


図14a. 4000フィートのカテゴリ5 UTPを伝搬する1msパルス

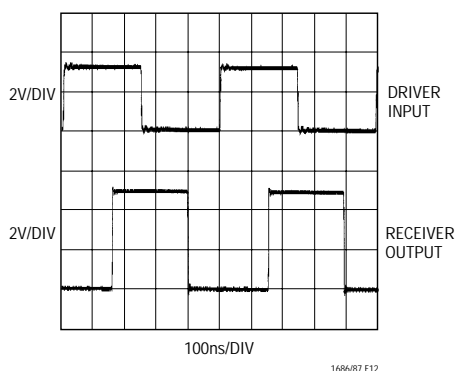


図12. 1000フィートのカテゴリ5 UTP : 4Mbps

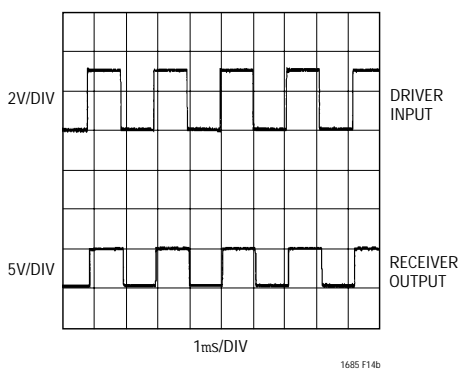


図14b. 4000フィートのカテゴリ5 UTPを伝搬する1Mbps方形波

す。図14aに4000フィートのカテゴリ5 UTPを伝搬する1msパルスを示します。レシーバ入力に大きな減衰がありますが、レシーバ出力ではクリーンなパルスになっていることに注意してください。DC減衰はケーブルの寄生抵抗によるものです。図14bに同じ4000フィートのケーブルを伝搬する1Mbps方形波を示します。

リピータを使用して8000フィート(1.5マイル)のカテゴリ5 UTPを伝搬する1.6Mbps方形波

LTC1686/LTC1687は高速ツイスト・ペア・ラインの実効長を延長するリピータとして使用することができます。図15aにカテゴリ5 UTPの2000フィート・セグメントを使用した3つのリピータ構成を示します。図15bに図15Aの

## アプリケーション情報

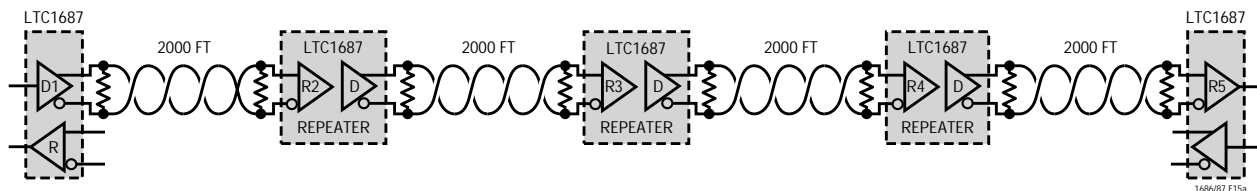


図15a. 3つのリピータを使用した8000フィート(1.5マイル)の1.6 Mbps伝送

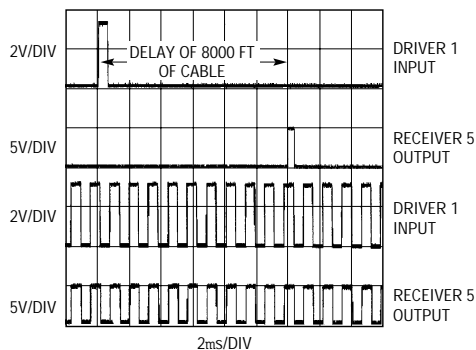


図15b. 3つのリピータを使用した8000フィートのカテゴリ5 UTPを伝搬する1.6Mbpsパルスおよび方形波信号

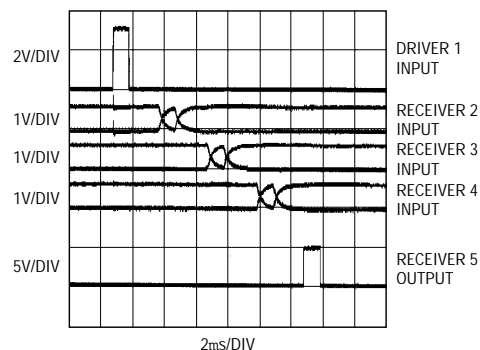


図16. 1msパルスの中間信号

ネットワークでの600nsパルスの伝搬の様子を示します。下側の2つのトレースは1.6Mbpsの方形波を示します。デューティ・サイクルが目立って劣化しないことに注意してください。ただし、パルスが1個の場合はパルス幅がわずかに劣化します。

データ・レートを1Mbpsまでわずかに下げると、信号がリピータ・ネットワークを通過するとき、パルス幅の劣化が最小になります。図16に出力パルス(最下部トレース)が入力パルス(最上部トレース)とほぼ同じ幅であることを示します。図16の中間の3つのトレースは、カテゴリ5 UTPの最初の3つの2000フィート・セクションの各端における信号を示します。LTC1687リピータが、ほとんど損失なしで信号を再生成できることに注目してください。これはより多くのリピータ・ネットワークをカスケード接続すれば、合計が10,000フィート以上の距離で、潜在的に1Mbps動作を達成できることを意味します！リピータを互いにより近づけて配置すれば、さらに高いデータ・レートを達成可能です。

## 高速バックプレーン伝送

LTC1686/LTC1687は、バックプレーン・ポイント間トランシーバ・アプリケーションにも使用できます。この場

合、ユーザは同相がレールより上昇または下降してもその動作を保証したいはずはです。最大速度に近づくときは、PCトレースを終端するのが得策です。LTC1686/LTC1687は、ツイスト・ペアより小さな特性インピーダンスを持つ並列終端ケーブルをドライブするためのデバイスではないため、PCトレースの両端はトレースの特性インピーダンスで直列終端しなければなりません。最良の結果を得るには、信号を差動経路により伝送しなければなりません。LTC1686/LTC1687の真のコンプリメンタリ出力はPCボードの隣接する層を伝送させる必要があります。2つのトレースはできるだけ対称に布設し、寄生を小さくし、付近の信号や電源/グランド層に等しくします。シングルエンド伝送では、直列終端シングルエンド・トレースを隣接するグランド・プレーンの上に布設します。次に(バイパスされた)レシーバの負入力をおよそ2.5Vに設定します。シングルエンド動作では、最大速度に達しないことに注意してください。

## レイアウトの検討事項

LTC1686/LTC1687などの高周波デバイスを使用するときはグランド・プレーンが推奨されます。0.1mFのセラミック・バイパス・コンデンサをV<sub>DD</sub>ピンから1/4インチ以内に接続してください。

## アプリケーション情報

$V_{DD}$ またはGNDあるいはその両方に長いトレースを隣接させると、大きな寄生容量が追加される可能性があります。レシーバ/ドライバ出力の寄生容量によって、伝搬遅延や立上り/立下り時間が大幅に遅くなる場合があります。

レシーバ入力が高帯域幅および高インピーダンスです。これらがフロート状態になっている場合は、他の信号からのどのような容量性結合でも、レシーバ出力にグリッチが発生します。したがって、レシーバを使用していない場合は、2本のレシーバ入力ピンのうちの少なくとも1本を常に接地しておいてください。

## 関連製品

PART NUMBER	DESCRIPTION	COMMENTS
LTC490	Low Power RS485 Full-Duplex Transceiver	$I_{CC} = 300\text{mA}$ (Typ), SO-8 Package
LTC491	Low Power RS485 Full-Duplex Transceiver	$I_{CC} = 300\text{mA}$ (Typ), 14-Lead SO Package
LTC1518	High Speed Quad RS485 Receiver	52Mbps, Pin Compatible with LTC488
LTC1519	High Speed Quad RS485 Receiver	52Mbps, Pin Compatible with LTC489
LTC1520	High Speed Quad Differential Receiver	52Mbps, $-100\text{mV}$ Threshold, Rail-to-Rail Common Mode
LTC1685	High Speed RS485 Transceiver	52Mbps, Pin Compatible with LTC485

# NOTES

---