

# 5ビット可変 高効率同期整流式 降圧スイッチング・レギュレータ

## 特長

- デュアルNチャンネルMOSFET同期ドライブ
- 同期/プログラム可能な固定周波数
- 広い $V_{IN}$ 範囲：3.5V ~ 36V動作
- 5ビット・デジタル - アナログ $V_{OUT}$ 選択：50mV/25mVのステップの0.925V ~ 2.00V範囲
- OPTI-LOOP™補償により $C_{OUT}$ を最小化
- 出力電圧精度 $\pm 1\%$
- パワー・グッド出力電圧モニタ
- アクティブ電圧ポジショニングに対応
- 出力過電圧クローバ保護
- 内部電流フォールドバック
- ラッチ無効オプション付き短絡シャットダウン・タイマ
- 強制連続制御ピン
- プログラム可能ソフトスタート(オプション)
- リモート出力電圧センス
- 24ピンSSOPパッケージで供給

## アプリケーション

- ノートブックおよびパームトップ・コンピュータ、PDA
- Mobile Pentium® IIおよびPentium IIIプロセッサ用電源
- 低電圧電源

LT, LTC, LTIはリアテクノロジー社の登録商標です。  
OPTI-LOOPとBurst Modeはリアテクノロジー社の商標です。  
PentiumはIntel Corporationの登録商標です。

## 概要

LTC®1736は、CPU電源に最適な同期整流式降圧スイッチング・レギュレータ・コントローラです。出力電圧は5ビット・デジタル-アナログ・コンバータ(DAC)でプログラムされます。このコンバータは、インテルのモバイルVID仕様に従って出力電圧を0.925Vから2.00Vまで調整します。0.8Vリファレンスは次世代のマイクロプロセッサに対応しています。

動作周波数(500kHzまで同期可能)は、1個の外付けコンデンサで設定でき、効率を最適化の中で最大の柔軟性を与えます。出力電圧は、出力がプログラムされた値の7.5%以内であることを示すパワー・グッド・ウィンドウ・コンパレータによってモニタされます。

保護機能には、内部フォールド・バック電流制限、出力過電圧クローバ、およびオプションの短絡シャットダウンがあります。ソフトスタートは適切な電源シーケンスのために、外付けコンデンサで設定します。動作電流レベルは、外部電流センス抵抗を通してユーザがプログラムすることができます。入力電源範囲が広く、3.5Vから30V(最大36V)で動作可能です。

ピンで制御可能なバースト・モード™動作により、低負荷電流で高い効率が得られます。OPTI-LOOP補償により、広範な出力容量とESR値に対して過渡応答の最適化を図ることができます。

## 標準的応用例

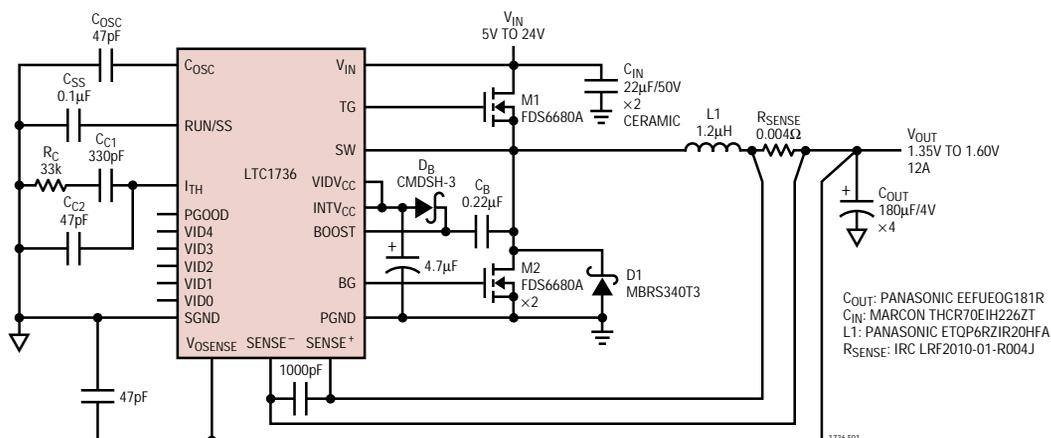


図1. 高効率降圧コンバータ

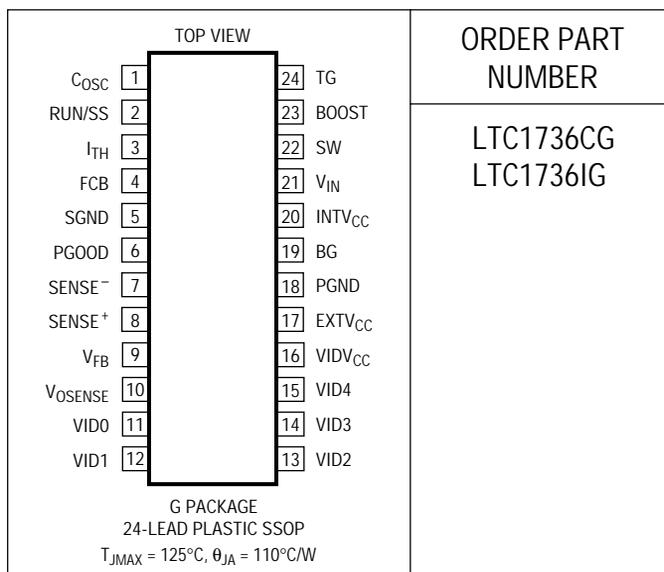
# LTC1736

## 絶対最大定格

(Note 1)

入力電源電圧 ( $V_{IN}$ ).....	36V ~ - 0.3V
トップサイド・ドライバ供給電圧 (BOOST)...	42V ~ - 0.3V
スイッチ電圧 (SW).....	36V ~ - 5V
EXTV <sub>CC</sub> 、VIDV <sub>CC</sub> 、(BOOST - SW)電圧....	7V ~ - 0.3V
SENSE <sup>+</sup> 、SENSE <sup>-</sup> .....	1.1(INTV <sub>CC</sub> ) ~ - 0.3V
FCB電圧.....	(INTV <sub>CC</sub> + 0.3V) ~ - 0.3V
I <sub>TH</sub> 、V <sub>OSENSE</sub> 、V <sub>FB</sub> 電圧.....	2.7V ~ - 0.3V
RUN/SS、VID0 ~ VID4、PGOOD電圧.....	7V ~ - 0.3V
ピーク・ドライバ出力電流 < 10μs (TG、BG).....	3A
INTV <sub>CC</sub> 出力電流.....	50mA
動作周囲温度範囲	
LTC1736C.....	0 ~ 85
LTC1736I.....	- 40 ~ 85
接合部温度 (Note 2).....	125
保存温度範囲.....	- 65 ~ 150
リード温度 (半田付け、10秒).....	300

## パッケージ/発注情報



ミリタリ・グレードに関してはお問い合わせください。

## 電気的特性

● は全動作温度範囲の規格値を意味する。それ以外はT<sub>A</sub> = 25 °Cでの値。注記がない限り、V<sub>IN</sub> = 15V、V<sub>RUN/SS</sub> = 5V

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>Main Control Loop</b>							
V <sub>OSENSE</sub>	Output Voltage Set Accuracy	(Note 3) See Table 1	●		1	%	
ΔV <sub>LINEREG</sub>	Reference Voltage Line Regulation	V <sub>IN</sub> = 3.6V to 30V (Note 3)		0.001	0.02	%/V	
ΔV <sub>LOADREG</sub>	Output Voltage Load Regulation	(Note 3)	●	0.1	0.3	%	
		Measured in Servo Loop; V <sub>I<sub>TH</sub></sub> = 0.7V	●	-0.1	-0.3	%	
g <sub>m</sub>	Transconductance Amplifier g <sub>m</sub>			1.3		mmho	
V <sub>FCB</sub>	Forced Continuous Threshold		●	0.76	0.8	0.84	V
I <sub>FCB</sub>	Forced Continuous Current	V <sub>FCB</sub> = 0.85V		-0.17	-0.3		μA
V <sub>OVL</sub>	Feedback Overvoltage Lockout		●	0.84	0.86	0.88	V
I <sub>Q</sub>	Input DC Supply Current Normal Mode Shutdown	(Note 4)		450			μA
		V <sub>RUN/SS</sub> = 0V		15	25		μA
V <sub>RUN/SS</sub>	Run Pin Start Threshold	V <sub>RUN/SS</sub> , Ramping Positive		1.0	1.5	1.9	V
V <sub>RUN/SS</sub>	Run Pin Begin Latchoff Threshold	V <sub>RUN/SS</sub> , Ramping Positive		4.1	4.5		V
I <sub>RUN/SS</sub>	Soft-Start Charge Current	V <sub>RUN/SS</sub> = 0V		-0.7	-1.2		μA
I <sub>SCL</sub>	RUN/SS Discharge Current	Soft Short Condition, V <sub>FB</sub> = 0.5V, V <sub>RUN/SS</sub> = 4.5V		0.5	2	4	μA
UVLO	Undervoltage Lockout	Measured at V <sub>IN</sub> Pin (V <sub>IN</sub> Ramping Down)	●	3.5	3.9		V
ΔV <sub>SENSE(MAX)</sub>	Maximum Current Sense Threshold	V <sub>FB</sub> = 0.7V	●	60	75	85	mV
I <sub>SENSE</sub>	SENSE Pins Total Source Current	V <sub>SENSE<sup>-</sup></sub> = V <sub>SENSE<sup>+</sup></sub> = 0.8V		60	80		μA
t <sub>ON(MIN)</sub>	Minimum On-Time	Tested with a Square Wave (Note 8)		160	200		ns
TG t <sub>r</sub>	TG Transition Time: Rise Time Fall Time	(Note 9)		50	90		ns
		C <sub>LOAD</sub> = 3300pF		50	90		ns

## 電氣的特性

● は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25$  での値。注記がない限り、 $V_{IN} = 15V$ 、 $V_{RUN/SS} = 5V$

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BG $t_r$	BG Transition Time: Rise Time	(Note 9) $C_{LOAD} = 3300pF$		50	90	ns
BG $t_f$	Fall Time	$C_{LOAD} = 3300pF$		40	80	ns
TG/BG T1D	Top Gate Off to Synchronous Gate-On Delay Time	$C_{LOAD} = 3300pF$ Each Driver		100		ns
TG/BG T2D	Synchronous Gate Off to Top Gate-On Delay Time	$C_{LOAD} = 3300pF$ Each Driver		70		ns

Internal  $V_{CC}$  Regulator

$V_{INTVCC}$	Internal $V_{CC}$ Voltage	$6V < V_{IN} < 30V$ , $V_{EXTVCC} = 4V$	5.0	5.2	5.4	V
$V_{LDO(INT)}$	Internal $V_{CC}$ Load Regulation	$I_{CC} = 0mA$ to 20mA, $V_{EXTVCC} = 4V$		0.2	1	%
$V_{LDO(EXT)}$	EXTV <sub>CC</sub> Drop Voltage	$I_{CC} = 20mA$ , $V_{EXTVCC} = 5V$		130	200	mV
$V_{EXTVCC}$	EXTV <sub>CC</sub> Switchover Voltage	$I_{CC} = 20mA$ , EXTV <sub>CC</sub> Ramping Positive	● 4.5	4.7		V
$V_{EXTVCC(HYS)}$	EXTV <sub>CC</sub> Hysteresis			0.2		V

## Oscillator

$f_{OSC}$	Oscillator Frequency	(Note 5), $C_{OSC} = 43pF$	265	300	335	kHz
$f_H/f_{OSC}$	Maximum Sync Frequency Ratio			1.3		
$f_{FCB(SYNC)}$	FCB Pin Threshold For Sync	Ramping Negative	0.9	1.2		V

## PGOOD Output

$V_{PGL}$	PGOOD Voltage Low	$I_{PGOOD} = 2mA$		110	200	mV
$I_{PGOOD}$	PGOOD Leakage Current	$V_{PGOOD} = 5V$			±1	μA
$V_{PG}$	PGOOD Trip Level	$V_{OSENSE}$ with Respect to Set Output Voltage $V_{OSENSE}$ Ramping Negative $V_{OSENSE}$ Ramping Positive	-6.0 6.0	-7.5 7.5	-9.5 9.5	% %

## VID Control

$VIDV_{CC}$	VID Operating Supply Voltage		2.7		5.5	V
$I_{VIDVCC}$	VID Supply Current	(Note 6) $VIDV_{CC} = 3.3V$		0.01	5	μA
$R_{VFB/V_{OSENSE}}$	Resistance Between $V_{OSENSE}$ and $V_{FB}$			10		kΩ
$R_{RATIO}$	Resistor Ratio Accuracy	Programmed from 0.925V to 2.00V		±0.05		%
$R_{PULL-UP}$	VID0 to VID4 Pull-Up Resistance	(Note 7) $V_{DIODE} = 0.6V$		40		kΩ
$V_{IDT}$	VID Input Voltage Threshold		0.4	1.0	1.6	V
$I_{VIDLEAK}$	VID Input Leakage Current	(Note 7) $VIDV_{CC} < VID < 7V$		0.01	±1	μA
$V_{PULL-UP}$	VID Pull-Up Voltage	$VIDV_{CC} = 3.3V$ $VIDV_{CC} = 5V$		2.8 4.5		V V

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2:  $T_J$ は、次式に基づき周囲温度 $T_A$ と消費電力 $P_D$ から計算される。

LTC1736CG、LTC1736IG:  $T_J = T_A + (P_D \cdot 110 / W)$

Note 3: LTC1736は $V_{FB}$ を誤差アンプの平衡点( $V_{ITH} = 1.2V$ )にサーボ制御する帰還ループでテストされている。

Note 4: スイッチング周波数で発生するゲート電荷により動作時消費電流は高くなる。アプリケーション情報を参照。

Note 5: 発振器周波数は $C_{OSC}$ の充電電流( $I_{OSC}$ )を測定し、次の式を適用してテストされる:

$$f_{OSC} = \left( \frac{8.477(10^{11})}{C_{OSC}(pF) + 11} \right) \left( \frac{1}{I_{CHG}} + \frac{1}{I_{DIS}} \right)^{-1}$$

Note 6: 5つのVID入力が入力ピンがすべてフロートしている(または $VIDV_{CC}$ に接続されている)状態で、 $VIDV_{CC}$ 電流は、標準 1μA以下。ただし、 $VIDV_{CC}$ 電流は、接地されたVID入力ピン数 × ( $VIDV_{CC} - 0.6V$ ) / 40kにほぼ等しく上昇する。(詳細については、アプリケーション情報セクションを参照)

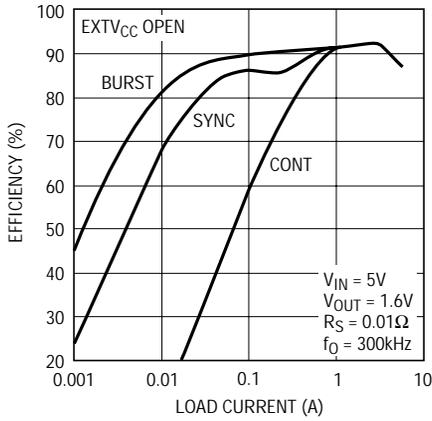
Note 7: VID入力に接続されている内蔵プルアップ抵抗は、それぞれ損傷やクラッキングなしで $VIDV_{CC}$ 電源より高い入力電圧を許容するシリーズ・ダイオードも持っている。(詳細については、アプリケーション情報セクションを参照)

Note 8: 最小オン時間条件は、 $I_{MAX}$ の40%以上のインダクタのピーク・ツー・ピーク・リップル電流に対応する(アプリケーション情報セクションの最小オン時間の考慮事項を参照)

Note 9: 立上り時間および立下り時間は10%レベルおよび90%レベルを使用して測定される。遅延時間は50%レベルを使用して測定される。

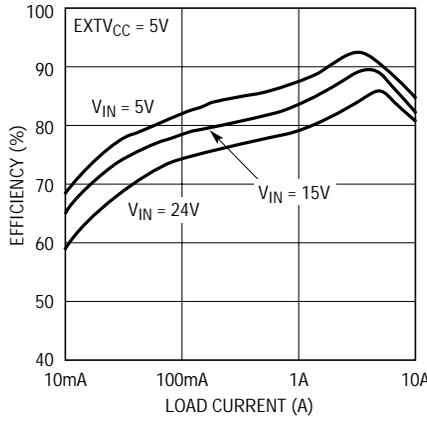
## 標準的性能特性

効率と負荷電流  
(3動作モード)



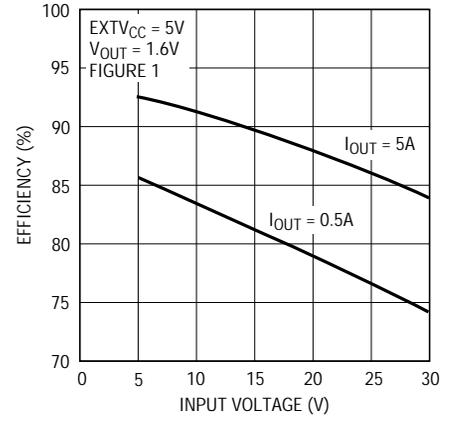
1736 G01

効率と負荷電流



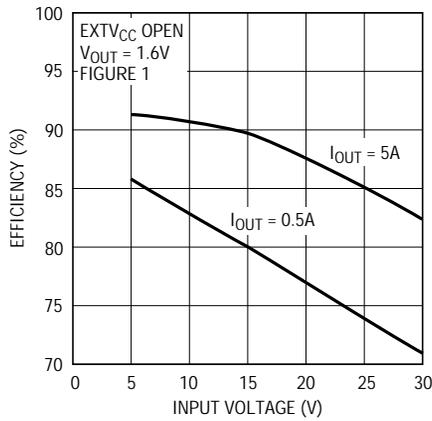
1736 G02

効率と入力電圧



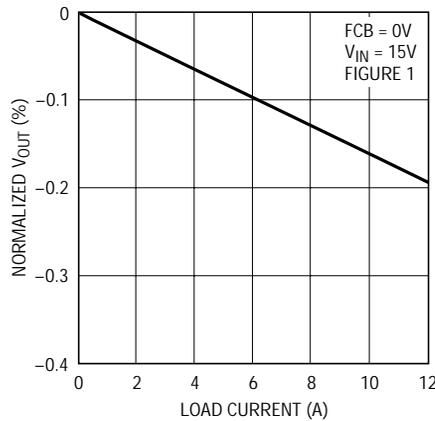
1736 G03

効率と入力電圧



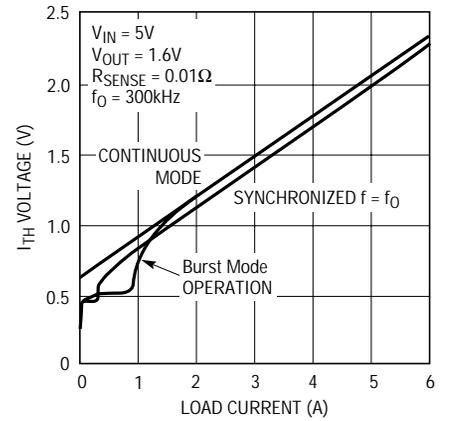
1736 G04

ロード・レギュレーション



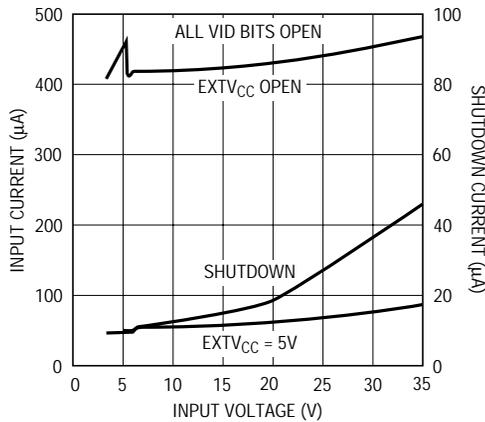
1736 G05

I<sub>TH</sub>の電圧と負荷電流



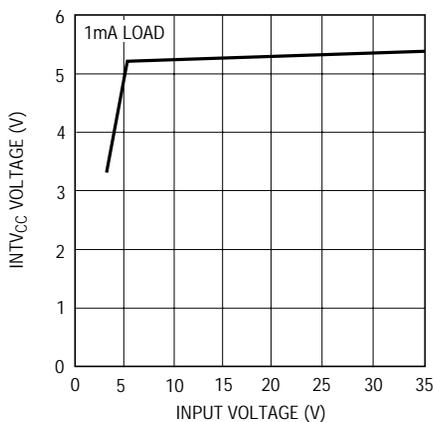
1736 G06

入力電流およびシャットダウン電流  
と入力電圧



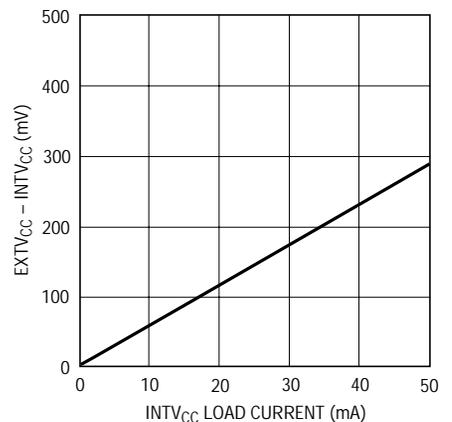
1736 G07

INTV<sub>CC</sub>のライン・レギュレーション



1736 G08

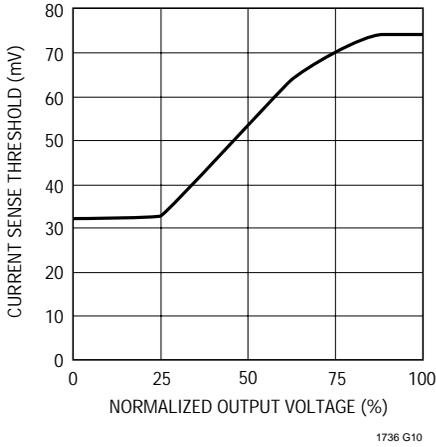
EXTV<sub>CC</sub>スイッチの電圧降下と  
INTV<sub>CC</sub>の負荷電流



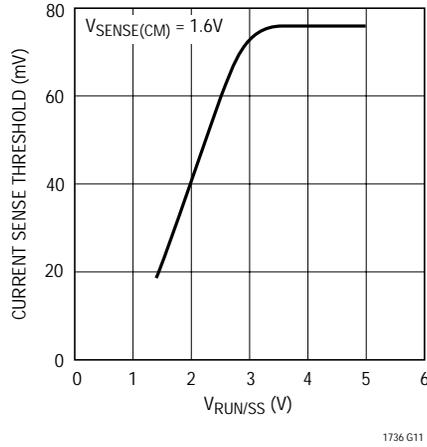
1736 G09

標準的性能特性

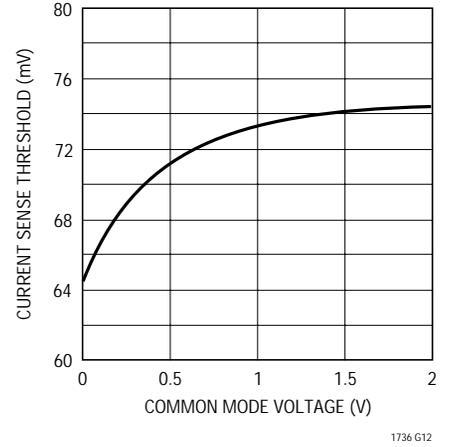
最大電流センス・スレッシュホールドと正規化出力電圧 (フォールドバック)



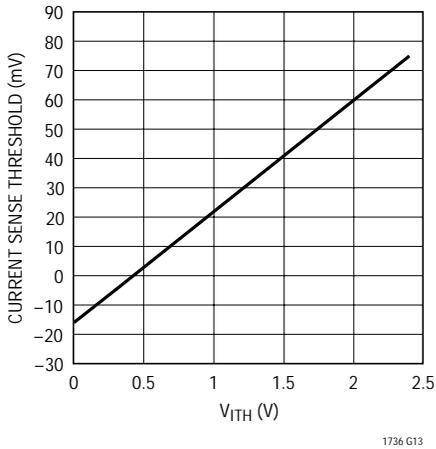
最大電流センス・スレッシュホールドと $V_{RUN/SS}$



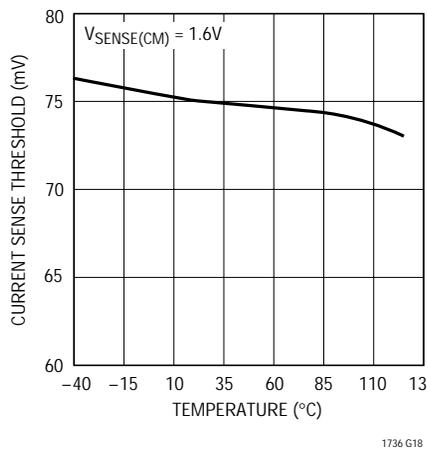
最大電流センス・スレッシュホールドとセンス同相電圧



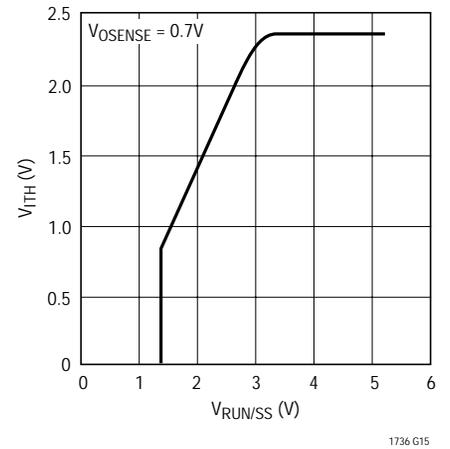
最大電流センス・スレッシュホールドと $I_{TH}$ 電圧



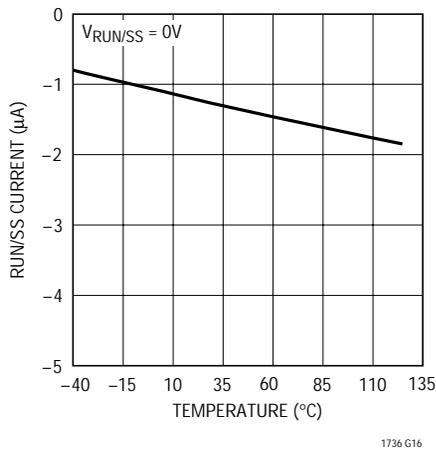
最大電流センス・スレッシュホールドと温度



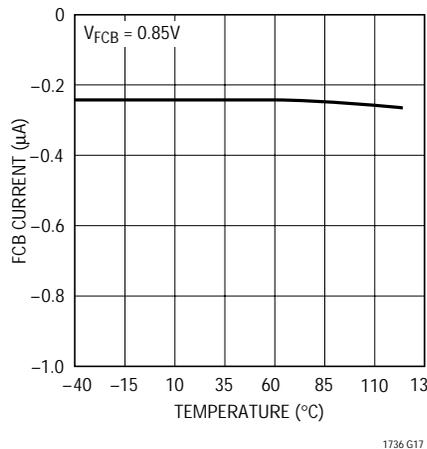
$V_{TH}$ と $V_{RUN/SS}$



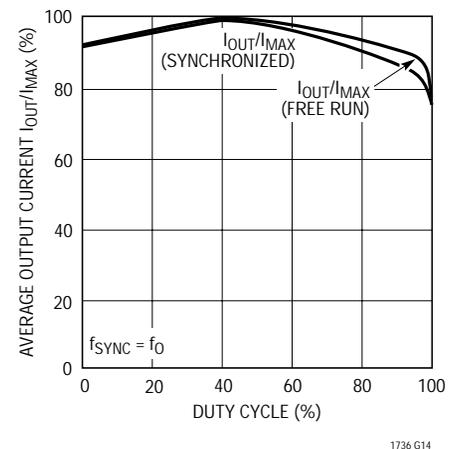
RUN/SSピン電流と温度



FCBピン電流と温度

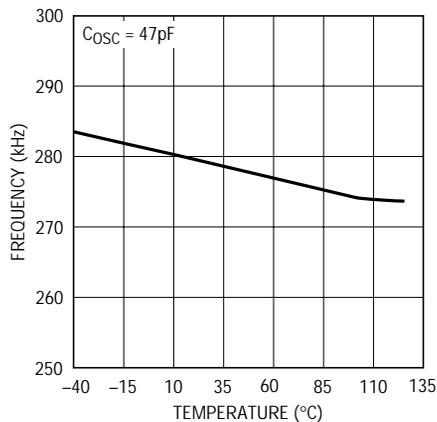


出力電流とデューティ・サイクル



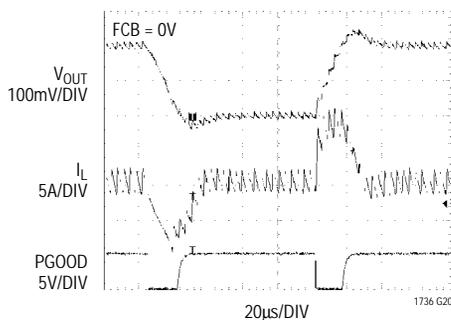
## 標準的性能特性

発振器周波数と温度

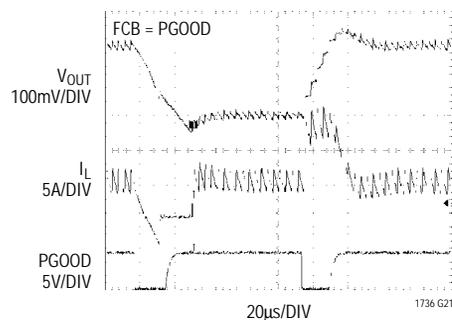


1736 G19

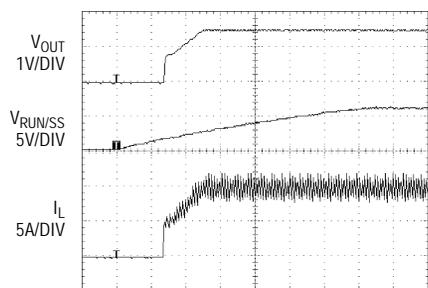
ダイナミックVID変化、バースト・モード動作無効時



ダイナミックVID変化、バースト・モード動作イネーブル時

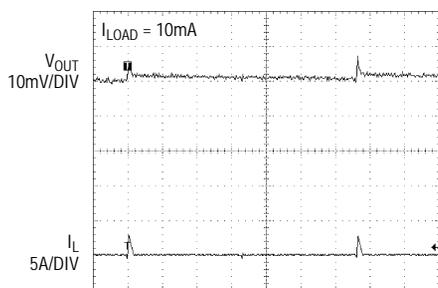


起動

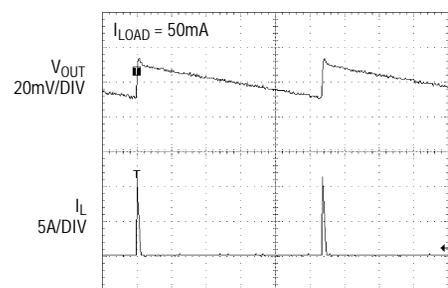


V<sub>IN</sub> = 15V  
V<sub>OUT</sub> = 1.6V  
R<sub>LOAD</sub> = 0.16Ω

V<sub>OUT</sub>(RIPPLE) (同期)

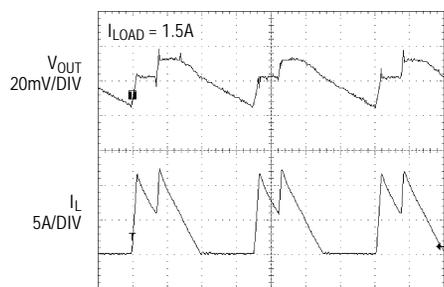


V<sub>OUT</sub>(RIPPLE) (バースト・モード動作)



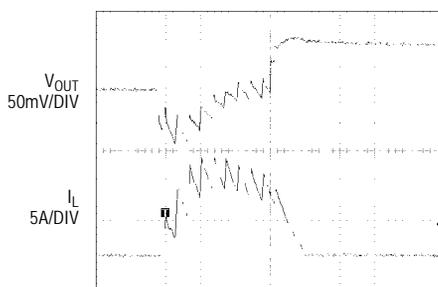
FCB = 5V  
V<sub>IN</sub> = 15V  
V<sub>OUT</sub> = 1.6V

V<sub>OUT</sub>(RIPPLE) (バースト・モード動作)



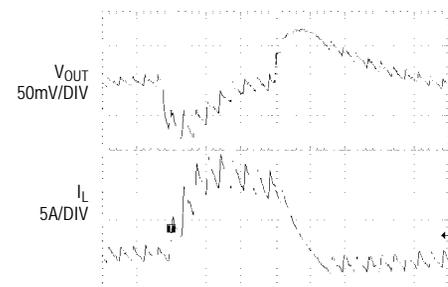
FCB = 5V  
V<sub>IN</sub> = 15V  
V<sub>OUT</sub> = 1.6V

負荷ステップ (バースト・モード動作)



FCB = 5V  
V<sub>IN</sub> = 15V  
V<sub>OUT</sub> = 1.6V

負荷ステップ (連続モード)



FCB = 0V  
V<sub>IN</sub> = 15V  
V<sub>OUT</sub> = 1.6V

## ピン機能

$C_{OSC}$  (ピン1): このピンからグラウンドに外部コンデンサ  $C_{OSC}$  を接続して動作周波数を設定します。

RUN/SS (ピン2): ソフトスタートと実行制御入力の組合せ。このピンとグラウンド間のコンデンサで、最大出力電流になるまでのランプ時間を設定します。ランプ時間は約  $1.25s/\mu F$  です。このピンを約  $1.5V$  以下にすると、デバイスはシャットダウンします。シャットダウン時にはすべての機能がディスエーブルされます。アプリケーション情報セクションに記述されているように、ラッチオフ過電流保護もこのピンで起動されます。

$I_{TH}$  (ピン3): 誤差アンプの補償点。電流コンパレータのスレッシュホールドは、この制御電圧に応じて上昇します。このピンの公称電圧範囲は  $0V \sim 2.4V$  です。

FCB (ピン4): 強制連続動作/同期入力。このピンは連続同期動作にするときはグラウンドに接続し、2次巻線を使用するときは2次出力からの抵抗分割器に、あるいは低負荷電流でのバースト・モード動作をイネーブルするときには  $INTV_{CC}$  に接続します。このピンを  $1.5V_{p,p}$  以上の信号でクロック駆動すると、バースト・モード動作がディスエーブルされますが、低負荷電流時にサイクル・スキップが可能で、内部発振器は外部クロックに同期します。

SGND (ピン5): 小信号グラウンド。  $C_{OSC}$  や  $C_{SS}$  などのすべての小信号部品とループ補償抵抗およびコンデンサをこのピンに一点接続し、このピンをPGNDに接続してください。

PGOOD (ピン6): オープンドレイン・ロジック出力。  $V_{OSENSE}$  ピンの電圧が設定値の  $\pm 7.5\%$  以内でないときには、PGOODはグラウンド・レベルになります。

SENSE<sup>-</sup> (ピン7): 電流コンパレータの(-)入力。

SENSE<sup>+</sup> (ピン8): 電流コンパレータの(+)入力。SENSE<sup>-</sup> ピンとSENSE<sup>+</sup> ピン間のビルトイン・オフセットは、 $R_{SENSE}$  とともに電流トリップ・スレッシュホールドを設定します。

$V_{FB}$  (ピン9):  $V_{OSENSE}$  電圧を分圧した電圧をレギュレータの誤差アンプに供給します。VID入力は、 $V_{OSENSE}$  とSGND間の抵抗分割器をプログラムします。分割器のタップ点は  $V_{FB}$  です。出力が安定化されているとき、 $V_{FB}$  の電圧は  $0.8V$  です。このピンは  $50pF \sim 100pF$  でSGNDにバイパスできます。

$V_{OSENSE}$  (ピン10): 出力からリモート・センスされた帰還電圧を受け取ります。

VID0 ~ VID4 (ピン11 ~ ピン15):  $0.925V \sim 2.0V$  の出力電圧を制御するためのデジタル入力。表1では、32種類のデジタル入力の組合せに対する  $V_{OSENSE}$  電圧を規定しています。LSB(VID0)は、上位電圧範囲( $2.00V \sim 1.30V$ )では  $50mV$  の増分、下位電圧範囲( $1.275V \sim 0.925V$ )では  $25mV$  の増分を表します。ロジック“L” = GND、ロジック“H” =  $VIDV_{CC}$  またはフロート状態。

$VIDV_{CC}$  (ピン16): VID入力電源電圧。  $2.7V \sim 7V$  の範囲が可能です。通常、このピンは  $INTV_{CC}$  に接続します。

$EXTV_{CC}$  (ピン17): 内部スイッチへの入力  $INTV_{CC}$  に接続されています。 $EXTV_{CC}$  が  $4.7V$  を超えると、このスイッチが閉じ、 $V_{CC}$  電源を供給します。アプリケーション・セクションの「 $EXTV_{CC}$  接続」を参照してください。このピンが  $7V$  を超えてはいけません。 $EXTV_{CC} \leq V_{IN}$  となるようにしてください。

PGND (ピン18): ドライバ・パワー・グラウンド。このピンはボトムNチャンネルMOSFETのソース、ショットキ・ダイオードのアノード、および  $C_{IN}$  の(-)端子に接続します。

BQ (ピン19): ボトムNチャンネルMOSFETの高電流ゲート・ドライブ出力。このピンの電圧振幅は、グラウンドから  $INTV_{CC}$  です。

$INTV_{CC}$  (ピン20): 内部  $5.2V$  レギュレータおよび  $EXTV_{CC}$  スイッチの出力。ドライバおよび制御回路はこの電圧から給電されます。ICに隣接して配置された  $1\mu F$  セラミック・コンデンサと最小  $4.7\mu F$  の追加タンタルまたは他の低ESRコンデンサで、パワー・グラウンドにデカップルします。

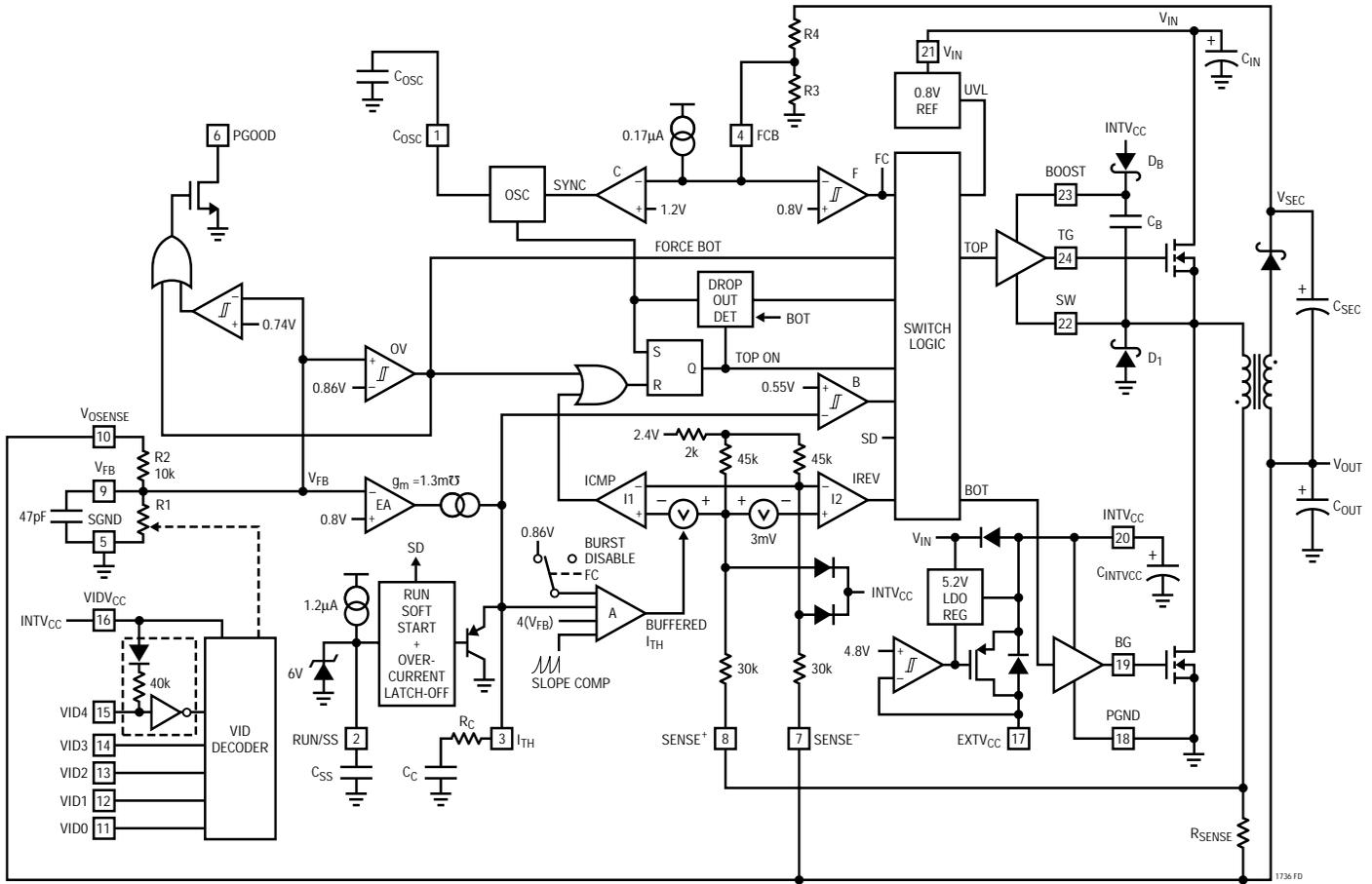
$V_{IN}$  (ピン21): メイン電源ピン。このピンはパワー・グラウンドの近くでデカップリングしなければなりません。

SW (ピン22): インダクタおよびブートストラップ・コンデンサへのスイッチ・ノード接続。このピンでの電圧振幅は、グラウンドより(外部の)ショットキ・ダイオード1個の電圧降下分だけ低い電圧から  $V_{IN}$  までです。

BOOST (ピン23): トップサイドのフローティング・ドライバへの電源。このピンにはブートストラップ・コンデンサがリターンします。これらのピンにおける電圧振幅は、 $INTV_{CC}$  よりダイオード1個の電圧降下分だけ低い電圧から  $V_{IN} + INTV_{CC}$  までです。

TQ (ピン24): トップサイドNチャンネルMOSFETの高電流ゲート・ドライブ。このピンは、スイッチ・ノード電圧SWに重畳された  $INTV_{CC}$  と等しい電圧振幅を持つフローティング・ドライバ出力です。

機能図



動作説明 (機能図参照)

メイン制御ループ

LTC1736は、定周波数、電流モード降圧アーキテクチャを使用しています。通常動作中は、発振器がRSラッチをセットすると、各サイクルごとにトップMOSFETがオンし、メイン電流コンパレータI1がRSラッチをリセットするとオフします。I1がRSラッチをリセットするピーク・インダクタ電流は、誤差アンプEAの出力である $I_{TH}$ ピンの電圧によって制御されます。ピン機能で説明したとおり、 $V_{OSENSE}$ ピンにより、EAは内部抵抗分割器から出力帰還電圧 $V_{FB}$ を受け取ることができます。負荷電流が増加すると、0.8Vリファレンスに対して $V_{FB}$ がわずかに減少し、それによって平均インダクタ電流が新たな負荷電流と一致するまで $I_{TH}$ 電圧が上昇します。トップMOSFETがターンオフしている間、電流コンパレータI2

で示されるとおり、インダクタ電流が逆流し始めるか、次のサイクルの初めまでボトムMOSFETがターンオンします。

トップMOSFETドライブには、フローティング・ブートストラップ・コンデンサ $C_B$ から給電されます。トップMOSFETがターンオフすると、通常このコンデンサは外部ショットキ・ダイオードを通して $INTV_{CC}$ から再充電されます。 $V_{IN}$ が $V_{OUT}$ の電圧に向かって低下すると、コンバータはトップMOSFETを連続的にターンオンしようと試みます("ドロップアウト")。ドロップアウト・カウンタはこの状態を検出し、トップMOSFETを10サイクルごとに約500ns間ターンオフして、ブートストラップ・コンデンサを再充電します。

## 動作説明 (機能図参照)

メイン制御ループは、ピン2(RUN/SS)を'L'にするとシャット・ダウンします。RUN/SSを解放すると、内部1.2 $\mu$ A電流源がソフトスタート・コンデンサ $C_{SS}$ を充電できます。 $C_{SS}$ が1.5Vに達すると、メイン制御ループは最大値の約30%にクランプされた $I_{TH}$ 電圧でイネーブルされます。 $C_{SS}$ が引き続き充電されると、 $I_{TH}$ は徐々に解放され、通常動作が再開できます。 $C_{SS}$ が4.1Vまで充電されたとき $V_{OUT}$ が最終値の70%に達していなかった場合は、アプリケーション情報セクションで述べるとおりラッチオフを起動できます。

内部発振器は、FCBピンに印加された外部クロックに同期させることが可能で、コンデンサ $C_{OSC}$ で設定された標準レートの90%~130%の周波数にロックすることができます。

過電圧コンパレータOVは、過渡オーバシュート(>7.5%)や出力を過電圧状態にするなどの深刻な状況からデバイスを保護します。この場合、過電圧状態が解消されるまで、トップMOSFETはターンオフし、ボトムMOSFETはターンオンしています。

出力がグラウンドに短絡した場合のフォールドバック電流制限はアンペアによって行われます。 $V_{FB}$ が0.6V以下に低下すると、電流コンパレータへのバッファされた $I_{TH}$ 入力は徐々にクランプ電圧0.86Vまで低下していきます。これによって、ピーク・インダクタ電流は最大値の約1/4に減少します。

### 低電流動作

LTC1736にはFCBピンで制御される3つの低電流モードがあります。FCBピンが0.8V以上のときは(通常はINTV<sub>CC</sub>に接続します)バースト・モード動作が選択されます。バースト・モード動作では、誤差アンペアが $I_{TH}$ 電圧を0.86V以下にドライブする場合は、電流コンパレータへのバッファされた $I_{TH}$ 入力が0.86Vにクランプされます。インダクタ電流のピークは、約20mV/R<sub>SENSE</sub>(最大出力電流の約1/4)に保持されます。 $I_{TH}$ がさらに0.5V以下に低下すると、効率を最大にするためバースト・モード・コンパレータBが両方のMOSFETをターンオフします。 $I_{TH}$ がコンパレータの60mVヒステリシスを超えてスイッチングが再開するまで、負荷電流は出力コンデンサによってのみ供給されます。FCBピンが0.8V以下になると、コンパレータFによってバースト・モード

動作がディスエーブルされます。これによって強制連続動作になり、2次巻線の電圧変動を抑えます。

FCBピンが外部発振器でドライブされると低ノイズのサイクル・スキッピング動作になり、内部発振器はコンパレータCによって外部クロックに同期します。このモードでは、25%の最小インダクタ電流クランプが取り除かれ、可能な最大出力電流範囲にわたって定周波数の不連続動作が行われます。この定周波数動作は、バースト・モード動作ほど効率的ではありませんが、低ノイズの均一周波数スペクトルが得られます。

強制連続動作を行うときは、FCBピンをグラウンドに接続します。これは最も非効率なモードですが、アプリケーションによっては望ましいことがあります。このモードで出力は電流をソースまたはシンク可能です。強制連続動作中に電流をシンクするときには、電流はメイン電源に押し戻され、入力電源が危険な電圧レベルに上昇する可能性がありますので注意してください。

### フォールド・バック電流、短絡検出、および短絡ラッチオフ

スイッチング・レギュレータの突入電流を制限するために、最初にRUN/SSコンデンサ $C_{SS}$ が使われます。コントローラの動作が開始し、出力コンデンサを充電して全負荷電流を供給するのに十分な時間が与えられると、 $C_{SS}$ は短絡タイムアウト回路として使用されます。出力電圧が標準出力電圧の70%以下に低下すると、出力が過電流または短絡状態であると想定して、 $C_{SS}$ が放電を開始します。この状態が $C_{SS}$ のサイズによって決定される十分な長い期間続くと、コントローラはRUN/SSピン電圧が再サイクルされるまでシャットダウンされます。この内蔵ラッチオフは、RUN/SSピンに5Vで5 $\mu$ A以上を供給すれば無効にできます。この電流によってソフトスタート期間が短縮されますが、過電流または短絡時の $C_{SS}$ の正味放電は防止されます。出力電圧が標準レベルの70%以下になると、短絡ラッチオフ回路がイネーブルされていてもいなくても、フォールドバック電流制限がアクティブになります。

## 動作説明 (機能図参照)

### INTV<sub>CC</sub>/EXTV<sub>CC</sub>電源

トップおよびボトムMOSFETドライバ、そしてLTC1736の大部分の内部回路への電源はINTV<sub>CC</sub>ピンから供給されます。EXTV<sub>CC</sub>ピンをオープンにしておくと、内部5.2V低ドロップアウト・レギュレータがV<sub>IN</sub>からINTV<sub>CC</sub>電源を供給します。EXTV<sub>CC</sub>が4.7Vを超えると、内部レギュレータがターンオフし、内部スイッチがEXTV<sub>CC</sub>をINTV<sub>CC</sub>に接続します。これにより、ノートブックのメイン5Vシステム電源やコンバータ自身の二次出力などの高効率なソースからINTV<sub>CC</sub>電源を供給することができます。ゲート・ドライブ能力を高めるために、EXTV<sub>CC</sub>に最大7Vの電圧を供給することができます。

クリーンに始動しMOSFETを保護するために、低電圧ロックアウトを使用して入力電圧が3.5V以上になるまで、両方のMOSFETをオフに保持します。

## アプリケーション情報

基本的なLTC1736のアプリケーション回路を本データシートの最初のページに示します。外付け部品の選択は負荷条件に基づいて行われ、まずR<sub>SENSE</sub>の選択から実行します。R<sub>SENSE</sub>が分かればC<sub>OSC</sub>とLも選択できます。次に、パワーMOSFETとD1を選択します。動作周波数とインダクタは、主にリップル電流の所要値に基づいて選択されます。最後に、コンバータに流れる大きなRMS電流を扱うことができるC<sub>IN</sub>を選択し、また出力電圧のリップル仕様および過渡仕様を満足する低いESRになるようC<sub>OUT</sub>を選択します。図1に示す回路は最大28V(外部MOSFETの限界)の入力電圧で動作するように構成できます。

### 出力電流に対応したR<sub>SENSE</sub>の選択

R<sub>SENSE</sub>は要求される出力電流に基づいて選択します。LTC1736の電流コンパレータは、75mV/R<sub>SENSE</sub>の最大スレッシュホールドとSGNDから1.1(INTV<sub>CC</sub>)までの同相入力範囲を有しています。電流コンパレータのスレッシュホールドがインダクタ電流のピークを設定し、ピーク値からピーク・ツー・ピーク・リップル電流ΔI<sub>L</sub>の半分を引いた値と等しい最大平均出力電流I<sub>MAX</sub>を生じます。

LTC1736および外付け部品値のばらつきに対する余裕をもたせると、次式のようになります。

### VID制御

ビットVID0~VID4は、内部5ビットDACを帰還抵抗電圧分割器として使用し出力電圧を設定するロジック入力です。出力電圧は、表1に従って0.925Vから2.0Vまで、50mVまたは25mVの増分で設定できます。ピンVID0~VID4は、内部でVIDV<sub>CC</sub>に引き上げられます。

### PGOOD

ウィンドウ・コンパレータが出力電圧をモニタし、分圧された出力電圧が0.8Vのリファレンス電圧の±7.5%以内にならないとき、このオープン・ドレイン出力は“L”になります。

$$R_{SENSE} = \frac{50mV}{I_{MAX}}$$

### 動作周波数および同期に対するC<sub>OSC</sub>選択

動作周波数とインダクタ値は、効率と部品サイズの妥協を図りながら選択します。動作周波数が低いと、MOSFETのゲート電荷損失と遷移損失によるMOSFETのスイッチング損失が減少して効率が上がります。ただし、低周波数動作時には一定のリップル電流を得るために、インダクタンス値をさらに大きくする必要があります。

LTC1736は、固定周波数アーキテクチャを使用しており、周波数は外部発振器コンデンサC<sub>OSC</sub>によって決定されます。トップサイドMOSFETがターンオンするたびに、C<sub>OSC</sub>の電圧はグラウンドにリセットされます。オン時間中、C<sub>OSC</sub>は一定の電流で充電されます。コンデンサの電圧が1.19Vに達すると、C<sub>OSC</sub>はグラウンドにリセットされます。続いてこのプロセスが繰り返されます。

C<sub>OSC</sub>の値は、FCBピンに外部クロック入力がないものとして、希望の動作周波数から計算されます。

## アプリケーション情報

$$C_{\text{OSC}}(\text{pF}) = \left[ \frac{1.61(10^7)}{\text{Frequency}} \right] - 11$$

$C_{\text{OSC}}$ の選択と周波数のグラフを図2に示します。推奨最大スイッチング周波数は550kHzです。

FCBピンをINTV<sub>CC</sub>に接続して“H”にするか、またはグラウンドに接続すると、内部発振器は標準周波数( $f_0$ )で動作します。FCBピンを0.8V付近でクロック駆動すると、内部発振器は $0.9f_0 \sim 1.3f_0$ の周波数の外部クロック信号にロックされます。クロック“H”レベルは最低0.3μs間1.3Vを超えなければならず、クロック“L”レベルは最低0.3μs間0.3V以下にならなければなりません。トップMOSFETのターンオンは、外部クロックの立上りエッジに同期します。

同期させようとする外部周波数が高すぎる( $1.3f_0$ 以上)と、スロープ補償が不十分になり、高いデューティ・サイクルでは、ループが不安定になる可能性があります。この状態が存在する場合は、図2に従って $f_{\text{EXT}} = f_0$ になるように、単に $C_{\text{OSC}}$ の値を小さくしてください。

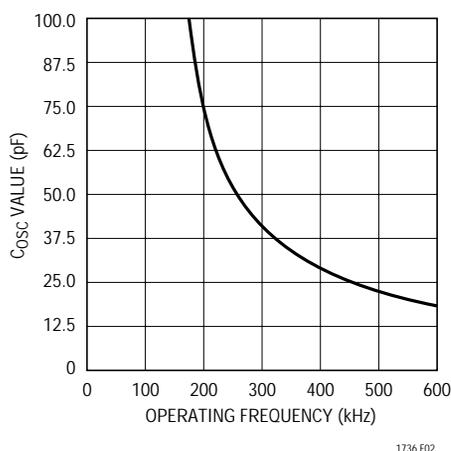


図2. タイミング・コンデンサ値

外部クロックに同期させると、バースト・モード動作はディスエーブルされますが、インダクタ電流は逆流できなくなります。バースト・モード動作での25%の最小インダクタ電流クランプが取り除かれ、可能な最も広い出力電流範囲にわたって、定周波数の不連続動作を実行します。このモードでは、同期MOSFETは10クロック・サイクルごとにブートストラップ・コンデンサを再充電するようオンに強制されます。これにより、ある程度高い

効率を維持しながら可聴ノイズを抑えます。

### インダクタ値の計算

動作周波数とインダクタの選択は相関関係があるため、動作周波数が高ければより小さいインダクタ値とコンデンサ値を使用できます。そうであれば、なぜ誰もが大きな値のコンポーネントで、より低い周波数で動作させるほうを選ぶのでしょうか？答えは効率です。周波数が高いほど、MOSFETゲート電荷の損失のために、一般に効率が低下します。このような基本的なトレードオフに加えて、リップル電流と低電流動作に対するインダクタ値の影響も考慮する必要があります。

インダクタ値は、リップル電流に直接影響を及ぼします。インダクタ・リップル電流  $\Delta I_L$  は、次式で示すようにインダクタンスまたは周波数が高いほど減少し、 $V_{\text{IN}}$  または  $V_{\text{OUT}}$  が高いほど増加します：

$$\Delta I_L = \frac{1}{(f)(L)} V_{\text{OUT}} \left[ 1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}} \right]$$

大きな  $\Delta I_L$  の値が許容できれば、低インダクタンスを使用できますが、出力電圧リップルが高くなりコア損失も大きくなってしまいます。リップル電流を設定するための妥当なスタート・ポイントは、 $\Delta I_L = 0.3 \sim 0.4(I_{\text{MAX}})$  です。入力電圧が最大のときに  $\Delta I_L$  が最大になることを忘れないでください。

インダクタ値は低電流動作にも影響を与えます。ボトムMOSFETが導通している間にインダクタ電流がゼロになると、低電流動作への移行が開始されます。必要な平均インダクタ電流が下がったためピーク電流が、 $R_{\text{SENSE}}$  によって決定される電流制限の25%以下になると、バースト・モード動作が始まります。インダクタ値を低くする ( $\Delta I_L$  が高くなる) と、高い負荷電流でこれが発生し、低電流動作時の上位の範囲での効率が低下する可能性があります。バースト・モードでは、インダクタンス値が小さくなるとバースト周波数が低下します。

### インダクタ・コアの選択

Lの値が分かったら、次にインダクタのタイプを選択しなければなりません。高効率コンバータは一般に、安価な鉄粉コアで生じるコア損失を許容できないため、より高価なフェライト、MolypermalloyまたはKool Mu®のコアを

## アプリケーション情報

使用する必要があります。実際のコア損失は一定のインダクタ値に対するコア・サイズには関係ありませんが、選択したインダクタンスに大きく依存します。インダクタンスが増加するとコア損失が低下します。残念ながら、インダクタンスが増加すると巻線の巻数が増加するため、銅損失が増加します。

フェライトによる設計ではコア損失がきわめて低く、高スイッチング周波数では好まれるため、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コア材料は「ハード」に飽和します。つまり、最大設計電流を越えるとインダクタンスが急激に消滅します。この結果、インダクタのリプル電流が急増し、出力電圧リプルが増加します。コアを飽和させないようにしてください。

Molypermalloy (Magnetics, Inc.製)は、トロイドに最適な低損失コア材料ですが、フェライトよりも高価です。Magnetics, Inc.製で経済的なものがKool Muです。トロイドは特に多層巻線が使用できるときに、空間効率が非常に高くなります。一般に、これらにはボビンがなく実装が困難です。しかし、表面実装用の製品が入手でき、高さもそれほどではありません。

### パワーMOSFETおよびD1の選択

LTC1736で使用する2つの外部パワーMOSFETを選択しなければなりません。トップ(メイン)スイッチ用のNチャネルMOSFETと、ボトム(同期)スイッチ用のNチャネルMOSFETです。

ピーク・ツー・ピークのゲート・ドライブ・レベルはINTV<sub>CC</sub>電圧で設定されます。この電圧は、始動時には標準5.2Vです(EXTV<sub>CC</sub>ピン接続を参照)。したがって、大部分のLTC1736アプリケーションではロジック・レベル・スレッショルドMOSFETを使用しなければなりません。唯一の例外は、入力電圧が低い(V<sub>IN</sub> < 5V)ときです。その場合は、サブロジック・レベル・スレッショルドMOSFET (V<sub>GS(TH)</sub> < 3V)を使用します。MOSFETのBV<sub>DSS</sub>仕様にも十分に注意してください。ほとんどのロジック・レベルMOSFETは30Vまたはそれ以下に制限されています。

パワーMOSFETの選択基準には、オン抵抗R<sub>DS(ON)</sub>、逆伝達容量C<sub>RSS</sub>、入力電圧、および最大出力電流が含まれます。LTC1736が連続モードで動作中には、トップおよびボトムMOSFETのデューティ・サイクルは、次式で与えられます。

$$\text{メイン・スイッチのデューティ・サイクル} = \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

$$\text{同期スイッチのデューティ・サイクル} = \frac{V_{\text{IN}} - V_{\text{OUT}}}{V_{\text{IN}}}$$

また、MOSFETの最大出力電流時の消費電力は次式で与えられます。

$$P_{\text{MAIN}} = \frac{V_{\text{OUT}}}{V_{\text{IN}}} (I_{\text{MAX}})^2 (1 + \delta) R_{\text{DS(ON)}} +$$

$$k (V_{\text{IN}})^2 (I_{\text{MAX}}) (C_{\text{RSS}}) (f)$$

$$P_{\text{SYNC}} = \frac{V_{\text{IN}} - V_{\text{OUT}}}{V_{\text{IN}}} (I_{\text{MAX}})^2 (1 + \delta) R_{\text{DS(ON)}}$$

ここで、 $\delta$ はR<sub>DS(ON)</sub>の温度係数、kはゲート・ドライブ電流に反比例する定数です。

I<sup>2</sup>R損失の項は2つのMOSFETに共通していますが、トップサイドのNチャネルの式では追加の遷移損失の項があり、これは入力電圧が高いときに最も高くなります。V<sub>IN</sub> < 20Vの場合、高電流時効率は一般に大型MOSFETを使用すると向上し、V<sub>IN</sub> > 20Vの場合、低C<sub>RSS</sub>・高R<sub>DS(ON)</sub>デバイスを使用することによって実際に高い効率が実現されるポイントまで、遷移損失が急激に上昇します。同期MOSFETの損失は、入力電圧が高いとき、またはこのスイッチのデューティ・サイクルがほぼ100%になる短絡時に最も大きくなります。

あるMOSFETに対する(1 +  $\delta$ )は、一般に正規化R<sub>DS(ON)</sub>対温度曲線から得られますが、低電圧MOSFETに対する近似値として $\delta = 0.005/V$ を使用することができます。C<sub>RSS</sub>は通常MOSFETの特性で規定されています。定数k = 1.7を用いて、メインスイッチの消費電力式の2つの項の関係を推定することができます。

図1に示すショットキ・ダイオードD1は、2つのパワーMOSFETの導通期間と導通期間の間のデッドタイム中にだけ導通します。これによって、ボトムMOSFETのボディ・ダイオードがターンオンしてデッドタイム中に電荷を蓄積するのを防止します。防止しなければ効率は1%ほど低下します。3Aのショットキは平均電流が比較的小さいため、10A ~ 12Aのレギュレータにとって一般的に適切なサイズです。

Kool MuはMagnetics, Inc.の登録商標です。

## アプリケーション情報

大きなダイオードでは、接合容量が大きいことによる遷移損失が増えることがあります。効率の損失が許容できる場合、このダイオードはなくすることができます。

### C<sub>IN</sub>の選択

連続モードでは、トップNチャネルMOSFETのソース電流は、デューティ・サイクルがV<sub>OUT</sub>/V<sub>IN</sub>の方形波になります。大きな過渡電圧を防止するには、最大実効電流に対応できる容量の低ESR入力コンデンサを使用しなければなりません。最大実効コンデンサ電流は次式で与えられます。

$$I_{\text{RMS}} \cong I_{\text{O(MAX)}} \frac{V_{\text{OUT}}}{V_{\text{IN}}} \left( \frac{V_{\text{IN}}}{V_{\text{OUT}}} - 1 \right)^{1/2}$$

この式はV<sub>IN</sub> = 2V<sub>OUT</sub>で最大値をとり、I<sub>RMS</sub> = I<sub>OUT</sub>/2となります。大きく変化させてもそれほど状況が改善されないため、一般にはこの単純なワーストケース条件が設計に使用されます。多くの場合、コンデンサ製造業者のリップル電流定格は、わずか2000時間の寿命時間によって規定されています。このため、コンデンサをさらにデレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択するようにしてください。設計でのサイズまたは高さの条件に適合させるため、何個かのコンデンサを並列にすることもできます。疑問があれば必ず製造業者に問い合わせてください。

### C<sub>OUT</sub>の選択

C<sub>OUT</sub>は、主に電圧リップルを最小限に抑えるのに必要な等価直列抵抗(ESR)に基づいて選択します。連続モードでの出力リップル(ΔV<sub>OUT</sub>)は次式から求められます：

$$\Delta V_{\text{OUT}} \approx \Delta I_L \left( \text{ESR} + \frac{1}{8fC_{\text{OUT}}} \right)$$

ここで、f = 動作周波数、C<sub>OUT</sub> = 出力容量、ΔI<sub>L</sub> = インダクタのリップル電流です。ΔI<sub>L</sub>は入力電圧に応じて増加するため、出力リップルは入力電圧が最大のときに最も高くなります。一般にC<sub>OUT</sub>のESR条件を満足すれば、実効電流定格はI<sub>ripple(p-p)</sub>条件をはるかに上回ります。ΔI<sub>L</sub> = 0.3 I<sub>OUT(MAX)</sub>のとき、出力リップルは、以下の条件を仮定すると、最大V<sub>IN</sub>で、50mV未満になります：

$$C_{\text{OUT}} \text{の所要ESR} < 2.2R_{\text{SENSE}}$$

$$C_{\text{OUT}} > 1/(8fR_{\text{SENSE}})$$

最初の条件は出力コンデンサのESRに流れ込むリップル電流に関係し、2番目の項は出力容量がリップル電流のために、動作周波数期間中は大きく放電しないことを保証します。小さな出力容量を使用する選択をすると、放電の項のためにリップル電圧が上昇しますが、これはESRが非常に低いコンデンサを使用してリップル電圧を50mVまたはそれ以下に維持すれば補償できます。I<sub>TH</sub>ピンのOPTI-LOOPの補償部品は、選択した出力コンデンサに関係なく、安定した、高性能過渡応答を提供するよう最適化します。

CPUや他の負荷過渡電流が大きいアプリケーション用の出力コンデンサの選択は、主に負荷の電圧許容差仕様によって決まります。コンデンサの抵抗成分(ESR)に負荷電流変動を掛けた値に出力電圧リップルを足した値が、負荷(CPU)の電圧許容差の範囲内でなければなりません。

負荷電流ステップのために要求されるESRは次のとおりです：

$$R_{\text{ESR}} < \Delta V / \Delta I$$

ここで、ΔIは最大負荷から無負荷(または最小負荷)への電流変化、ΔVは許容電圧偏差(有限容量による垂下は含まない)です。

必要な容量値は、インダクタに蓄えられる最大エネルギーによって決まります。この容量は、高電流から低電流への遷移が発生する際のインダクタ電流の変化を吸収するのに十分な大きさでなければなりません。また、逆の負荷電流遷移は一般に制御ループOPTI-LOOPの部品によって決まるので、過剰補償により応答が遅くならないようにしてください。インダクタのエネルギーが適切に吸収されるのを保証する最小容量は、次のとおりです：

$$C_{\text{OUT}} > \frac{L(\Delta I)^2}{2(\Delta V)V_{\text{OUT}}}$$

ここで、ΔIは負荷電流の変化です。

## アプリケーション情報

ニチコン、United Chemicon、三洋電機などのメーカーから高性能なスルーホール・コンデンサが入手できます。三洋製のOS-CON半導体誘電体コンデンサは、アルミニウム電解コンデンサの中で(ESR)(サイズ)の積が最も低いものですが、いくらか価格が高くなっています。OS-CONコンデンサと並列に別のセラミック・コンデンサを接続して、インダクタンスの影響を低減することを推奨します。

表面実装アプリケーションでは複数のコンデンサを並列に接続して、応用回路のESR、RMS電流処理要件および負荷ステップ条件に適合させる必要があります。表面実装型パッケージのアルミニウム電解コンデンサ、乾式タンタル・コンデンサ、および特殊ポリマ・コンデンサが提供されています。特殊ポリマ表面実装コンデンサは、ESRは非常に低いものの、単位ボリュームあたりの容量性密度は他のコンデンサ・タイプよりもはるかに低くなっています。これらのコンデンサは非常に経済的な出力コンデンサ・ソリューションを提供し、高いループ帯域幅を有するコントローラと組み合わせれば理想的な選択といえます。タンタル・コンデンサは、最高の容量密度を提供し、ソフトスタートが制御されたスイッチング・レギュレータ用の出力コンデンサとしてよく使用されます。サージ試験が実施されたケース高さが2mmから4mmの表面実装タンタル・コンデンサのAVX TPS、AVX TPSV、またはKEMET T510シリーズが最適です。リップル電流定格、温度、および長期信頼性を考慮すれば、コストが重要なアプリケーションでは、アルミニウム電解コンデンサを使用できます。標準的なアプリケーションでは、数個からさらに多数のアルミニウム電解コンデンサを並列に接続する必要があります。上記のようにコンデンサを組み合わせれば、性能が向上しながら、全体的なコストが削減される場合もよくあります。他のコンデンサ・タイプとしては、ニチコンのPLシリーズ、NECのNeocap、パナソニックのSP、およびSpragueの595Dシリーズがあります。その他の特徴についてはメーカーにお問い合わせください。

どの部品にも言えますが、理想的なコンデンサはありません。それぞれのコンデンサに長所と限界があります。異なるタイプのコンデンサの組合せが、非常に経済的な解決方法になることが実証されています。また、高周波デカップリング・コンデンサを含めることも忘れないでください。これらは負荷の電源ピンにできる限り近づけて配置しなければなりません。回路ボードのトレースにインダクタンスが存在すると、動作に影響があります。

### INTV<sub>CC</sub>レギュレータ

内部Pチャネル低ドロップアウト・レギュレータは、5.2V電源を生成し、LTC1736内のドライバと内部回路に電力を供給します。INTV<sub>CC</sub>ピンは最大50mAのRMS電流を供給でき、最小4.7μFのタンタル、10μFの特殊ポリマ、または低ESRタイプの電解コンデンサでグラウンドにバイパスしなければなりません。MOSFETゲート・ドライバに必要な高い過渡電流を供給するために、良質なバイパスが必要です。

大型MOSFETが高周波でドライブされている高入力電圧アプリケーションでは、LTC1736の最大接合部温度定格を超えるおそれがあります。システム供給電流は、通常、ゲート電荷電流によって支配されます。INTV<sub>CC</sub>の追加負荷も、消費電力計算に考慮する必要があります。合計INTV<sub>CC</sub>電流は、5.2V内部リニア・レギュレータまたはEXTV<sub>CC</sub>入力ピンから供給されます。EXTV<sub>CC</sub>ピンに印加する電圧が4.7V以下のときには、すべてのINTV<sub>CC</sub>電流は内部5.2Vリニア・レギュレータによって供給されます。この場合のICの消費電力( $V_{IN} \times I_{INTVCC}$ )は最も高くなり、全体の効率は低下します。効率の考察のセクションで述べるとおり、ゲート電荷は動作周波数に依存します。接合部温度は、電気特性の注2に記載された式を使用して評価できます。たとえば、EXTV<sub>CC</sub>ピンを使用しないときには、LTC1736Gは30V電源では次式のとおり17mA以下に制限されます。

$$T_J = 70 + (17\text{mA})(30\text{V})(110 \text{ } \mu\text{W}) = 126$$

EXTV<sub>CC</sub>入力ピンを使用すると、接合部温度は以下のとおり低下します：

$$T_J = 70 + (17\text{mA})(5\text{V})(110 \text{ } \mu\text{W}) = 79$$

最大接合温度を超えないようにするために、最大V<sub>IN</sub>での連続モードで動作している場合は、入力供給電流をチェックする必要があります。

### EXTV<sub>CC</sub>の接続

LTC1736は、EXTV<sub>CC</sub>とINTV<sub>CC</sub>ピンの間に接続される内部PチャネルMOSFETスイッチを内蔵しています。EXTV<sub>CC</sub>ピンの電圧が4.7V以上になると、内部5.2Vレギュレータがシャット・オフし、スイッチがクローズしてEXTV<sub>CC</sub>電圧が4.5V以下になるまで、INTV<sub>CC</sub>電源はEXTV<sub>CC</sub>を通して供給されます。これにより通常動作中

## アプリケーション情報

は、MOSFETドライバおよび制御回路の電源は出力から、または外部から供給されます。出力の安定化が行われていないとき(始動時、短絡時など)は、内部レギュレータから電源が供給されます。EXTV<sub>CC</sub>ピンには7V以上の電圧を印加しないでください。また、EXTV<sub>CC</sub> ≤ V<sub>IN</sub>となるようにしてください。

ドライバおよび制御電流によるV<sub>IN</sub>電流は、(デューティ・サイクル)(効率)で計算されるため、出力からINTV<sub>CC</sub>に電源を供給すれば効率を大幅に改善できます。5Vレギュレータの場合、これは単にEXTV<sub>CC</sub>ピンを直接V<sub>OUT</sub>に接続できることを意味します。ただし、VIDでプログラムされたレギュレータおよび他の低電圧レギュレータの場合は、出力からINTV<sub>CC</sub>電源を得るために追加回路が必要になります。

以下、EXTV<sub>CC</sub>に対して可能な3つの接続方法を示します。

- EXTV<sub>CC</sub>をオープン(または接地する)。こうすると、内部5.2VレギュレータからINTV<sub>CC</sub>に電源が供給されるため、入力電圧が高いときは、低電流効率が最大10%ほど低下します。
- EXTV<sub>CC</sub>を外部電源に接続する(このオプションが使用される可能性が最も高い)。ノートブックのメイン5Vシステム電源のように、5V~7Vの範囲の外部電源が利用でき、MOSFETゲート・ドライブ条件を満足させることができれば、これを使用してEXTV<sub>CC</sub>に電源を供給することができます。これはほとんど常時5V電源が存在し、別の高効率レギュレータから引き出されている標準的なケースです。
- EXTV<sub>CC</sub>を出力から引き出すブースト・ネットワークに接続する。この低電圧レギュレータでは、EXTV<sub>CC</sub>を4.7V以上にブーストした出力から引き出した電圧に接続すれば効率が改善されます。これは誘導性ブースト巻線、または容量性チャージポンプを使用すれば実現できます。詳細については、LTC1735のデータシートを参照してください。チャージポンプには、磁気回路が単純になるという長所があります。

### 出力電圧のプログラミング

出力電圧はデジタル的に、電圧識別(VID)入力VID0~VID4を使用して0.925V~2.00Vの間のレベルに設定されます。高精度抵抗性分割器として構成される内部5ビットDACは、表1に従って出力電圧を50mVまたは25mVの増分で設定します。

VIDコード(00000-11110)は、0.925V~2.00Vの出力電圧に対するインテルのMobile Pentium IIおよびPentium IIIプロセッサ仕様に適合するように設計されています。

LSB(VID0)は、上位電圧範囲(1.30V~2.00V)では50mVの増分、下位電圧範囲(0.925V~1.275V)では25mVの増分を表します。MSBはVID4です。すべてのビットが“L”か接地されているとき、出力電圧は2.00Vです。

V<sub>FB</sub>ピンとグランド間には、可変抵抗R1があり、この抵抗値は5本の入力ピン(VID0~VID4)によって制御されます。V<sub>OSENSE</sub>とV<sub>FB</sub>ピン間のもう1本の抵抗R2で抵抗分割器が構成されています。したがって、出力電圧は(R1+R2)に対するR1の比で設定されます。

LTC1736はリモート・センス機能を備えています。内部抵抗分割器の上端は、V<sub>OSENSE</sub>に接続され、SGNDピンを基準にしています。これにより負荷の両端の出力電圧を直接リモート・センスするためのケルビン接続が可能となり、PCボード・トレースの抵抗誤差を排除します。

各VIDデジタル入力は、VIDV<sub>CC</sub>からダイオードと直列に接続した40k抵抗でプルアップされます。したがって、デジタル“L”入力を得るには接地し、デジタル“H”入力を得るには、フロートさせるかVIDV<sub>CC</sub>に接続することができます。デジタル入力がVIDV<sub>CC</sub>より高くドライブされる場合は、デジタル入力の損傷またはクランプを防止するために、直列ダイオードが使用されます。デジタル入力はCMOS電圧レベルを受け入れます。

VIDV<sub>CC</sub>はVIDセクション用の電源電圧です。通常はINTV<sub>CC</sub>に接続しますが、3.3V電源のような他のソースからドライブすることもできます。別のソースからドライブされる場合は、そのソースは2.7V~5.5Vの範囲内にあり、LTC1736をイネーブルする前にアクティブになっていなければなりません。

## アプリケーション情報

表1. VID出力電圧のプログラミング

VID4	VID3	VID2	VID1	VID0	V <sub>OUT</sub> (V)
0	0	0	0	0	2.000V
0	0	0	0	1	1.950V
0	0	0	1	0	1.900V
0	0	0	1	1	1.850V
0	0	1	0	0	1.800V
0	0	1	0	1	1.750V
0	0	1	1	0	1.700V
0	0	1	1	1	1.650V
0	1	0	0	0	1.600V
0	1	0	0	1	1.550V
0	1	0	1	0	1.500V
0	1	0	1	1	1.450V
0	1	1	0	0	1.400V
0	1	1	0	1	1.350V
0	1	1	1	0	1.300V
0	1	1	1	1	*
1	0	0	0	0	1.275V
1	0	0	0	1	1.250V
1	0	0	1	0	1.225V
1	0	0	1	1	1.200V
1	0	1	0	0	1.175V
1	0	1	0	1	1.150V
1	0	1	1	0	1.125V
1	0	1	1	1	1.100V
1	1	0	0	0	1.075V
1	1	0	0	1	1.050V
1	1	0	1	0	1.025V
1	1	0	1	1	1.000V
1	1	1	0	0	0.975V
1	1	1	0	1	0.950V
1	1	1	1	0	0.925V
1	1	1	1	1	**

注：\*、\*\*は、インテル仕様で規定される出力電圧の定義がないコードを表す。LTC1736はこれらのコードを有効な入力とみなし、次の出力電圧を生成する：[01111]=1.250V、[11111]=0.900V。

トップサイドMOSFETドライバ電源 (C<sub>B</sub>、D<sub>B</sub>)

BOOSTピンに接続されている外部ブートストラップ・コンデンサC<sub>B</sub>はトップサイドMOSFETにゲート・ドライブ電圧を供給します。SWピンが“L”のとき、機能図のコンデンサC<sub>B</sub>がINTV<sub>CC</sub>から外部ダイオードD<sub>B</sub>を通して充電されます。C<sub>B</sub>両端の電圧は、INTV<sub>CC</sub>からほぼダイオード1個の電圧降下分低い電圧です。トップサイドMOSFETをターンオンさせるときには、ドライバは希望のMOSFETのゲート・ソース間にC<sub>B</sub>電圧を印加します。これによってMOSFETが導通し、トップサイド・スイッチがオンになります。スイッチ・ノード電圧SWがV<sub>IN</sub>に達し、BOOSTピンがV<sub>IN</sub>+INTV<sub>CC</sub>まで上昇します。ブースト・コンデンサC<sub>B</sub>の値は、トップサイドMOSFETの入力容量の100倍が必要です。ほとんどのアプリケーションでは、0.1μF~0.33μFで十分です。D<sub>B</sub>の逆ブレイクダウン電圧は、V<sub>IN(MAX)</sub>より大きくなければなりません。

ゲート・ドライブ・レベルを調整するときの最終的な決定要因は、レギュレータの総入力電流です。変更して入力電流が減少すれば、効率が改善されます。入力電流に変化がなければ、効率は変化しません。

SENSE<sup>+</sup>/SENSE<sup>-</sup>ピン

電流コンパレータの同相入力範囲は、0Vから1.1 (INTV<sub>CC</sub>)までです。この範囲の全域で連続リニア動作が保証されており、0.8Vから7Vまでの出力電圧設定が可能です(ただし、VIDコントロール・ピンは、0.925V~2.00Vの出力範囲しかプログラムしません)。機能図に示すとおり、差動NPN入力段が使用され、内部2.4Vソースから内部抵抗でバイアスされます。これによって、両方のセンス・ピンからメイン出力に電流が流れます。そして、強制的に内部抵抗分割器R1とR2でシンク可能な最小負荷電流が流れます。センス・ピンから流出する最大電流は以下のとおりです：

$$I_{\text{SENSE}^+} + I_{\text{SENSE}^-} = (2.4V - V_{\text{OUT}})/24k$$

フィルタリングのためにセンス・ピンと直列に抵抗を配置した場合は、この電流を考慮に入れるのを忘れないでください。

## アプリケーション情報

### ソフトスタート/実行機能

RUN/SSピンには複数の機能があり、ソフトスタート機能とLTC1736をシャット・ダウンする手段を提供します。ソフトスタートは、コントローラの電流制限 $I_{TH(MAX)}$ を徐々に上昇させることによって、 $V_{IN}$ からのサージ電流を低減します。このピンは電源のシーケンシングにも使用することができます。

RUN/SSピンを1.5V以下にすると、LTC1736は、低消費電流( $I_Q < 25\mu A$ )のシャットダウンに入ります。このピンは、図3に示すとおり、直接ロジックからドライブできます。RUN/SSピンを解放すると、内部1.2 $\mu A$ 電流源が外付けのソフトスタート・コンデンサ $C_{SS}$ を充電できます。RUN/SSがグランド・レベルになると、およそ以下の遅延時間後にスタートします。

$$t_{DELAY} = \frac{1.5V}{1.2\mu A} C_{SS} = (1.25s/\mu F) C_{SS}$$

RUN/SSの電圧が1.5Vに達すると、電流は約25mV/ $R_{SENSE}$ に制限された状態でLTC1736が動作を開始します。RUN/SSの電圧が1.5Vから3.0Vに上昇すると、内部電流制限も25mV/ $R_{SENSE}$ から75mV/ $R_{SENSE}$ に上昇します。出力電流制限はゆっくりランプアップし、フル電流に達するにはさらに1.25s/ $\mu F$ を要します。このように出力電流はゆっくり上昇し、入力電源から要求される起動サージ電流を低減します。

図3のダイオードD1によってスタート遅延は短くなりますが、ソフトスタート機能のために $C_{SS}$ をゆっくり充電することが可能です。ソフトスタートが必要ない場合は、このダイオードと $C_{SS}$ をなくすことができます。RUN/SSピンは6Vのツェナー・クランプを内蔵しています(機能図を参照)。

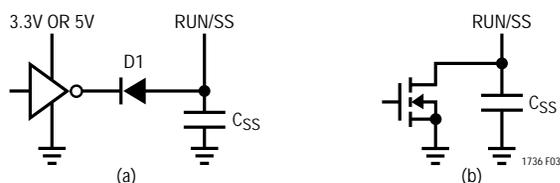


図3. RUN/SSピンのインタフェース

### フォールト条件：過電流ラッチオフ

RUN/SSピンは過電流状態を検出したときコントローラをシャットオフし、ラッチオフする機能も備えています。RUN/SSコンデンサ $C_{SS}$ は、最初にターンオンし、コントローラの突入電流を制限するために使用されます。コントローラが始動し、出力コンデンサを充電するのに十分な時間が経過し、全負荷電流が提供されるようになると、 $C_{SS}$ は短絡タイマとして使用されます。 $C_{SS}$ が4.1Vに達した後、出力電圧が公称出力電圧の70%以下に低下した場合は、出力が激しい過電流または短絡状態にあるものと想定し、 $C_{SS}$ は放電を開始します。この状態が $C_{SS}$ のサイズによって決定される十分長い期間続くと、コントローラはRUN/SSピン電圧が再サイクルされるまでシャットダウンされます。

図4に示すとおり、この内蔵ラッチオフは、5Vで5 $\mu A$ 以上をRUN/SSピンに供給すれば無効にできます。この電流によってソフトスタート期間が短縮されますが、過電流または短絡時の $C_{SS}$ の正味放電は防止されます。図4aの場合のように $V_{IN}$ から5 $\mu A$ の電流を得ると、電流ラッチオフは常に無効になります。図4bに示すとおり、INTV<sub>CC</sub>にこのプルアップ抵抗を接続しているダイオードは、コントローラがシャットダウンしている間、余剰な電源電流をなくすと同時に、INTV<sub>CC</sub>の負荷を排除してコントローラの起動を妨げないようにします。 $C_{SS}$ の電圧が4.1Vを超えない場合、過電流ラッチは作動状態にならず、機能はディスエーブルされます。

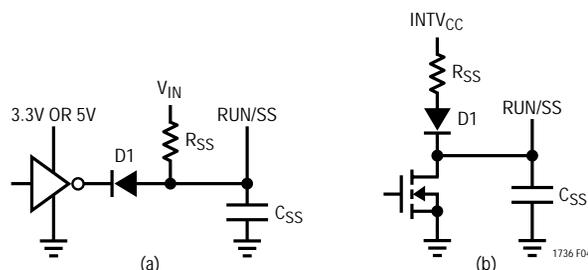


図4. RUN/SSピンの無効ラッチオフとのインタフェース

## アプリケーション情報

過電流ラッチオフを無効にする理由は？設計の試作段階では、ノイズを拾ったりレイアウトの不備の問題があり、保護回路がラッチオフする可能性があります。この機能を無効にすれば、回路やPCレイアウトのトラブルシューティングを簡単に行うことができます。内部短絡およびフォールドバック電流制限は有効になったままで、電源システムを障害から保護します。デザインが完了した後、ラッチオフ機能をイネーブルするかどうかを決定することができます。

ソフトスタート・コンデンサ $C_{SS}$ の値は、出力電流、出力容量、および負荷電流特性に応じて決定する必要があります。最小ソフトスタート容量は、次式で与えられます：

$$C_{SS} > (C_{OUT})(V_{OUT})(10^{-4})(R_{SENSE})$$

大部分のアプリケーションでは、 $C_{SS} = 0.1\mu\text{F}$ の最小推奨ソフトスタート・コンデンサで十分です。

フォールト条件：電流制限と電流フォールドバック

LTC1736電流コンパレータの最大センス電圧は75mVなので、最大MOSFET電流は $75\text{mV}/R_{SENSE}$ になります。

LTC1736には、出力がグラウンドに短絡したときに、負荷電流をさらに制限する電流フォールドバック機能があります。上記の過負荷シャットダウン・ラッチが無効のときでも、フォールド・バック回路はアクティブです。出力が半分以上低下すると、最大センス電圧は75mVから30mVまで徐々に低下します。デューティ・サイクルが非常に低いときの短絡状態では、LTC1736は短絡電流を制限するためにサイクル・スキップを開始します。この状況では、ボトムMOSFETがピーク電流を流しています。短絡リップル電流は、LTC1736の最小オン時間 $T_{ON(MIN)}$ (200ns以下)入力電圧、およびインダクタ値によって決まり、次式で表されます。

$$\Delta I_{L(SC)} = t_{ON(MIN)} V_{IN} / L$$

結果として以下の短絡電流が生じます。

$$I_{SC} = \frac{30\text{mV}}{R_{SENSE}} + \frac{1}{2} \Delta I_{L(SC)}$$

電流フォールドバック機能は常にアクティブであり、電流ラッチオフ機能によって影響されることはありません。

フォールト条件：出力過電圧保護(クローバ)

出力過電圧クローバは、レギュレータの出力が標準レベルより大幅に高くなると、入力導入部にあるシステム・ヒューズが溶断するように設計されています。この状態では、通常の動作時よりもはるかに大きな電流が流れます。この機能は、トップMOSFETの短絡に対して保護するように設計されており、コントローラ自体の障害は保護しません。

コンパレータ(機能図のOV)は、標準出力電圧より7.5%高い過電圧フォールトを検出します。この状態を検知すると、トップMOSFETがターンオフし、ボトムMOSFETは強制的にオンになります。OV状態が続く限り、ボトムMOSFETは連続してオンになったままです。 $V_{OUT}$ が安全なレベルに復帰すると、自動的に通常の動作を再開します。VID制御出力電圧が低下すると、過電圧保護が短時間アクティブになる可能性があるためご注意ください。これによって永久ラッチオフが生じることはなく、所要電圧変化を妨害することはありません。

ソフトラッチ過電圧保護では、ダイナミックなVIDコードの変化が可能で、過電圧保護回路が新しいVIDコードを追尾して、常に負荷(CPU)を保護します。VIDコードがダイナミックに変化することが予測され、最小負荷電流が少ないときは、連続動作を強制しなければならないことがあります。遷移中にFCBを“L”にして電流シンク能力を大きくしてください。あるいは、PGOODをFCBに接続すると、VID遷移中に自動的に連続動作が強制されます。

## アプリケーション情報

### 最小オン時間の検討

最小オン時間 $t_{ON(MIN)}$ は、LTC1736がトップMOSFETをターンオンし、再度ターンオフすることができる最小時間です。これは内部タイミング遅延とトップMOSFETをターンオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の制限値に接近する可能性がありますので、以下の注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN}(f)}$$

デューティ・サイクルが最小オン時間で適応可能な値以下になると、LTC1736はサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電流とリップル電圧は増加します。

適切に構成されたアプリケーションにおけるLTC1736の最小オン時間は、一般に200ns以下です。ただし、ピーク・センス電圧が低下すると、図5に示すように最小オン時間は徐々に増加します。これは、軽負荷でリップル電流が低い強制連続アプリケーションでは、特に重要な問題です。この状況で、デューティ・サイクルが最小オン時間以下に低下した場合、相応に大きな電流および電圧リップルを伴う過大なサイクル・スキップが発生するおそれがあります。

アプリケーションが最小オン時間制限付近で動作する可能性がある場合、最小オン時間条件に適合するのに十分なリップル振幅を供給できる低い値のインダクタを選択

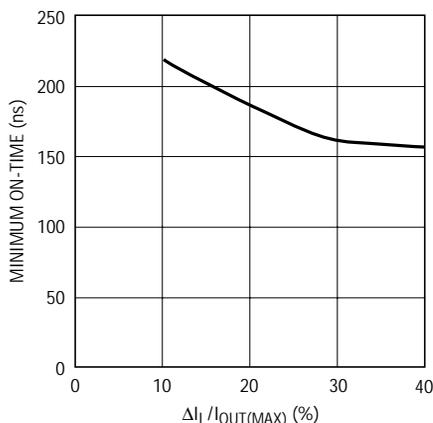


図5. 最小オン時間と $\Delta I_L$

しなければなりません。一般に、インダクタ・リップル電流は $V_{IN(MAX)}$ で $I_{OUT(MAX)}$ の30%以上に保持してください。

### FCBピンの動作

FCBピンのDC電圧が0.8Vスレッシュホールド以下に低下すると、連続モード動作が強制されます。この場合、トップおよびボトムMOSFETは、メイン出力の負荷に関係なく連続的にドライブされます。バースト・モード動作がディスエーブルされ、インダクタでの電流の逆流が許容されます。

FCBピンは、強制的に連続同期動作と外部同期を実行させるためのロジック入力であり、フライバック巻線出力を安定化させる手段も提供します。連続モードの間、電流はトランスの一次側を連続的に流れます。二次側巻線は、ボトム同期スイッチがオンのときにだけ電流を流します。一次負荷電流が少ないか、または $V_{IN}/V_{OUT}$ 比が低いとき、出力コンデンサから二次側負荷まで電力を伝達するのに十分な時間だけ同期スイッチがオンにならない可能性があります。同期スイッチの通電率が十分であれば、強制連続動作によって二次巻線がサポートされません。したがって、FCB入力ピンにより、補助巻線から電力を引き出すために、インダクタの一次側巻線から電力を引き出す必要がなくなります。ループが連続モード動作に維持されていれば、一次側出力負荷に関係なく、補助出力から負荷電流を取り出せます。

二次側出力電圧 $V_{SEC}$ は、機能図に示すとおり通常、トランスの巻数比 $N$ によって設定されます。

$$V_{SEC} \cong (N + 1)V_{OUT}$$

ただし、一次側負荷電流が軽いためコントローラがバースト・モード動作に入り、スイッチングが停止すると、 $V_{SEC}$ は低下します。 $V_{SEC}$ からFCBピンに接続されている外部抵抗分割器は、最小電圧 $V_{SEC(MIN)}$ を設定します。

$$V_{SEC(MIN)} \approx 0.8V \left( 1 + \frac{R4}{R3} \right)$$

$V_{SEC}$ がこのレベル以下に低下すると、FCB電圧は $V_{SEC}$ が再び最低値を超えるまで連続動作を強制します。

## アプリケーション情報

FCBピンに外部接続がない場合の誤動作を防止するために、FCBピンにはこのピンを“H”にする0.17μAの内部電流源があります。抵抗値R3とR4を選択するときには、この電流を含めることを忘れないでください。

LTC1736の内部発振器は、FCBピンに1.5V<sub>p-p</sub>以上のクロック信号を印加して、外部発振器に同期させることができます。外部周波数に同期すると、バースト・モード動作はディスエーブルされますが、電流反転が禁止されるので低負荷電流時にはサイクル・スキッピングが可能です。ボトム・ゲートは、ブートストラップ・コンデンサC<sub>B</sub>が継続的に、確実にリフレッシュされるよう10クロック・サイクルごとに導通します。FCBピンに印加される外部クロックの立上りエッジによって、新しいサイクルが開始されます。

同期範囲は0.9f<sub>0</sub>から1.3f<sub>0</sub>までで、f<sub>0</sub>はC<sub>OSC</sub>によって設定されます。1.3f<sub>0</sub>以上の周波数に同期させようとすると、スロープ補償が不十分になり、高いデューティ・サイクルでは、ループが不安定になる可能性があります。同期中にループの不安定性が観測された場合は、単にC<sub>OSC</sub>を減らせばスロープ補償を追加することができます。

下表に、FCBピンで得られる状態を要約します：

表2.

FCBピン	条件
DC電圧：0V ~ 0.7V	バースト・ディスエーブル/強制連続電流反転イネーブル
DC電圧：≥ 0.9V	バースト・モード動作、電流反転なし
帰還抵抗	二次巻線の調整
外部クロック：(0V ~ V <sub>FCBSYNC</sub> ) (V <sub>FCBSYNC</sub> ≥ 1.5V)	バースト・モード動作はディスエーブル 電流反転なし

### 効率の検討

スイッチング・レギュレータの効率のパーセントは、出力電力 ÷ 入力電力 × 100%で表されます。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断することができます。効率のパーセントは次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ただし、L1、L2などは入力電力に対するパーセンテージで表される個々の損失です。

回路にある電力を消費するすべての部品で損失が発生しますが、LTC1736回路での損失の大半は、一般に以下の4つの要因によるものです：1) LTC1736 V<sub>IN</sub>電流、2) INTV<sub>CC</sub>電流、3) I<sup>2</sup>R損失、4) トップサイドMOSFETの遷移損失。

1. V<sub>IN</sub>電流は電気的特性に記載したDC電源電流であり、MOSFETドライバと制御回路の電流は含まれません。V<sub>IN</sub>電流によって小さな(0.1%以下の)損失が発生し、この損失はV<sub>IN</sub>に従って増加します。
2. INTV<sub>CC</sub>電流はMOSFETドライバ電流および制御回路電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが“L”から“H”、そして再び“L”に切換わる度に、INTV<sub>CC</sub>からグラウンドに微小電荷dQが移動します。それによって生じるdQ/dtはINTV<sub>CC</sub>から流出する電流であり、一般に制御回路の電流よりはるかに大きくなります。連続モードでは、I<sub>GATECHG</sub> = f(Q<sub>T</sub> + Q<sub>B</sub>)です。ただし、Q<sub>T</sub>とQ<sub>B</sub>は内部のトップおよびボトム・スイッチのゲート電荷です。

出力から引き出されるソースまたは他の高効率のソースからEXTV<sub>CC</sub>スイッチ入力を経由してINTV<sub>CC</sub>電源を供給すると、ドライバおよび制御回路に必要なV<sub>IN</sub>電流は、(デューティ・サイクル)(効率)を係数にして計算されます。たとえば、15Vから1.8Vのアプリケーションでは、10mAのINTV<sub>CC</sub>電流は約1.2mAのV<sub>IN</sub>電流になります。これによって、低電流損失が10%以上(ドライバがV<sub>IN</sub>から直接電源を供給されている場合)からわずかに数パーセントに減少します。

3. I<sup>2</sup>R損失は、MOSFET、インダクタ、電流シャントのDC抵抗から推定されます。連続モードでは、LやR<sub>SENSE</sub>に平均出力電流が流れますが、トップサイドのメインMOSFETと同期MOSFET間で「チョップ」されます。2つのMOSFETがほぼ同じR<sub>DS(ON)</sub>である場合には、1つのMOSFETの抵抗とLの抵抗およびR<sub>SENSE</sub>を加算するだけでI<sup>2</sup>R損失を求めることができます。たとえば、それぞれR<sub>DS(ON)</sub> = 0.02、R<sub>L</sub> = 0.03、

## アプリケーション情報

そして $R_{SENSE} = 0.01$  の場合、全抵抗は0.06 になります。この結果、1.8V出力の場合、出力電流が1Aから5Aに増加すると損失は3% ~ 17%、あるいは1.5V出力では4% ~ 20%の範囲になります。効率は外付け部品と出力電力レベルが同じ場合は、 $V_{OUT}$ の2乗に反比例して変化します。 $I^2R$  損失によって、高出力電流時に効率が低下します。

4. 遷移損失はトップサイドMOSFETにのみ適用され、しかも高入力電圧 (通常、12V以上) で動作しているときに限って無視できなくなります。遷移損失は次式から推定できます。

$$\text{遷移損失} = (1.7)(V_{IN}^2)(I_{O(MAX)})(C_{RSS})(f)$$

銅トレースや内部バッテリーの抵抗など、他の「隠れた」損失は、携帯用システムではさらに5% ~ 10%の効率低下を生じる可能性があります。これらの「システム」レベルの損失をシステムの設計に含めることが非常に重要です。内部バッテリーとヒューズの抵抗損失は、 $C_{IN}$ がスイッチング周波数において十分な電荷保存と非常に低いESRをもっていることを確認すれば最小限に抑えることができます。25W電源は一般に0.01 ~ 0.02 の最大ESRをもつ最低20 $\mu$ F ~ 40 $\mu$ Fの容量のコンデンサを必要とします。デッドタイム中のショットキ導通損失やインダクタ・コア損失などのその他の損失は、一般に追加される全損失の2%以下にしかありません。

### 過渡応答のチェック

レギュレータのループ応答は、負荷電流過渡応答を観察すればチェックできます。スイッチング・レギュレータは、DC(抵抗性)負荷電流のステップにตอบสนองするのに数サイクルを要します。負荷ステップが発生すると、 $V_{OUT}$ は $(\Delta I_{LOAD})(ESR)$ だけシフトします。ESRは $C_{OUT}$ の等価直列抵抗です。そしてまた、 $\Delta I_{LOAD}$ は、レギュレータを電流変動に適應させ、 $V_{OUT}$ を安定状態値に復帰させる帰還誤差信号を生成する $C_{OUT}$ の充放電を開始します。この回復期間に、 $V_{OUT}$ で安定の問題となるオーバーシュートやリングングが発生するかモニタすることができます。OPTI-LOOP補償により、広範な出力容量とESR値に対して過渡応答の最適化を図ることができます。 $I_{TH}$ ピンにより制御ループ動作を最適化できるだけでな

く、DC結合およびACフィルタされた閉ループ応答テスト・ポイントも提供します。このテスト・ポイントでのDCステップ、立上り時間、およびセトリングは、真に閉ループ応答を反映するものです。2次特性が支配的なシステムを想定すれば、位相マージンと減衰係数は、このピンで見られるオーバーシュートの割合を使って評価することができます。このピンの立上り時間を調べれば、帯域幅も評価できます。図1の回路に示す $I_{TH}$ ピンの外部部品は、ほとんどのアプリケーションに十分な開始点を提供します。

$I_{TH}$ の直列 $R_C$ - $C_C$ フィルタは、支配的なポールゼロ・ループ補償を設定します。これらの値は、最終的なPCレイアウトが行われ、特定の出力コンデンサのタイプと容量値を決定した後で、過渡応答を最適化するために、多少(推奨値の0.5 ~ 2倍)変更することができます。さまざまなタイプと値によって、ループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。1 $\mu$ sから10 $\mu$ sの立上り時間をもつ全負荷電流の20% ~ 100%の出力電流パルスが $I_{TH}$ ピンの波形と出力電圧を生成し、帰還ループを乱すことなく、全体的なループ安定性の判断材料を与えます。初期出力電圧ステップが帰還ループの帯域幅以内にない場合があるため、位相マージンを決定するのに、標準二次オーバーシュート/DC比率を使用することはできません。ループの利得は $R_C$ を大きくすると増大し、ループの帯域幅は $C_C$ を小さくすると増大します。 $C_C$ が減少したのと同じだけ $R_C$ を増大させると、ゼロ周波数は同じに維持され、帰還ループの最も重要な周波数範囲で、位相を同じに維持します。出力電圧のセトリング動作は、閉ループ・システムの安定性に関係し、実際の総合的な電源性能を実証します。制御ループ理論の説明を含む補償部品の最適化について、詳しくはアプリケーション・ノート 76を参照してください。

### アクティブ電圧ポジショニングによる過渡応答の改善と出力容量の低減

マイクロプロセッサ電源には、高速負荷過渡応答、狭いボード・スペース、および低コストが要求されます。アクティブ電圧ポジショニングは、過渡応答を改善し、マイクロプロセッサに標準的な負荷ステップが100ns間で0.2Aから15Aに上昇、または100ns間で15Aから0.2Aに下

## アプリケーション情報

降する電源を供給するのに必要な出力容量を低減します。マイクロプロセッサの電圧は、これらの負荷電流ステップにかかわらず、標準値の約 $\pm 0.1V$ に保持されなければなりません。制御ループはこれほど高速に反応できないので、制御ループが反応できるようになるまで、出力コンデンサが負荷電流を供給しなければなりません。出力電圧の垂下量またはオーバーシュート量は、主にコンデンサのESRとESLによって決まります。通常、マイクロプロセッサの過渡条件を満たすには、いくつかのコンデンサを並列に配置することが必要です。

アクティブ電圧ポジショニングはデレギュレーションの1つの形態です。負荷が軽い場合は出力電圧を高く設定し、負荷が重い場合は出力電圧を低く設定します。負荷電流が突然増加すると、出力電圧は公称値より高い電圧レベルからスタートするので、垂下が大きくても規定電圧範囲内に留まることができます。負荷電流が突然減少すると、出力電圧は公称値より低い電圧レベルからスタートするので、オーバーシュートが大きくても規定電

圧範囲内に留まることができます。電圧ポジショニングを使用する場合、出力コンデンサにはより大きな電圧変動が許容されるので、必要な出力容量を低減できます。

アクティブ電圧ポジショニングは、LTC1736のOPTI-LOOPアーキテクチャを2本の外部抵抗とともに使用して実行できます。誤差アンプが抵抗性負荷をドライブしなければならない場合は、入力電圧オフセットが導入されます。このオフセットは誤差アンプの入力で $\pm 30mV$ に制限されます。この結果、出力電圧の変化は、入力オフセットと帰還電圧分割比の積になります。

図6にアクティブ電圧ポジショニングを使用したCPUコア電圧レギュレータを示します。抵抗R1およびR5は、負荷電流レベルに応じて出力電圧を設定する入力電圧オフセットを強制します。R1およびR5の値を選択するには、最初に許容される出力のデレギュレーション量を決めてください。標準的なマイクロプロセッサの実際の仕様では、出力電圧は $\pm 0.112V$ 変動することが許されて

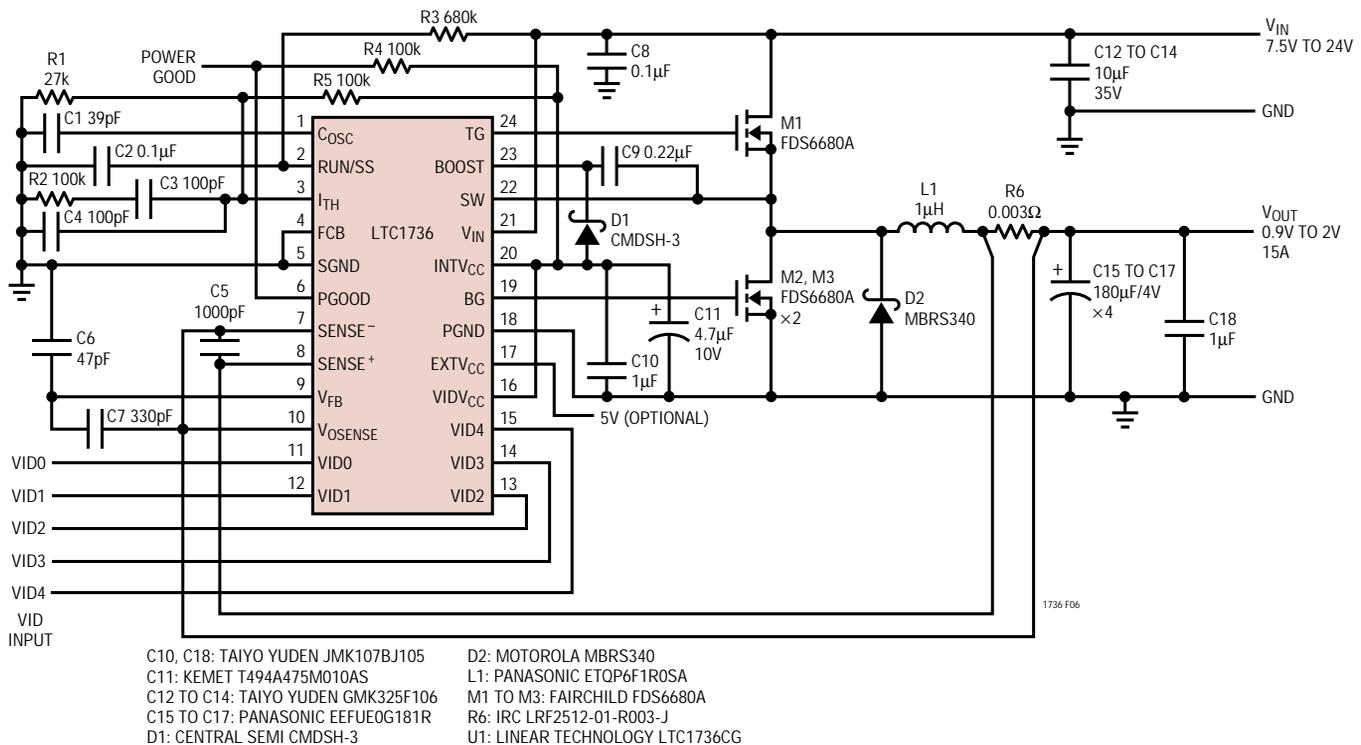


図6. アクティブ電圧ポジショニングを使用したCPUコア電圧レギュレータ

## アプリケーション情報

います。LTC1736の出力電圧精度は±1%なので、出力過渡電圧が±0.097Vを超えてはなりません。V<sub>OUT</sub> = 1.5Vにおいて、I<sub>TH</sub>ピンにより制御される最大出力電圧変化は次のとおりです：

$$\begin{aligned}\Delta V_{\text{OSENSE}} &= \frac{\text{Input Offset} \cdot V_{\text{OUT}}}{V_{\text{REF}}} \\ &= \frac{\pm 0.03\text{V} \cdot 1.5}{0.8\text{V}} = \pm 56\text{mV}\end{aligned}$$

I<sub>TH</sub>ピンの抵抗値が最適であれば、出力電圧は最小負荷時の1.55Vから最大負荷時の1.44Vまで変化します。この出力電圧のとき、アクティブ電圧ポジショニングにより出力コンデンサが許容できる過渡電圧は56mV追加されます。これはアクティブ電圧ポジショニングがない場合の97mVに対し58%の改善に相当します。

次に、I<sub>TH</sub>ピン電圧、V<sub>ITH</sub>、スケール・ファクタを計算します。V<sub>ITH</sub>のスケール・ファクタは、与えられた負荷電流に必要なI<sub>TH</sub>ピン電圧を反映します。V<sub>ITH</sub>はDC出力電流にピーク・ツー・ピーク・インダクタ電流の1/2を加算した値を示すピーク・センス抵抗電圧を制御します。無負荷時から最大負荷時のV<sub>ITH</sub>の範囲は0.3V～2.4Vであり、センス抵抗の電圧を0Vから75mVのΔV<sub>SENSE(MAX)</sub>電圧まで制御します。センス抵抗を0.003Ωとして計算したV<sub>ITH</sub>のスケール・ファクタは次のとおりです：

$$\begin{aligned}V_{\text{ITH}}\text{のスケール・ファクタ} &= \frac{V_{\text{ITH}}\text{範囲} \cdot \text{センス抵抗値}}{\Delta V_{\text{SENSE(MAX)}}} \\ &= \frac{(2.4\text{V} - 0.3\text{V}) \cdot 0.003}{0.075\text{V}} = 0.084\text{V/A}\end{aligned}$$

負荷電流にかかわらずV<sub>ITH</sub>は次のとおりです：

$$V_{\text{ITH}} = \left[ \left( I_{\text{OUT(DC)}} + \frac{\Delta I_L}{2} \right) \cdot V_{\text{ITHスケール・ファクタ}} \right] + V_{\text{ITHオフセット}}$$

最大負荷電流の場合：

$$\begin{aligned}V_{\text{ITH(MAX)}} &= \left[ \left( 15\text{A} + \frac{5\text{A}_{\text{P-P}}}{2} \right) \cdot 0.084\text{V/A} \right] + 0.3\text{V} \\ &= 1.77\text{V}\end{aligned}$$

最小負荷電流の場合：

$$\begin{aligned}V_{\text{ITH(MIN)}} &= \left[ \left( 0.2\text{A} + \frac{2\text{A}_{\text{P-P}}}{2} \right) \cdot 0.084\text{V/A} \right] + 0.3\text{V} \\ &= 0.40\text{V}\end{aligned}$$

この回路において、V<sub>ITH</sub>は軽負荷時の0.40Vから最大負荷時の1.77Vまで、1.37V変化します。ΔI<sub>L</sub>(ピーク・ツー・ピーク・インダクタ電流)は、軽負荷から最大負荷まで変化することに注意してください。DCインダクタ電流が増加すると、インダクタ・コア材料の透磁率が減少し、インダクタンスが減少してΔI<sub>L</sub>が増加します。インダクタンスの変化量はインダクタの設計に依存します。

30mVの入力オフセットを生成するには、誤差アンプの利得を制限しなければなりません。必要な利得は次のとおりです：

$$A_V = \frac{\Delta V_{\text{ITH}}}{\text{入力オフセット}} = \frac{1.37\text{V}}{2(0.03\text{V})} = 22.8$$

トランスコンダクタンス誤差アンプの出力に抵抗を接続すると、電圧利得が制限されます。この抵抗値は次のとおりです：

$$R_{\text{ITH}} = \frac{A_V}{\text{誤差アンプ}g_m} = \frac{22.8}{1.3\text{ms}} = 17.54\text{k}\Omega$$

出力電圧変動をセンタリングするには、出力電圧が公称値のときにI<sub>TH</sub>ピン電流が流れないようにV<sub>ITH</sub>を中央に置かなければなりません。V<sub>ITH(NOM)</sub>は、最大出力電流時および最小出力電流時のV<sub>ITH</sub>の平均電圧です：

$$\begin{aligned}V_{\text{ITH(NOM)}} &= \frac{V_{\text{ITH(MAX)}} - V_{\text{ITH(MIN)}}}{2} + V_{\text{ITH(MIN)}} \\ &= \frac{1.77\text{V} - 0.40\text{V}}{2} + 0.40\text{V} = 1.085\text{V}\end{aligned}$$

17.54kΩの利得制限抵抗値のテブナン等価抵抗は、I<sub>TH</sub>ピンに電流をソースする抵抗R5とSGNDに電流をシンクする抵抗R1によって構成されています。

## アプリケーション情報

抵抗値を計算するには、最初にこれらの間の比率を求めます：

$$k = \frac{V_{INTVCC} - V_{ITH(NOM)}}{V_{ITH(NOM)}} = \frac{5.2V - 1.085V}{1.085V} = 3.79$$

ここで $V_{INTVCC}$ は $V_{EXTVCC}$ に等しいか、あるいは $EXTVCC$ が使用されていない場合は5.2Vになります。抵抗 $R5$ は次のとおりです：

$$R5 = (k + 1) \cdot R_{ITH} = (3.79 + 1) \cdot 17.54k = 84.0k$$

抵抗 $R1$ は次のとおりです：

$$R1 = \frac{(k + 1) \cdot R_{ITH}}{k} = \frac{(3.79 + 1) \cdot 17.54k}{3.79} = 22.17k$$

あいにく、センス抵抗 $R6$ の両端に現れる電圧にPCBノイズが加わり、 $ITH$ ピン電圧は与えられた出力電流に対する計算値より多少高くなる場合があります。ノイズ量は出力電流レベルに比例します。このPCBノイズによって重大な問題が発生することはありませんが、 $R6$ の実効値が変わるので、必要な結果を得るには $R1$ と $R5$ の計算値を調整する必要があります。PCBノイズはレイアウトに関係するので、同じレイアウトのボードでは同じPCBノイズが発生します。

図7および図8に、アクティブ電圧ポジショニングを実行する前と後の過渡応答を示します。アクティブ電圧ポジショニングにより、出力電圧の垂下レベルおよびオーバーシュート・レベルは変化しませんが、ピーク・ツー・ピーク出力電圧は著しく低下することに注目してください。

アクティブ電圧ポジショニングの詳細については、デザイン・ソリューション10を参照してください。

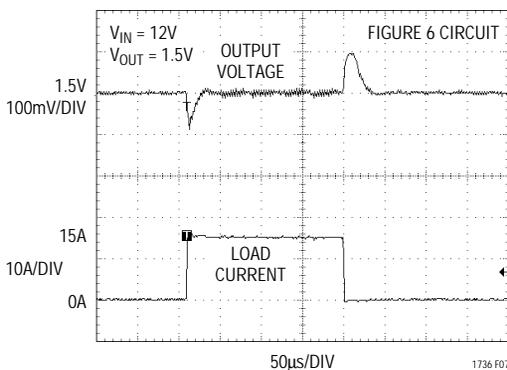


図7. 通常の過渡応答(R1、R5なし)

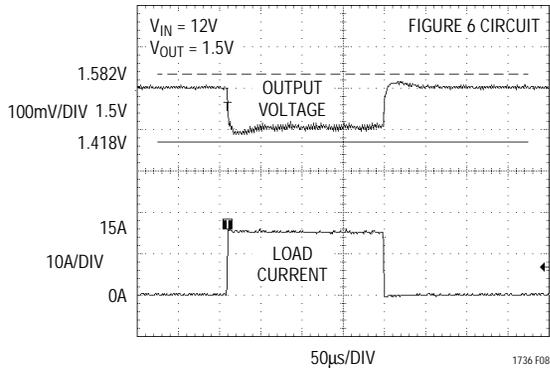


図8. アクティブ電圧ポジショニングによる過渡応答

自動車分野での検討事項：

シガレット・ライターへの接続

バッテリー駆動デバイスを車載用として使用になると、シガレット・ライターから電源をとって、バッテリーを節約するだけでなく、動作中にバッテリー・パックの再充電までもやっってしまうと思うのは当然といえます。しかし、接続する前に、以下の点に注意してください。まず、最悪の電源に差し込んでいるということです。自動車のメイン・バッテリー・ラインは、負荷の急激な変化、バッテリーの逆接続、ダブル・バッテリーなど、多くの好ましくない過渡電位を発生させる温床です。

パワー・ケーブルがゆるいと負荷の急激な変化が生じます。ケーブルの接続が絶たれると、オルタネータのフィールドが崩壊して、減衰するのに数100msを要する60Vもの高電圧スパイクが発生する可能性があります。バッテリーの逆接続はその言葉通りであり、ダブル・バッテリーは、牽引トラックの運転手が12Vよりも24Vにしたほうが手早くエンジンをジャンプスタートできることに気付いた結果発生します。

図9に示す回路は、自動車のパワー・ラインの故障からDC/DCコンバータを保護する最も簡単な方法です。直列ダイオードはバッテリーの逆接続中に電流が流れるのを防止し、過渡サプレッサは負荷の急激な変化中に、入力電圧をクランプします。過渡電圧サプレッサはダブル・バッテリー動作時には導通してはならず、入力電圧はコンバータのブレークダウン電圧以下へクランプしていなければなりません。LTC1736の最大入力電圧は36Vですが、ほとんどのアプリケーションはMOSFETの $BV_{DSS}$ によって30Vに制限されています。

## アプリケーション情報

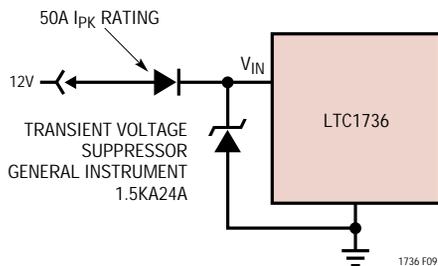


図9. シガレット・ライターへの接続

## 設計例

設計例として、 $V_{IN} = 12V$  (標準)、 $V_{IN} = 22V$  (最大)、 $V_{OUT} = 1.6V$  (標準)、 $1.8V \sim 1.3V$ の範囲、 $I_{MAX} = 12A$ 、および $f = 275kHz$ と仮定します。 $R_{SENSE}$ と $C_{OSC}$ は、次のとおりすぐに計算できます：

$$R_{SENSE} = 50mV/12A = 0.0042$$

$$C_{OSC} = 1.61(10^7)/(275kHz) - 11pF = 47pF$$

インダクタを $1.2\mu H$ と仮定し、リップル電流の実際の値をチェックしてください。次式が使用されます：

$$\Delta I_L = \frac{V_{OUT}}{(f)(L)} \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流の最大値は、最大入力電圧および最大出力電圧で発生します：

$$\Delta I_L = \frac{1.8V}{275kHz(1.2\mu H)} \left( 1 - \frac{1.8V}{22V} \right) = 5A$$

最大リップル電流は最大出力電流の42%であり、ほぼ正しい値です。

次に、200nsの最小オン時間に違反していないことを確認してください。最小オン時間は最大 $V_{IN}$ と最小 $V_{OUT}$ で発生します。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN(MAX)}(f)} = \frac{1.3V}{22V(275kHz)} = 215ns$$

トップサイド MOSFET の消費電力は容易に推定できません。フェアチャイルドFDS6612Aを選択すると、 $R_{DS(ON)} = 0.03$ 、 $C_{RSS} = 80pF$ になります。 $T$  (概算値) = 50 で

最大入力電圧の場合、以下ようになります。

$$P_{MAIN} = \frac{1.6V}{22V} (12)^2 \left[ 1 + (0.005)(50^\circ C - 25^\circ C) \right] (0.03\Omega) + 1.7(22V)^2 (12A)(80pF)(275kHz) = 571mW$$

ボトム MOSFET のデューティ・サイクルがトップ MOSFET よりもはるかに大きいので、より大きな2つの MOSFET を並列にしなければなりません。フェアチャイルド社のFDS6680A MOSFET を選択すると、並列 $R_{DS(ON)}$ が0.0065 になります。両方のボトム MOSFET の全消費電力は、前回と同様に $T = 50$  と仮定すると、次のようになります。

$$P_{SYNC} = \frac{22V - 1.6V}{22V} (12A)^2 (1.1)(0.0065\Omega) = 955mW$$

電流フォールドバックによって、短絡時のボトム MOSFET の消費電力は、全負荷条件での消費電力よりも少なくなります。

$C_{IN}$  は全動作温度で最低6AのRMS電流定格のものを選択します。 $C_{OUT}$  は低出力リップルを実現するために、0.01 の ESRを持つものを選択します。連続モードでの出力リップルは、入力電圧が最大のときに最も大きくなります。ESR による出力電圧リップルの概算値は次のとおりです。

$$V_{ORIPPLE} = R_{ESR}(\Delta I_L) = 0.01 (5A) = 50mV_{P-P}$$

## PCボード・レイアウト・チェックリスト

PCボードをレイアウトするときには、以下のチェックリストを使用して、LTC1736の適切な動作を保証する必要があります。これらの項目は図10のレイアウト図にもイラストで示してあります。レイアウトで以下の項目をチェックしてください。

1. 信号グランドとパワー・グランドが分離されているか？ LTC1736のPGNDピンを入力コンデンサの近くでGNDプレーンに接続してください。次にSGNDピンをPGNDに接続し、SGNDに接続するすべての部品はSGNDピンに一点接続してください。ローサイド FETソース・ピンを入力コンデンサ・グランドに直接接続してください。

## アプリケーション情報

- $V_{OSENSE}$  ピンを負荷にできる限り近く接続しているか？ LTC1736にできる限り近づけて、オプションの50pF ~ 100pFのコンデンサを $V_{FB}$ からSGNDに接続してください。
- SENSE<sup>-</sup>およびSENSE<sup>+</sup>リードが最小PCトレース間隔で一緒に配線されているか？ SENSE<sup>+</sup>とSENSE<sup>-</sup>間のフィルタ・コンデンサは、できる限りLTC1736の近くに配置します。図11に示すケルビン接続による精密な電流センスを行います。ノイズ除去を高めるために、SENSEラインに直列抵抗を追加することができます。
- $C_{IN}$ の(+)端子をトップサイドMOSFETのドレインにできる限り近づけて接続しているか？このコンデンサはMOSFETにAC電流を供給します。
- INTV<sub>CC</sub>デカップリング・コンデンサがINTV<sub>CC</sub>とパワー・グランド・ピンの間で、ピンに近づけて接続されているか？ このコンデンサはMOSFETドライバ・ピーク電流を伝達します。INTV<sub>CC</sub>ピンとPGNDピンに隣接してさらに1個の1μFセラミック・コンデンサを配置すれば、ノイズ性能を改善できます。
- スイッチング・ノード(SW)、トップ・ゲート・ノード(TG)およびブースト・ノード(BOOST)を敏感な小信号ノード、特に電圧および電流検知帰還ピンから遠ざけてください。これらのすべてのノードには、非常に大きく高速に変動する信号があるので、LTC1736の出力側(ピン13~ピン24)に配置し、PCトレース面積を最小限にしなければなりません。

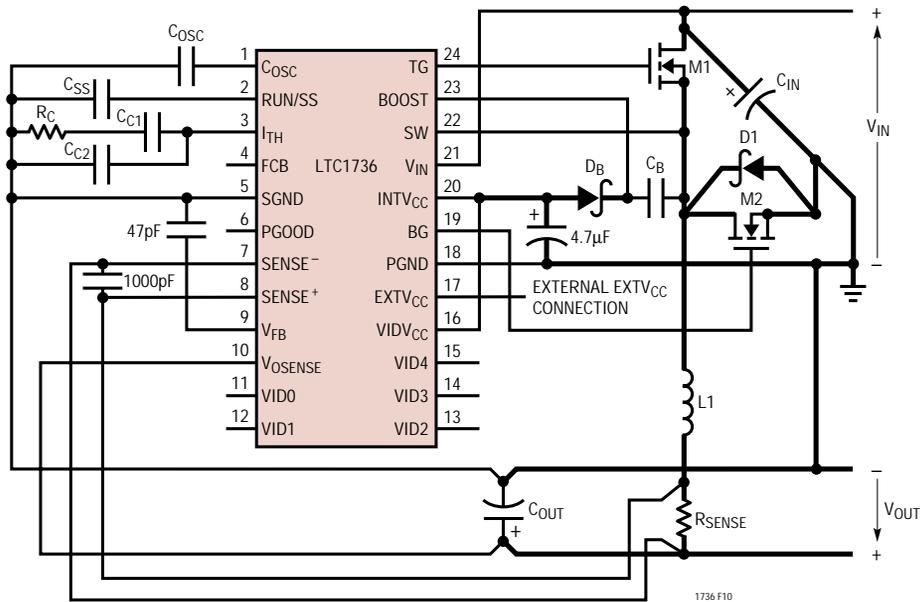


図10. LTC1736レイアウト図

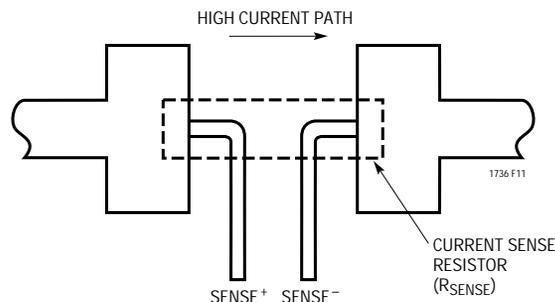
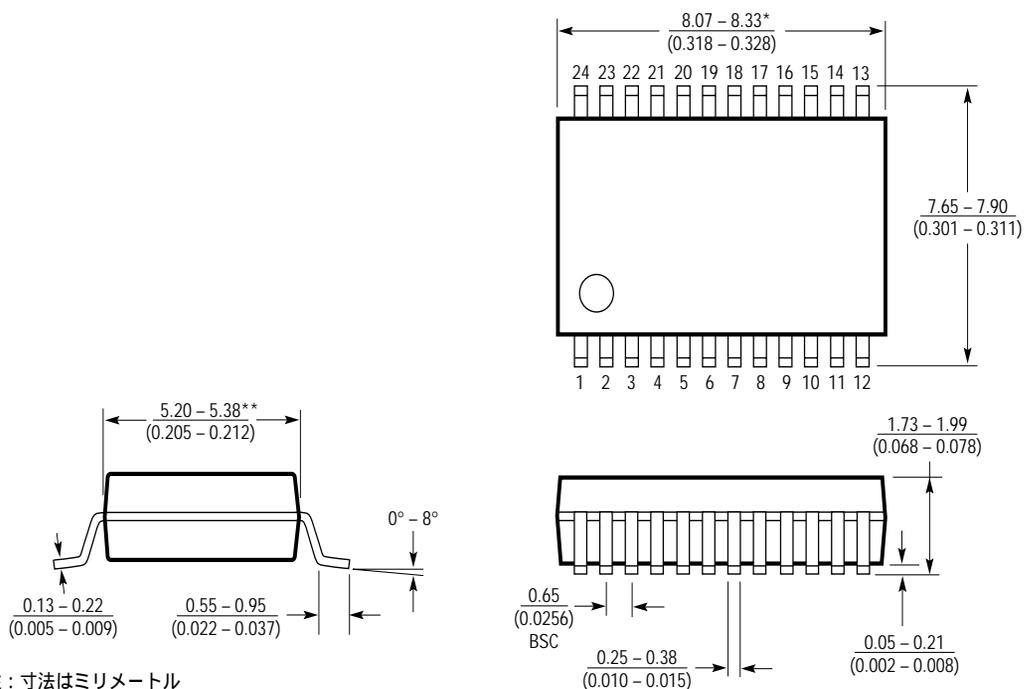


図11. ケルビン・センス $R_{SENSE}$

## パッケージ 注記がない限り、寸法はインチ(mm)

### Gパッケージ24ピン・プラス チックSSOP(0.209) (LTC DWG # 05-08-1640)



注：寸法はミリメートル

\*寸法にはモールドのバリを含まない。モールドのバリは片側で0.152mm(0.006")を超えないこと。

\*\*寸法にはリード間のバリを含まない。リード間のバリは片側で0.254mm(0.010")を超えないこと。

G24 SSOP 1098

