

# MAXIM

## 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

### 概要

MAX1106/MAX1107は、内部トラック/ホールド(T/H)、電圧リファレンス、クロック及びシリアルインタフェースを備えた低電力8ビット、シングルチャネル、アナログデジタルコンバータ(ADC)です。MAX1106は+2.7V~+3.6V電源で動作し、消費電流は僅か96 $\mu$ Aとなっています。MAX1107は+4.5V~+5.5V電源で動作し、消費電流は僅か107 $\mu$ Aです。アナログ入力はピン設定が可能であるため、ユニポーラ及びシングルエンド又は差動動作が可能です。

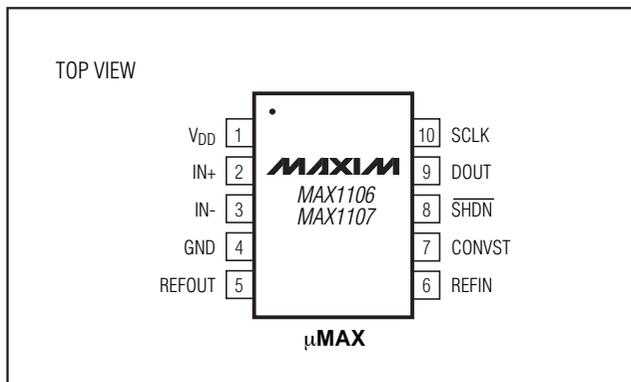
フルスケールアナログ入力範囲は、+2.048V(MAX1106)又は+4.096V(MAX1107)内部リファレンス、あるいは外部から印加された1V~ $V_{DD}$ 範囲のリファレンスによって決定されます。又、MAX1106/MAX1107は使用していない時に消費電流を0.5 $\mu$ Aに低減するピン選択のパワーダウンモードを備えています。3線シリアルインタフェースは外部ロジックを使用せずに直接SPI™、QSPI™及びMICROWIRE™デバイスに接続します。25kspsまでは、内部クロックを使用することによって変換されます。

MAX1106/MAX1107は、面積が8ピンプラスチックDIPの僅か20%の10ピン $\mu$ MAXパッケージで提供されています。

### アプリケーション

- ポータブルデータロギング
- ハンドヘルド測定機器
- 医療機器
- システム診断
- 太陽電池駆動のリモート機器
- 4~20mA駆動のリモートデータ収集機器
- 受信信号強度インジケータ

### ピン配置



SPIおよびQSPIはMotorola, Inc.の商標です。  
MICROWIREはNational Semiconductor Corp.の商標です。

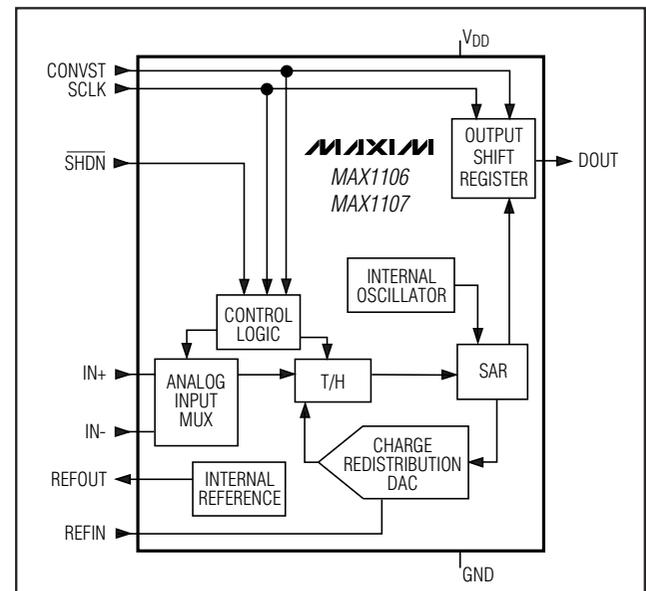
### 特長

- ◆ 単一電源：+2.7V~+3.6V(MAX1106)  
+4.5V~+5.5V(MAX1107)
- ◆ 低電力：96 $\mu$ A(+3V、25ksps)  
0.5 $\mu$ A(パワーダウンモード)
- ◆ 構成をピン設定可能
- ◆ 入力電圧範囲：0~ $V_{DD}$
- ◆ 内部トラック/ホールド
- ◆ 内部リファレンス：+2.048V(MAX1106)  
+4.096V(MAX1107)
- ◆ リファレンス入力範囲：1V~ $V_{DD}$
- ◆ シリアルインタフェース：SPI/QSPI/MICROWIRE  
コンパチブル
- ◆ パッケージ：小型10ピン $\mu$ MAX

### 型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1106CUB	0°C to +70°C	10 $\mu$ MAX
MAX1106EUB	-40°C to +85°C	10 $\mu$ MAX
MAX1107CUB	0°C to +70°C	10 $\mu$ MAX
MAX1107EUB	-40°C to +85°C	10 $\mu$ MAX

### ファンクションダイアグラム



# 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

## ABSOLUTE MAXIMUM RATINGS

V<sub>DD</sub> to GND .....-0.3V to +6V  
 IN+, IN-, REFIN, REFOUT,  
 DOUT to GND.....-0.3V to (V<sub>DD</sub> + 0.3V)  
 SHDN, SCLK, CONVST to GND .....-0.3V to +6V  
 Continuous Power Dissipation (T<sub>A</sub> = +70°C)  
 10-pin  $\mu$ MAX (derate 5.6mW/°C above +70°C) .....444mW

Operating Temperature Ranges  
 MAX110\_CUB .....0°C to +70°C  
 MAX110\_EUB .....-40°C to +85°C  
 Storage Temperature Range .....-65°C to +150°C  
 Lead Temperature (soldering, 10sec) .....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS—MAX1106

(V<sub>DD</sub> = +2.7V to +3.6V; IN- to GND; f<sub>SCLK</sub> = 2MHz; 25ksps conversion rate; 1 $\mu$ F capacitor at REFOUT; external +2.048V reference at REFIN; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DC ACCURACY</b>						
Resolution			8			Bits
Relative Accuracy (Note 1)	INL	V <sub>DD</sub> = 2.7V to 3.6V		±0.15	±0.5	LSB
		V <sub>DD</sub> = 5.5V (Note 2)		±0.2		
Differential Nonlinearity	DNL	No missing codes over temperature			±1	LSB
Offset Error		V <sub>DD</sub> = 2.7V to 3.6V		±0.2	±1	LSB
		V <sub>DD</sub> = 5.5V (Note 2)		±0.5		
Gain Error (Note 3)					±1	LSB
Gain Temperature Coefficient				±0.8		ppm/°C
Total Unadjusted Error	TUE	T <sub>A</sub> = +25°C			±1	LSB
		T <sub>A</sub> = T <sub>MIN</sub> to T <sub>MAX</sub>		±0.5		
<b>DYNAMIC PERFORMANCE</b> (10kHz sine-wave input, 2.048Vp-p, 25ksps conversion rate)						
Signal-to-Noise Plus Distortion	SINAD			49		dB
Total Harmonic Distortion (up to the 5th harmonic)	THD			-70		dB
Spurious-Free Dynamic Range	SFDR			68		dB
Small-Signal Bandwidth	BW-3dB	-3dB rolloff		1.5		MHz
Full-Power Bandwidth				0.8		MHz
<b>ANALOG INPUTS</b>						
Input Voltage Range (Note 4)	V <sub>IN-</sub>	V <sub>IN+</sub> to V <sub>IN-</sub>	0		V <sub>REFIN</sub>	V
Input Leakage Current		On/off-leakage current, V <sub>IN+</sub> or V <sub>IN-</sub> = 0 or V <sub>DD</sub>		±0.01	±1	$\mu$ A
Input Capacitance	C <sub>IN</sub>			18		pF

## ELECTRICAL CHARACTERISTICS—MAX1106 (continued)

(V<sub>DD</sub> = +2.7V to +3.6V; I<sub>N-</sub> to GND; f<sub>SCLK</sub> = 2MHz; 25ksp/s conversion rate; 1μF capacitor at REFOUT; external +2.048V reference at REFIN; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>TRACK/HOLD</b>						
Conversion Time	t <sub>CONV</sub>	Figure 7			35	μs
Track/Hold Acquisition Time	t <sub>ACQ</sub>		1			μs
Aperture Delay				10		ns
Aperture Jitter				<50		ps
Internal Clock Frequency				400		kHz
External Clock Frequency Range		For data transfer only			2	MHz
<b>INTERNAL REFERENCE</b>						
Output Voltage	V <sub>REFOUT</sub>		1.968	2.048	2.128	V
REF Short-Circuit Current	I <sub>REFSC</sub>	(Note 5)		150		μA
REF Tempco				±50		ppm/°C
Load Regulation		0 to 0.5mA (Note 6)		4		mV
Capacitive Bypass at REFOUT			1			μF
<b>EXTERNAL REFERENCE</b>						
Input Voltage Range	V <sub>REFIN</sub>		1.0	V <sub>DD</sub> + 0.05		V
Input Current		+2.048V at REFIN, full scale		1	20	μA
<b>POWER REQUIREMENTS</b>						
Supply Voltage	V <sub>DD</sub>		2.7	3	5.5	V
Supply Current (Notes 2, 7)	I <sub>DD</sub>	V <sub>DD</sub> = 3.6V, C <sub>L</sub> = 10pF		96	250	μA
		V <sub>DD</sub> = 5.5V, C <sub>L</sub> = 10pF		115		
		Power down, V <sub>DD</sub> = 3.6V		0.5	2.5	
Power-Supply Rejection (Note 8)	PSR	Full-scale input, V <sub>DD</sub> = 2.7V to 3.6V		±0.4	±4	mV
<b>DIGITAL INPUTS</b> ( $\overline{\text{SHDN}}$ , SCLK, and CONVST)						
Threshold Voltage High	V <sub>IH</sub>	V <sub>DD</sub> ≤ 3.6V			2	V
		V <sub>DD</sub> > 3.6V			3	
Threshold Voltage Low	V <sub>IL</sub>		0.8			V
Input Hysteresis	V <sub>HYST</sub>			0.2		V
Input Current High	I <sub>IH</sub>				±1	μA
Input Current Low	I <sub>IL</sub>				±1	μA
Input Capacitance	C <sub>IN</sub>			15		pF

# 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

## ELECTRICAL CHARACTERISTICS—MAX1106 (continued)

(VDD = +2.7V to +3.6V; IN- to GND; fSCLK = 2MHz; 25ksps conversion rate; 1μF capacitor at REFOUT; external +2.048V reference at REFIN; TA = TMIN to TMAX; unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DIGITAL OUTPUT (DOUT)</b>						
Output High Voltage	VOH	ISOURCE = 0.5mA	VDD - 0.5			V
Output Low Voltage	VOL	ISINK = 5mA			0.4	V
		ISINK = 16mA			0.8	
Three-State Leakage Current	IL	Figure 6, DOUT High-Z	±0.01		±10	μA
Three-State Output Capacitance	COUT	Figure 6, DOUT High-Z	15			pF
<b>TIMING CHARACTERISTICS</b> (Figures 6 and 7)						
Acquisition Time	tACQ		1			μs
CONVST Pulse Width High	tcSPW		1			μs
CONVST Fall to Output Data Valid	tCONV				35	μs
CONVST Rise to Output Enable	tDV	Figure 1, CLOAD = 100pF			240	ns
SCLK Fall to Output Data Valid	tDO	Figure 1, CLOAD = 100pF	20	200		ns
SCLK Pulse Width High	tCH		200			ns
SCLK Pulse Width Low	tCL		200			ns
SCLK Low to Output Disable	tTR	Figure 2, CLOAD = 100pF			240	ns
SCLK Low to CONVST Rise	tSCC		100			ns
SHDN Fall to Output Disable	tSHDN	Figure 2, CLOAD = 100pF			240	ns
Wake-Up Time	twAKE	External reference			20	μs
		Internal reference (Note 9)			12	ms

## ELECTRICAL CHARACTERISTICS—MAX1107

(V<sub>DD</sub> = +4.5V to +5.5V; I<sub>N-</sub> = GND; f<sub>SCLK</sub> = 2MHz; 25ksps conversion rate; 1μF capacitor at REFOUT; external +4.096V reference at REF<sub>IN</sub>; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DC ACCURACY</b>						
Resolution			8			Bits
Relative Accuracy (Note 1)	INL			±0.15	±0.5	LSB
Differential Nonlinearity	DNL	No missing codes over temperature			±1	LSB
Offset Error				±0.2	±1	LSB
Gain Error (Note 3)					±1	LSB
Gain Temperature Coefficient				±0.8		ppm/°C
Total Unadjusted Error	TUE	T <sub>A</sub> = +25°C			±1	LSB
		T <sub>A</sub> = T <sub>MIN</sub> to T <sub>MAX</sub>			±0.5	
<b>DYNAMIC PERFORMANCE</b> (10kHz sine-wave input, 4.096Vp-p, 25ksps conversion rate)						
Signal-to-Noise Plus Distortion	SINAD			49		dB
Total Harmonic Distortion (up to the 5th harmonic)	THD			-70		dB
Spurious-Free Dynamic Range	SFDR			68		dB
Small-Signal Bandwidth	BW <sub>-3dB</sub>	-3dB rolloff		1.5		MHz
Full-Power Bandwidth				0.8		MHz
<b>ANALOG INPUTS</b>						
Input Voltage Range (Note 4)	V <sub>IN-</sub>	V <sub>IN+</sub> to V <sub>IN-</sub>	0		V <sub>REFIN</sub>	V
Input Leakage Current		On/off-leakage current, V <sub>IN+</sub> or V <sub>IN-</sub> = 0 or V <sub>DD</sub>		±0.01	±1	μA
Input Capacitance	C <sub>IN</sub>			18		pF
<b>TRACK/HOLD</b>						
Conversion Time	t <sub>CONV</sub>	Figure 7			35	μs
Track/Hold Acquisition Time	t <sub>ACQ</sub>		1			μs
Aperture Delay				10		ns
Aperture Jitter				<50		ps
Internal Clock Frequency				400		kHz
External Clock Frequency Range		For data transfer only			2	MHz
<b>INTERNAL REFERENCE</b>						
Output Voltage	V <sub>REFOUT</sub>		3.936	4.096	4.256	V
REF Short-Circuit Current	I <sub>REFSC</sub>			5		mA
REF Tempco				±50		ppm/°C
Load Regulation		0 to 0.5mA (Note 6)		4		mV
Capacitive Bypass at REFOUT			1			μF

# 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

## ELECTRICAL CHARACTERISTICS—MAX1107 (continued)

(V<sub>DD</sub> = +4.5V to +5.5V; I<sub>N</sub> = GND; f<sub>SCLK</sub> = 2MHz; 25ksps conversion rate; 1μF capacitor at REFOUT; external +4.096V reference at REFIN; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>EXTERNAL REFERENCE</b>						
Input Voltage Range	V <sub>REFIN</sub>		1.0	V <sub>DD</sub> + 0.05		V
Input Current		4.096V at REFIN, full scale		1	20	μA
<b>POWER REQUIREMENTS</b>						
Supply Voltage	V <sub>DD</sub>		4.5	5	5.5	V
Supply Current (Notes 2, 7)	I <sub>DD</sub>	V <sub>DD</sub> = 5.5V, C <sub>L</sub> = 10pF, full-scale input		115	250	μA
		Power down, V <sub>DD</sub> = 4.5V to 5.5V		0.5	2.5	
Power-Supply Rejection (Note 8)	PSR	External reference = 4.096V, full-scale input, V <sub>DD</sub> = 4.5V to 5.5V		±0.4	±4	mV
<b>DIGITAL INPUTS</b> (SHDN, SCLK, and CONVST)						
Threshold Voltage High	V <sub>IH</sub>				3	V
Threshold Voltage Low	V <sub>IL</sub>		0.8			V
Input Hysteresis	V <sub>HYST</sub>			0.2		V
Input Current High	I <sub>IH</sub>				±1	μA
Input Current Low	I <sub>IL</sub>				±1	μA
Input Capacitance	C <sub>IN</sub>			15		pF
<b>DIGITAL OUTPUT (DOUT)</b>						
Output High Voltage	V <sub>OH</sub>	I <sub>SOURCE</sub> = 0.5mA	V <sub>DD</sub> - 0.5			V
Output Low Voltage	V <sub>OL</sub>	I <sub>SINK</sub> = 5mA			0.4	V
		I <sub>SINK</sub> = 16mA		0.8		
Three-State Leakage Current	I <sub>L</sub>	Figure 6, DOUT High-Z		±0.01	±10	μA
Three-State Output Capacitance	C <sub>OUT</sub>	Figure 6, DOUT High-Z		15		pF
<b>TIMING CHARACTERISTICS</b> (Figures 6 and 7)						
Acquisition Time	t <sub>ACQ</sub>		1			μs
CONVST Pulse Width High	t <sub>CSPW</sub>		1			μs
CONVST Fall to Output Data Valid	t <sub>CONV</sub>				35	μs
CONVST Rise to Output Enable	t <sub>DV</sub>	Figure 1, C <sub>LOAD</sub> = 100pF			240	ns
SCLK Fall to Output Data Valid	t <sub>DO</sub>	Figure 1, C <sub>LOAD</sub> = 100pF	20		200	ns
SCLK Pulse Width High	t <sub>CH</sub>		200			ns

## ELECTRICAL CHARACTERISTICS—MAX1107 (continued)

( $V_{DD} = +4.5V$  to  $+5.5V$ ;  $IN^- = GND$ ;  $f_{SCLK} = 2MHz$ ; 25ksps conversion rate;  $1\mu F$  capacitor at REFOUT; external  $+4.096V$  reference at REFIN;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCLK Pulse Width Low	$t_{CL}$		200			ns
SCLK Low to Output Disable	$t_{TR}$	Figure 2, $C_{LOAD} = 100pF$			240	ns
SCLK Low to CONVST Rise	$t_{SCC}$		100			ns
SHDN Fall to Output Disable	$t_{SHDN}$	Figure 2, $C_{LOAD} = 100pF$			240	ns
Wake-Up Time	$t_{WAKE}$	External reference		20		$\mu s$
		Internal reference (Note 9)		12		ms

**Note 1:** Relative accuracy is the deviation of the analog value at any code from its theoretical value after the full-scale range has been calibrated.

**Note 2:** See *Typical Operating Characteristics*.

**Note 3:**  $V_{REFOUT} = +2.048V$  (MAX1106),  $V_{REFOUT} = +4.096V$  (MAX1107), offset nulled.

**Note 4:** Common-mode range ( $IN^+$ ,  $IN^-$ ) GND to  $V_{DD}$ .

**Note 5:** REFOUT supplies typically 2.5mA under normal operating conditions.

**Note 6:** External load should not change during the conversion for specified accuracy.

**Note 7:** Power consumption with CMOS levels.

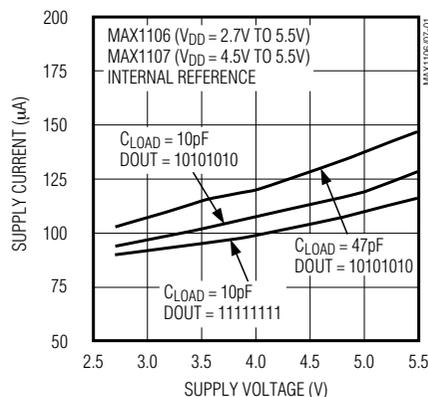
**Note 8:** Measured as  $|V_{FS}(2.7V) - V_{FS}(3.6V)|$  for MAX1106, and measured as  $|V_{FS}(4.5V) - V_{FS}(5.5V)|$  for MAX1107.

**Note 9:**  $1\mu F$  at REFOUT, internal reference settling to 0.5LSB.

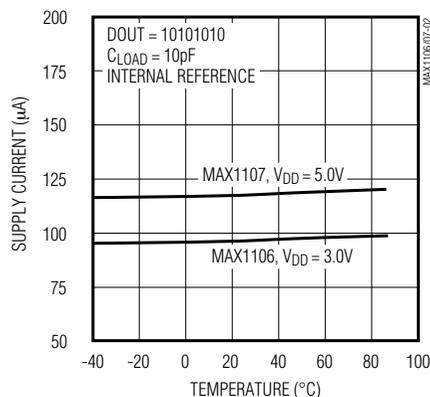
## 標準動作特性

( $V_{DD} = +3.0V$  (MAX1106),  $V_{DD} = +5.0V$  (MAX1107);  $f_{SCLK} = 2MHz$ ; 25ksps conversion rate; external reference;  $1\mu F$  at REFOUT;  $T_A = +25^\circ C$ ; unless otherwise noted.)

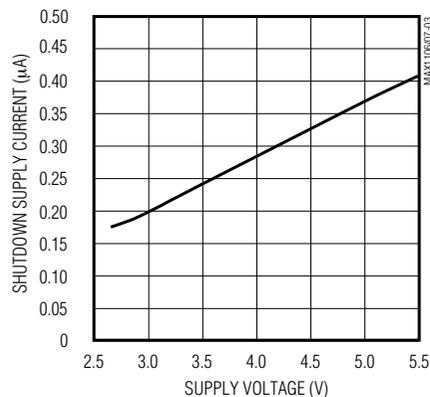
**SUPPLY CURRENT vs. SUPPLY VOLTAGE**



**SUPPLY CURRENT vs. TEMPERATURE**



**SHUTDOWN SUPPLY CURRENT vs. SUPPLY VOLTAGE**

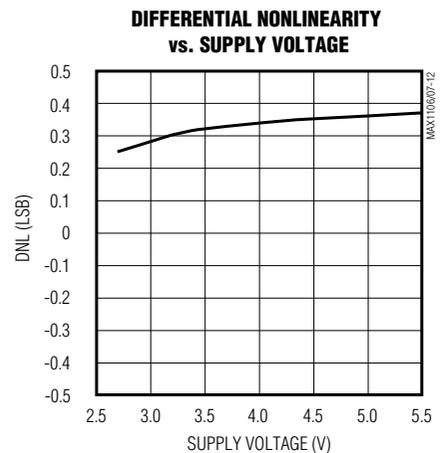
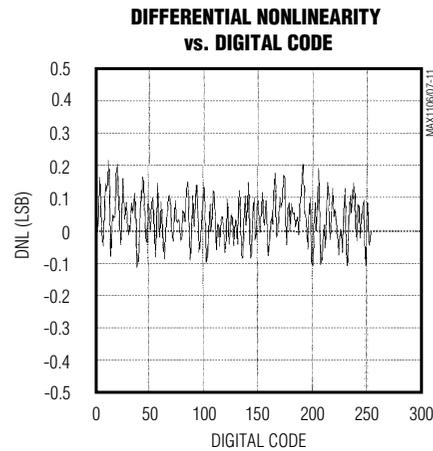
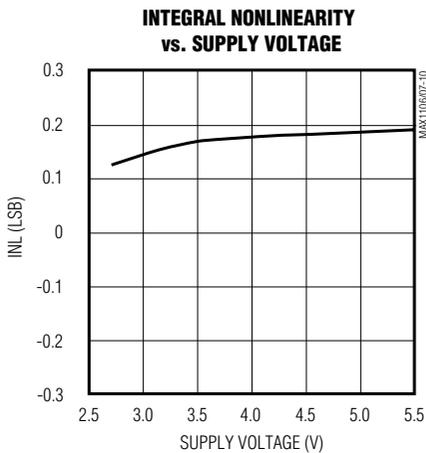
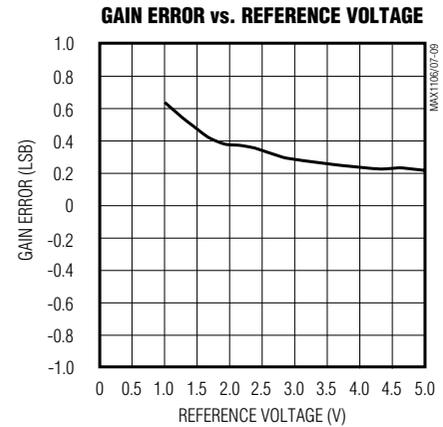
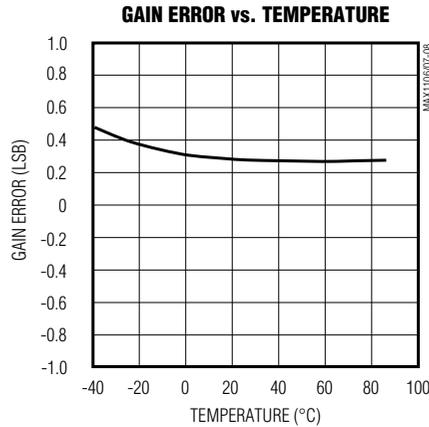
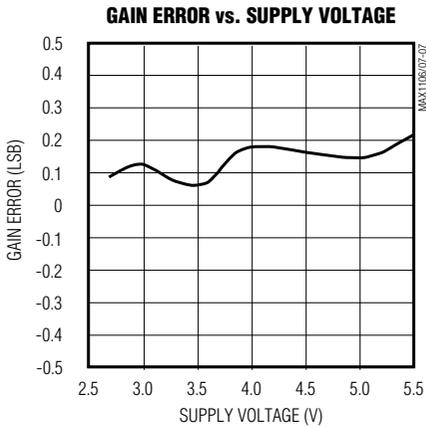
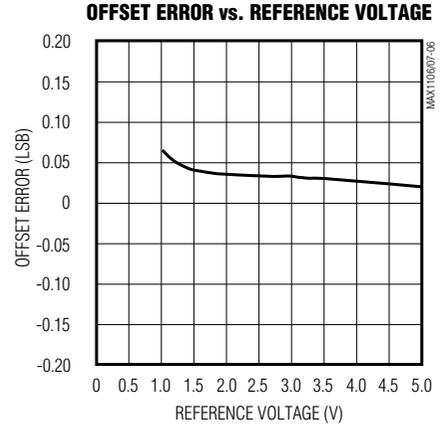
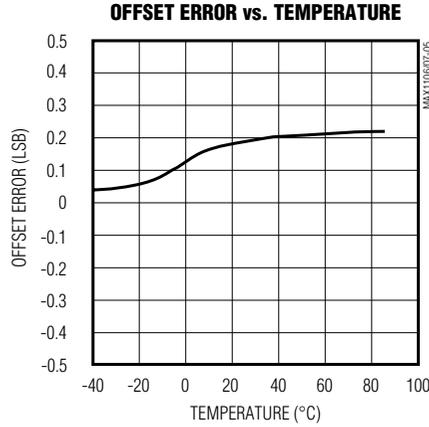
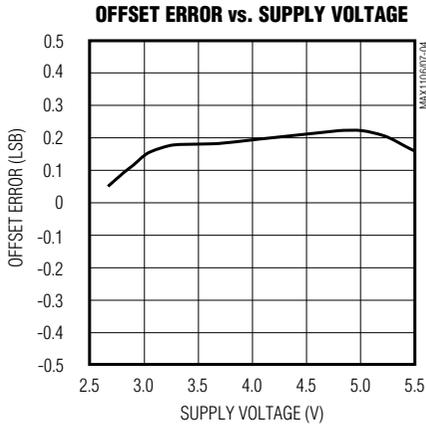


# 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

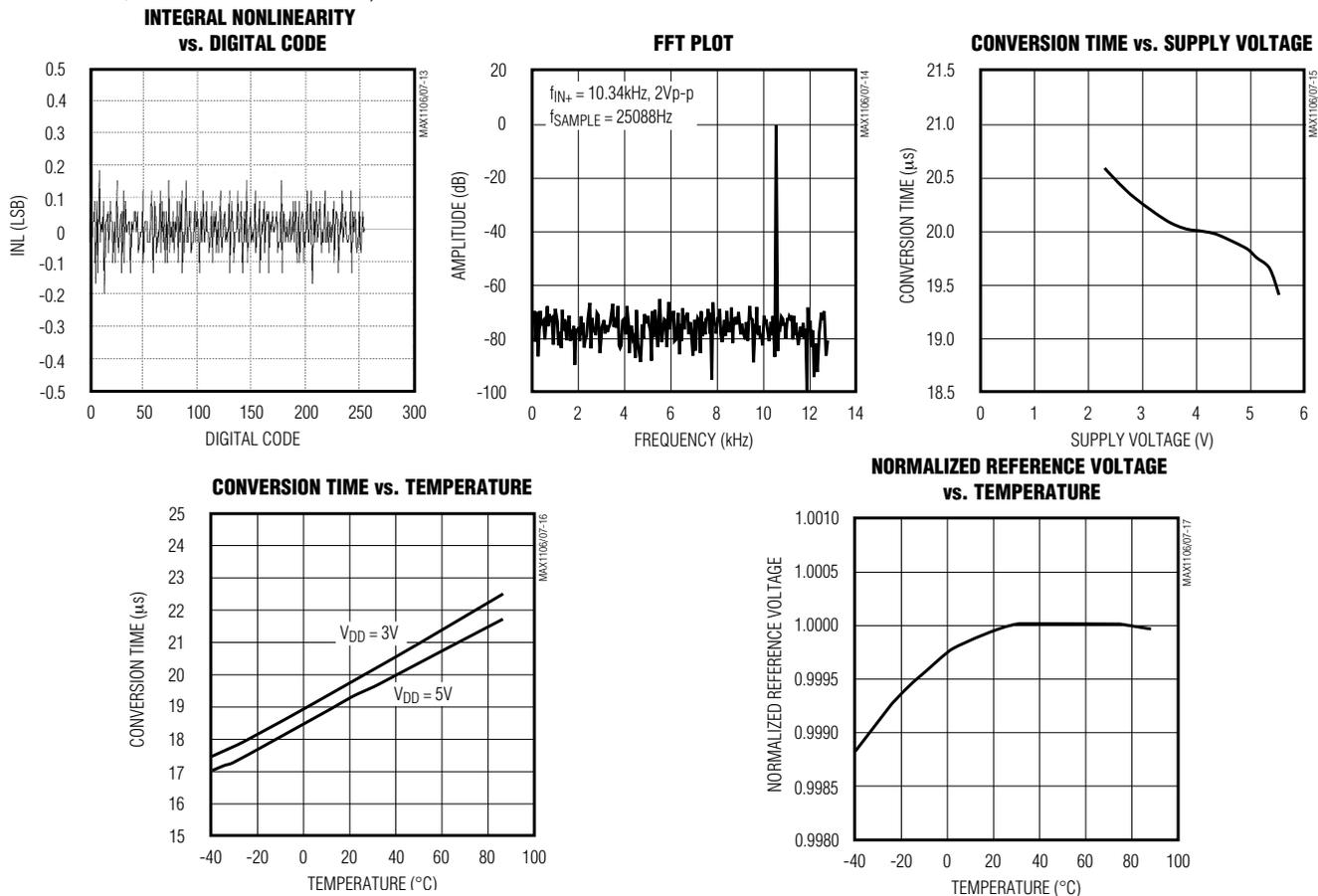
## 標準動作特性(続き)

( $V_{DD} = +3.0V$  (MAX1106),  $V_{DD} = +5.0V$  (MAX1107);  $f_{SCLK} = 2MHz$ ; 25ksp/s conversion rate; external reference;  $1\mu F$  at REFOUT;  $T_A = +25^\circ C$ ; unless otherwise noted.)



## 標準動作特性(続き)

( $V_{DD} = +3.0V$  (MAX1106),  $V_{DD} = +5.0V$  (MAX1107);  $f_{SCLK} = 2MHz$ ; 25ksp/s conversion rate; external reference;  $1\mu F$  at REFOUT;  $T_A = +25^\circ C$ ; unless otherwise noted.)



## 端子説明

端子	名称	機能
1	$V_{DD}$	正電源電圧
2	IN+	正アナログ入力。サンプリングされます。入力範囲はGND ~ $V_{DD}$ 。
3	IN-	負アナログ入力。入力範囲はGND ~ $V_{DD}$ 。
4	GND	グラウンド
5	REFOUT	内部リファレンス出力。1 $\mu F$ でグラウンドにバイパスしてください。MAX1106は2.048V、MAX1107は4.096Vです。
6	REFIN	リファレンス電圧入力。アナログデジタル変換のリファレンス電圧。内部リファレンスの場合はREFOUTをREFINに接続してください。入力範囲は1V ~ $V_{DD}$ です。
7	CONVST	変換スタート入力。CONVSTを最小1 $\mu s$ の間ハイにしてからローにすると内部変換が開始されます。CONVSTがローでない限りデータは同期出力されません。
8	$\overline{SHDN}$	アクティブローのシャットダウン。通常動作では $V_{DD}$ に接続してください。
9	DOUT	シリアルデータ出力。データはSCLKの立下がりエッジで同期出力されます。シャットダウン中あるいは全てのデータが同期出力された後のDOUTは、ハイインピーダンスになります。
10	SCLK	シリアルクロック入力。シリアルインタフェースからデータを同期出力します。

# 単一電源、低電力 シリアル8ビットADC

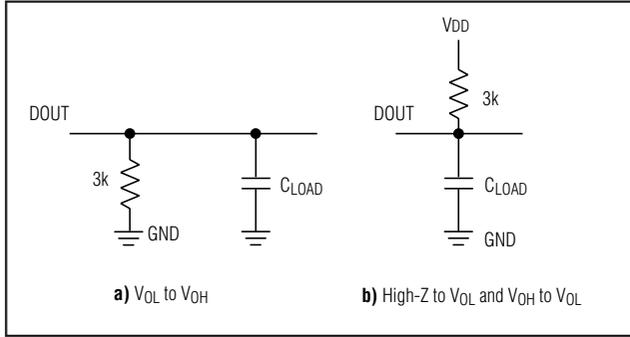


図1. イネーブ爾時間用の負荷回路

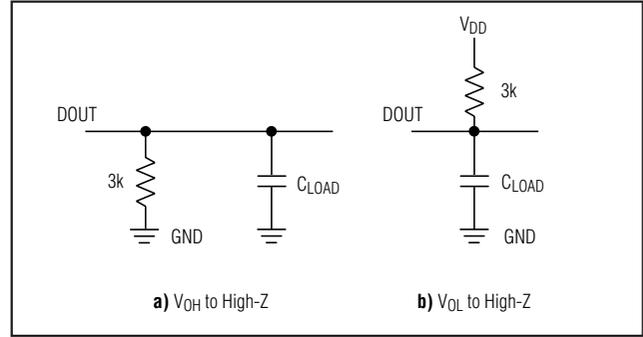


図2. デイセーブ爾時間用の負荷回路

## 詳細

MAX1106/MAX1107アナログデジタルコンバータ(ADC)は、逐次比較型の変換技法及び入力トラック/ホールド(T/H)回路を使用することによって、アナログ信号を8ビットのデジタル出力に変換します。シンプルなシリアルインタフェースにより、マイクロプロセッサ(μP)とのインタフェースを容易にしています。外部ホールドコンデンサは必要ありません。MAX1106/MAX1107の全ての動作モード(内部又は外部リファレンス、シングルエンド又は疑似差動ユニポーラ動作、及びパワーダウン)はピン設定が可能です。図3に標準動作回路を示します。

## アナログ入力

### トラック/ホールド

本ADCの等価入力構造は、図4に示すようにT/H、入力マルチプレクサ、入力コンパレータ、スイッチトキャパシタDAC、及びオートゼロレールからなっています。

本素子は殆ど常にアキュイジションモードです。アキュイジション期間中、正入力(IN+)がトラックングされ、ホールドコンデンサ( $C_{HOLD}$ )に接続されます。アキュイジション期間はCONVSTの立下がりエッジで終了します。この時T/Hスイッチが開き、 $C_{HOLD}$ は負入力(IN-)に接続されて、 $C_{HOLD}$ の電荷がIN+の信号のサンプルとして保持されます。変換が完了すると、T/Hは直ちにトラックングモードに戻ります。

T/Hが入力信号を取り込むために要する時間は、入力コンデンサが充電される速さの関数です。入力信号のソースインピーダンスが高いとアキュイジション時間が長くなるため、変換と変換の間隔を長くする必要があります。アキュイジション時間( $t_{ACQ}$ )は、素子が信号の取込みに要する最小時間です。 $t_{ACQ}$ は次式で計算されます。

$$t_{ACQ} = 6(R_S + R_{IN})18\text{pF}$$

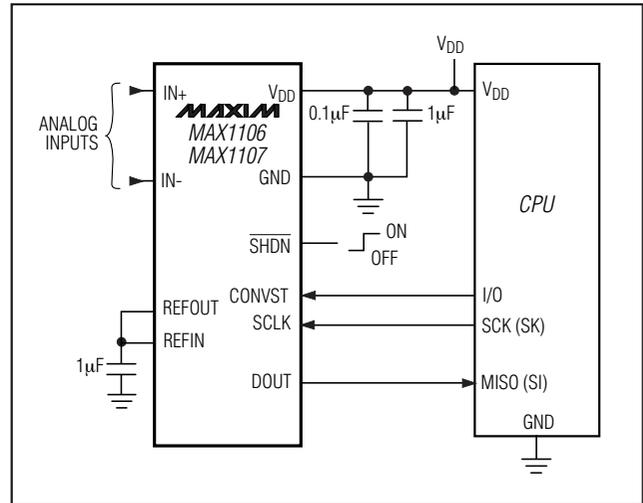


図3. 標準動作回路

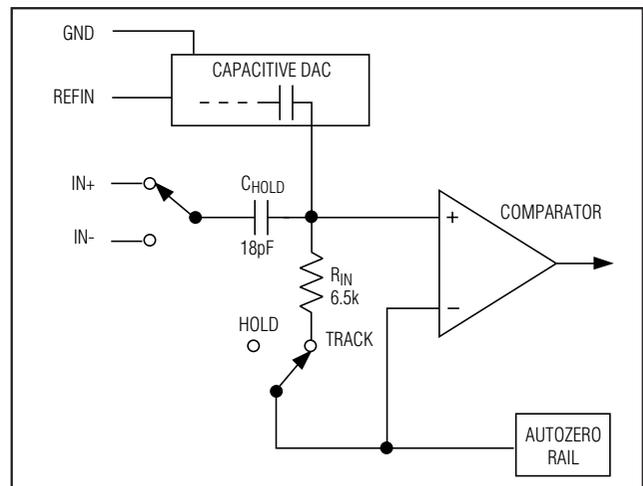


図4. 等価入力回路

ここで、 $R_{IN} = 6.5k$ 、 $R_S$  = 入力信号のソースインピーダンス、そして $t_{ACQ}$ は必ず $1\mu s$ 以上です。これは、必要な最小CONVSTハイ間隔及びデータを同期出力するために必要な時間を守ることに、容易に達成できます。

## 疑似差動入力

MAX1106/MAX1107の入力構成は、サンプリングされた入力(IN+)だけの信号がホールドコンデンサ( $C_{HOLD}$ )に保存されるという点で疑似差動です。変換中、IN-はGNDに対して $\pm 0.5LSB$ (最高の結果を得るには $\pm 0.1LSB$ )以内に安定している必要があります。

IN-に変動信号が印加される場合には、その振幅及び周波数を制限する必要があります。以下の式により、 $\pm 0.5LSB$ の精度を維持するための最大信号振幅と周波数の関係が決まります。

IN-に以下のサイン波信号が来ていると仮定します。

$$v_{IN-} = (V_{IN-}) \sin(2\pi ft)$$

すると、最大電圧変動は次式で決まります。

$$\max \frac{\Delta v_{IN-}}{\Delta t} = 2\pi f (V_{IN-}) \leq \frac{1 \text{ LSB}}{t_{CONV}} = \frac{V_{REFIN}}{2^8 t_{CONV}}$$

IN-に振幅1.2Vの60Hz信号が来ていると、 $\pm 0.5LSB$ の誤差が発生します。これは変換時間(最大 $t_{CONV}$ )を $35\mu s$ 、リファレンス電圧を4.096Vとした場合です。IN-でDCリファレンス電圧を使用する場合は、IN-とGNDの間に $0.1\mu F$ コンデンサを接続して入力におけるノイズを最小限に抑えてください。

IN+及びIN-の同相入力範囲はGND ~ + $V_{DD}$ です。フルスケールは $(V_{IN-} - V_{IN+}) = V_{REFIN}$ の時に実現します。 $V_{IN+}$ は $V_{IN-}$ よりも高いことが必要です。

## 変換プロセス

コンパレータの負入力、オートゼロレールに接続されています。本素子は単一電源しか必要としないため、コンパレータの入力におけるZEROノードは $V_{DD}/2$ に等しくなります。コンパレータ入力同士の差が8ビット分解能の制限範囲で0Vになるように、容量性DACがノードZEROを調節します。この動作は、 $18pF \times [(V_{IN+}) - (V_{IN-})]$ の電荷を $C_{HOLD}$ からバイナリ重み付の容量性DACに移すことと等価です。この結果、アナログ入力信号のデジタル表示が生成されます。

## 入力電圧範囲

内部保護ダイオードによりアナログ入力が $V_{DD}$ とGNDにクランプされているため、チャンネル入力ピン(IN+及びIN-)は $(GND - 0.3V) \sim (V_{DD} + 0.3V)$ の範囲で、損傷を起こすことなくスイングできます。しかし、フルスケール付近で正確な変換を行うには、入力が $(V_{DD} + 50mV)$ を超えず、又、 $(GND - 50mV)$ を下回らないようにしてください。

MAX1106/MAX1107の入力範囲はGND ~  $V_{DD}$ です。負の入力電圧(又は負の差動入力電圧)が印加されると、出力コードが無効(コードゼロ)になります。REFINにおけるリファレンス入力電圧範囲は $1V \sim (V_{DD} + 50mV)$ です。

## 入力帯域幅

ADCの入力トラッキング回路の小信号帯域幅は1.5MHzであるため、アンダーサンプリング技法を使用することにより帯域幅がADCのサンプリングレートを超える周期信号を測定し、高速トランジェント現象を数値化できます。高周波信号のエイリアシングが、目的の周波数帯域に入るのを防ぐため、アンチエイリアシングフィルタリングをお勧めします。

## シリアルインタフェース

MAX1106/MAX1107は、3線シリアルインタフェースを備えています。CONVST及びSCLK入力は素子を制御するために使用されます。スリーステートのDOUTピンは、変換結果にアクセスするために使用されます。

シリアルインタフェースにより、クロック速度2MHzまでのSPI、QSPI及びMICROWIREシリアルインタフェースを備えたマイクロコントローラとの接続が容易になっています。SPI及びQSPIの場合は、マイクロコントローラのSPI制御レジスタにおいてCPOL = CPHA = 0に設定してください。図5に、MAX1106/MAX1107の一般的なシリアルインタフェース接続を示します。

## デジタル入力及び出力

MAX1106/MAX1107のデジタル入力のロジックレベルは、電源電圧に関らず、3V及び5V両方の機器からの電圧レベルを受け付けるように設定されています。変換はCONVSTをトグルすることで開始されます。CONVSTはローでアイドルリングし、オートゼロ調節をするために少なくとも $1\mu s$ の間ハイに設定される必要があります。CONVSTは変換中及び変換結果が同期出力されるまでローに維持されることが必要です。

# 単一電源、低電力 シリアル8ビットADC

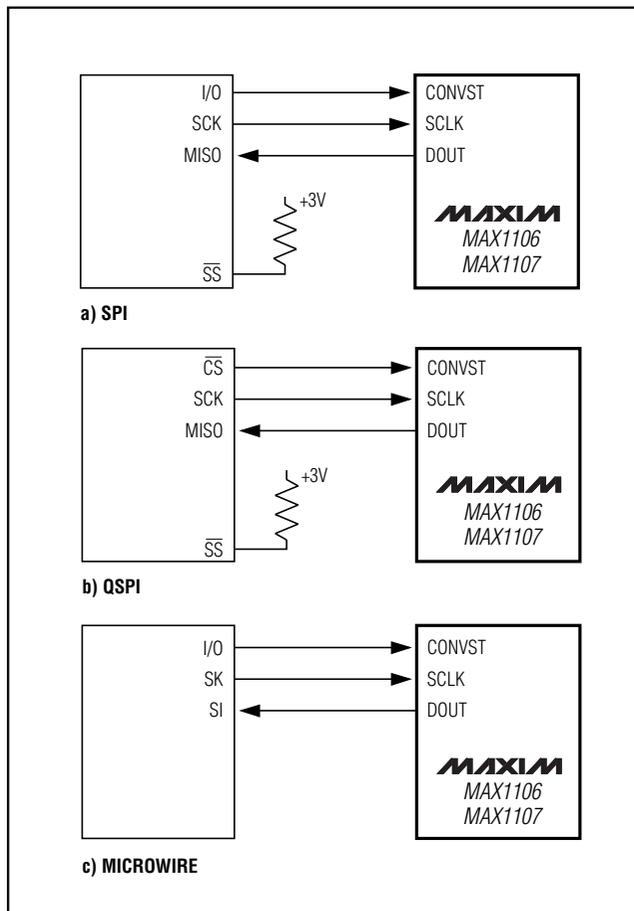


図5. 一般的なシリアルインタフェース接続

CONVSTがローに設定された後、変換が完了するまで35 $\mu$ sだけ待ってください。内部変換の進行中、DOUTはローです。変換は内部400kHz発振器によって制御されます。MSBは、変換が完了すると直ちにDOUTピンに出力されます。変換結果はDOUTピンで同期出力され、ストレートバイナリコードになっています(図9)。データは、SCLKの立下がりエッジでMSB先頭のフォーマットで同期出力されます(最大速度は2MHz)。全てのデータビットが同期出力されると、DOUTは8番目のSCLKパルスの立下がりエッジでハイインピーダンスになります。

変換が完了する前にSCLKを開始すると、進行中の変換が破壊され、DOUTに同期出力されるデータは入力信号に相当するものではなくなります。変換中又はデータが同期出力されつつあるときにCONVSTをハイにすると、変換が不正確になります。8つのデータビット全てが同期出力されて始めて新しい変換を開始できます。全てのデータが同期出力された後で、CONVSTをトグルして新しい変換を始めてください。

$\overline{\text{SHDN}}$ は、MAX1106/MAX1107を低電力モードにするために使用されます(「パワーダウン」を参照)。このモードにおいては、DOUTはハイインピーダンスとなり、進行中の変換は直ちに停止されます。 $\overline{\text{SHDN}}$ をローにして変換を停止した場合は、35 $\mu$ s待って素子をリセットし、8つのSCLKで出力レジスタをクリアするまで次の変換はできません。

## 変換の実施方法

MAX1106/MAX1107は、内部クロックを使用して入力信号を変換します。このため、 $\mu$ PはSAR変換クロックを動作させる役割から解放され、変換結果は $\mu$ Pの都合のよい時に、最大2MHzの任意のクロックレートで読み戻すことができます。

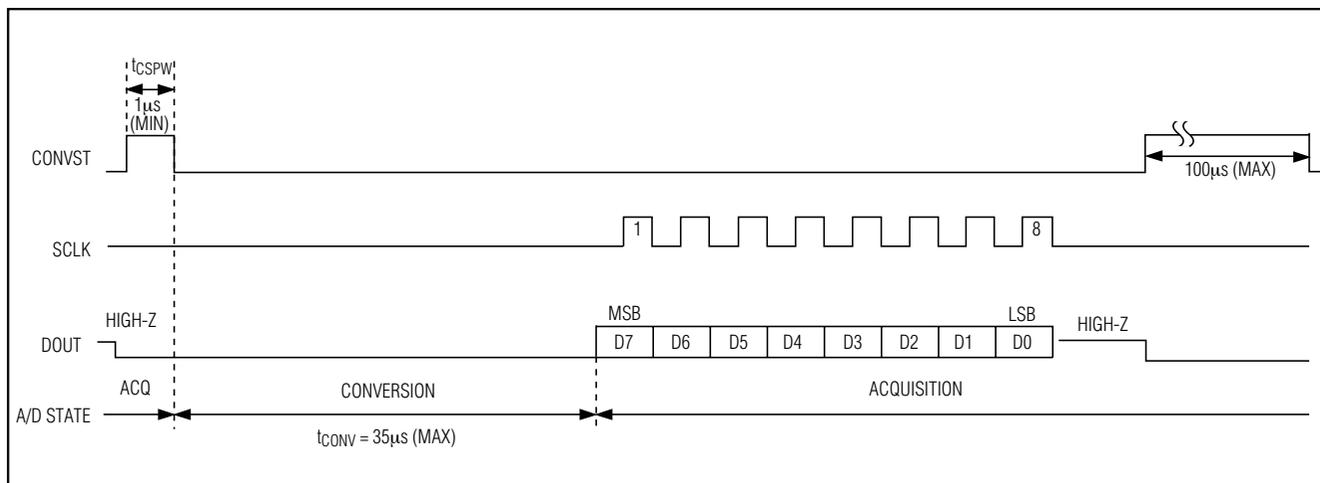


図6. 変換タイミング図

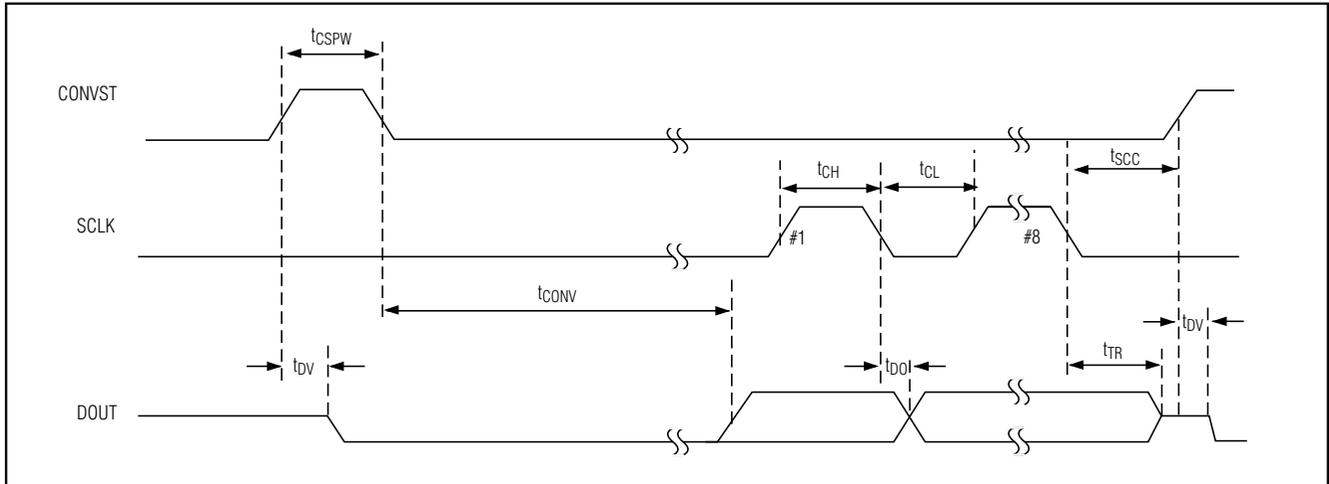


図7. シリアルインタフェースタイミング詳細図

図6と図7に、シリアルインタフェースのタイミング特性を示します。CONVSTはローでアイドルします。CONVSTを少なくとも1 $\mu$ sハイにトグルすると、オートゼロ調節が実行されます。CONVSTがローになると、ただちに変換が始まります。内部変換が終わるまで35 $\mu$ sだけ待つと、変換されたMSBがDOUTに出力されます。変換が開始された後はCONVSTをローに維持する必要があります。又、変換中はノイズ性能を良くするためにSCLKをローに維持してください。変換進行中は内部レジスタがデータを保存します。変換が完了した後、任意の時点でSCLKによりレジスタからデータを同期出力します。8番目のデータビットが同期出力された後、DOUTはハイインピーダンスになり、それ以後SCLKが来てもその状態に留まります。

通常は、新しい変換を開始する必要があるまでCONVSTをローのままにしてください。オートゼロ回路の8ビット精度を保つには、CONVSTがハイである時間を最大100 $\mu$ sまでとしてください。

アキュイジション時間 $t_{ACQ}$ は変換終了後直ちに始まり、全てのデータを同期出力した直後にCONVSTをハイにトグルして新しい変換を始めることができます。図8にデータレート40kspsの変換のタイミング図を示します。変換が完了するのに標準的に20 $\mu$ sを要し、2MHzのシリアルクロックで8ビットを読み取るのに4 $\mu$ s、そしてゼロレール調節及びアキュイジションに1 $\mu$ sかかります。変換時間は35 $\mu$ s以下であることが保証されています。このため、特定の条件における変換時間が既にわかっている場合を除いて、データレートは25kspsに制限されます。変換時間は、入力電圧がフルスケールの時のCONVSTの立下がりエッジとDOUTの立上がりエッジの間の時間間隔を測定することによって求めることができます。

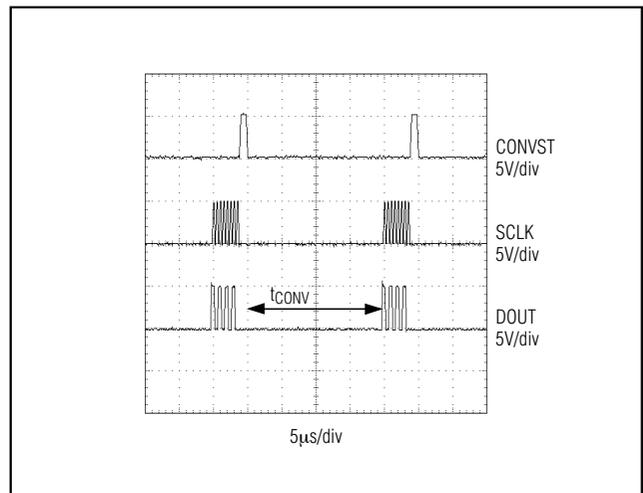


図8. 40kspsのタイミング図

## アプリケーション情報

### パワーオンリセット

$\overline{\text{SHDN}}$ がハイ又は $V_{DD}$ に接続されている場合、電源投入時にMAX1106/MAX1107はトラックモードになります。外部リファレンスを使用している時は20 $\mu$ s後に、内部リファレンスを使用している時はリファレンスがセトリングした直後にCONVSTをハイにトグルして変換を開始することができます。CONVSTがローの状態でもMAX1106/MAX1107をパワーアップしても変換は始まりません。リファレンス電圧(内部又は外部)が安定化するまでは、変換を行わないでください。

### シャットダウン動作

$\overline{\text{SHDN}}$ をローにすると、コンバータは低電流のパワーダウンモードになります。この状態におけるコンバータ

# 単一電源、低電力 シリアル8ビットADC

の消費電流は0.5 $\mu$ A(typ)です。シャットダウン中はアナログバイアス回路及び内部バンドギャップリファレンスがオフになり、DOUTはハイインピーダンスになります。

変換は $\overline{\text{SHDN}}$ がローになると同時に停止します。変換中にシャットダウンが発生した場合は、パワーアップしてから35 $\mu$ s待ち、そしてSCLKを8回クロッキングしてください。

最大サンプリングレートよりも遅い速度で動作している場合は、変換と変換の間でコンバータを低電流シャットダウンモードにすることにより、かなりの電力を節約できます。変換バイトが読取られた後で $\overline{\text{SHDN}}$ をローに引き下げると、素子は完全にシャットダウンします。

CONVSTはほとんど常にローに維持し、オートゼロ調節のために1 $\mu$ s(100 $\mu$ s max)だけハイにトグルしてください。シャットダウン機能を使用する場合は、最高の精度を得るために外部リファレンスをお勧めします。この場合、新しい変換を始める前に内部バイアス回路の安定化時間として僅か20 $\mu$ s待つだけで済みます。別方法として内部リファレンスを使用することもできますが、リファレンスが安定化するまで長時間を要します(1 $\mu$ Fコンデンサでバイパスし、データレートが1kspsを超えている場合、リファレンスは200 $\mu$ sで1LSB以内に安定化します)。リファレンスが完全に放電した場合は、セトリングするのに12msを要します。リファレンス電圧が安定化するまでは、変換を行わないでください。

## 内部又は外部電圧リファレンス

1V $\sim$ V<sub>DD</sub>の外部リファレンスをREFINピンに直接接続してください。内部リファレンスを使用するには、REFOUTを直接REFINに接続し、REFOUTを1 $\mu$ Fのコンデンサでバイパスしてください。REFINにおけるDC入力インピーダンスは非常に高く、リーク電流(10nA typ)のみに起因しています。変換中、リファレンスは最大20 $\mu$ Aの平均負荷電流を供給しなければならず、又出力インピーダンスは変換クロック周波数に

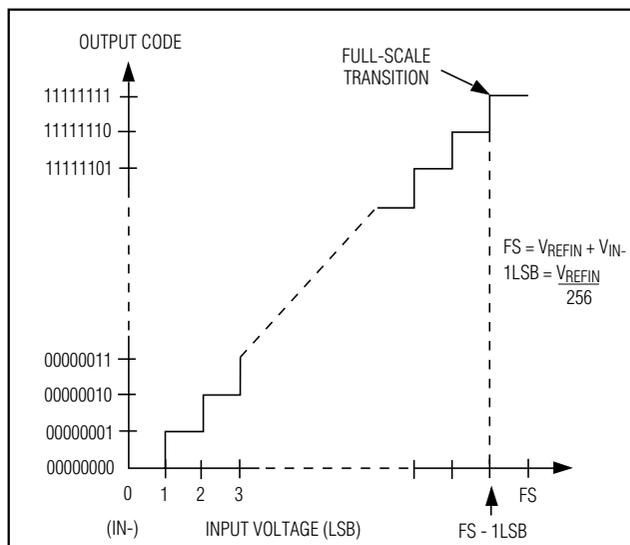


図9. 入力/出力伝達関数

おいて1k $\Omega$ 以下であることが必要です。リファレンスの出力インピーダンスがこれより大きいかあるいはノイズが大きい場合は、REFINピンの近くで0.1 $\mu$ Fコンデンサを使用してバイパスしてください。内部リファレンスは $\overline{\text{SHDN}}$ がハイである限りアクティブで、 $\overline{\text{SHDN}}$ がローになるとパワーダウンします。

## 伝達関数

図9に入力/出力伝達関数を示します。コード遷移は、整数のLSB値の位置で起こります。出力コーディングはバイナリで、リファレンスが2.048Vの時に1LSB = 8mV( $V_{REFIN}/256$ )です。シングルエンド動作の場合はIN<sub>-</sub>をGNDに接続してください。フルスケールは $V_{IN+} = V_{REFIN} - 1LSB$ で実現します。疑似差動動作の場合、 $V_{IN-}$ 電圧範囲はGND $\sim$ V<sub>DD</sub>で、フルスケールは $V_{IN+} = V_{REFIN} + V_{IN-} - 1LSB$ で実現します。 $V_{IN+}$ はV<sub>DD</sub> + 50mVよりも高くしないでください。負の入力電圧は無効となり、出力コードがゼロになります。フルスケールよりも高い電圧の場合は出力コードが全て1になります。

## レイアウト、グランド、及びバイパス

最高の性能を得るには、プリント回路基板を使用してください。ワイヤラップボードはお勧めできません。ボードレイアウトについては、デジタル信号ラインとアナログ信号ラインが分離されるようにしてください。アナログとデジタル(特にクロック)ラインを互いに平行に走らせないでください。又、デジタルラインがADCパッケージの下に配置されないようにしてください。

図10に、推奨されるシステムグランド接続法を示します。シングルポイントアナロググランド(スターグランドポイント)をA/Dグランドのところで設定し、その他のアナロググランドは全てこのスターグランドに接続してください。このグランドには、デジタルシステムグランドを接続しないでください。ノイズを排除するために、スターグランドから電源へのグランドリターンはできるだけ短くすると共に、低インピーダンスにしてください。

$V_{DD}$ 電源内の高周波ノイズが、ADCのコンパレータに影響を与える可能性があります。この電源はMAX1106/MAX1107の $V_{DD}$ ピンの近くで、 $0.1\mu\text{F}$ 及び $1\mu\text{F}$ コンデンサを使用してスターグランドにバイパスしてください。最高の電源ノイズ除去比を得るために、コンデンサのリード線をできるだけ短くしてください。電源のノイズが特に大きい場合は、 $10\ \Omega$ 抵抗を接続してローパスフィルタを形成することができます。

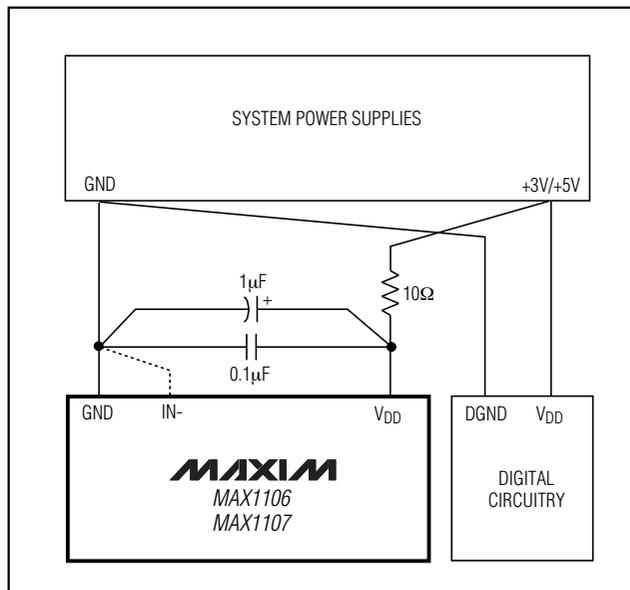


図10. 電源の接続

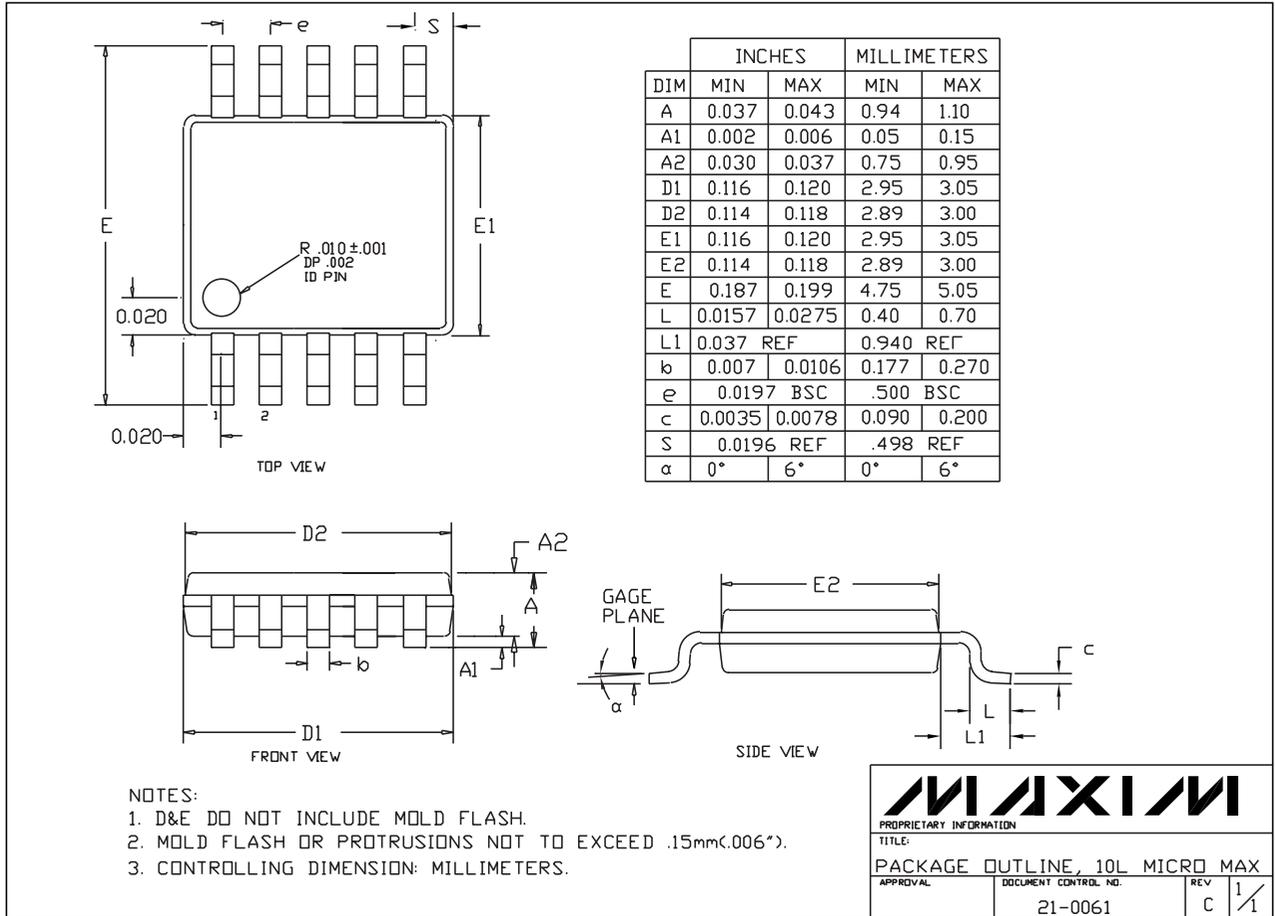
## チップ情報

TRANSISTOR COUNT: 2373

# 単一電源、低電力 シリアル8ビットADC

MAX1106/MAX1107

パッケージ



TOLUMAXEFS

販売代理店

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600