

MAX7418-MAX7425

5次、ローパス、 スイッチトキャパシタフィルタ

概要

MAX7418~MAX7425は、単一電源+5V (MAX7418~MAX7421)又は単一電源+3V(MAX7422~MAX7425)で動作する5次のローパススイッチトキャパシタフィルタ(SCF)です。これらのデバイスの消費電流は僅か3mAで、コーナ周波数として1Hz~45kHzが可能であるため、低消費電力のポストDACフィルタリングやアンチエイリアシングアプリケーションに最適です。又、消費電流を0.2μAに低減するシャットダウンモードも備わっています。

これらのデバイスでは、外付コンデンサを使ったセルフクロックと、コーナ周波数を正確に制御するための外部クロックの2種類のクロック動作が可能です。DC出力レベルはオフセット調整ピンで調整できます。

MAX7418/MAX7422は、遷移比1.6という急峻なロールオフ特性と、53dBの阻止帯域減衰量を実現します。MAX7421/MAX7425は、遷移比1.25という急峻なロールオフ特性と、37dBの阻止帯域減衰量を実現します。MAX7419/MAX7423ベッセルフィルタは低オーバーシュート及び高速セトリング特性を、MAX7420/MAX7424バターフースフィルタは極めて平坦な通過帯域応答を備えています。これらの固定応答により、クロック周波数を選択する設計作業が簡単になります。

アプリケーション

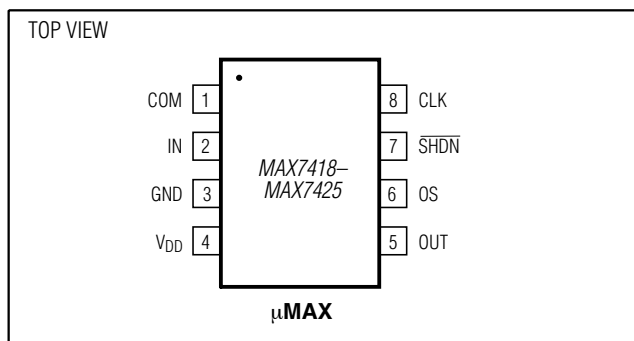
ADCアンチエイリアシング
 CT2基地局
 DACポストフィルタリング
 音声処理

選択ガイド

PART	FILTER RESPONSE	OPERATING VOLTAGE (V)
MAX7418	r = 1.6	+5
MAX7419	Bessel	+5
MAX7420	Butterworth	+5
MAX7421	r = 1.25	+5

選択ガイドはデータシートの最後に続きます。

ピン配置



特長

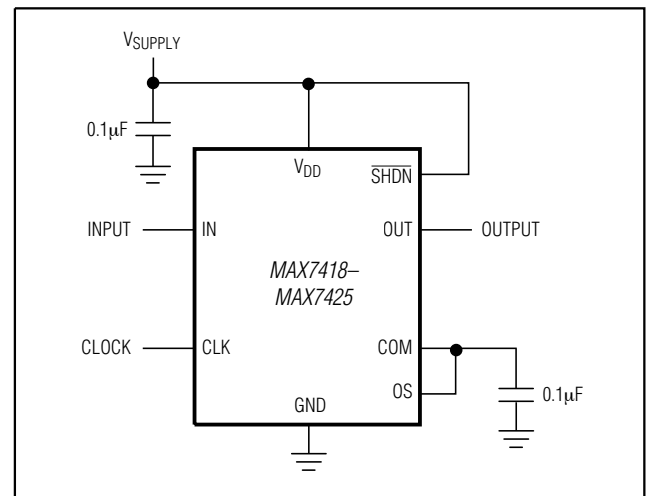
- ◆ 5次ローパスフィルタ
 エリプティック応答 (MAX7418/MAX7421/MAX7422/MAX7425)
 ベッセル応答 (MAX7419/MAX7423)
 バタフース応答 (MAX7420/MAX7424)
- ◆ コーナ周波数はクロック同調可能：1Hz~45kHz
- ◆ 単一電源動作：
 +5V (MAX7418~MAX7421)
 +3V (MAX7422~MAX7425)
- ◆ 低電力：
 3mA (動作モード)
 0.2μA (シャットダウンモード)
- ◆ パッケージ：8ピンμMAX
- ◆ 低出力オフセット：±4mV

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX7418CUA	0°C to +70°C	8 μMAX
MAX7418EUA	-40°C to +85°C	8 μMAX
MAX7419CUA	0°C to +70°C	8 μMAX
MAX7419EUA	-40°C to +85°C	8 μMAX
MAX7420CUA	0°C to +70°C	8 μMAX
MAX7420EUA	-40°C to +85°C	8 μMAX
MAX7421CUA	0°C to +70°C	8 μMAX
MAX7421EUA	-40°C to +85°C	8 μMAX

型番はデータシートの最後に続きます。

標準動作回路



本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト (japan.maximintegrated.com)をご覧ください。

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND-0.3V to +6V
 IN, OUT, COM, OS, CLK, SHDN-0.3V to (V_{DD} + 0.3V)
 OUT Short-Circuit Duration1s
 Continuous Power Dissipation (T_A = +70°C)
 8-Pin μMAX (derate 4.1mW/°C above +70°C)330mW

Operating Temperature Ranges
 MAX74 _ _C_A0°C to +70°C
 MAX74 _ _E_A-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX7418—MAX7421

(V_{DD} = +5V, filter output measured at OUT, 10kΩ || 50pF load to GND at OUT, OS = COM, 0.1μF capacitor from COM to GND, SHDN = V_{DD}, f_{CLK} = 2.2MHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
FILTER CHARACTERISTICS							
Corner Frequency	f _C	V _{IN} = 4Vp-p (Note 1)	0.001 to 30			kHz	
Clock-to-Corner Ratio	f _{CLK} / f _C		100:1				
Clock-to-Corner Tempco			10			ppm/°C	
Output Voltage Range			0.25	V _{DD} - 0.25		V	
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2	±4		±25	mV	
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	MAX7418/MAX7421	0	0.2	0.4	dB
			MAX7419/MAX7420	-0.2	0	+0.2	
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 2kHz, V _{IN} = 4Vp-p, measurement bandwidth = 80kHz	MAX7418	-76		dB	
			MAX7419	-78			
			MAX7420	-67			
			MAX7421	-78			
Offset Voltage Gain	A _{OS}	OS to OUT	1			V/V	
COM Voltage Range	V _{COM}	Input, COM externally driven	2.0	2.5	3.0	V	
		Output, COM unconnected	2.3	2.5	2.7		
Input Voltage Range at OS	V _{OS}	Input, OS externally driven	V _{COM} ±0.1			V	
Input Resistance at COM	R _{COM}		100	140		kΩ	
Clock Feedthrough			5			mVp-p	
Resistive Output Load Drive	R _L		10	1		kΩ	
Maximum Capacitive Output Load Drive	C _L		50	500		pF	
Input Leakage Current at COM		SHDN = GND, V _{COM} = 0 to V _{DD}	±0.1		±10	μA	
Input Leakage Current at OS		V _{OS} = 0 to V _{DD}	±0.1		±10	μA	
CLOCK							
Internal Oscillator Frequency	f _{OSC}	C _{OSC} = 1000pF (Note 3)	MAX7418/MAX7421	68	87	106	kHz
			MAX7419/MAX7420	86	110	135	
Clock Output Current (Internal Oscillator Mode)	I _{CLK}	V _{CLK} = 0 or 5V	MAX7418/MAX7421	±40		±60	μA
			MAX7419/MAX7420	±50		±75	
Clock Input High	V _{IH}		4.5			V	
Clock Input Low	V _{IL}					0.5	V

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

ELECTRICAL CHARACTERISTICS—MAX7418—MAX7421 (continued)

($V_{DD} = +5V$, filter output measured at OUT, 10k Ω || 50pF load to GND at OUT, OS = COM, 0.1 μ F capacitor from COM to GND, $\overline{SHDN} = V_{DD}$, $f_{CLK} = 2.2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER REQUIREMENTS						
Supply Voltage	V_{DD}		4.5		5.5	V
Supply Current	I_{DD}	Operating mode, no load	MAX7418/MAX7421	2.9	3.6	mA
			MAX7419/MAX7420	3.4	4.1	
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$		0.2	1	μ A
Power-Supply Rejection Ratio	PSRR	IN = COM (Note 4)		70		dB
SHUTDOWN						
\overline{SHDN} Input High	V_{SDH}		4.5			V
\overline{SHDN} Input Low	V_{SDL}				0.5	V
\overline{SHDN} Input Leakage Current		$V_{\overline{SHDN}} = 0$ to V_{DD}		± 0.2	± 10	μ A

ELECTRICAL CHARACTERISTICS—MAX7422—MAX7425

($V_{DD} = +3V$, filter output measured at OUT pin, 10k Ω || 50pF load to GND at OUT, OS = COM, 0.1 μ F capacitor from COM to GND, $\overline{SHDN} = V_{DD}$, $f_{CLK} = 2.2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
FILTER CHARACTERISTICS							
Corner-Frequency Range	f_C	$V_{IN} = 2.5Vp-p$ (Note 1)	MAX7422/MAX7425	0.001 to 45		kHz	
			MAX7423/MAX7424				
Clock-to-Corner Ratio	f_{CLK}/f_C			100:1			
Clock-to-Corner Tempco				10		ppm/ $^{\circ}C$	
Output Voltage Range			0.25	$V_{DD} - 0.25$		V	
Output Offset Voltage	V_{OFFSET}	$V_{IN} = V_{COM} = V_{DD} / 2$		± 4	± 25	mV	
DC Insertion Gain with Output Offset Removed		$V_{COM} = V_{DD} / 2$ (Note 2)	MAX7422/MAX7425	0	0.2	0.4	dB
			MAX7423/MAX7424	-0.2	0	+0.2	
Total Harmonic Distortion plus Noise	THD+N	$f_{IN} = 2kHz$, $V_{IN} = 2.5Vp-p$, measurement bandwidth = 80kHz	MAX7422	-80		dB	
			MAX7423	-81			
			MAX7424	-70			
			MAX7425	-80			
Offset Voltage Gain	A_{OS}	OS to OUT		1		V/V	
COM Voltage Range	V_{COM}	Input, COM externally driven	1.4	1.5	1.6	V	
		Output, COM internally driven	1.4	1.5	1.6		
Input Voltage Range at OS	V_{OS}	Measured with respect to COM		$V_{COM} \pm 0.1$		V	
Input Resistance at COM	R_{COM}		100	140		k Ω	
Clock Feedthrough				3		mVp-p	
Resistive Output Load Drive	R_L		10	1		k Ω	
Maximum Capacitive Load at OUT	C_L		50	500		pF	
Input Leakage Current at COM		$\overline{SHDN} = GND$, $V_{COM} = 0$ to V_{DD}		± 0.1	± 10	μ A	
Input Leakage Current at OS		$V_{OS} = 0$ to V_{DD}		± 0.1	± 10	μ A	

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

ELECTRICAL CHARACTERISTICS—MAX7422–MAX7425 (continued)

($V_{DD} = +3V$, filter output measured at OUT pin, $10k\Omega \parallel 50pF$ load to GND at OUT, OS = COM, $0.1\mu F$ capacitor from COM to GND, SHDN = V_{DD} , $f_{CLK} = 2.2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
CLOCK							
Internal Oscillator Frequency	f_{OSC}	$C_{OSC} = 1000pF$ (Note 3)	MAX7422/MAX7425	68	87	106	kHz
			MAX7423/MAX7424	86	110	135	
Clock Output Current (Internal Oscillator Mode)	I_{CLK}		MAX7422/MAX7425	68	87	106	kHz
			MAX7423/MAX7424	86	110	135	
Clock Input High	V_{IH}		2.5			V	
Clock Input Low	V_{IL}				0.5	V	
POWER REQUIREMENTS							
Supply Voltage	V_{DD}		2.7		3.6	V	
Supply Current	I_{DD}	Operating mode, no load	MAX7422/MAX7425	2.6	3.4	mA	
			MAX7423/MAX7424	3.0	3.8		
Shutdown Current	I_{SHDN}	SHDN = GND		0.2	1	μA	
Power-Supply Rejection Ratio	PSRR	Measured at DC		70		dB	
SHUTDOWN							
SHDN Input High	V_{SDH}		2.5			V	
SHDN Input Low	V_{SDL}				0.5	V	
SHDN Input Leakage Current		$V_{SHDN} = 0$ to V_{DD}		± 0.2	± 10	μA	

FILTER CHARACTERISTICS

($V_{DD} = +5V$ for MAX7418–MAX7421, $V_{DD} = +3V$ for MAX7422–MAX7425 filter output measured at OUT, $10k\Omega \parallel 50pF$ load to GND at OUT, SHDN = V_{DD} , $f_{CLK} = 2.2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ELLIPTIC, $r = 1.2$—MAX7421/MAX7425					
Insertion Gain with DC Gain Error Removed (Note 4)	$f_{IN} = 0.38f_C$	-0.4	± 0.2	0.4	dB
	$f_{IN} = 0.68f_C$	-0.4	± 0.2	0.4	
	$f_{IN} = 0.87f_C$	-0.4	± 0.2	0.4	
	$f_{IN} = 0.97f_C$	-0.4	± 0.2	0.4	
	$f_{IN} = f_C$	-0.7	± 0.2	0.2	
	$f_{IN} = 1.25f_C$		-36	-33	
	$f_{IN} = 1.43f_C$		-37.2	-35	
	$f_{IN} = 3.25f_C$		-37.2	-35	
BESSEL FILTERS—MAX7419/MAX7423					
Insertion Gain Relative to DC Gain	$f_{IN} = 0.5f_C$	-1	-0.74		dB
	$f_{IN} = f_C$	-3.6	-3.0	-2.4	
	$f_{IN} = 4f_C$		-41.0	-35	
	$f_{IN} = 7f_C$		-67	-60	

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

FILTER CHARACTERISTICS

($V_{DD} = +5V$ for MAX7418–MAX7421, $V_{DD} = +3V$ for MAX7422–MAX7425 filter output measured at OUT, $10k\Omega \parallel 50pF$ load to GND at OUT, $SHDN = V_{DD}$, $f_{CLK} = 2.2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BUTTERWORTH FILTERS—MAX7420/MAX7424					
Insertion Gain Relative to DC Gain	$f_{IN} = 0.5f_C$	-0.3	0		dB
	$f_{IN} = f_C$	-3.6	-3.0	-2.4	
	$f_{IN} = 3f_C$		-47.5	-43	
	$f_{IN} = 5f_C$		-70	-65	

Note 1: The maximum f_C is defined as the clock frequency $f_{CLK} = 100 \times f_C$ at which the peak S / (THD+N) drops to 68dB with a sinusoidal input at $0.2f_C$. Maximum f_C increases as V_{IN} signal amplitude decreases.

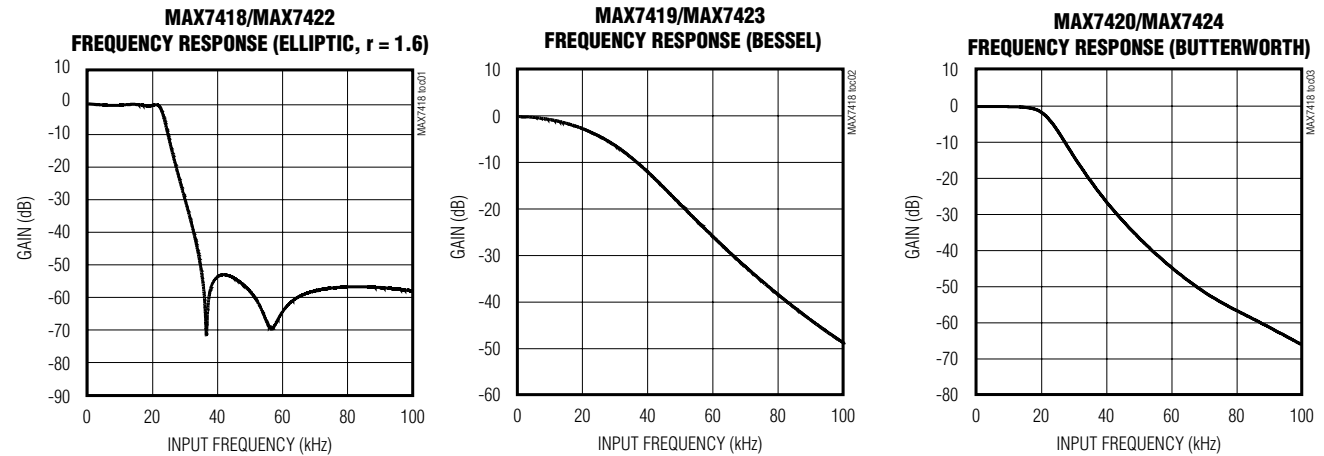
Note 2: DC insertion gain is defined as $\Delta V_{OUT} / \Delta V_{IN}$.

Note 3: MAX7418/MAX7421/MAX7422/MAX7425: $f_{OSC} (kHz) \approx 87 \times 10^3 / C_{OSC} (pF)$.
MAX7419/MAX7420/MAX7423/MAX7424: $f_{OSC} (kHz) \approx 110 \times 10^3 / C_{OSC} (pF)$.

Note 4: PSRR is the change in output voltage from a V_{DD} of 4.5V and a V_{DD} of 5.5V.

標準動作特性

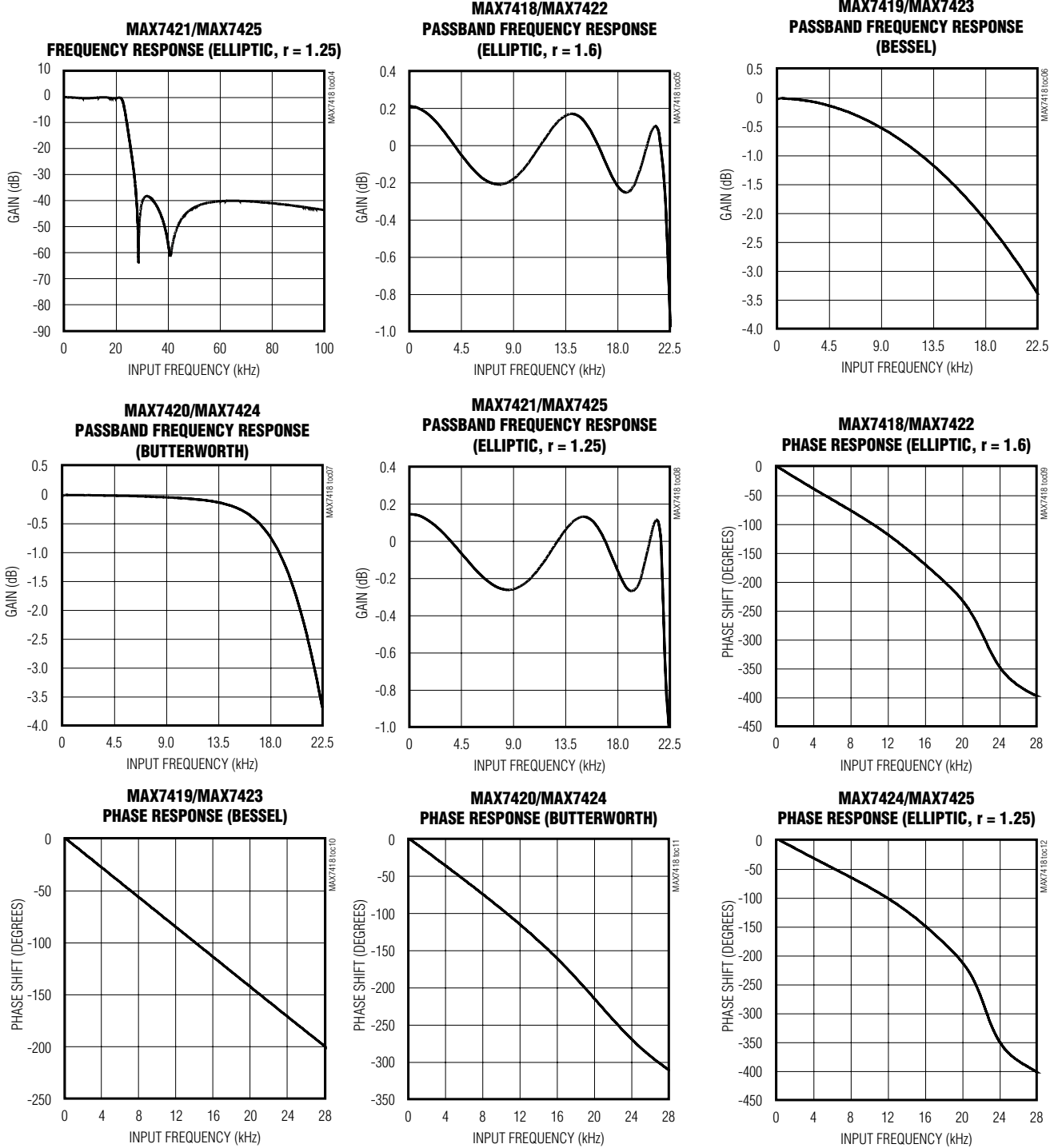
($V_{DD} = +5V$ for MAX7418–MAX7421, $V_{DD} = +3V$ for MAX7422–MAX7425, $f_{CLK} = 2.2MHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)



5次、ローパス、 スイッチトキャパシタフィルタ

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7418-MAX7421, $V_{DD} = +3V$ for MAX7422-MAX7425, $f_{CLK} = 2.2MHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)

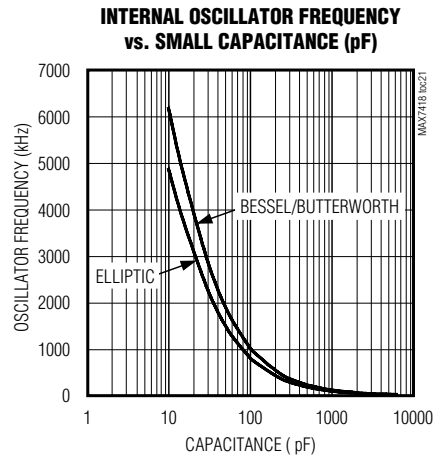
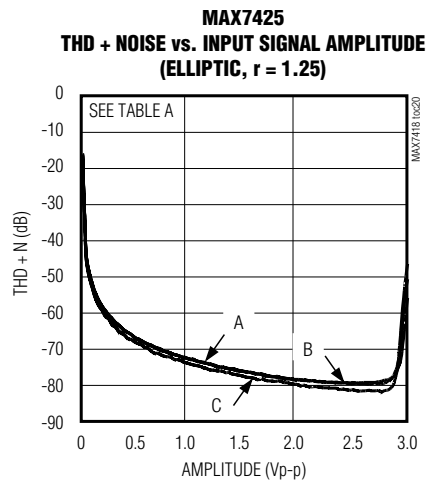
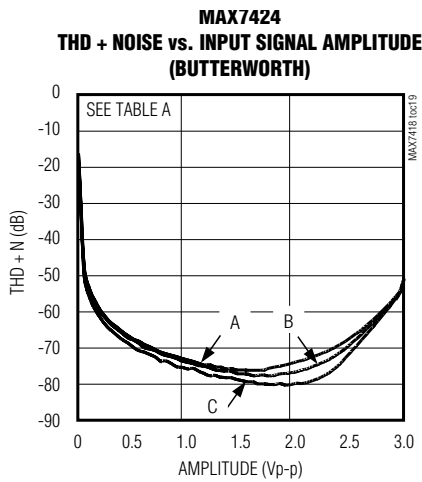
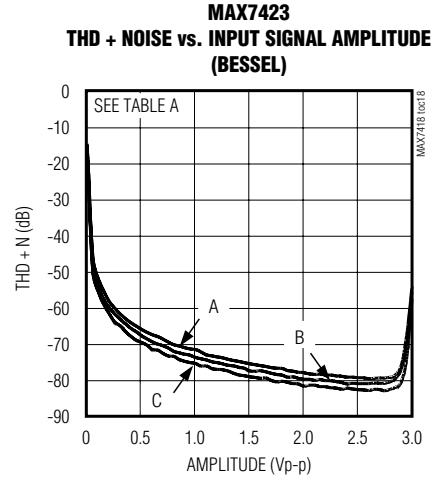
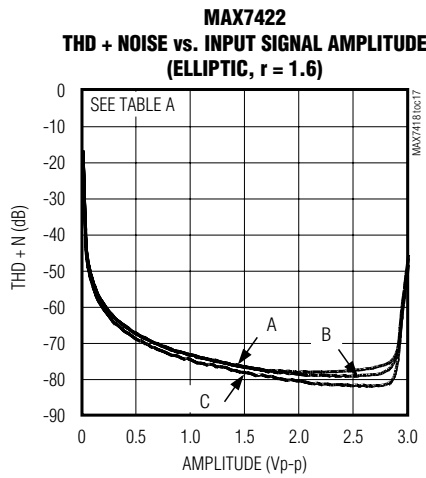
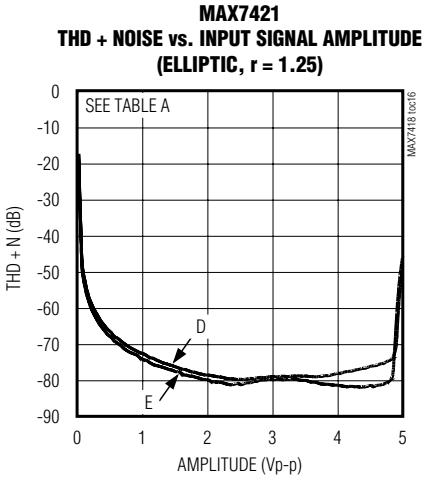
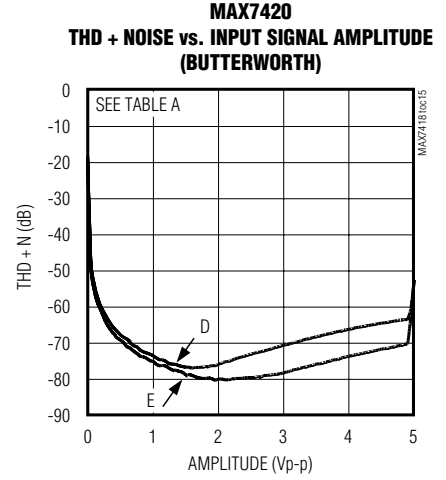
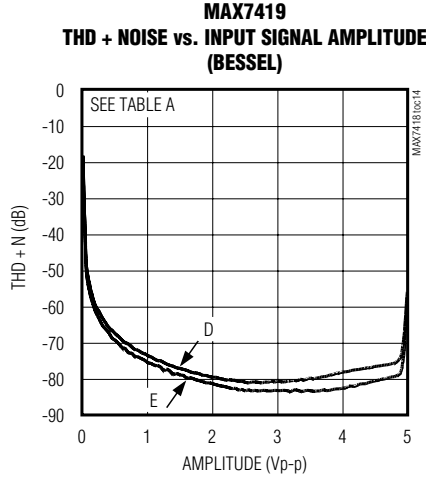
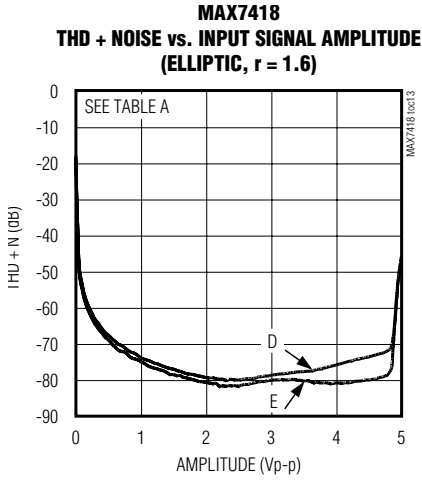


5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7418-MAX7421, $V_{DD} = +3V$ for MAX7422-MAX7425, $f_{CLK} = 2.2MHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)



5次、ローパス、 スイッチトキャパシタフィルタ

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7418–MAX7421, $V_{DD} = +3V$ for MAX7422–MAX7425, $f_{CLK} = 2.2MHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)

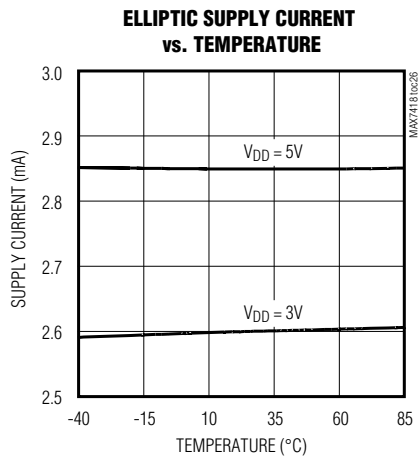
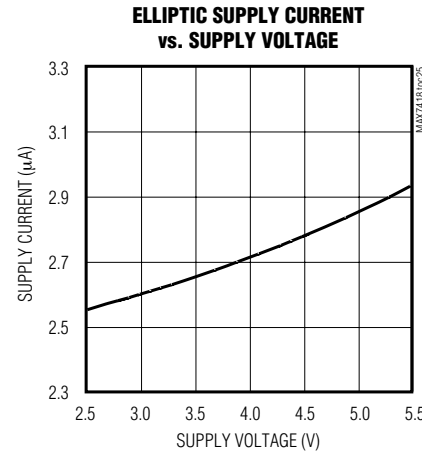
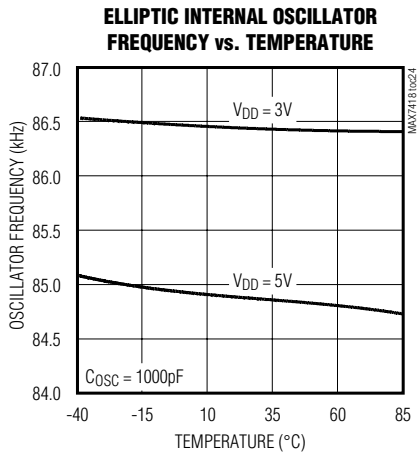
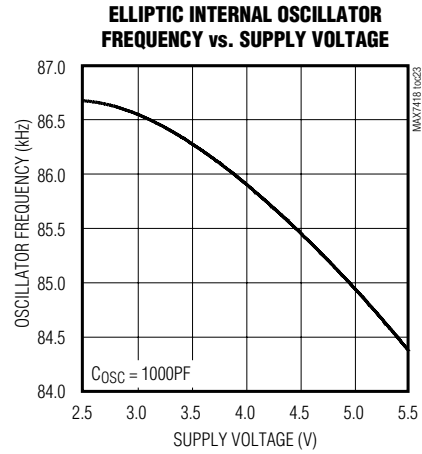
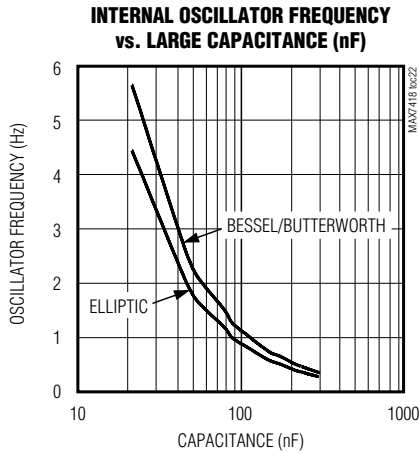


Table A.

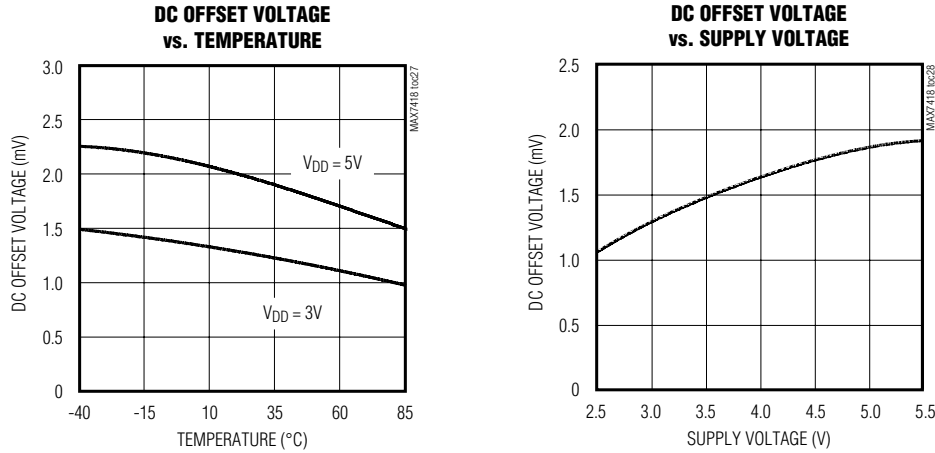
LABEL	f_{IN} (kHz)	f_c (kHz)	f_{CLK} (kHz)	BW (kHz)
A	2	30	3000	80
B	2	22	2200	80
C	1	10	1000	22
D	2	22	2200	80
E	1	10	1000	22

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7418-MAX7421, $V_{DD} = +3V$ for MAX7422-MAX7425, $f_{CLK} = 2.2MHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	COM	同相入力ピン。内部でミッドサプライ(電源中央値)にバイアスされます。0.1 μ Fのコンデンサを使用してCOMを外部でGNDにバイパスして下さい。内部バイアスを無効にするにはCOMを外部電源で駆動します。
2	IN	フィルタ入力
3	GND	グラウンド
4	V_{DD}	正電源入力。MAX7418~MAX7421は+5V、MAX7422~MAX7425は+3V。0.1 μ Fのコンデンサで V_{DD} をGNDにバイパスします。
5	OUT	フィルタ出力
6	OS	オフセット調整入力。出力オフセットを調整するには、抵抗分圧器を介してOSを外部電源に接続します(図4)。オフセット調整が不要の場合は、OSをCOMに接続します。「オフセット及び同相入力の調整」を参照。
7	\overline{SHDN}	シャットダウン入力。シャットダウンモードにする場合はローに駆動し、通常動作を行う場合はハイに駆動するか、 V_{DD} に接続します。
8	CLK	クロック入力。外付けコンデンサ(C_{OSC})をCLKとグラウンドの間に接続してください。内部発振器を無効にするには、CLKを外部クロックに接続します： $f_c = f_{CLK} / 100$ 。

詳細

MAX7418/MAX7421/MAX7422/MAX7425は、急峻なロールオフ特性と優れた阻止帯域減衰特性を備えたエリプティックローパスフィルタです。MAX7419/MAX7423ベッセルフィルタは低オーバーシュート及び高速セトリング応答を特長としており、MAX7420/MAX7424パワースフィルタは極めて平坦な通過帯域応答を提供します。これらのデバイスは全て100:1のクロック/コーナ周波数比で動作します。

スイッチトキャパシタフィルタ(SCF)の多くは、複二次(バクワッドラティック)セクションで設計されています。各セクションが2つのフィルタリングポールを作り、複数のセクションがカスケード接続されて高次フィルタを形成します。バクワッド型の利点は設計が簡単なことです。但し、このタイプの設計はQの高いセクションが

あると部品の変動に極めて敏感になります。MAX7418~MAX7425では、バクワッド型に代わってスイッチトキャパシタ積分器を用い、加算及びスケーリングを行って受動部品回路を実現しています。受動部品回路はCADプログラムを用いて設計することもできますが、多くのフィルタ関連書籍でも解説されています。図1に、基本的な5次ラダーフィルタ構造を示します。

受動ラダーフィルタに沿ったSCFは、ラダータイプの利点を多く受継いでいます。このフィルタは、各部品が1つのポールゼロペアだけでなくフィルタ全体の形に影響するため、カスケード接続の複二次設計と比べて部品に対する敏感さが低減されています。別の言い方をすれば、複二次設計において部品のミスマッチがあると、それに対応するポールで集中的に誤差が生じますが、ラダーフィルタ設計では同じミスマッチングによる誤差が全ポールに分散します。

5次、ローパス、 スイッチトキャパシタフィルタ

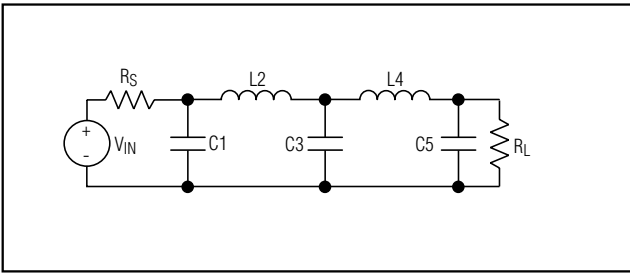


図1. 5次ラダーフィルタネットワーク

エリプティック特性

MAX7418/MAX7421/MAX7422/MAX7425のローパスエリプティックフィルタは、一般的な4つの形式のフィルタ(バタワース、ベッセル、チェビシェフ、エリプティック)が持つような、周波数に対して極めて急峻なロールオフ特性を示します。阻止帯域のゼロ点との組み合わせで通過帯域の端近くのポールのQの値が高くなるため、エリプティックフィルタは急峻な減衰特性を得ることができます。それ故、これらのデバイスは単一電源動作のアンチエイリアシングやポストDACフィルタリングに最適です(「アンチエイリアシング及びポストDACフィルタリング」を参照)。

更に周波数領域では、最初の伝達ゼロ時にフィルタの振幅が最低値に達します(図2)。このポイントを超えると、周波数の増加と共に次の伝達ゼロ値まで応答が上昇します。阻止帯域は阻止帯域周波数 f_s で始まります。 f_s 以上の周波数でフィルタの利得が f_s での利得を上回ることはありません。コーナ周波数 f_c は、フィルタ出力の減衰量が通過帯域リップルを下まわった点として定義されます。遷移比(r)は、次のように阻止帯域周波数とコーナ周波数との比で定義されます。

$$r = f_s / f_c$$

MAX7418/MAX7422の遷移比は1.6、阻止帯域減衰量は53dB(typ)です。MAX7421/MAX7425の遷移比は1.25(より急峻なロールオフの場合)で、阻止帯域減衰量は37dB(typ)です。

ベッセル特性

MAX7419/MAX7423のようなローパスベッセルフィルタは、全ての周波数成分を等しく遅延させ、ステップ入力波形を維持する特性を持っています(但し、高周波数は減衰します)。ベッセルフィルタは、素早い安定という、アナログデジタルコンバータ(ADC)の入力信号を選択するためのマルチプレクサ(mux)を使用したアプリケーションにおいて重要な特性も備えています。muxとADC間のアンチエイリアシングフィルタは、新しいチャネルの選択後、素早く安定する必要があります。

バタワース特性

MAX7420/MAX7424などのローパスバタワースフィルタは、極めて平坦な通過帯域特性を有するため、通過帯域全域でDC利得からの偏差が最小でなければならない計測機器関連のアプリケーションに最適です。

ベッセルフィルタとバタワースフィルタの違いは、フィルタ入力に1kHzの方形波(図3、トレースA)を与えることで確認できます。フィルタのカットオフ周波数を5kHzに設定した場合、ベッセルフィルタの応答はトレースB、バタワースフィルタの応答はトレースCのようになります。

クロック信号

外部クロック

これらのSCFは、40%~60%のデューティサイクルの外部クロックと併用するように設計されています。外部クロックを使用する場合は、0~ V_{DD} を電源とするCMOSを使ってCLKを駆動して下さい。フィルタのコーナ周波数を調整するには、次式に従って外部クロックの速度を変化させます。

$$f_c = \frac{f_{CLK}}{100}$$

内部クロック

内部発振器を使用する場合は、CLKのコンデンサ(C_{OSC})の値が次のように発振器の周波数を決定します。

$$f_{OSC}(\text{kHz}) = \frac{k}{C_{OSC}(\text{pF})}$$

ここで、

$$k = 87 \times 10^3$$

(MAX7418/MAX7421/MAX7422/MAX7425の場合)

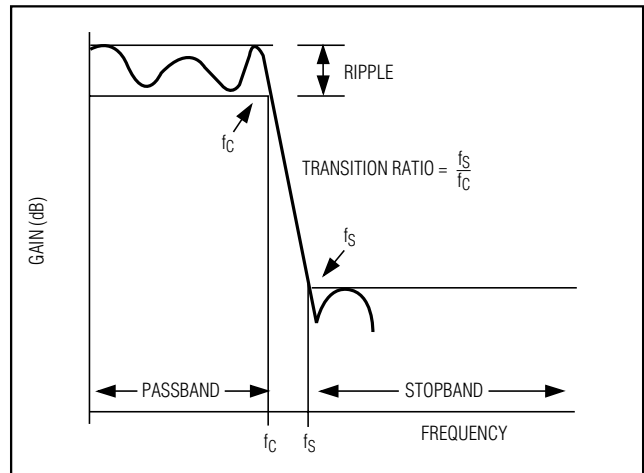


図2. エリプティックフィルタの応答

5次、ローパス、 スイッチトキャパシタフィルタ

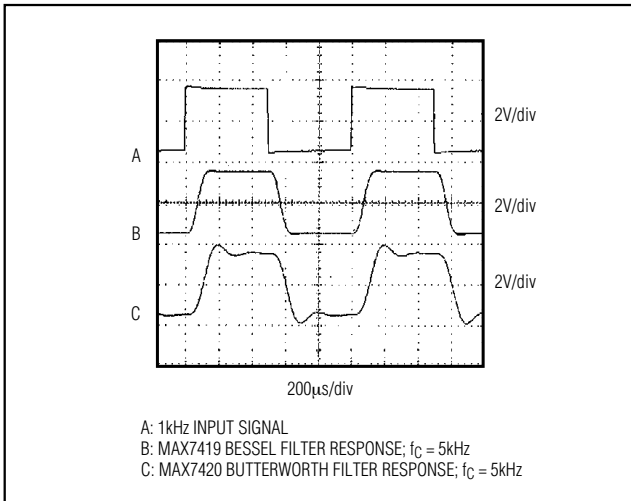


図3. ベッセルフィルタとバターワースフィルタの応答

及び

$$k = 110 \times 10^3$$

(MAX7419/MAX7420/MAX7423/MAX7424の場合)

C_{OSCL} は低いピコファラッド値を持っているため、内部発振器の周波数に影響が出ないように、CLKにおける浮遊容量はできるだけ小さくして下さい。内部発振器の速度を変えることによってフィルタのコナ周波数を調整して下さい。クロックとコナ周波数の比は100:1です。例えば、内部発振器周波数が2.2MHzの場合、公称コナ周波数は2.2kHzとなります。

入力インピーダンス対クロック周波数

MAX7418~MAX7425の入力インピーダンスは、実際はスイッチトキャパシタ抵抗の入力インピーダンスであり、周波数に反比例します。次式で決まる入力インピーダンスの値は平均入力インピーダンスです。これは、入力電流が連続でないためです。原則として、ドライバには、出力インピーダンスがフィルタの入力インピーダンスの10%よりも小さいものを使って下さい。

次式を使用してフィルタの入力インピーダンスを概算して下さい。

$$Z_{IN} = \frac{1}{(f_{CLK} \times C_{IN})}$$

ここで、 f_{CLK} = クロック周波数、 $C_{IN} = 1\text{pF}$ です。

低電力シャットダウンモード

MAX7418~MAX7425は、 $\overline{\text{SHDN}}$ をローにすることで動作するシャットダウンモードを備えています。シャットダウンモードではフィルタの消費電流を0.2µAに抑えることができ、フィルタ出力はハイインピーダンスになります。通常動作では、 $\overline{\text{SHDN}}$ をハイに駆動するか、 V_{DD} に接続して下さい。

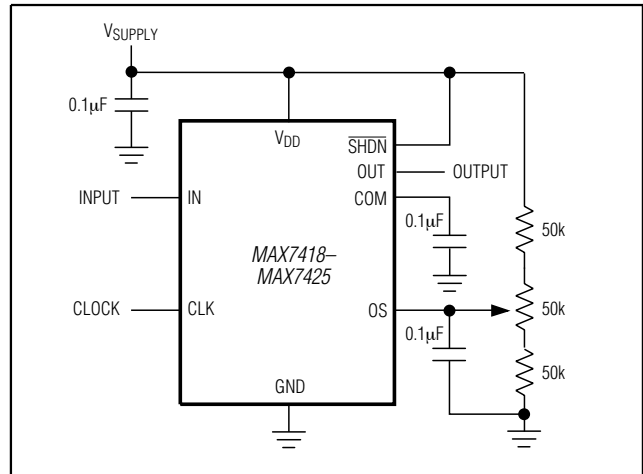


図4. オフセット調整回路

アプリケーション情報

オフセット(OS)及び同相(COM)入力の調整

COMにおける電圧が同相入力電圧を決定しますが、この電圧は内部抵抗分圧器によってミッドサプライ(電源中央値)にバイアスされます。アプリケーションでオフセット調整が必要ない場合は、OSをCOMに接続します。オフセット調整を必要とするアプリケーションでは、図4に示すように抵抗分圧器を介して外部バイアス電圧をOSに印可して下さい。DCレベルシフトが必要なアプリケーションでは、COMを基準にOSを調整します(注: OSは無接続のままにしないで下さい)。出力電圧は次式で表すことができます。

$$V_{OUT} = (V_{IN} - V_{COM}) + V_{OS}$$

$$V_{COM} = \frac{V_{DD}}{2} \text{ (typ)}$$

ここで、 $(V_{IN} - V_{COM})$ はSCFによりローパスフィルタリングされた電圧で、OSは出力段で加えられる電圧です。COMとOSの入力電圧範囲については、「Electrical Characteristics」の表を参照して下さい。

COM又はOSの電圧がミッドサプライから大きく外れるとフィルタのダイナミックレンジが減少します。

電源

MAX7418~MAX7421は単一電源+5V、MAX7422~MAX7425は単一電源+3Vで動作します。 V_{DD} は0.1µFのコンデンサでGNDにバイパスして下さい。デュアル電源動作が必要な場合は、COMをシステムグランドに接続し、GNDを負電源に接続します。図5にデュアル電源動作の例を示します。単一電源とデュアル電源は、デバイス性能的には等価です。いずれの電源の場合でも、CLK及びSHDNはGND(デュアル電源の場合はV-)から V_{DD}

5次、ローパス、 スイッチトキャパシタフィルタ

に駆動して下さい。±2.5Vのデュアル電源で動作させる場合はMAX7418~MAX7421を使用し、±1.5Vのデュアル電源で動作させる場合はMAX7422~MAX7425を使用して下さい。±5Vのデュアル電源アプリケーションについては、MAX291/MAX292/MAX295/MAX296及びMAX293/MAX294/MAX297のデータシートを参照して下さい。

入力信号振幅範囲

入力信号の最適範囲は、所定のコーナ周波数に対し、信号対ノイズ+歪み(SINAD)比が最大になる電圧レベルを調べることで決定されます。「標準動作特性」に、入力信号のピーク間電圧振幅を変化させた時の全高調波歪み(THD)+ノイズ応答を示します。

アンチエイリアシング及びポストDACフィルタリング

MAX7418~MAX7425をアンチエイリアシング或いはDACポストフィルタリングに使用する場合、DAC(又はADC)とフィルタクロックを同期させて下さい。クロックが同期されていないと、ビート周波数が発生して通過帯域にエイリアシングが生じる場合があります。

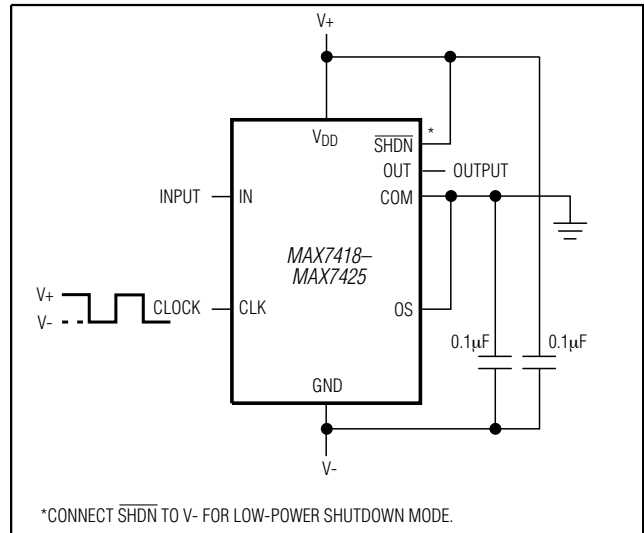


図5. デュアル電源動作

高調波歪み

高調波歪みは、フィルタ内部の非直線性によって生じます。フィルタ入力に純粋な正弦波が印加された時、フィルタの非直線性により高調波が発生します。表1、表2、及び表3に $T_A = +25^\circ\text{C}$ 、負荷 $10\text{k}\Omega$ の場合の標準高調波歪みを示します。

表1. MAX7418/MAX7421/MAX7422/MAX7425の標準高調波歪み

FILTER	f_{CLK} (MHz)	f_{IN} (kHz)	V_{IN} (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
				2nd	3rd	4th	5th
MAX7418	2.2	2	4	<-80	<-80	<-80	<-80
	1.5	2		<-80	<-80	<-80	<-80
MAX7421	2.2	2	4	<-80	<-80	<-80	<-80
	1.5	2		<-80	<-80	<-80	<-80
MAX7422	4.0	4	2	<-80	<-80	<-80	<-80
	2.2	2		<-80	<-80	<-80	<-80
MAX7425	4.0	4	2	<-80	<-80	<-80	<-80
	2.2	2		<-80	<-80	<-80	<-80

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

表2. MAX7420/MAX7424の標準高調波歪み

FILTER	f _{CLK} (MHz)	f _{IN} (kHz)	V _{IN} (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
				2nd	3rd	4th	5th
MAX7420	2.2	2	4	-77	-67	< -80	-76
	1.5	2		< -80	-70	< -80	< -80
MAX7424	3.5	3	2	< -80	-70	< -80	< -80
	2.2	2		< -80	-77	< -80	< -80

表3. MAX7419/MAX7423の標準高調波歪み

FILTER	f _{CLK} (MHz)	f _{IN} (kHz)	V _{IN} (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
				2nd	3rd	4th	5th
MAX7419	2.2	2	4	< -80	-77	< -80	< -80
	1.5	2		< -80	-80	< -80	< -80
MAX7423	3.5	3	2	< -80	-75	< -80	< -80
	2.2	2		< -80	< -80	< -80	< -80

型番(続き)

PART	TEMP. RANGE	PIN-PACKAGE
MAX7422 CUA	0°C to +70°C	8 μMAX
MAX7422EUA	-40°C to +85°C	8 μMAX
MAX7423 CUA	0°C to +70°C	8 μMAX
MAX7423EUA	-40°C to +85°C	8 μMAX
MAX7424 CUA	0°C to +70°C	8 μMAX
MAX7424EUA	-40°C to +85°C	8 μMAX
MAX7425 CUA	0°C to +70°C	8 μMAX
MAX7425EUA	-40°C to +85°C	8 μMAX

選択ガイド(続き)

PART	FILTER RESPONSE	OPERATING VOLTAGE (V)
MAX7422	r = 1.6	+3
MAX7423	Bessel	+3
MAX7424	Butterworth	+3
MAX7425	r = 1.25	+3

チップ情報

TRANSISTOR COUNT: 1457

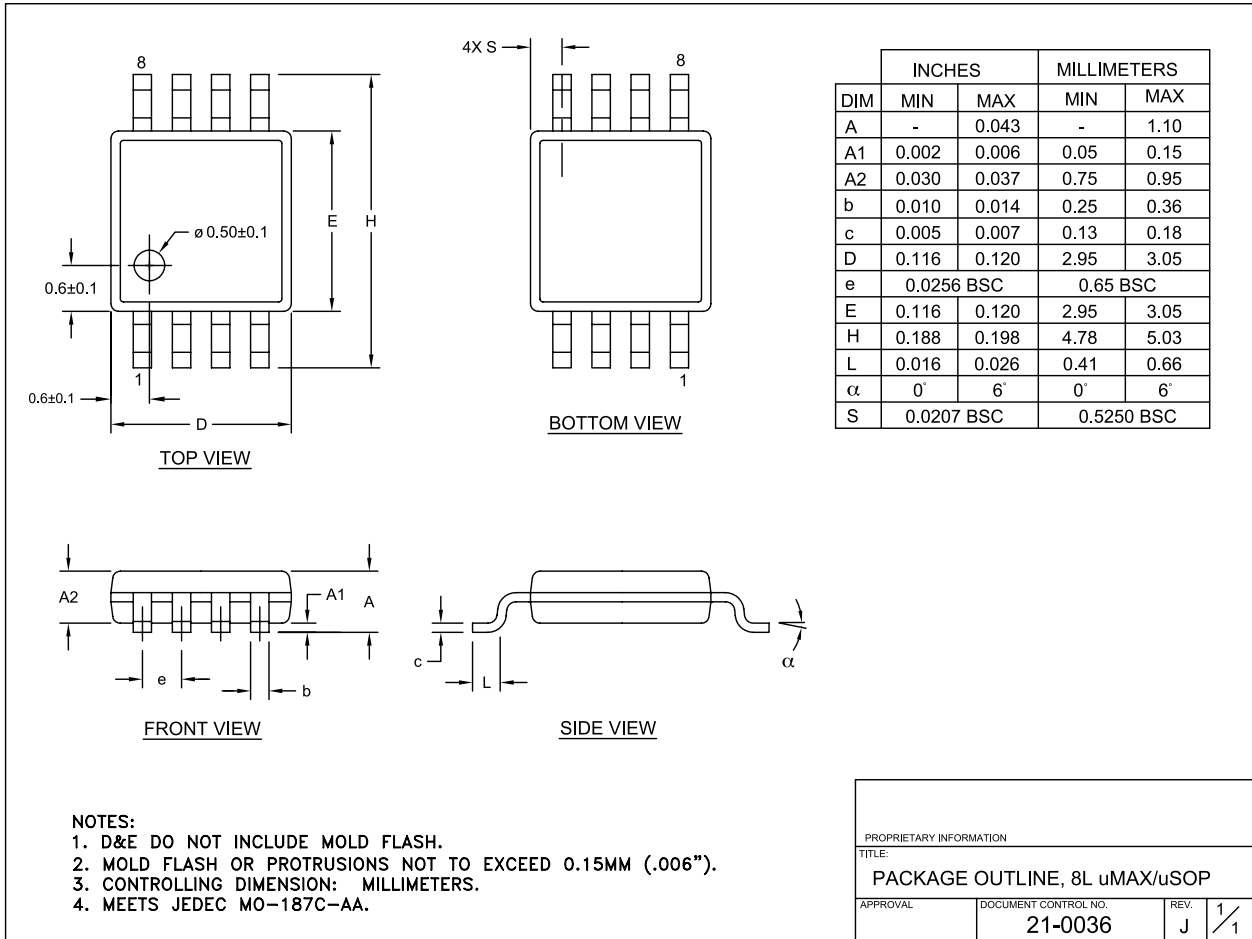
PROCESS: BiCMOS

5次、ローパス、 スイッチトキャパシタフィルタ

MAX7418-MAX7425

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



8LUMAXLEPFS



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min, maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

14 Maxim Integrated Products, Inc. 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

© 2000 Maxim Integrated Products

MaximはMaxim Integrated Products, Inc.の登録商標です。