

2線式シリアルインターフェース高精度RTCモジュール

JA-178-140122

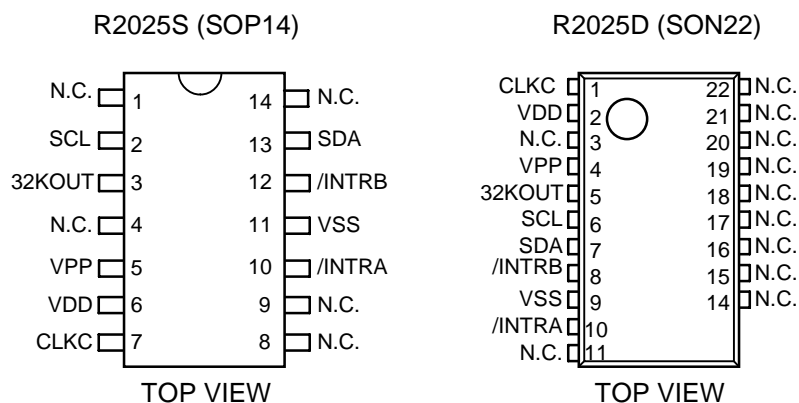
■ 概要

R2025S/Dは、水晶振動子を内蔵したI²Cバスインターフェース準拠のリアルタイムクロックモジュールです。発振周波数は高精度（0±5ppm：月差13秒相当）に周波数調整されています。また、6種の割込み発生機能、2系統のアラーム機能、パワーオン時等でデータの有効判定に応用可能な発振停止検出機能、2値の閾値電圧を持つ電源電圧監視機能、制御端子によりON/OFFが可能な外部マイコンのサブクロック用32kHzクロック出力機能、時計を高精度に合わせ込むデジタル式時計誤差補正機能を備えています。さらに、発振回路は定電圧駆動されているため、発振周波数の電圧変動が少なく、低消費電流(Typ.0.48μA:3V時)を実現しています。パッケージはSOP14(R2025S)、SON22(R2025D)の2種類から選択できます。

■ 特長

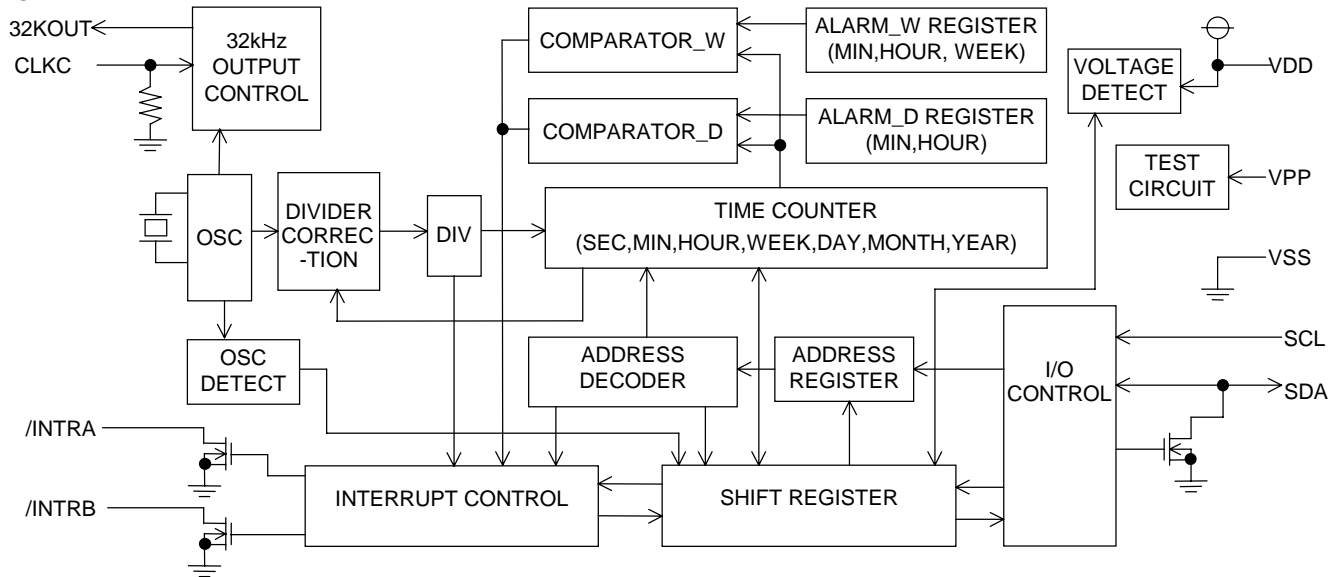
- 32.768kHzの水晶振動子を内蔵。発振周波数は高精度に調整（0±5ppm at Topt=25°C）
（時計の進み遅れは時計誤差補正回路により 3×n±5ppm に設定可能(at Topt=25°C, nは整数)
- 時計動作電源電圧 1.15V~5.5V
- 低消費電流 0.48μA TYP (1.2μA MAX) at VDD=3V
- I²Cバス高速モード対応（最大クロック周波数 400kHz at VDD≥1.7V）
- 時計(時・分・秒)、カレンダー(年・月・日・曜日)のカウンタ機能(BCDコード)
- CPUに対する割込み発生機能(周期1ヶ月~0.5秒 割込みフラグ,割込み停止機能付)
- 2系統のアラーム機能(Alarm_W:曜日・時・分、Alarm_D:時・分)
- 32768Hzクロック出力 (CMOS出力,コントロール端子付)
- 内部データの有効無効判定のための発振停止検出機能
- 電源電圧監視機能 (閾値電圧を2つの電圧から選択可能)
- 2099年までのうるう年自動判別
- 12/24時間制の選択可能
- 高精度な時計誤差補正回路内蔵
- CMOS構造
- パッケージ SOP14(10.1x7.4x3.1:R2025S) または SON22(6.1x5.0x1.3:R2025D)

■ 端子接続図



■ ブロック図

● R2025S/D



■ 端子説明

端子名	名称	内容
SCL	シリアルクロック入力	このクロックに同期して、SDA 端子よりデータの入出力を行います。本入力は電源電圧に関係なく 5.5V まで入力可能です。
SDA	シリアル入出力	書き込みデータまたは、読み出しデータを SCL に同期して入出力します。本入力は電源電圧に関係なく 5.5V まで入力可能です。出力は Nch オープンドレイン出力です。
/INTRA	割込み出力 A	CPU に対する定周期割込み及びアラーム割込み(Alarm_D)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch オープンドレイン出力です。
/INTRB	割込み出力 B	CPU に対するアラーム割込み(Alarm_W)を出力します。電源を 0V から立ち上げた時は OFF 状態になっています。Nch オープンドレイン出力です。
32KOUT	32K クロック出力	32768Hz±5ppm のクロック出力です。電源を 0V から立ち上げた時、CLKC 端子が H であればクロックを出力します。CMOS 出力で、CLKC 端子またはレジスタの設定で出力を L 固定にできます。
CLKC	クロック制御入力	32KOUT 出力のコントロールを行います。L またはオープンの時、32KOUT 出力は L 固定になります。プルダウン抵抗を内蔵しています。本入力は電源電圧に関係なく 5.5V まで入力可能です。
VDD VSS	正電源入力 負電源入力	VDD にプラス電源を接続し、VSS を接地します。
VPP	テスト入力	この端子は工場出荷時のテスト用電源入力端子です。通常、オープンにしてください。
N.C.	未結線端子	R2025S(SOP14)では内部 IC と結線されていませんが、R2025D(SON22)では 14 番ピンから 22 番ピンが内部でショートされていますので、オープンもしくは VDD,VSS のいずれか一方に固定下さい。

■ 絶対最大定格

(VSS=0V)

記号	項目	条件	定格値	単位
VDD	電源電圧		-0.3~+6.5	V
VI	入力電圧 1	SCL, SDA, CLKC	-0.3~+6.5	V
	入力電圧 2	VPP	-0.3~VDD+0.3	
VO	出力電圧 1	SDA, /INTRA, /INTRB	-0.3~+6.5	V
	出力電圧 2	32KOUT	-0.3~VDD+0.3	
PD	最大消費電力	Topt=25°C	300	mW
Topt	動作周囲温度		-40~+85	°C
Tstg	保存温度		-55~+125	°C

■ 推奨動作条件

(VSS=0V, Topt=-40~+85°C)

記号	項目	条件	最小	標準	最大	単位
VDD	動作電源電圧		1.7		5.5	V
VCLK	計時電源電圧		1.15		5.5	V
VPUP	オフ時印加電圧	SCL, SDA, /INTRA, /INTRB			5.5	V
RPUP	プルアップ抵抗	CLKC			10	kΩ

■ 周波数特性

(VSS=0V)

記号	項目	条件	最小	標準	最大	単位
$\Delta f/f_0$	周波数精度	Topt=25°C, VDD=3V	-5	0	+5	ppm
Fv	周波数電圧特性	Topt=25°C, VDD=2.0V~5.5V	-1		+1	ppm
Top	周波数温度特性	Topt=-10~+70°C, VDD=3V 25°C 基準	-120		+10	ppm
tsta	発振開始時間	Topt=25°C, VDD=2V			1	sec
fa	エージング特性	Topt=25°C, VDD=3V, 初年度	-5		+5	ppm

■ DC 電気的特性

指定なき場合: VSS=0V, VDD=3V, T_{opt}=-40~+85°C

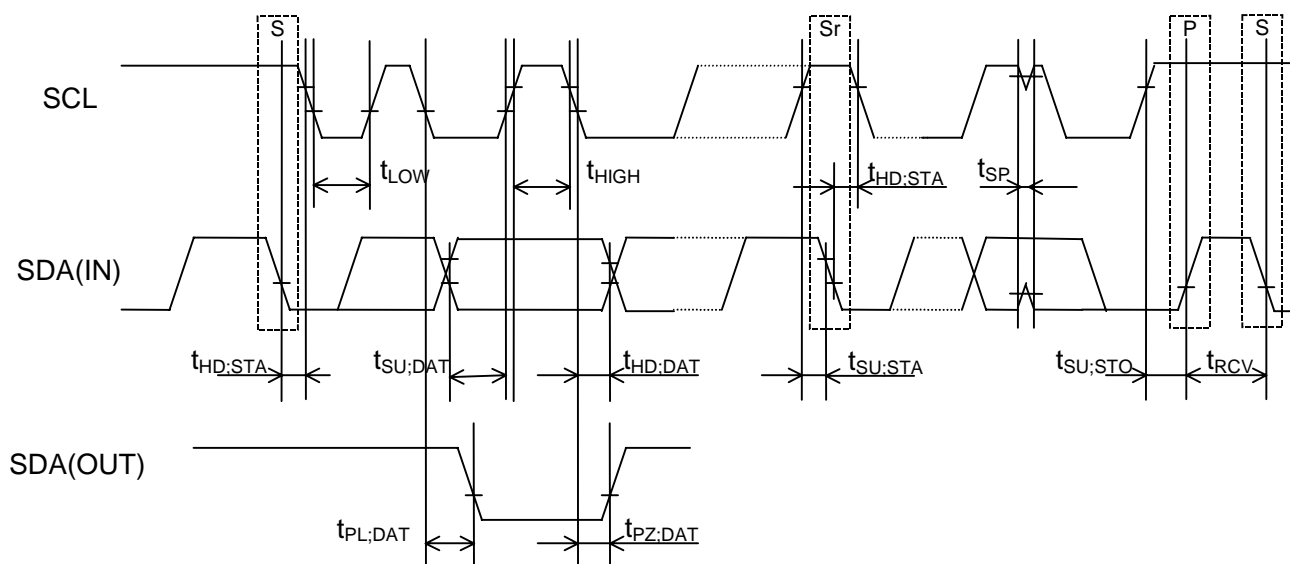
記号	項目	端子名	測定条件	Min.	Typ.	Max.	単位
VIH	“H” 入力電圧	SCL, SDA, CLKC	VDD=1.7 to 5.5V	0.8x VDD		5.5	V
VIL	“L” 入力電圧			-0.3		0.2x VDD	
IOH	“H” 出力電流	32KOUT	VOH=VDD-0.5V			-0.5	mA
IOL1	“L” 出力電流	32KOUT	VOL=0.4V	0.5			mA
IOL2		/INTRA, /INTRB		1.0			
IOL3		SDA		4.0			
IIL	入力リーク電流	SCL	VI=5.5V or VSS VDD=5.5V	-1.0		1.0	μA
ICLKC	プルダウン抵抗 入力電流	CLKC	VI=5.5V		0.3	1.0	μA
IOZ	オフ状態 出力電流	SDA, /INTRA /INTRB	VO=5.5V or VSS VDD=5.5V	-1.0		1.0	μA
IDD1	計時消費電流 1	VDD	VDD=3V, SCL=SDA=3V, Output = OPEN CLKC="L"		0.48	1.20	μA
IDD2	計時消費電流 2	VDD	VDD=5V, SCL=SDA=5V, Output = OPEN CLKC="L"		0.60	1.80	μA
VDETH	電源電圧 検出電圧 (高電圧側)	VDD	T _{opt} =-30 to +70°C	1.90	2.10	2.30	V
VDETL	電源電圧 検出電圧 (低電圧側)	VDD	T _{opt} =-30 to +70°C	1.15	1.30	1.45	V

■ AC 電気的特性

指定なき場合: $V_{SS}=0V, T_{opt}=-40\sim+85^{\circ}C$

入出力条件: $V_{IH}=0.8\times V_{DD}, V_{IL}=0.2\times V_{DD}, V_{OH}=0.8\times V_{DD}, V_{OL}=0.2\times V_{DD}, C_L=50pF$

記号	項目	測定条件	VDD \geq 1.7V			単位
			Min.	Typ.	Max.	
f_{SCL}	SCL クロック周波数				400	KHz
t_{LOW}	SCL クロック "L" 時間		1.3			μs
t_{HIGH}	SCL クロック "H" 時間		0.6			μs
$t_{HD:STA}$	スタートコンディションホールド時間		0.6			μs
$t_{SU:STO}$	ストップコンディションセットアップ時間		0.6			μs
$t_{SU:STA}$	スタートコンディションセットアップ時間		0.6			μs
t_{RCV}	ストップコンディションからスタートコンディションまでのリカバリ時間		62			μs
$t_{SU:DAT}$	データセットアップ時間		200			ns
$t_{HD:DAT}$	データホールド時間		0			ns
$t_{PL:DAT}$	SCL 立ち下がり後の SDA の "L" 確定時間				0.9	μs
$t_{PZ:DAT}$	SCL 立ち下がり後の SDA の OFF 確定時間				0.9	μs
t_R	SCL, SDA(入力)立ち上がり時間				300	ns
t_F	SCL, SDA(入力)立ち下がり時間				300	ns
t_{SP}	入力フィルタにより取り除けるスパイクパルス幅				50	ns



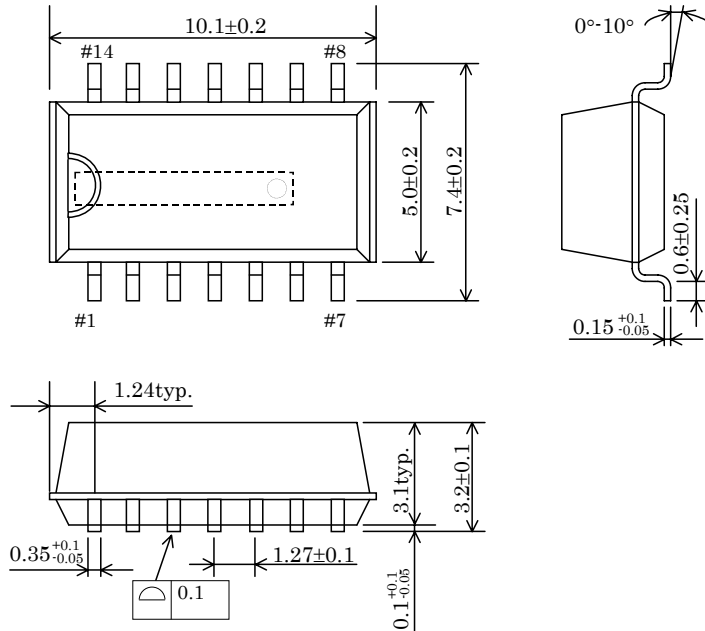
S スタートコンディション **P** ストップコンディション

Sr 再送開始条件

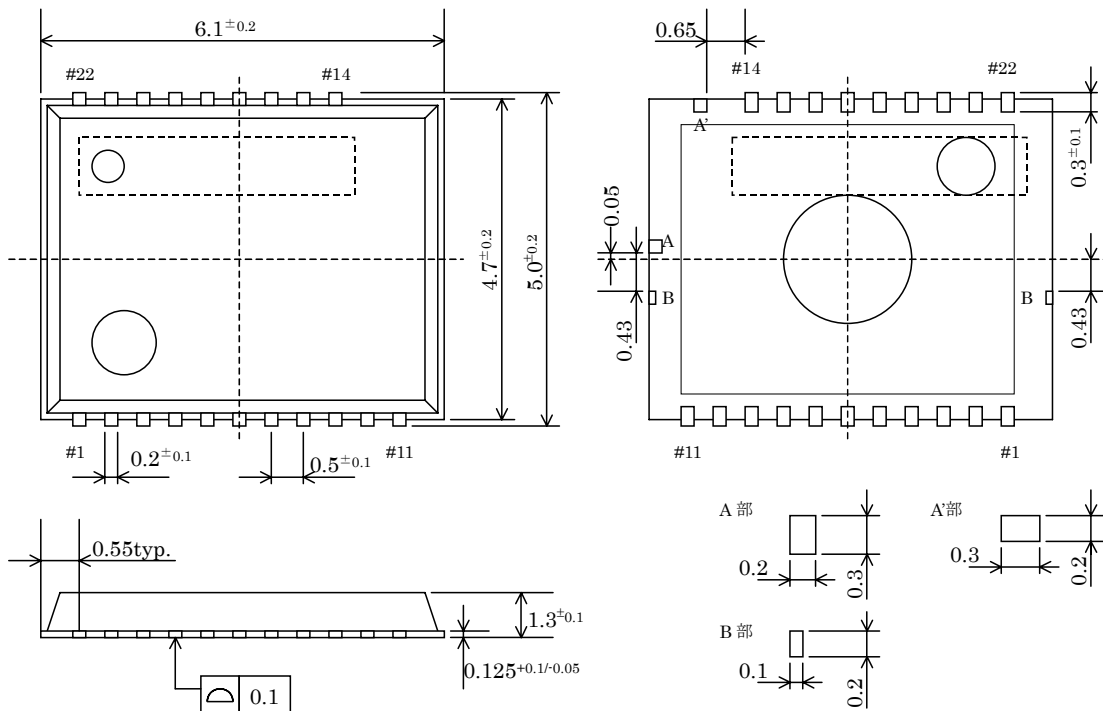
*) 読み出し/書き込みのタイミングに関しては「P.25 ■CPU とのインターフェース ●特殊条件下のデータ転送」も参照下さい。

■ パッケージ外形図

● R2025S (SOP14)



● R2025D (SON22)



単位:mm

■ 概要説明

● CPU とのインターフェース

R2025S/D は、SCL(クロック)と SDA の 2 つの信号線により、I²C バスインターフェースでデータのリード、ライトを行います。SCL,SDA とともに VDD 側に保護ダイオードがないため、回路基板上でプルアップ抵抗を負荷する事により、電源電圧の異なるホストとのデータのインターフェースが可能です。SCL の最大クロック周波数は 400kHz(VDD \geq 1.7v 時)で、I²C バス高速モードに対応しています。

● 時計機能

R2025S/D の時計機能は西暦の下二桁から秒の単位までのデータで CPU から読み書き可能です。西暦の下二桁が 4 の倍数の時、自動的にうるう年と認識されます。この結果、2099 年までのうるう年が自動判別可能です。

*) 西暦 2000 年はうるう年、2100 年はうるう年ではありません。

● アラーム機能

R2025S/D は予め設定された時刻にホストに対する割込み信号を出すアラーム機能が有ります。アラームには Alarm_W と Alarm_D の 2 つがあります。Alarm_W は曜日、時、分の設定が可能です。曜日設定は月水金、土日のような複数の曜日の選択が可能です。Alarm_D は時、分の設定のみ可能です。Alarm_W は/INTRB 端子から、Alarm_D は/INTRA 端子から出力されます。ホスト側からそれぞれのアラームの状態を確認出来る、ポーリング機能が付いています。

● 時計誤差補正機能

時計誤差補正機能は、1 秒のクロック数を 20 秒に 1 度変化させることにより、最大約 \pm 189ppm、3ppm ステップで時計を進める、または遅らせることができます。

この機能を使用することにより、

- ・ 発振周波数は工場出荷時に $0\pm 5\text{ppm}$ (at $T_{opt}=25^{\circ}\text{C}$) に調整されていますが、時計の進み遅れを $3\times n\pm 5\text{ppm}$ に設定可能(n は整数)です。
- ・ 季節または地域毎に時計誤差を補正することにより、季節/地域に合わせて周波数偏差を補正できます。
- ・ 温度を検知できる機能を持っているシステムでは、温度の変動に合わせて、時計誤差を補正することが可能となり、より高精度の時計機能を実現できます。

● パワーオンリセット機能と発振停止検出機能と電源電圧監視機能

パワーオンリセット機能は電源が 0v から立ち上がった時に制御系レジスタをリセットする機能です。同時にフラグとしてレジスタに記憶されますので、電源が 0V から立ち上がったか、バックアップされていたかがホストから判別可能です。

発振停止検出機能は、発振が停止していたことを記憶するレジスタを持った機能です。この機能により、過去に発振が止まったか判別可能です。

電源電圧監視は、電源電圧がある一定電圧より低くなったことを記憶するレジスタを持った機能です。検出電圧は 2.1v と 1.3v の 2 電圧のどちらかをレジスタにより設定可能です。電源電圧監視は通常 1 秒周期のサンプリングで行います。

上記 3 つのフラグを組み合わせれば、内部時計データの有効性について判別可能です。

● 定周期割り込み発生機能

R2025S/D はアラーム機能以外に定周期の割り込みを/INTRA 端子から出力できます。その周波数は 2Hz (0.5 秒に 1 度) ,1Hz (1 秒に一度) ,1/60Hz (毎分) ,1/3600Hz(毎時),毎月 (各月の 1 日) の 5 通りから選択できます。

定周期割り込みの出力波形は、通常のパルス状の波形(2Hz,1Hz)と、CPU インターラプトにも対応できる CPU のレベル割り込みを考慮した波形 (毎秒,毎分,毎時,毎月) の 2 つから選択できます。レジスタで端子の状態をモニターできるポーリング機能付きです。

● 32768Hz クロック出力

高精度に調整された ($32768\text{Hz} \pm 5\text{ppm}$, $T_{\text{opt}}=25^{\circ}\text{C}$) 水晶発振周波数を 32KOUT 端子から出力することができます。

32KOUT 端子は CMOS 出力で、CLKC 端子を”H”にするとクロックを出力し、”L”または”OPEN”にすると出力を L にすることができます。レジスタの設定で出力を止めることもできますが、CPU の暴走などでクロック出力が止まらないように、アドレスが異なる 2 つのレジスタを操作しない限りクロック出力を止めることができないようになっています。またこれらのレジスタは電源立ち上げ時にクロックが出力する方向にセットされます。

■ アドレスの割り当て

	アドレス				内 容	デ ー タ									
	A3	A2	A1	A0		D7	D6	D5	D4	D3	D2	D1	D0		
0	0	0	0	0	秒カウンタ	- *2)	S40	S20	S10	S8	S4	S2	S1		
1	0	0	0	1	分カウンタ	-	M40	M20	M10	M8	M4	M2	M1		
2	0	0	1	0	時カウンタ	-	-	H20	H10	H8	H4	H2	H1		
								P/A							
3	0	0	1	1	曜日カウンタ	-	-	-	-	-	W4	W2	W1		
4	0	1	0	0	日カウンタ	-	-	D20	D10	D8	D4	D2	D1		
5	0	1	0	1	月カウンタ+100年ビット	/19 20	-	-	MO1 0	MO8	MO4	MO2	MO1		
6	0	1	1	0	年カウンタ	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1		
7	0	1	1	1	時計誤差補正レジスタ *3)	(0) *4)	F6	F5	F4	F3	F2	F1	F0		
8	1	0	0	0	Alarm_W(分レジスタ)	-	WM40	WM20	WM10	WM8	WM4	WM2	WM1		
9	1	0	0	1	Alarm_W(時レジスタ)	-	-	WH20	WH10	WH8	WH4	WH2	WH1		
								WP/A							
A	1	0	1	0	Alarm_W(曜日レジスタ)	-	WW6	WW5	WW4	WW3	WW2	WW1	WW0		
B	1	0	1	1	Alarm_D(分レジスタ)	-	DM40	DM20	DM10	DM8	DM4	DM2	DM1		
C	1	1	0	0	Alarm_D(時レジスタ)	-	-	DH20	DH10	DH8	DH4	DH2	DH1		
								DP/A							
D	1	1	0	1		-	-	-	-	-	-	-	-		
E	1	1	1	0	制御レジスタ 1 *3)	WALE	DALE	/12·24	/CLEN2	TEST	CT2	CT1	CT0		
F	1	1	1	1	制御レジスタ 2 *3)	VDSL	VDET	/XST *5)	PON *6)	/CLEN1	CTFG	WAFG	DAFG		

*1) データは、読み出し、書き込みとも可能。

*2) -のデータは、書き込みは無効で、また読み出し時は0。

*3) PON=1の時、時計誤差補正レジスタ、制御レジスタ 1、制御レジスタ 2 (/XST, PONは除く) はリセットされて0になります。

*4) 必ず0を書込んで下さい。

*5) /XSTは発振停止検出ビットです。

*6) PONはパワーオンリセットフラグです。

■ レジスタの機能

● 制御レジスタ 1(アドレス Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
WALE	DALE	/12・24	/CLEN2	TEST	CT2	CT1	CT0	(Write 時)
WALE	DALE	/12・24	/CLEN2	TEST	CT2	CT1	CT0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

(1) WALE,DALE アラーム W,D イネーブルビット

WALE,DALE	設定内容	
0	Alarm_W (Alarm_D) 一致動作無効	(Default 値)
1	Alarm_W (Alarm_D) 一致動作有効	

(2) /12・24 /12 時間計・24 時間計選択ビット

/12・24	設定内容	
0	午前、午後を表示する 12 時間計	(Default 値)
1	24 時間計	

このビットが 0 の時、12 時間表示、1 の時、24 時間表示になる。時間桁表示表を以下に示します。

24 時間制	12 時間制	24 時間制	12 時間制
00	12 (AM12)	12	32 (PM12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
03	03 (AM 3)	15	23 (PM 3)
04	04 (AM 4)	16	24 (PM 4)
05	05 (AM 5)	17	25 (PM 5)
06	06 (AM 6)	18	26 (PM 6)
07	07 (AM 7)	19	27 (PM 7)
08	08 (AM 8)	20	28 (PM 8)
09	09 (AM 9)	21	29 (PM 9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

12 時間計・24 時間計の設定は時刻 Data の書き込み前に行ってください。

(3) /CLEN2 32K クロック出力ビット 2

/CLEN2	設定内容	
0	32KHz クロック出力有効	(Default 値)
1	32KHz クロック出力無効	

このビットまたは/CLEN1(制御レジスタ 2 の D3)を 0 にすると水晶振動子と同じ周波数のクロックが 32KOUT から出力可能な状態になります。/CLEN1=/CLEN2=1 または CLKC 端子=L の時、出力が L になります

(4) TEST テスト用ビット

TEST	設定内容
0	通常動作モード
1	テストモード

(Default 値)

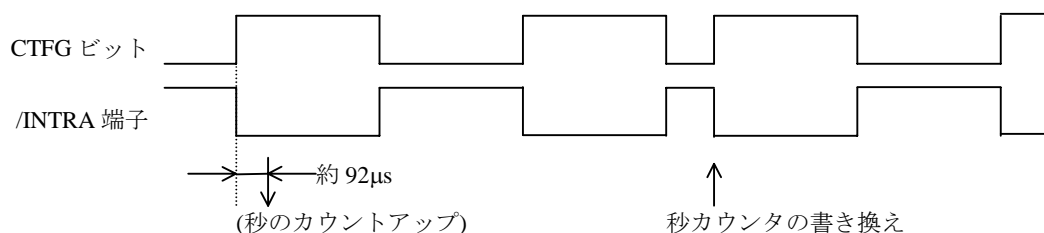
テスト用ビットは、IC のテスト用のビット。通常は 0 にします。

(5) CT2,CT1,CT0 定周期割り込み選択ビット

CT 2	CT 1	CT 0	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	-	OFF(H)
0	0	1	-	L 固定
0	1	0	パルスモード *1)	2Hz(Duty50%)
0	1	1	パルスモード *1)	1Hz(Duty50%)
1	0	0	レベルモード *2)	1 秒に 1 度 (秒カウントアップと同時に)
1	0	1	レベルモード *2)	1 分に 1 度 (毎分 00 秒)
1	1	0	レベルモード *2)	1 時間に 1 度 (毎時 00 分 00 秒)
1	1	1	レベルモード *2)	1 月に 1 度 (毎月 1 日午前 00 時 00 分 00 秒)

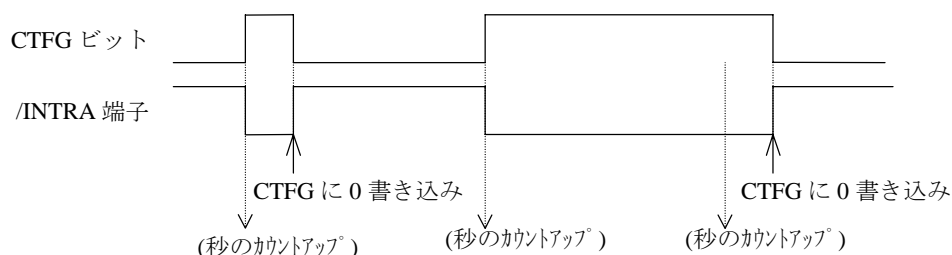
(Default 値)

- *1) パルスモード：2Hz,1Hz のクロックパルスを出力します。秒のカウントアップとの関連は下図を参照下さい。



パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約 92 μ s 遅れます。このため出力の立ち下がり直後に時刻を読み出すと、RTC の計時時刻に比べて、見掛け上約 1 秒遅れた時刻が読み出される場合があります。秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため /INTRA は 1 度 L になります。

- *2) レベルモード：割り込み周期として 1 秒、1 分、1 時間、1 ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時にです。下図に割り込み周期を 1 秒に設定した場合のタイミングチャートを示します。



*1), *2) 時計誤差補正回路使用時は、20 秒に 1 回定周期割り込みの周期が変化します。

パルスモード：出力パルスの L 期間が最大±3.784msec 増減する。例えば 1Hz の時 Duty が 50±0.3784%になります。

レベルモード：1 秒間の周期が最大±3.784msec 増減します。

● 制御レジスタ 2(アドレス Fh)

D7	D6	D5	D4	D3	D2	D1	D0	
VDSL	VDET	/XST	PON	/CLEN1	CTFG	WAFG	DAFG	(Write 時)
VDSL	VDET	/XST	PON	/CLEN1	CTFG	WAFG	DAFG	(Read 時)
0	0	不定	1	0	0	0	0	Default 値 *)

*) Default 値：0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

(1) VDSL VDD 電源監視電圧選択ビット

VDSL	設定内容	
0	VDD 電源監視電圧を 2.1v に設定	(Default 値)
1	VDD 電源監視電圧を 1.3v に設定	

VDD 電源監視電圧を設定するビットです。

(2) VDET VDD 電源監視結果表示ビット

VDET	設定内容	
0	VDD 電源電圧が監視電圧以上	(Default 値)
1	VDD 電源電圧が監視電圧以下	

1 度、VDET が 1 になると、監視動作は停止し、1 がホールドされる。VDET は 0 のみ書き込みが可能で、0 を書き込むと監視動作を再開します。1 の書き込みの時は何も起きません。

(3) /XST 発振停止検出モニタービット

/XST	設定内容
0	発振停止を検出
1	正常発振状態 予め 1 を書き込んでおいた状態で、発振の停止を検出すると、過去に発振が停止した事を判別できます。

/XST は発振の停止を検出すると 0 になります。

(4) PON パワーオンリセットビット

PON	設定内容	
0	通常状態	(Default 値)
1	パワーオンリセット検出	

パワーオンリセット検出用ビットです。

- ・ 0V からの VDD 電源オン後または電源電圧低下などで一度電源が 0V になると 1 になり、電源が戻った後も維持されます。パワーオン後、または電源電圧低下による時計・カレンダーデータの有効無効判定に /XST, VDET と組み合わせて応用可能です。
- ・ このビットが 1 の時、時計誤差補正レジスタ, 制御レジスタ 1, 制御レジスタ 2 の PON, /XST を除く各ビットはリセットされて 0 になります。この結果、/INTRA, /INTRB 端子は出力を停止します。
- ・ PON は 0 のみ書き込みが可能です。1 の書き込みの時は何も起きません。

(5) /CLEN1 32K クロック出力ビット 1

/CLEN1	設定内容
0	32KHz クロック出力有効
1	32KHz クロック出力無効

(Default 値)

このビットまたは/CLEN2(制御レジスタ 1 の D4)を 0 にすると水晶振動子と同じ周波数のクロックが 32KOUT から出力可能な状態になります。/CLEN1=/CLEN2=1 または CLKC 端子=L の時、32KOUT 出力は L になります。

(6) CTFG 定周期割り込みフラグビット

CTFG	設定内容
0	定周期割り込み出力オフ(H)
1	定周期割り込み出力オン(L)

(Default 値)

一定周期(クロック)割り込み出力時 (/INTRA 端子=L) に 1 となります。

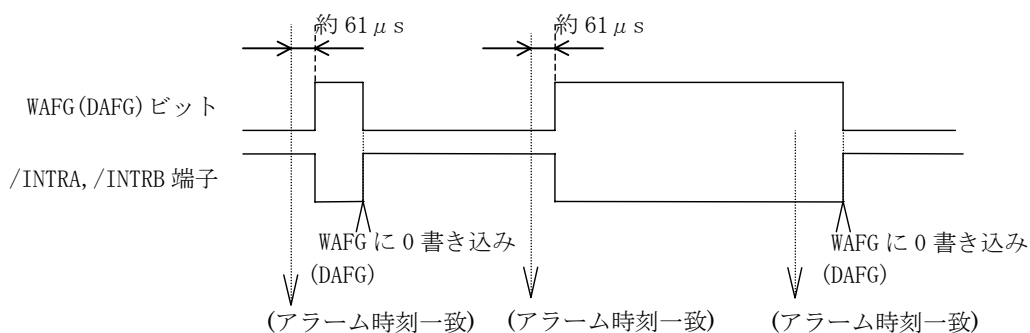
CTFG は、定周期割り込みがレベルモードの時に 0 のみ書き込みが可能で、0 を書き込むと /INTRA 端子は OFF(H)になります。その後、次の周期で再度 L になる。1 の書き込みの時は何も起こりません。

(7) WAFG,DAFGAlarm_W (Alarm_D) フラグビット

WAFG,DAFG	設定内容
0	アラーム一致でない時
1	アラーム一致検出

(Default 値)

WALE,DALE ビットが 1 の時のみ有効で、各アラームの設定時刻と現時刻の一致を検出するとその約 61 μ s 後に 1 になります。0 の書き込みのみ有効で、0 を書き込むと /INTRA=OFF(H)または /INTRB=OFF(H) となります (ただし、/INTRA=OFF(H)は定周期割り込みが出力オフの時に限ります)。その後、次のアラーム設定時刻になると再度 L になります。1 の書き込みの時は何も起こりません。WALE,DALE が 0 の時アラーム動作は無効で WAFG,DAFG ビットの読み出しは 0 となります。以下に WAFG,DAFG と /INTRA,/INTRB 出力の関係を示します。



● 時計用カウンタ (アドレス 0-2h)

秒カウンタ(アドレス 0h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	S40	S20	S10	S8	S4	S2	S1	(Write 時)
0	S40	S20	S10	S8	S4	S2	S1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

分カウンタ(アドレス 1h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	M40	M20	M10	M8	M4	M2	M1	(Write 時)
0	M40	M20	M10	M8	M4	M2	M1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

時カウンタ(アドレス 2h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	P・/A or H20	H10	H8	H4	H2	H1	(Write 時)
0	0	P・/A or H20	H10	H8	H4	H2	H1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

- ・ 桁表示(BCD コード)
 - 秒 00~59 で 59 → 00 の時、分桁へ桁上げされます
 - 分 00~59 で 59 → 00 の時、時桁へ桁上げされます
 - 時 /12・24 ビット
(「P.10 ■レジスタの機能 ●制御レジスタ 1 (2)/12・24」参照)
 - (PM11 → AM12)または(23 → 00)で、日および曜日桁へ桁上げされます
- ・ 秒カウンタに書き込みを行うと 1 秒未満の分周段はリセットされます。
- ・ 存在しない時刻が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

● 曜日カウンタ (アドレス 3h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W4	W2	W1	(Write 時)
0	0	0	0	0	W4	W2	W1	(Read 時)
0	0	0	0	0	不定	不定	不定	Default 値 *)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

- ・ 日桁への桁上げ時にプラス 1 されます。
- ・ 曜日表示 (7 進アップカウント) (W4W2W1)=(000)→(001)→……→(110)→(000)
- ・ 曜日とカウント値の対応は、ユーザーにて自由に設定。(例 日曜日=000 など)
- ・ 曜日を使用しない場合を除いて、(W4W2W1)=(111)は書き込まないで下さい。

● カレンダーカウンタ (アドレス 4-6h)

日カウンタ(アドレス 4h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D20	D10	D8	D4	D2	D1	(Write 時)
0	0	D20	D10	D8	D4	D2	D1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値 *)

月カウンタ+100年ビット(アドレス 5h)

D7	D6	D5	D4	D3	D2	D1	D0	
/19・20	—	—	MO10	MO8	MO4	MO2	MO1	(Write 時)
/19・20	0	0	MO10	MO8	MO4	MO2	MO1	(Read 時)
不定	0	0	不定	不定	不定	不定	不定	Default 値 *)

年桁レジスタ(アドレス 6h)

D7	D6	D5	D4	D3	D2	D1	D0	
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Write 時)
Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	(Read 時)
不定	不定	不定	不定	不定	不定	不定	不定	Default 値 *)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

- ・ オートカレンダー機能により、桁表示 (BCD コード) は、

日桁(D20-D1)	1~31 (1,3,5,7,8,10,12 月)
	1~30 (4,6,9,11 月)
	1~29 (2 月 うるう年)
	1~28 (2 月 通常年)
	カウンタ値が 1 に戻る時に月桁へ桁上げされます
月桁(MO10-MO1)	1~12 で、カウンタ値が 1 に戻る時に年桁へ桁上げされます
年桁(Y80-Y1)	00~99 で、00,04,08,……,92,96 がうるう年となります。
	カウンタ値が 99 から 00 になる時/19・20 へ桁上げ
/19・20	年桁が 99 から 00 になる時に 0→1 または 1→0 と変化します。
- ・ 存在しない年月日が書き込まれた状態で下位より桁上げがあると、カウンタが誤動作する原因となるため、正しい値に書き直す必要があります。

● 時計誤差補正レジスタ(アドレス 7h)

D7	D6	D5	D4	D3	D2	D1	D0	
(0)	F6	F5	F4	F3	F2	F1	F0	(Write 時)
0	F6	F5	F4	F3	F2	F1	F0	(Read 時)
0	0	0	0	0	0	0	0	Default 値 *)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

- ・ (0)ビット
時計誤差補正レジスタに書き込みを行う時、(0)には必ず 0 を書込んで下さい。PON が 1 の時には 0 に設定されています

・ F6~F0

時計誤差補正回路の補正動作は秒桁が 00,20,40 秒となった時、このレジスタの値により 1 秒のカウンタ値を変更します。通常、発振器で生成されたクロックパルス 32768 回で 1 度、秒へのカウンタアップがなされますが、このレジスタに Data を書き込むことにより時計誤差補正回路が動作します。

・ レジスタ値は F6 が 0 の時は((F5,F4,F3,F2,F1,F0)-1)×2 だけカウンタ値が増加します。

F6 が 1 の時は((F5,F4,F3,F2,F1,F0)+1)×2 だけカウンタ値が減少します。

(F6,F5,F4,F3,F2,F1,F0)=(*,0,0,0,0,*)の時はカウンタ値に変化はありません。(※は 0 または 1)

例 :

(F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,1,1,1)の時、秒桁が 00,20,40 の時、カウンタ値が 32768+(7-1)×2=32780 になります。(時計を遅らせる)

(F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,0,0,1)の時、秒桁が 00,20,40 の時、カウンタ値は 32768 のまま変化しません。

(F6,F5,F4,F3,F2,F1,F0)=(1,1,1,1,1,1,0)の時、秒桁が 00,20,40 の時、カウンタ値が 32768+(-2)×2=32764 になります。(時計を進ませる)

20 秒に一度クロックを 2 パルス付加すると $2/(32768 \times 20) = 3.051 \text{ppm}$ となり、およそ 3ppm 時計を遅らせる効果があります。同様に 2 パルス減らすと 3ppm 進ませる効果があります。従って、時計誤差を約±1.5ppm 以内の精度まで調整可能です。但し、時計誤差補正機能により補正されるのは時計自身の計時だけで発振周波数の補正が行われるのではなく、32K クロック出力には補正がかかりません。詳細は「P.26 ■ 発振回路の構成と時計誤差の調整 ● 時計誤差補正回路」を参照して下さい。

● Alarm_W レジスタ (アドレス 8-Ah)

Alarm_W 分レジスタ(アドレス 8h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Write 時)
0	WM40	WM20	WM10	WM8	WM4	WM2	WM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_W 時レジスタ(アドレス 9h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	WH20 WP・/A	WH10	WH8	WH4	WH2	WH1	(Write 時)
0	0	WH20 WP・/A	WH10	WH8	WH4	WH2	WH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_W 曜日レジスタ(アドレス Ah)

D7	D6	D5	D4	D3	D2	D1	D0	
-	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Write 時)
0	WW6	WW5	WW4	WW3	WW2	WW1	WW0	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

*) Default 値 : 0V からの VDD 電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

- ・ Alarm_W 時レジスタ D5 は、12 時間表示時に WP・/A を示します。(AM 時 0、PM 時 1) 24 時間表示時に WH20 を示します。(時の 10 位桁)
- ・ アラーム動作させる場合には、有り得ないアラーム時刻設定のままにしないで下さい。(アラーム一致しなくなるため)
- ・ 時桁表示は、12 時間表示の時 午前 0 時→12、午後 0 時→32 となります。

(「P.10 ■レジスタの機能 ●制御レジスタ 1 (2)/12・24」参照)

- ・ WW0~WW6 は、曜日カウンタ (W4,W2,W1) = (0,0,0) ~ (1,1,0) に対応します。
- ・ WW0~WW6 が全部 0 の時、Alarm_W は出力されません。

以下にアラーム時刻の設定例を示します。

アラーム 設定時刻	曜 日							12 時間表示				24 時間表示			
	日	月	火	水	木	金	土	10 時	1 時	10 分	1 分	10 時	1 時	10 分	1 分
	W	W	W	W	W	W	W								
毎日 午前 0 時 00 分	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
毎日 午前 1 時 30 分	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0
毎日 午前 11 時 59 分	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
月~金 午後 0 時 00 分	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
日曜 午後 1 時 30 分	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0
月水金 午後 11 時 59 分	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9

上表の WW0~WW6 と曜日との対応は一例で必ずしもこの通りである必要はありません。

● Alarm_D レジスタ (アドレス B-Ch)

Alarm_D 分レジスタ(アドレス Bh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Write 時)
0	DM40	DM20	DM10	DM8	DM4	DM2	DM1	(Read 時)
0	不定	不定	不定	不定	不定	不定	不定	Default 値*)

Alarm_D 時レジスタ(アドレス Ch)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	DH20 DP・/A	DH10	DH8	DH4	DH2	DH1	(Write 時)
0	0	DH20 DP・/A	DH10	DH8	DH4	DH2	DH1	(Read 時)
0	0	不定	不定	不定	不定	不定	不定	Default 値*)

*) Default 値 : 0V からの電源オン後、または電源電圧低下等により、PON=1 となった時に読み出される値、及び書き込まれる値です。

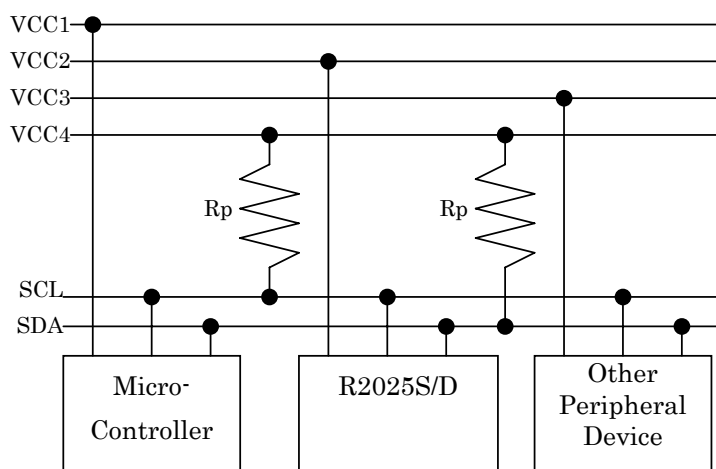
- ・ Alarm_D 時レジスタ D5 は、12 時間表示時に DP・/A を示します。(AM 時 0、PM 時 1)
24 時間表示時 に DH20 を示します。(時の 10 位桁)
- ・ アラーム動作させる場合には、有り得ないアラーム時分設定のままにしないで下さい。
(アラーム一致しなくなるため)
- ・ 時桁表示は、12 時間表示の時 午前 0 時→12、午後 0 時→32 となります。
(「P.10 ■レジスタの機能 ●制御レジスタ 1 (2)/12・24」参照)

■ CPU とのインターフェース

R2025S/D は 2 本の信号線でインターフェースを行う I²C バス方式を採用しています。以下に I²C バスの接続方法、転送方式について説明します。

● I²C バスの接続方法

I²C バスに接続される 2 つの信号線 SCL と SDA はそれぞれクロックとデータの転送に使われます。両信号線に接続される IC は全て、入出力共に自分自身の電源電圧を超えた電圧が印加されてもクランプされないようになっており、出力はオープンドレイン端子で構成されています。このような構造により下図のようにそれぞれの信号線に Pull-Up 抵抗を付加することにより電源電圧の異なる IC 間で信号のやり取りが可能になっています。また、それぞれの IC は単独で電源を落としても SCL と SDA の信号線に影響を及ぼさないように配慮されています。



*)但し Data のインターフェースの時は
VCC4 ≥ VCC1
VCC4 ≥ VCC2
VCC4 ≥ VCC3
が成り立つこと

*)マスタが一つの場合、MicroController が SCL を H にドライブ可能になっていて、SCL の Rp が不要な場合もある。

上図の Rp の抵抗値を決定するには以下の配慮が必要です。

- (1) I²C バスに接続される各 IC の端子の入力電流または Off 状態出力電流の総和による Rp 部の電圧降下が十分に小さいこと
- (2) バスの全容量をドライブしても十分高速の立ち上がり時間が確保できること
- (3) I²C バスで消費される電流がシステムとして許容される消費電流に比べて小さいこと

I²C バスに接続される IC が全て CMOS で構成されている場合、多くの CMOS の IC は入力電流及び Off 状態出力電流は非常に小さな値になるので、(1)の事項は無視しても差し支えないのが一般的です。従って、Rp の抵抗値の最大値を決めるのは(2)の要素、最小値を決めるのは(3)の要素になることが多くなります。

実際にはノイズマージン向上のためバスと各 IC の入力端子,出力端子の間に抵抗を入れることもあり、Rp の最小値はこの値によって決まる場合もあります。(3)の要素について検討するためのバスでの消費電流は以下の式で表されます。

$$\begin{aligned} \text{バス消費電流} &= \frac{(\text{待機時の全デバイスの入力電流と Off 状態出力電流の総和}) \times \text{バス待機時間}}{\text{バス待機時間} + \text{バス動作時間}} \\ &+ \frac{\text{電源電圧} \times \text{バス動作時間} \times 2}{\text{Rp の抵抗値} \times 2 \times (\text{バス待機時間} + \text{バス動作時間})} \\ &+ \text{電源電圧} \times \text{バス容量} \times \text{単位時間当たりの充放電回数} \end{aligned}$$

前頁の式の第 2 項の分母の ×2 は、SDA、SCL の各端子が L になっている期間がバス動作時間の 1/2 であろうという前提に立って、2 で割ったもので、また、分子の ×2 は SDA と SCL の 2 つの端子を考慮に入れて 2 倍したものです。第 3 項の (単位時間当たりの充放電回数) は信号線が H から L に変化する回数です。

計算例を以下に示します。

プルアップ抵抗の抵抗値 (R_p) =10K Ω 、バス容量=50pF (SCL、SDA 共)、VCC=3V 各端子の入力電流と Off 状態出力電流の総和=0.1 μ A のシステムで、I²C バスを 1 秒に 1 度 10msec 使用し残りの 990msec は待機状態とします。その間、SCL は 100 回 H から L に変化し SDA は 50 回とします。

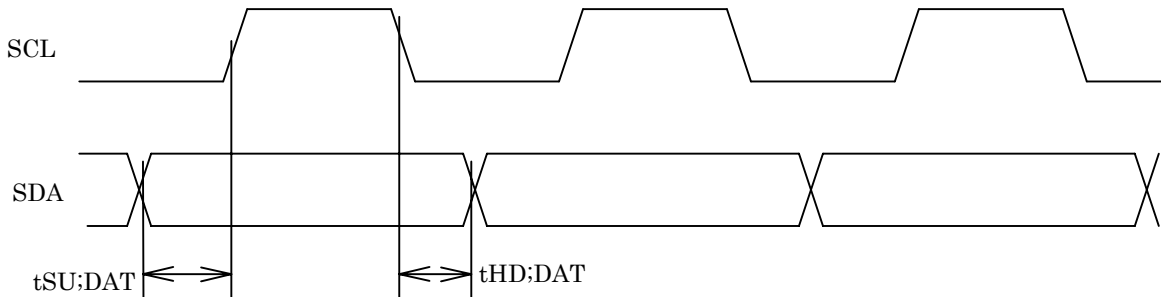
$$\begin{aligned} \text{バス消費電流} &\doteq \frac{0.1\mu\text{A} \times 990\text{msec}}{990\text{msec} + 10\text{msec}} \\ &+ \frac{3\text{V} \times 10\text{msec} \times 2}{10\text{K}\Omega \times 2 \times (990\text{msec} + 10\text{msec})} \\ &+ 3\text{V} \times 50\text{pF} \times (100 \text{ 回} + 50 \text{ 回}) \\ &\doteq 0.099\mu\text{A} + 3.0\mu\text{A} + 0.0225\mu\text{A} \doteq 3.12\mu\text{A} \end{aligned}$$

一般的には、前掲の式の第 1 項と第 3 項に比べて第 2 項が十分大きいいため、バス消費電流は第 2 項で決まる場合が多くなります。

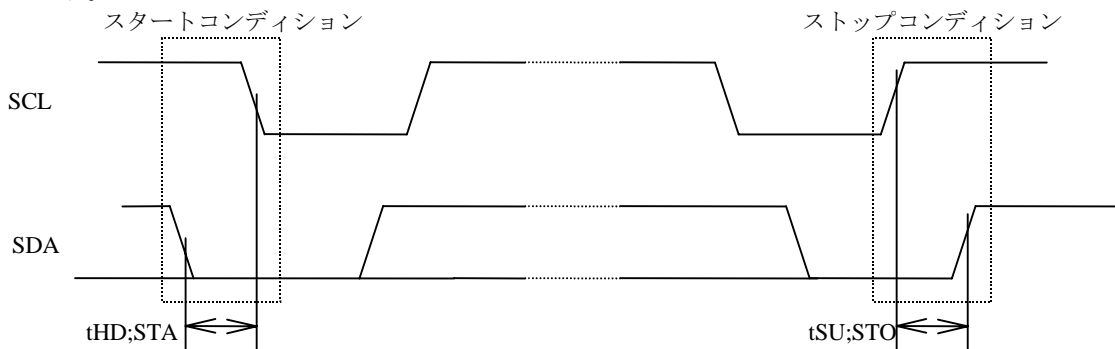
● I²C バスの転送方式

(1) スタートコンディションとストップコンディション

I²C バスでは DATA を転送している動作中は基本的に下図のように SCL が High の間は SDA は一定の状態に保たれていなくてはなりません。

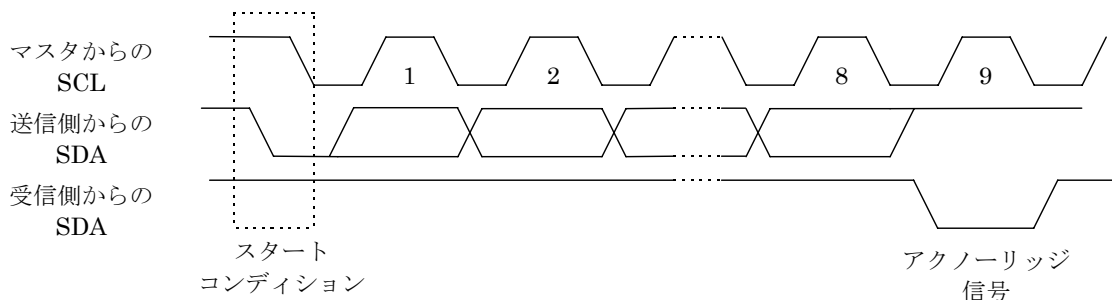


また、DATA 転送が行われていない時は SCL と SDA 共に High の状態になっています。この SCL=SDA=High の時、SDA を High から Low に変化させるとスタートコンディションになり、アクセスが開始されます。一方、SCL が High 状態の時、SDA を Low から High に変化させるとストップコンディションになり、アクセスの終了となります。(下図を参照) スタートコンディションとストップコンディションの生成は常にマスター側が行います。



(2) データの転送と確認応答

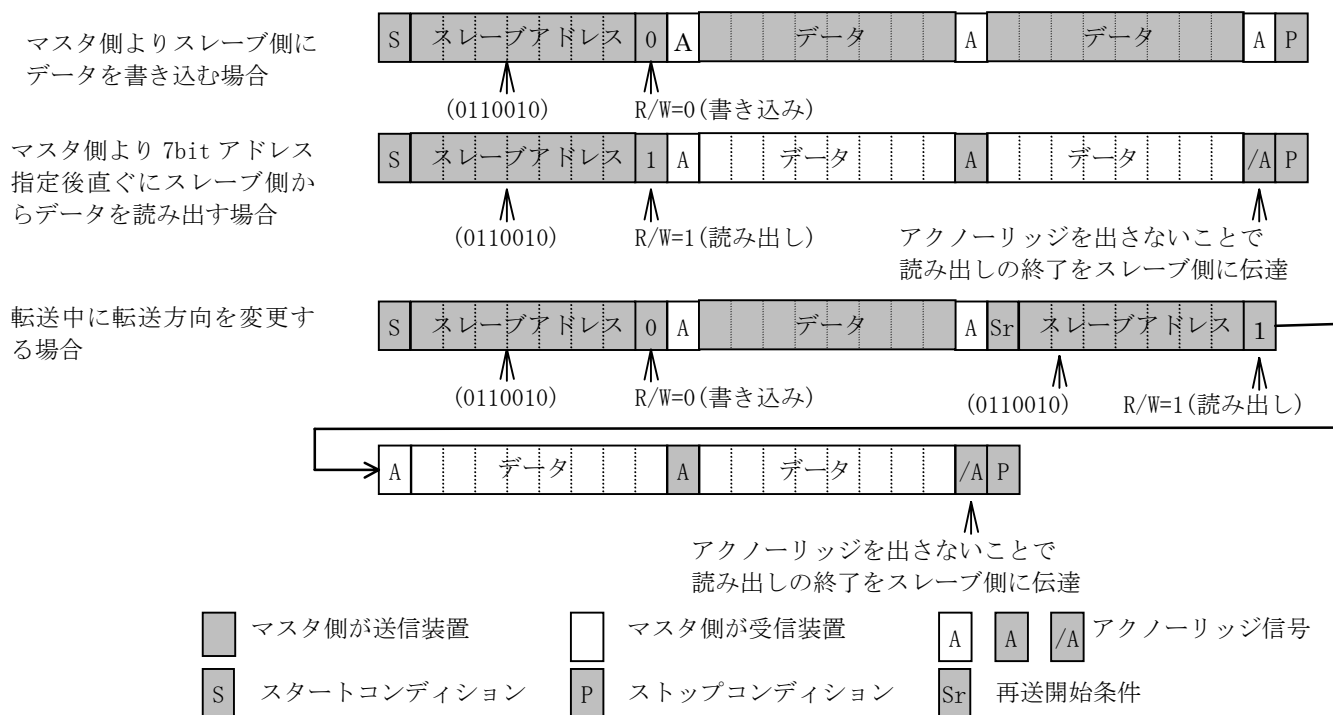
スタートコンディションの発生後、データの転送は 1Byte(8bit)づつ行われます。データ転送は何 Byte でも連続で転送可能です。8bit のデータ転送の毎に受信側より送信側にアクノリッジ信号が送られます。アクノリッジ信号はデータ転送の SCL8bit 目のクロックパルスが Low に立ち下がった直後にそれまで BUS をアサートしていた送信側が SDA を解放し、受信側が SDA を Low にすることによって行われます。受信側がアクノリッジ信号送出後、次の 1Byte の転送がそのまま受信である時、SCL9bit 目のクロックの立ち下がり、受信側は SDA を解放します。また、送信側になる時はデータの転送に移ります。マスター側が受信側になっている場合、マスター側はスレーブ側から送信された最後の 1Byte の後のアクノリッジ信号を生成しないことで、送信装置にデータ転送の終了を知らせます。この時スレーブ側 (送信側は) は、そのまま SDA を解放し続け、マスター側がストップコンディションを発生させられるようにします。



(3) I²C バスの Data 転送フォーマット

I²C バスでは CE 信号がありません。その代り各デバイスに 7bit のスレーブアドレスが割り付けられており、転送の最初の 1Byte はこの 7bit スレーブアドレスとその後の Data の転送方向を表すコマンド(R/W)に割り付けられています。即ち 7bit のアドレスを MSB から順に転送し 8bit 目が H の時、2Byte 目以降は Read、L の時 Write になります。

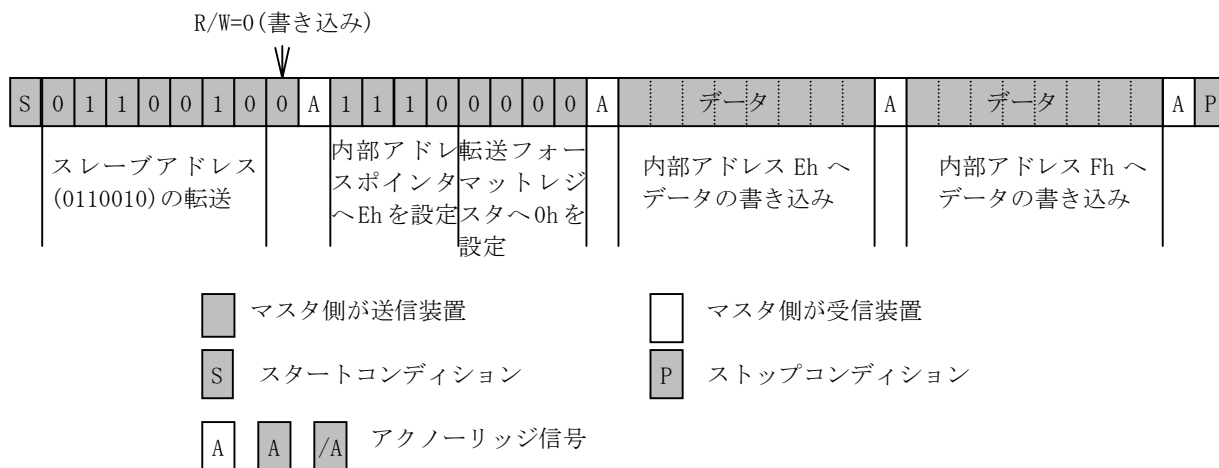
R2025S/D のスレーブアドレスは(0110010)に規定しています。データの送受信の最後にはストップコンディションを発生させ転送を終了します。但し、ストップコンディションを発生させずスタートコンディションを発生させれば、再送開始条件となりスレーブアドレスを再設定することで、続けて送受信が可能です。1 回の転送中に転送方向を変更したいときはこの方法を使います。



(4) R2025S/D のデータ転送書き込みフォーマット

I²C バスの規格では各 IC に割り付けられたスレーブアドレスの転送フォーマットは決められていますが、IC 内部のアドレス情報の転送方法は規定されていません。R2025S/D ではスレーブアドレスと書き込み命令を転送した次の 1Byte で内部アドレスポインタ (4bit) と転送フォーマットレジスタ(4bit)にデータを転送します。書き込みの場合は転送フォーマットは 1 つしかなく転送フォーマットレジスタには(0000)を書き込みます。3Byte 目は 2Byte 目で書き込んだ内部アドレスポインタで指定したアドレスへのデータ転送を行い、4Byte 目以降は自動的に内部アドレスポインタがインクリメントされます。但し、内部アドレスポインタが Fh の時は次の Byte の転送で 0h になります。

データ書き込み例 (内部アドレス Eh - Fh に書き込みを行う場合)

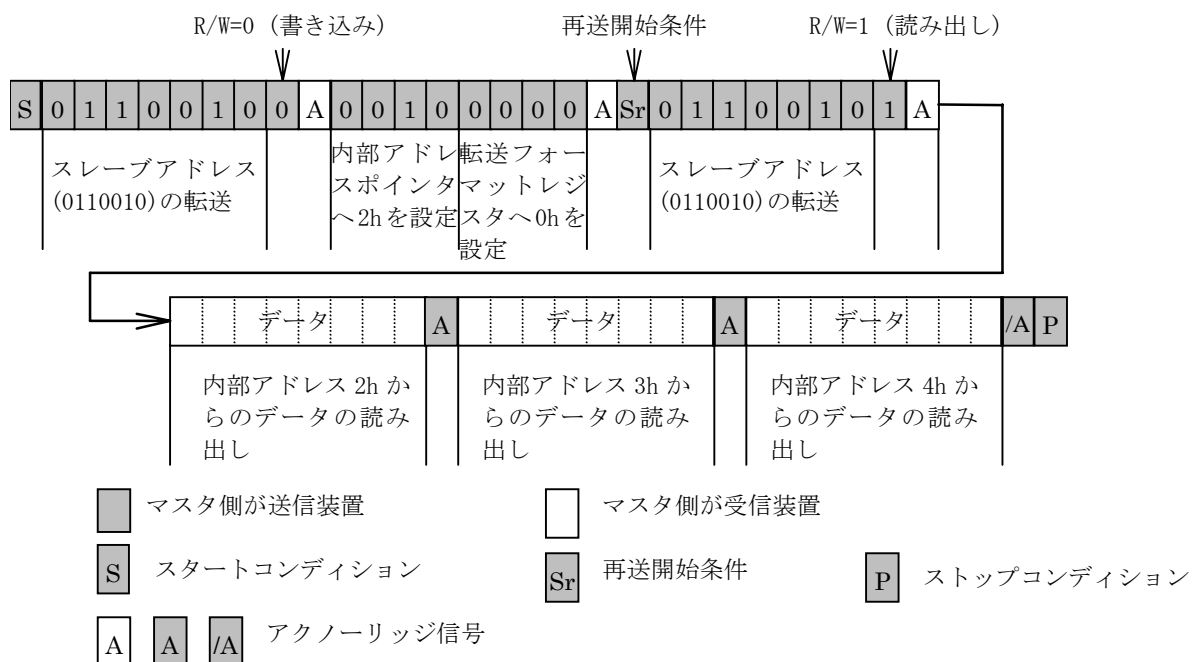


(5) R2025S/D のデータ転送読み出しフォーマット

内部レジスタのデータを読み出す場合、R2025S/D では以下の 3 つの方法があります。

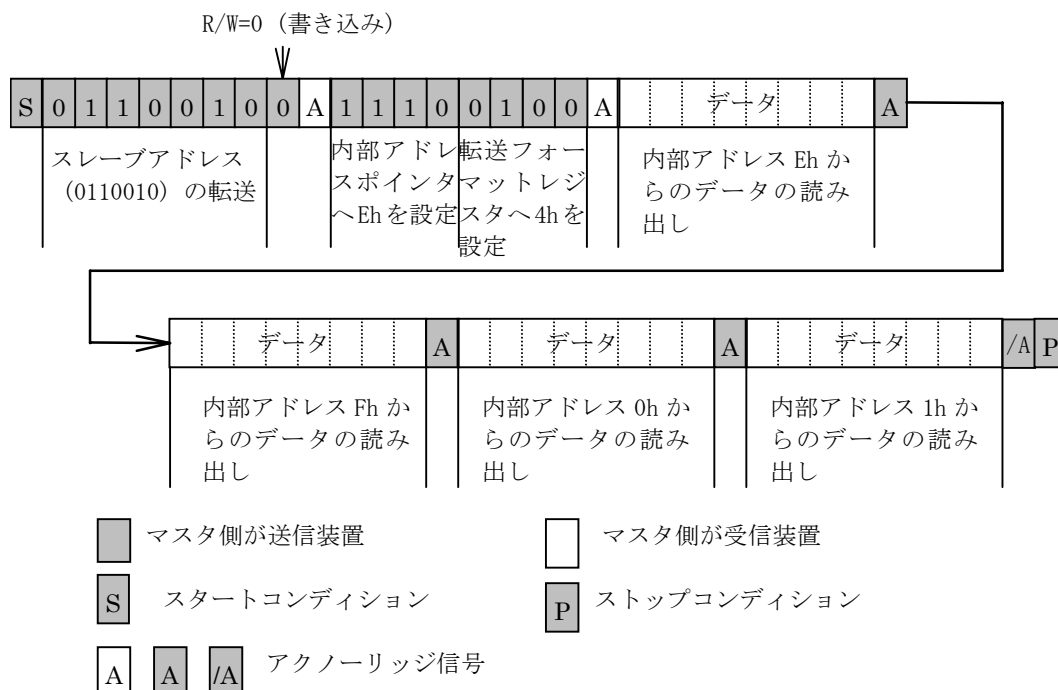
(4)で述べた内部アドレスポインタと転送フォーマットレジスタへの書き込みの方法で内部アドレスを指定した後、再送開始条件 ((3)項参照) を発生させデータ転送方向を変更し、読み出しを行う方法です。内部アドレスポインタはストップコンディションを見ると Fh にセットされます。そのため、この方法で読み出しを行う時は、再送開始条件の前にストップコンディションを挿入する事はできません。この方法で読み出す場合、転送フォーマットレジスタには 0h を書き込みます。

データ読み出し例 1 (内部アドレス 2h から 4h までのデータを読み出す場合)



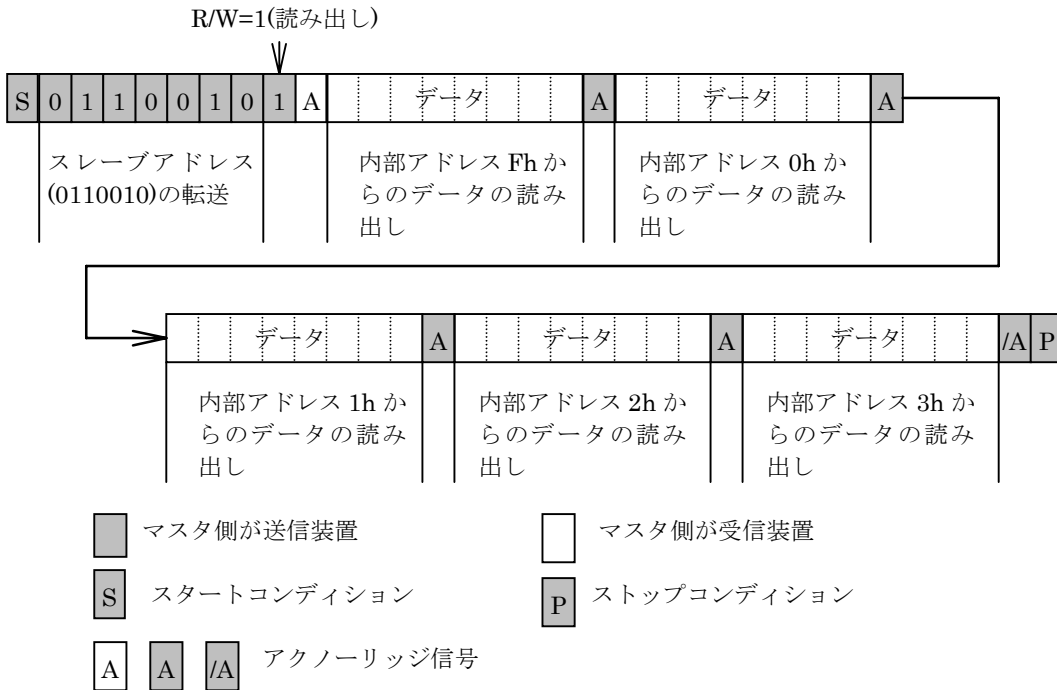
内部レジスタのデータを読み出す第 2 の方法は内部アドレスポインタと転送フォーマットレジスタへの書き込みの後、直ぐに読み出しを行う方法です。この方法は厳密には PC バスの規格に準拠していませんが読み出し時間を短くし、マスタの負荷を軽減させるには有効です。この方法で読み出す場合、転送フォーマットレジスタには 4h を書き込みます。

データ読み出し例 2 (内部アドレス Eh から 1h までのデータを読み出す場合)



内部レジスタのデータを読み出す第3の方法はスレーブアドレスと R/W ビット書き込み後、直ぐに読み出す方法です。第1の方法で述べたように、内部アドレスポインタは Default で Fh になっていますので、この方法は内部アドレス Fh から読み出しをスタートする場合にのみ有効になります。

データ読み出し例 3(内部アドレス Fh から 3h までのデータを読み出す場合)



● 特殊条件下のデータ転送

R2025S/D では時刻の繰り上がり時に時刻の読み出し/書き込みを行なった時、誤読み出しや誤書き込みが起ることを防ぐために、スタートコンディションからストップコンディションまでの間、時計を一次的にホールドさせます。この間に時刻の繰り上がりがあった場合は、その補正をストップコンディション発生後 62 μ s 以内に行います。誤読み出しや誤書き込みが起ることを防ぐためには、時刻の読み出し/書き込みを 1 回の転送（スタートコンディションからストップコンディションまで）の間に行う必要があります。また、スタートコンディションが発生してから 0.5 秒から 1.0 秒経過すると R2025S/D へのアクセスを自動解除する機能が働き、時計の一時ホールドを解除し、アドレスポインタを Fh にセットし、CPU からのアクセスを強制終了します（ストップコンディションを受け取ったのと同じ動作をします。:PC バスインターフェースからの自動復帰機能）。従って、1 回のアクセスは 0.5 秒以内に終了させる必要があります。自動復帰機能により、時刻の読み出し中などにシステムが突然ダウンして SCL がストップしても時刻の遅れは発生しません。

また、スタートコンディション発生後、ストップコンディションが発生する前にスタートコンディションが発生しても、2 回目のスタートコンディションは「再送条件」とみなされます。そのため、1 回目のスタートコンディションから 0.5 秒から 1.0 秒経過すると R2025S/D へのアクセスを自動解除する機能が働きます。自動復帰機能が働いてからもなおアクセスを行うと、書き込み時はアクノーリッジ信号が出なくなり、読み出し時は FFh が出力されるようになります。

整理すると、

- ・ 時刻の読み出し/書き込みがスタートして終了するまでストップコンディションを発生させない。
- ・ 1 回の時刻の読み出し/書き込みは 0.5 秒以内に行う。
- ・ ストップコンディションから次のスタートコンディションまで 62 μ s 以上の時間を空けて下さい。
(ホストとのアクセスの間に時刻の桁上げがあった場合、R2025S/D はこの間に桁上げの補正を行います。)

の 3 点を守っている限り、ユーザーは何も意識をすることなくいつでも RTC へのアクセスが可能です。

例：秒から時までを読み出す場合の悪い例

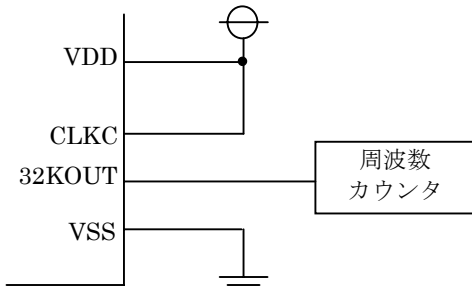
不可：(S)→(秒読み出し)→(分読み出し)→(P)→(S)→(時読み出し)→(P)

ここで言う、(S)はスタートコンディション、(P)はストップコンディションです。

読み出しを始めた時、時刻が PM5 時 59 分 59 秒だったとします。たまたま秒,分を読み出している最中に PM6 時 00 分 00 秒になったとします。この時点で秒の桁上げはホールドされているため時刻は 59 分 59 秒が読まれます。その後、(P)を見た R2025S/D はホールドしていた秒の桁上げを行い、時刻は PM6 時 00 分 00 秒になります。その後に時の桁を読み出すと、時の桁は 6 時になります。読み出された結果は PM6 時 59 分 59 秒になり、誤った時刻が読み出されてしまいます。

■ 時計誤差の調整

● 発振周波数の測定



- ・ 電源オン時、CLKC が H ならば 32KOUT 出力から 32768Hz クロックが出力されます。
- ・ 周波数カウンタは 6 桁以上(1ppm オーダー)のものを(推奨 7 桁以上)ご使用下さい。

● 時計誤差補正回路

時計誤差補正回路を用いると、20 秒に 1 度、1 秒のクロック数を変化させることにより時計の進み遅れを高精度に調整することができます。時計誤差補正回路による補正を行わない時は、(F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,0,0,*)を書き込めば、補正を行いません。(*は 0 または 1) 時計の誤差補正を実施する場合、レジスタへの設定値は以下の式で算出可能です。

- (1) 発振周波数(*1) > ターゲット周波数(*2)の時(時計が進んでいる時)

$$\text{補正值}(*3) = \frac{(\text{発振周波数} - \text{ターゲット周波数} + 0.1)}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10 + 1$$

*1)発振周波数：

常温の時「P.26 ■ 発振周波数の測定」の方法で 32KOUT 端子から出力されるクロックの周波数。

*2)ターゲット周波数：合わせ込みを狙う周波数。

32768Hz の水晶の温度特性は常温で最も高い周波数になるのが一般的なので、通常、このターゲット周波数に 32768.00Hz~32768.10(32768Hz に対し+3.05ppm)程度にされることを推奨します。ただし、この値は使用機器の想定される環境/場所などによっても異なってきます。

*3)補正值：

最終的に F6~F0 に書き込む値。この値は 7bit の符号化 2 進数で表されています。

- (2) 発振周波数 = ターゲット周波数の時(時計に進み遅れがない時)

補正值 = 0 または +1 または -64 または -63 を書けば、補正を行いません。

- (3) 発振周波数 < ターゲット周波数の時 (時計が遅れている時)

$$\text{補正值} = \frac{(\text{発振周波数} - \text{ターゲット周波数})}{\text{発振周波数} \times 3.051 \times 10^{-6}} \div (\text{発振周波数} - \text{ターゲット周波数}) \times 10$$

計算例を以下に示します。

(A) 発振周波数=32768.85 の場合 ターゲット周波数=32768.05 の場合

$$\begin{aligned} \text{補正值} &= (32768.85 - 32768.05 + 0.1) / (32768.85 \times 3.051 \times 10^{-6}) \doteq (32768.85 - 32768.05) \times 10 + 1 \\ &= 9.001 \doteq 9 \end{aligned}$$

となり (F6,F5,F4,F3,F2,F1,F0)=(0,0,0,1,0,0,1) を入力します。

この例のように時計が進んでいる時の補正值は 01h からの距離になります。

(B) 実際の発振周波数=32763.95 ターゲット周波数=32768.05 の場合

$$\begin{aligned} \text{補正值} &= (32763.95 - 32768.05) / (32763.95 \times 3.051 \times 10^{-6}) \doteq (32763.95 - 32768.05) \times 10 \\ &= -41.015 \doteq -41 \end{aligned}$$

-41 を 7bit の符号付 2 進数で表現するには 128(80h) から 41(29h) を引き算します。この場合には、80h-29h=57h となり (F6,F5,F4,F3,F2,F1,F0)=(1,0,1,0,1,1,1) を入力します。

この例のように時計が遅れている時の補正值は 80h からの距離になります。

補正の結果として、ターゲット周波数に対する調整誤差は常温において約 ±1.5ppm になります。

注意事項)

- ・ 時計誤差補正回路で補正を行っても 32KOUT 端子から出力されるクロック周波数は変化しません。
- ・ 補正可能範囲：発振周波数がターゲット周波数より高い（時計が進む）場合の補正值の範囲は、(F6,F5,F4,F3,F2,F1,F0)=(0,0,0,0,0,1,0)～(0,1,1,1,1,1,1) で、実際に補正がかけられる量は -3.05ppm～-189.2ppm となり、これにより +189.2ppm の進みがある時まで時計の誤差を補正することが可能です。
一方、発振周波数がターゲット周波数より低い（時計が遅れる）場合の補正值の範囲は (F6,F5,F4,F3,F2,F1,F0)=(1,1,1,1,1,1,1)～(1,0,0,0,0,1,0) で、実際に補正がかけられる量は +3.05ppm～+189.2ppm となり、これにより -189.2ppm の遅れがある時まで補正が可能です。
- ・ 以下の 3 条件が揃う場合には、狙った誤差補正と補正量が若干ズレる場合があります。
 - a) 時計誤差補正回路を用いる
 - b) ランダムに時計にアクセスをするか、RTC とは関係ない外部クロックに同期してアクセスを行うか、定周期割り込みのパルスモードに同期してアクセスを行う。
 - c) アクセス頻度が、平均して一秒間に 2 回以上ある
 詳しくは、弊社にお問い合わせください。

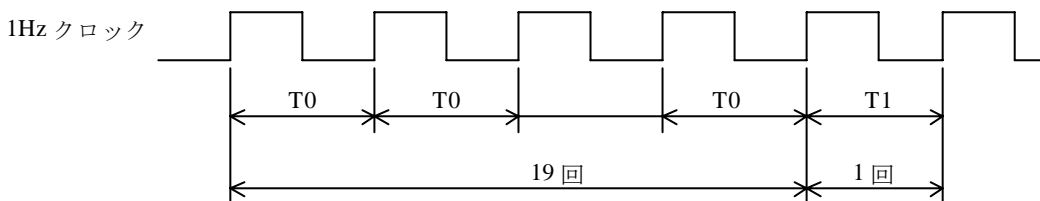
● 補正結果の確認方法

時計誤差補正回路は、20秒に一度だけ1秒の長さを変えて時計の進み遅れを調整します。発振回路の発振周波数自身を調整する訳ではありません。従って、32KOUT端子から出力される32768Hz出力を見て、補正が行われているかを確認することはできません。評価確認を行う時には、以下の方法を用います。

- (1) 割り込み端子よりパルスモード1Hzクロックを出力させる。

アドレスEhに(00XX0011)を書くと、/INTRA端子からDuty50%の1Hzクロックが出力されます。

時計誤差補正回路を使用すると出力される1Hzクロックは下図のように20秒に1回だけ周期が変わります。



周波数カウンタを利用して T_0 と T_1 の周期を測定します。この時、周期は7桁以上の精度で求めることを推奨します。

- (2) T_0 と T_1 から平均周期を求めます。

$$T = (19 \times T_0 + 1 \times T_1) / 20$$

求めた周期から時計の誤差を計算します。

本方法は製品の開発時には使えますが、量産時には時間がかかりすぎて使えません。短時間で確認を行うには、操作が少々複雑になります。しかし、時計誤差補正回路がデジタル的な補正のため、32Kクロックの周波数と補正值から計算した値で時計の進み遅れは正確に予測可能です。

● 時計誤差補正の必要性

R2025S/Dの発振周波数は、工場出荷時に25°C時に0±5ppmになるように調整されています。発振周波数はv特性例の発振周波数偏差 vs 周囲温度特性(P.38)でもわかりますように、25°Cを中心に、温度が上がっても下がっても遅くなるようになっています。実使用環境では周囲温度が25°C一定という事はありませんので、何も設定をしなければ、R2025S/Dの時計は必ず遅れることとなります。そのため、25°C時に時計が3-6ppm程度進むように設定をするのが一般的です。R2025S/Dではこの調整を時計誤差補正回路で行いません。使用される環境、気候にもよりますが、主に室内で使用する機器では3ppm程度進ませるために、アドレス7hに7Fhを、主に屋外で使用する機器では6ppm程度進ませるために7Ehを、時刻設定時に書き込むことをお勧めします。

■ パワーオンリセットと発振停止検出機能と電源電圧監視

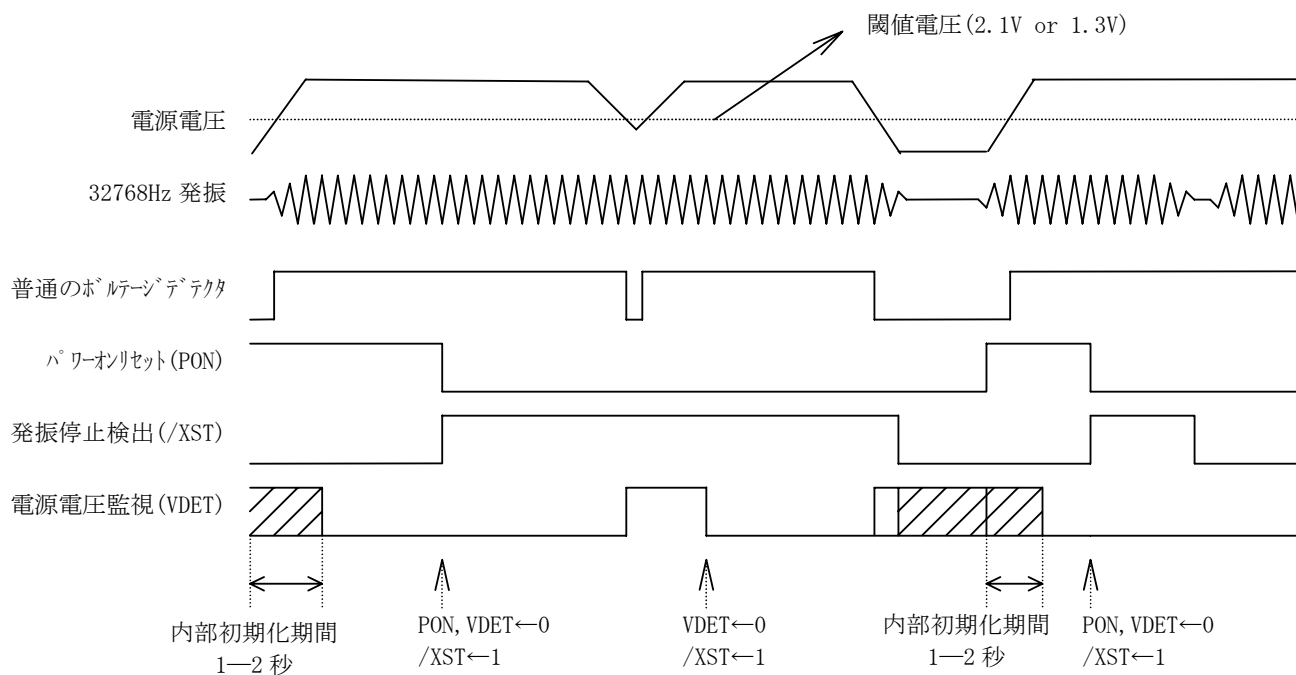
パワーオンリセットは電源が 0V から立ち上がった時に内部制御系レジスタをリセットする機能です。発振停止検出は水晶振動子の発振が止まったことを記憶する機能です。電源電圧監視は電源電圧が閾値(2.1V または 1.3V)を下回ったことを記憶する機能です。パワーオンリセットと電源電圧監視のフラグ(VDET と PON)は、1 度 1 が立つと各フラグに 0 を書き込むまで維持されます。

発振停止検出用のビット(/XST)は、予め 1 を書き込んでおくと、発振停止時に 0 になり、1 を書き込むまで 0 が維持されます。このビットは 0 を書き込むことも可能なので、有効活用するには、通常動作でアドレス Fh に書き込みを行う時、その前にアドレス Fh の読み出しを行い、/XST が 0 になっていない事を確認する作業が必要になります。

電源電圧監視用のフラグ VDET はパワーオンリセットフラグ PON が 1 になるとリセットされて 0 になります。

以下は PON,/XST,VDET の状態で電源および時計データがどのような状態であったか整理したものです。但し、/XST は予め 1 を書き込んでいた場合です

PON	/XST	VDET	電源、発振回路の状態	時計/バックアップの状態
0	0	0	電源電圧は閾値以上だったが、発振が止まった	結露などにより一時的に時計が止まった
0	0	1	電源電圧が閾値を下回ったが 0V まで落ちきらなかった、発振も止まった	バックアップ電池の電圧低下により時計が止まった
0	1	0	電源も発振も正常状態	正常状態
0	1	1	電源が閾値を下回ったが発振は止まらなかった	時計のデータは正常であるがバックアップ電池が危険な状態まで電圧が下がった
1	0	*	電源が 0V まで落ちた	0V からの立ち上げ
1	1	*	電源の瞬断の疑いが強い	電源の瞬断の疑いが強い (時計のデータは信用できない)



PON=1 になった時、(0),F6-F0,WALE,DALE,/12·24,/CLEN2,TEST,CT2,CT1,CT0,VDSL,VDET,/CLEN1,CTFG, WAFG,DAFG の各ビット、即ち時計誤差補正レジスタ,制御レジスタ 1,2 の PON と/XST を除く各ビットはリセットされて 0 になります。

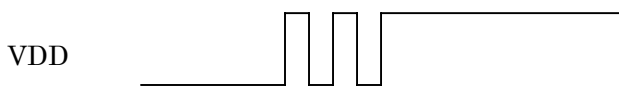
瞬断の場合は、発振停止検出回路が動作しない場合が考えられますので注意が必要です。

< 発振停止検出使用上の注意事項 >

- ・ VDD 瞬断の防止
- ・ 各端子へ最大定格以上の電圧印加の防止

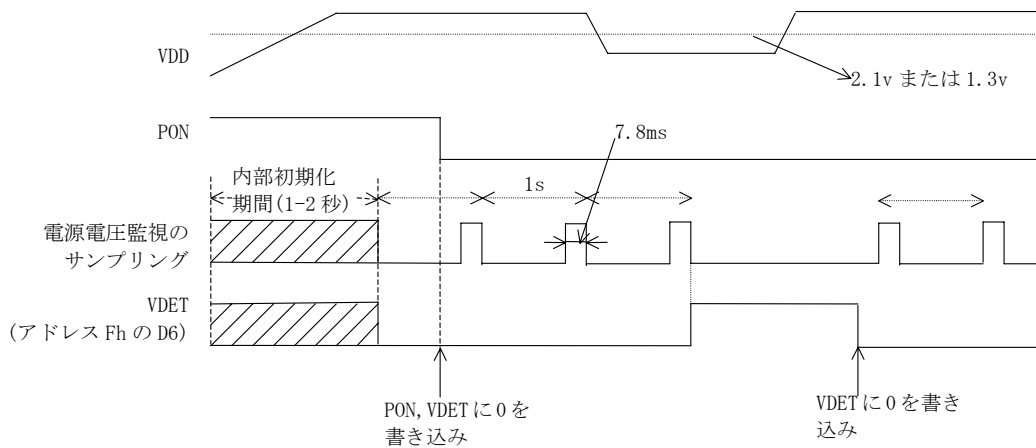
により、発振停止検出動作の誤検出防止は、確実に行っておいて下さい。

特に、バックアップ電池の実装時などに下図のような電源電圧印加があると/XST が 1 から 0 に変化していないにもかかわらず内部データが壊れている場合があります。大きなチャタリングが入らないような配慮をお願いいたします。



< 電源電圧監視 >

消費電流を極力抑えるため、電源電圧監視回路は下図のように 1 秒に 7.8ms だけサンプリング動作します。閾値電圧は VDSL=0(default)の時 2.1V、VDSL=1 の時 1.3V になります。1 度 VDET が 1 になるとサンプリング動作は停止します。



■ アラームと定周期割り込み

/INTRA または/INTRB 端子より、以下の 2 つの出力波形を出力が可能です。

(1) アラーム一致割り込み

アラームレジスタに設定した時刻(曜日,時,分)と、時計カウンタ(曜日,時,分)が一致した時、出力端子がオン(L)になります。アラーム一致割り込みには、曜日、時、分を設定できる Alarm_W と時、分の設定出来る Alarm_D があります。Alarm_W は/INTRB 端子から、Alarm_D は/INTRA 端子から出力されます。

(2) 定周期割り込み

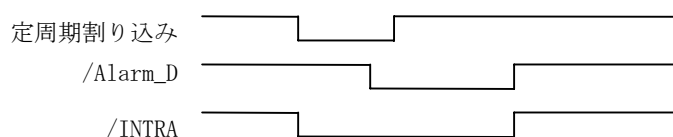
定周期割り込み周期選択ビットで選択した出力波形を/INTRA 端子から出力します。波形にはパルスモードとレベルモードがあります。

上記 2 種類の出力波形には出力の状態をレジスタでモニタするフラグビットと出力波形を有効にするイネーブルビットがあります。

	フラグビット	イネーブルビット	出力端子
Alarm_W	WAFG (アドレス Fh の D1)	WALE (アドレス Eh の D7)	/INTRB
Alarm_D	DAFG (アドレス Fh の D0)	DALE (アドレス Eh の D6)	/INTRA
定周期割り込み	CTFG (アドレス Fh の D2)	CT2=CT1=CT0=0 でデイスエーブル (アドレス Eh の D2-0)	/INTRA

- ・ 電源 ON(PON=1 になった時)時、WALE=DALE=CT2=CT1=CT0=0 なので、/INTRA および/INTRB 端子は OFF(H)になります。
- ・ 複数の出力波形が同じ出力端子から出力される時、その出力は両者の負論理の OR 波形になります。

例：定周期割り込みと/Alarm_D を/INTR 端子から出力させた場合



このようなケースでどちらの出力波形が端子から出力されているかはフラグレジスタを読むことにより確認可能です。

● アラーム一致割り込み

アラームを制御するビットにはイネーブルビット(WALE,DALE)とフラグビット(WAFG,DAFG)があります。イネーブルビットに 1 を書き込むとアラームが動作し、0 を書き込むと停止します。

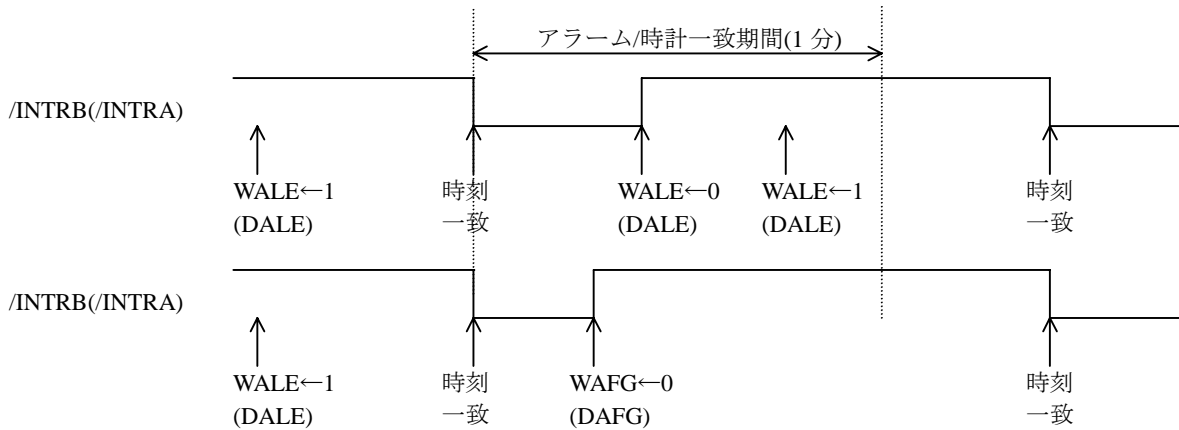
フラグビットは読み出しの時は各アラーム出力のモニターとなります。即ち、出力が L の時 1 になり、OFF(H)の時 0 になります。書き込みの時は 1 を書き込んでも何も動作はしません。0 を書き込むと出力を OFF(H)にします。

フラグビットを 0 にしてもイネーブルビットは変化しませんのでアラームはそのまま動作し続け、次のアラーム一致時刻に出力は L になります。

アラームの設定を行う時は、WALE(DALE)ビットを 0 状態でアラームレジスタにアラームを動作させたい曜日(Alarm_W)、時、分を設定した後、WALE(DALE)=1 にします。一旦、WALE(DALE)を 0 にするのはアラーム設定中に、偶然、現在時刻とアラーム時刻が一致した時に出力が出るのを避けるためです。

また、WALE(DALE)を 0 にした後、現時刻と同じ時分にアラームを設定して、再度 WALE(DALE)を 1 にした

場合、/INTRB(/INTRA)は直ぐに”L”にならず、その次のアラーム一致時刻で”L”になります。



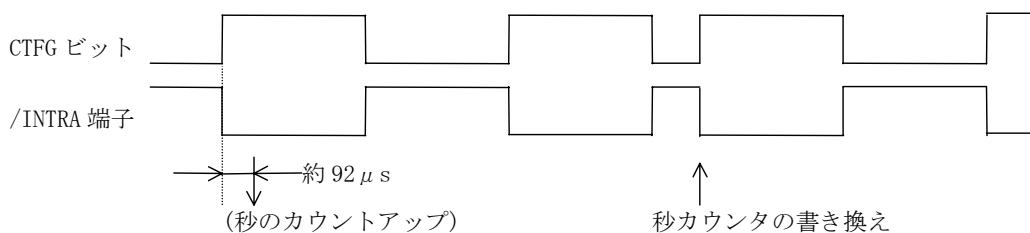
● 定周期割り込み

定周期割り込み選択ビット(CT2-0)を設定することにより CPU に対する一定周期の割り込みを発生出来ます。出力波形にはパルスモードとレベルモードがあります。パルスモードでは Duty がほぼ 50%の波形が出力され、レベルモードでは出力は一定周期で L になり、CTFG に 0 を書き込むことにより H(OFF)に戻します。

CT2	CT1	CT0	設定内容	
			波形モード	周期と立ち下がりタイミング
0	0	0	-	OFF(H)
0	0	1	-	L 固定
0	1	0	パルスモード *1)	2Hz(Duty50%)
0	1	1	パルスモード *1)	1Hz(Duty50%)
1	0	0	レベルモード *2)	1秒に1度(秒カウントアップと同時)
1	0	1	レベルモード *2)	1分に1度(毎分00秒)
1	1	0	レベルモード *2)	1時間に1度(毎時00分00秒)
1	1	1	レベルモード *2)	1月に1度(毎月1日午前00時00分00秒)

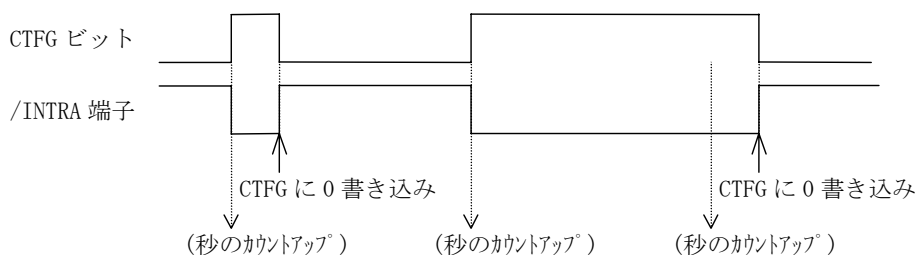
(Default 値)

- *1) パルスモード：2Hz,1Hzのクロックパルスを出力する。秒のカウントアップとの関連は下図を参照下さい。



パルスモードにおいて、秒のカウントアップは出力立ち下がりエッジから約 $92 \mu\text{s}$ 遅れます。このため出力の立ち下がり直後に時刻を読み出すと、RTCの計時時刻に比べて、見掛け上約1秒遅れた時刻が読み出される場合があります。秒カウンタの書き換えを行うと秒未満のカウンタもリセットされるため/INTRAは1度Lになります。

- *2) レベルモード：割り込み周期として1秒、1分、1時間、1ヶ月を選択可能。秒のカウントアップは割り込み出力の立ち下がりと同時に。下図に割り込み周期を1秒に設定した場合のタイミングチャートを示します。



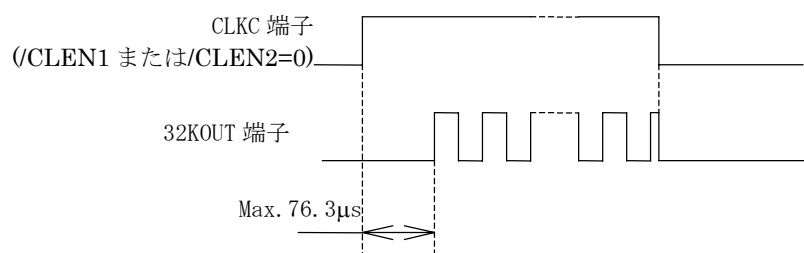
- *1), *2) 時計誤差補正回路使用時は、20秒に1回定周期割り込みの周期が変化します。
 パルスモード：出力パルスのL期間が最大 $\pm 3.784\text{msec}$ 増減します。例えば1Hzの時Dutyが $50 \pm 0.3784\%$ になります。
 レベルモード：1秒間の周期が最大 $\pm 3.784\text{msec}$ 増減します。

■ 32K クロック出力

/CLEN1または/CLEN2ビットが0で、かつ、CLKC端子がHの時32KOUT端子から32768Hzのクロックが出力されます。上記の条件が揃わない時、出力はLになります。

/CLEN1 (アドレス Fh,D3)	/CLEN2 (アドレス Eh,D4)	CLKC 端子	32KOUT 出力 (CMOS 出力)
1	1	*	L
*	*	0	
0(Default)	*	1	クロック出力
*	0(Default)	1	

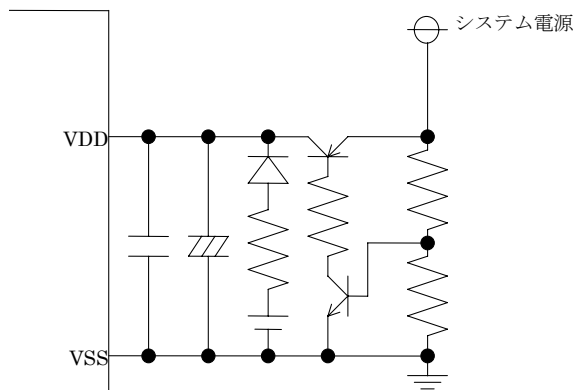
以下に32KOUT端子と/CLEN1,/CLEN2,CLKC端子のタイミング関係を示します。



■ 応用回路例

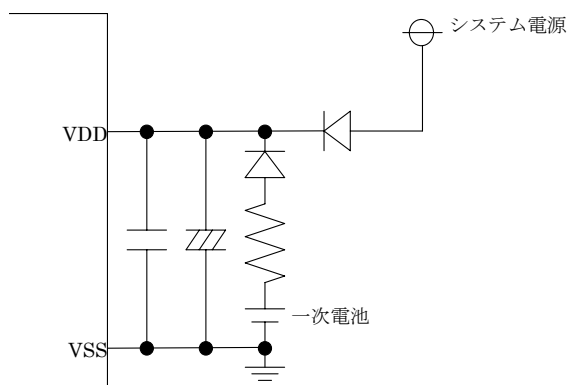
● 電源回路例

回路例 1



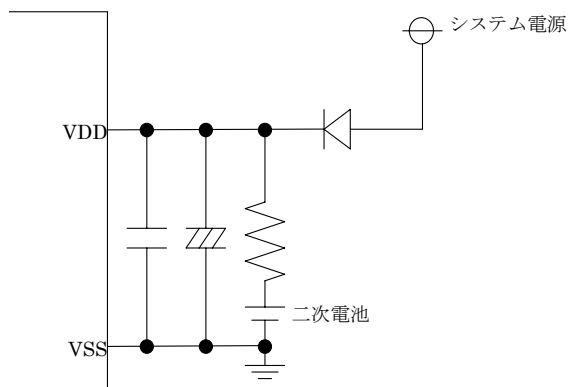
*) パソコンは IC の真近に設置し、
高周波数用と低周波数用を並列に
入れて下さい。

回路例 2



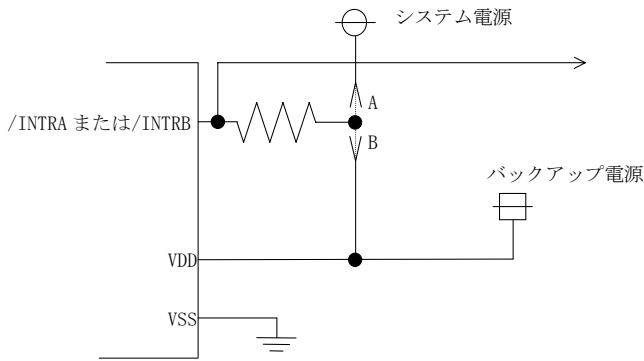
*) R2025 S/D の電源をダイオード OR
で供給する場合は 32KOUT 端に絶対
最大定格の $VDD+0.3V$ を超えた電圧が
印加されないようにして下さい。

回路例 3



● /INTRA および/INTRB 端子の接続

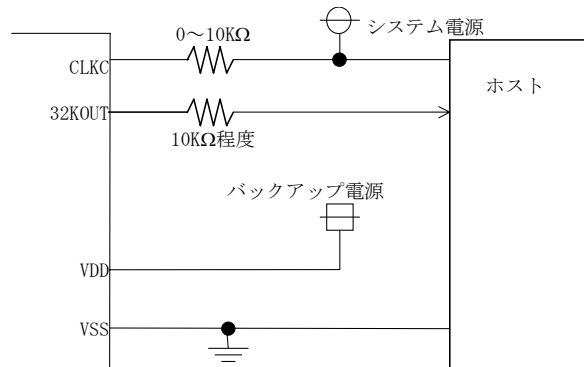
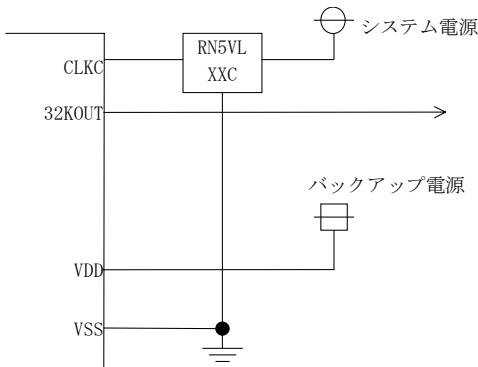
/INTRA,/INTRB 端子は、Nch Open Drain 出力で、電源側に保護ダイオードが入っていません。そのため、R2025 S/D の電源電圧に関係なく、5.5V までのプルアップが可能です。



- *) /INTRA,/INTRB 端子のプルアップ抵抗は、バッテリーバックアップ時の使い方により、接続位置に注意して下さい。
- (1) バッテリーバックアップ時、使用しない
.....左図の A の接続
 - (2) バッテリーバックアップ時も、使用する
.....左図の B の接続

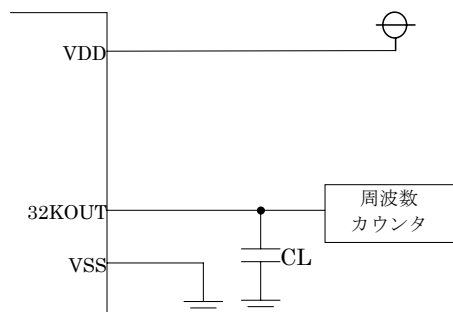
● 32KOUT 端子の接続

32KOUT 端子は CMOS 出力ですので R2025S/D と接続先のデバイスの電源電圧が同電位である必要があります。また、接続先の電源が落ちる時は 32KOUT も出力を止めるようにする必要があります。CLKC 端子を直接システム電源にプルアップ接続する場合はプルアップ抵抗の抵抗値を 10KΩ 以下にして下さい。また、その時 32KOUT 端子には接続先の保護のため 10KΩ 程度の電流制限抵抗を入れる事をお勧めします。



■ 特性例

測定回路

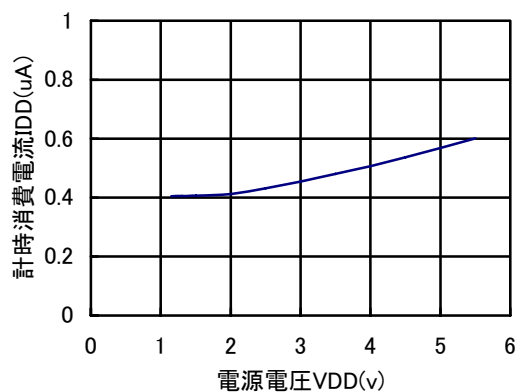


$T_{opt} : 25^{\circ}\text{C}$

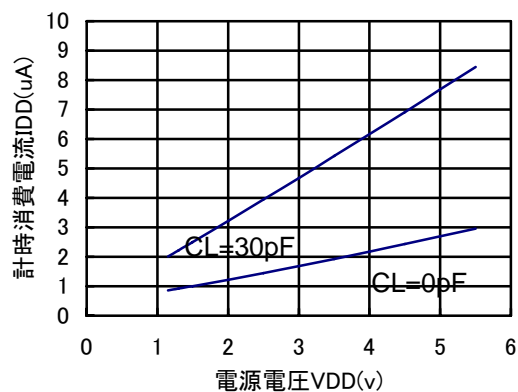
出力端子 : Open

SCL, SDA 端子 : VDD または VSS

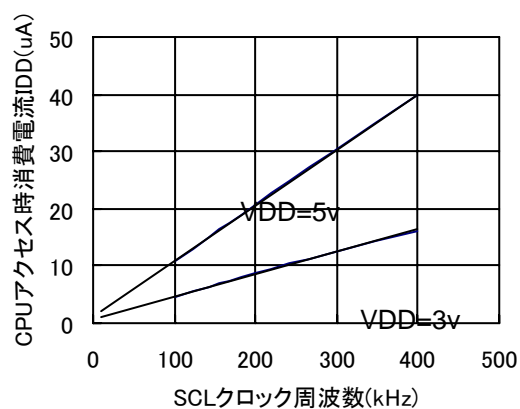
計時消費電流 vs 電源電圧特性(32K クロック非出力時)
(出力=Open, $T_{opt}=25^{\circ}\text{C}$)



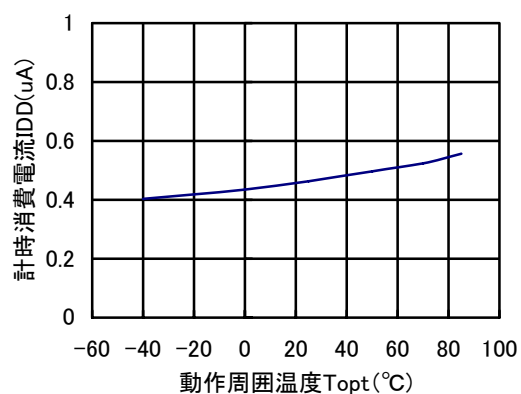
計時消費電流 vs 電源電圧特性(32K クロック出力時)
(出力=Open, $T_{opt}=25^{\circ}\text{C}$)



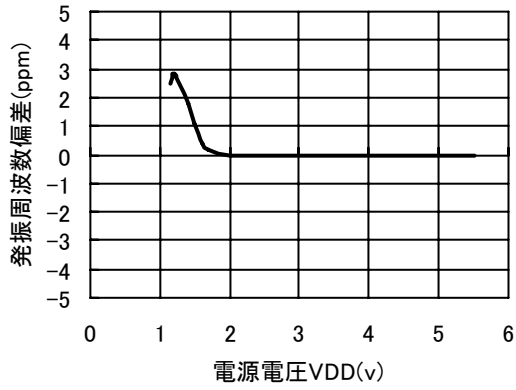
CPUアクセス時消費電流 vs SCL クロック周波数特性
(出力=Open, $T_{opt}=25^{\circ}\text{C}$, プルアップ電流含まず)



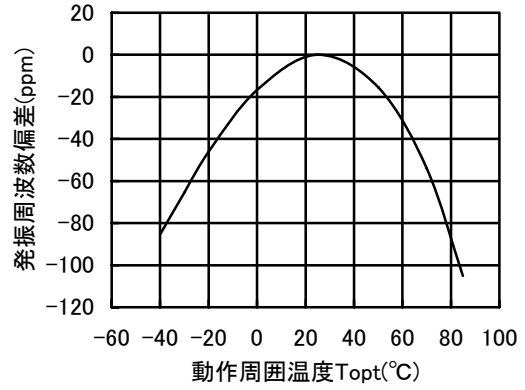
計時消費電流 vs 周囲温度特性(32K クロック非出力時)
(出力=Open, $VDD=3\text{V}$)



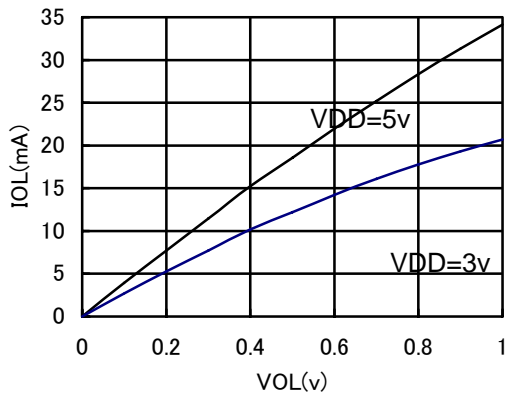
発振周波数偏差 vs 電源電圧特性
($T_{opt}=25^{\circ}\text{C}$, $V_{DD}=3\text{v}$ 基準)



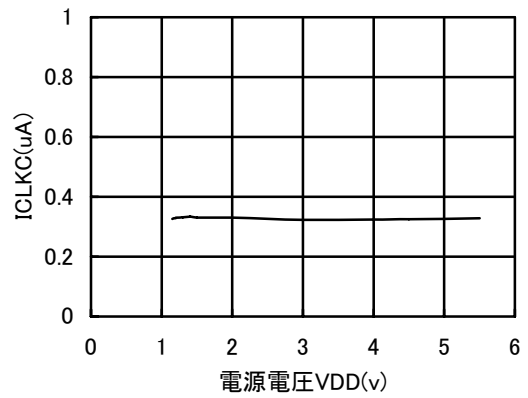
発振周波数偏差 vs 周囲温度特性
($V_{DD}=3\text{v}$, $T_{opt}=25^{\circ}\text{C}$ 基準)



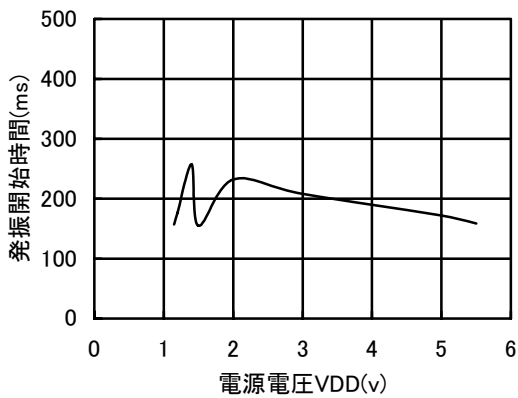
VOL vs IOL 特性(/INTRA,/INTRB 端子)
($T_{opt}=25^{\circ}\text{C}$)



CLKC 端子入力電流 vs 電源電圧特性
($V_{IN}=V_{DD}$, $T_{opt}=25^{\circ}\text{C}$)

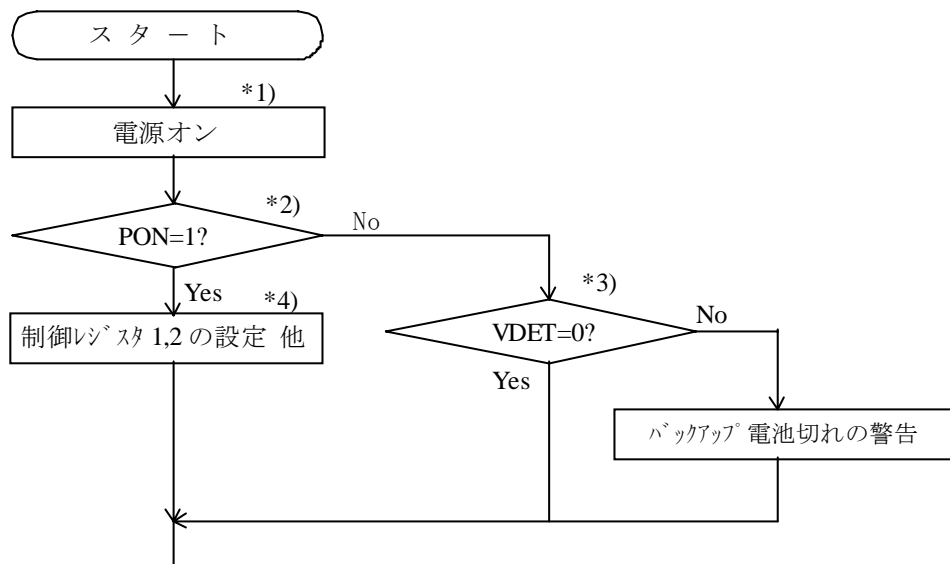


発振開始時間 vs 電源電圧特性
($T_{opt}=25^{\circ}\text{C}$)



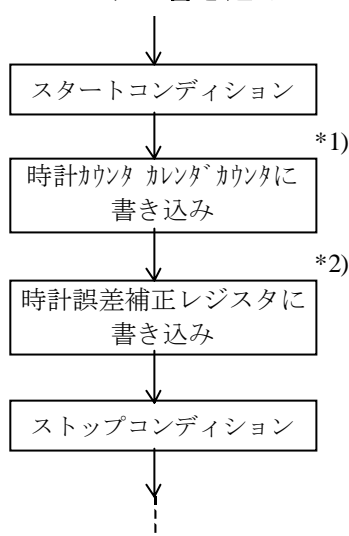
■ ソフト処理例

● 電源 ON 時の初期化の手続き



- *1) 0V からの電源オン後、発振の立ち上がりと内部の初期化の動作のために 1-2 秒前後かかるため、アクセスはこの時間以上待ってから行って下さい。
- *2) PON=0 の時は、電源が 0V から立ち上がったものではなく、バックアップから立ち上がったことを意味します。詳細は「P.29 ■ パワーオンリセットと発振停止検出機能と電源電圧監視リセットと発振停止検出機能と電源電圧監視の各フラグについて」を参照ください。
- *3) VDD 電源電圧監視を行ってない場合には、この作業は不要です。
- *4) 時計誤差補正レジスタの設定、割り込み周期の設定など通常の初期設定を行います。

● 時計・カレンダーの書き込み



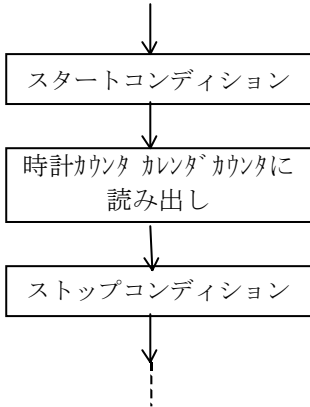
*1) 秒カウンタに書き込みを行うと秒未満の分周段はリセットされます。

*2) 詳しくは「P.28 時計誤差補正の必要性」を参照ください。

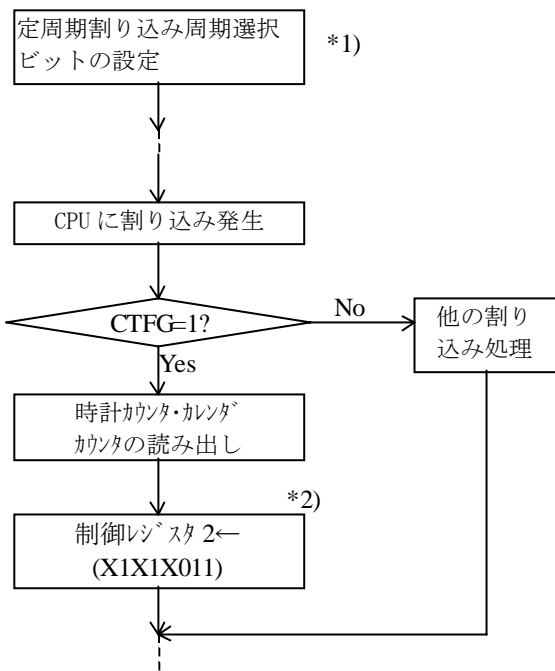
R2025S/D の初期化処理を電源立ち上げの時でなく、時計・カレンダーの書き込み時に行う方法もあります。

● 時計・カレンダーの読み出し

(1) 通常の読み出し方法



(2) 定周期割り込みを用いて読み出す場合

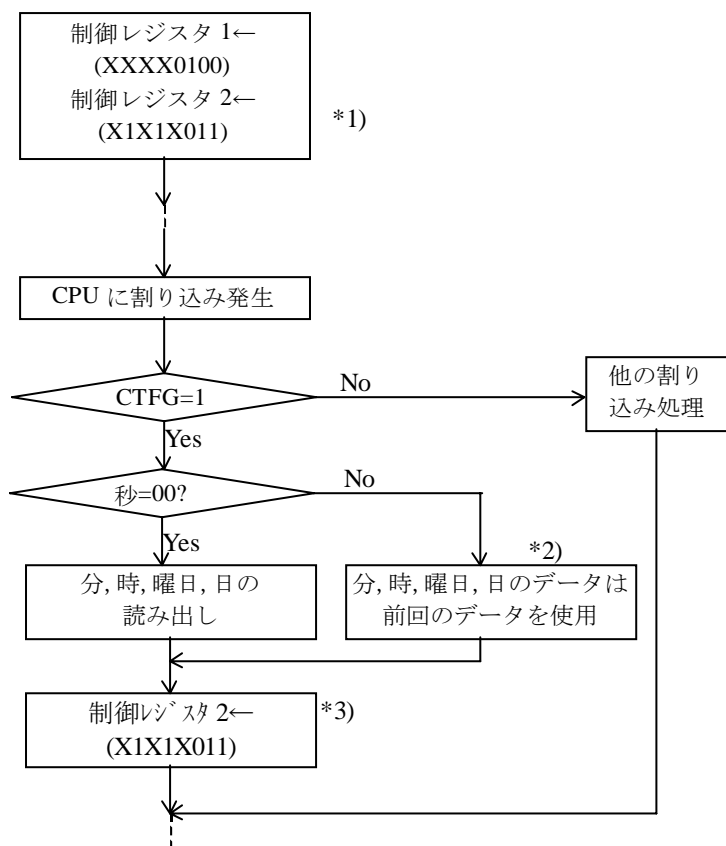


*1) 定周期割り込みの波形はレベルモードを使用します。
*2) CTFG=0 にすることにより CPU の割り込みを解除します。

(3) 定周期割り込みを用いて読み出す場合(応用編)

時刻データを普通の時計のように時刻の表示等に用いる場合、全ての時刻データを毎回読み出す必要はありません。以下のような方法で大幅に読み出し負荷を軽減出来ます。

時刻表示、XX 日 XX 曜日 XX 時 XX 分 XX 秒を行う場合



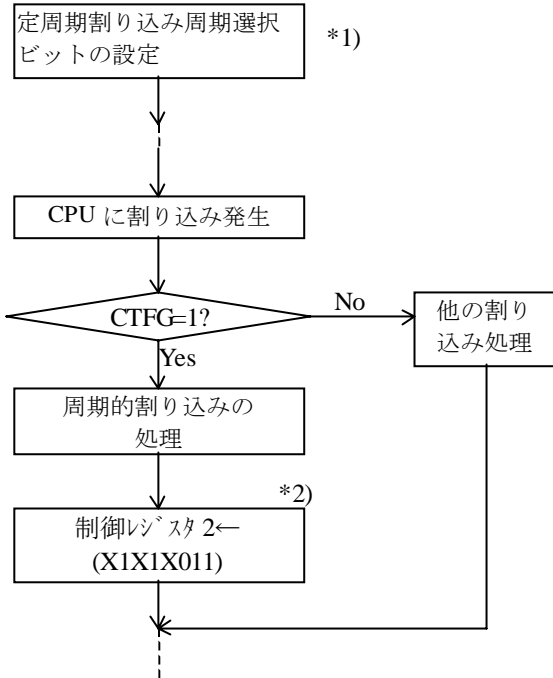
*1) 定周期割り込みのレベルモード割り込みを使用します。

*2) 時刻書き込み後の 1 番初めの読み出しだけは表示する全部の時刻データの読み出しが必要です。

*3) CTFG=0 にすることにより CPU の割り込みを解除します。

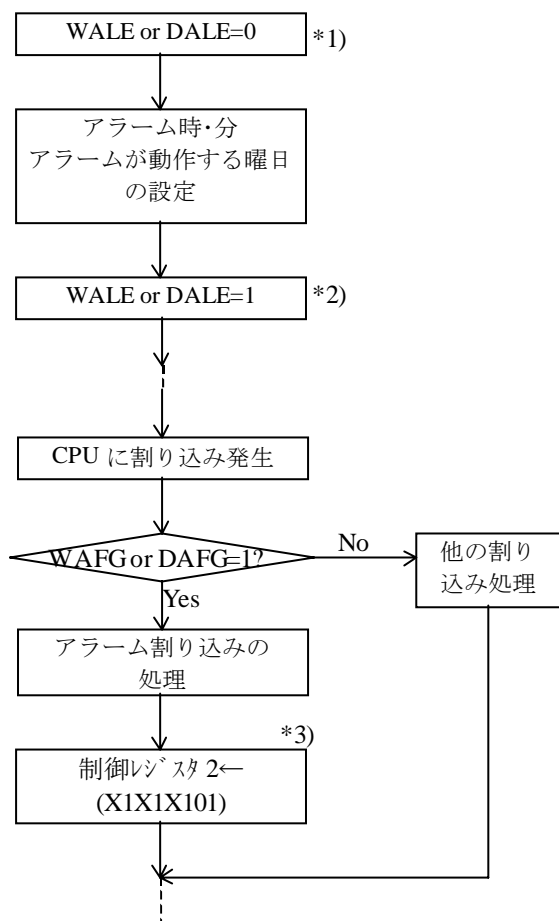
● 割り込み処理

(1) 一定周期割り込み



*1) 定周期割り込みの波形はレベルモードを使用します。
*2) CTFG=0 にすることにより CPU の割り込みを解除します。

(2) アラーム一致割り込み



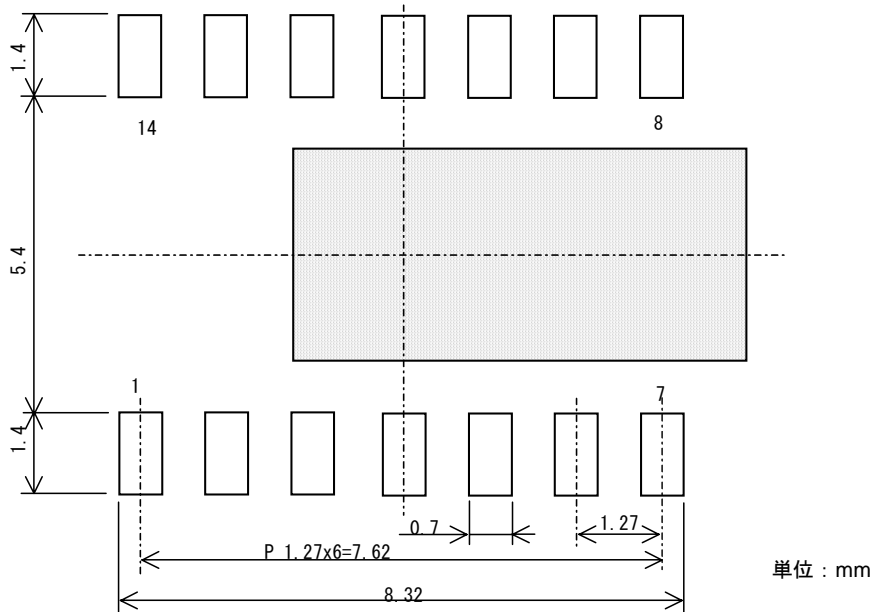
*1) アラームの時刻を設定する前に、設定中のアラーム時刻と現在時刻が一致してしまう場合を想定して、WALE または DALE=0 とすることにより、アラーム動作を 1 時停止させます。

*2) アラームの全設定終了後、アラームを有効にします。

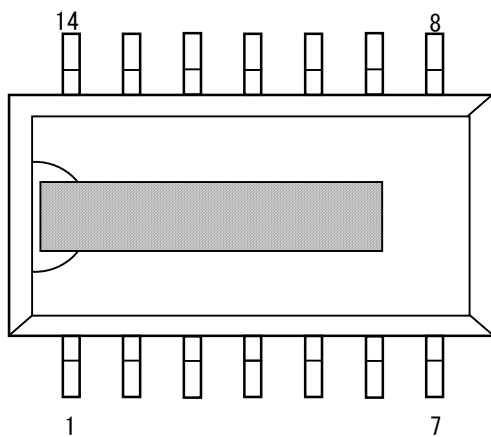
*3) アラームを一時解除します。
Alarm_W を使用している時は(X1X1X101)
Alarm_D を使用している時は(X1X1X110)
を書き込みます。



■ フットパターン (参考)

● R2025S (SOP14)

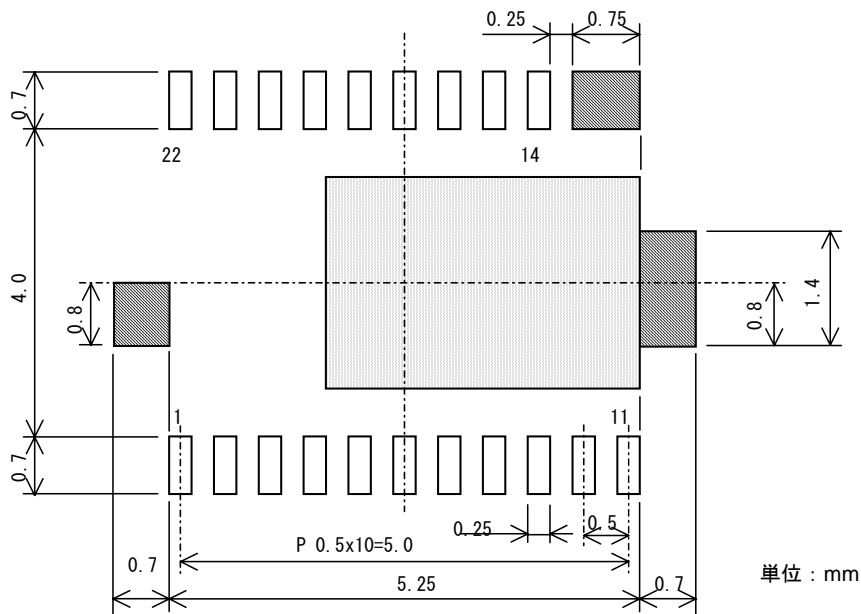


パッケージ上面図

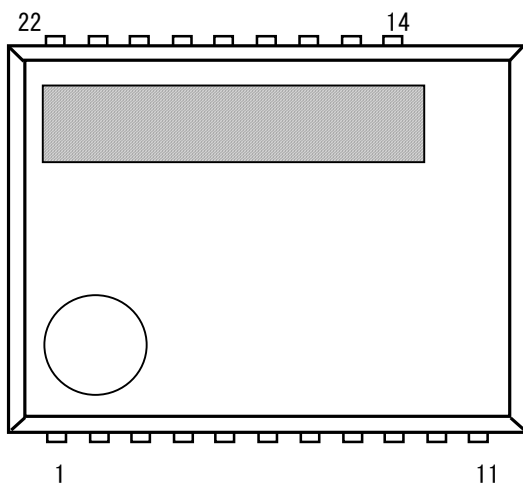


- *1) フットパターンの最適値は基板材料、半田ペースト材料、半田付け方法、装置精度などによって変わりますので、実際の設計に当たっては状況に合わせて適正化を計って下さい。
- *2) 基板の製品実装部分の内  の付近は発振回路に近いので、ノイズによる誤動作を防ぐ意味で、他の信号線の配線には十分ご確認をいただけるようお願いいたします。
- *3) パッケージ上面の  部分に水晶振動子の金属ケースの一部が見えることがありますが製品の特性・信頼性に影響するものではありません。

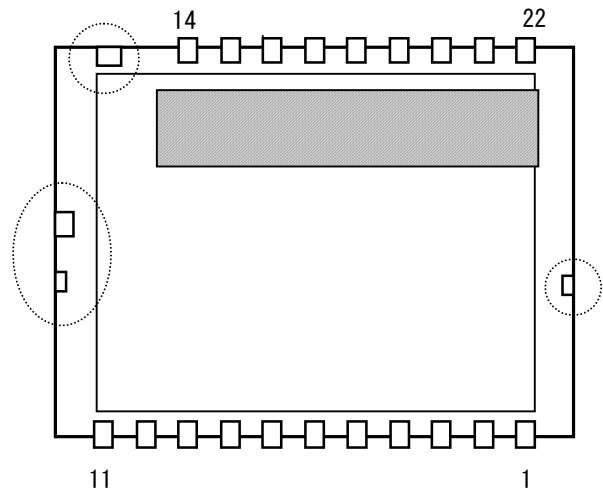
● R2025D (SON22)





パッケージ上面図





パッケージ下面図



*1) フットパターンの最適値は基板材料、半田ペースト材料、半田付け方法、装置精度などによって変わりますので、実際の設計に当たっては状況に合わせて適正化を計って下さい。

*2) フットパターンの斜線部分  の部品面には信号パターンをレイアウトしないで下さい。 で囲まれたタブ吊りリードや不要リードの切断痕とショートする可能性があります。

*3) 基板の製品実装部分の内  の付近は発振回路に近いため、ノイズによる誤動作を防ぐ意味で、他の信号線の配線には十分ご確認をいただけるようお願いいたします。

*4) パッケージ表裏面の  部分に水晶振動子の金属ケースの一部が見えることがありますが製品の特性・信頼性に影響するものではありません。



本ドキュメント掲載の技術情報及び半導体のご使用につきましては以下の点にご注意ください。

1. 本ドキュメントに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。又、製造を中止する場合がありますので、ご採用にあたりましては当社又は販売店に最新の情報をお問合せください。
2. 文書による当社の承諾なしで、本ドキュメントの一部、又は全部をいかなる形でも転載又は複製されることは、堅くお断り申し上げます。
3. 本ドキュメントに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に該当するものを輸出される場合、又は国外に持ち出される場合は、同法に基づき日本国政府の輸出許可が必要です。
4. 本ドキュメントに記載しております製品及び技術情報は、製品を理解していただくためのものであり、その使用に関して当社及び第三者の知的財産権その他の権利に対する保証、又は実施権の許諾を意味するものではありません。
5. 本ドキュメントに記載しております製品は、標準用途として一般的電子機器（事務機、通信機器、計測機器、家電製品、ゲーム機など）に使用されることを意図して設計されております。故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質、信頼性が要求される装置（航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持装置等）に使用される際には、必ず事前に当社にご相談ください。
6. 当社は品質、信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。誤った使用又は不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
7. 本ドキュメントに記載しております製品は、耐放射線設計はなされておられません。
8. 本ドキュメント記載製品に関する詳細についてのお問合せ、その他お気づきの点がございましたら当社又は販売店までご照会ください。



弊社は地球環境保全の観点から環境負荷物質の低減に取り組んでいます。

2006年4月1日以降、弊社はRoHS指令に適合した製品を提供しています。また、2012年4月1日以降は、ハロゲンフリー製品を提供しています。

RICOH リコー電子デバイス株式会社

弊社デバイスに関する詳しい内容をお知りになりたい方は下記へアクセスしてください。

<http://www.e-devices.ricoh.co.jp/>

本ドキュメント掲載製品に関するお問い合わせは下記宛までお願いします。

- 東日本地区 〒140-8655 東京都品川区東品川3-32-3
03(5479)2854 (直) FAX 03(5479)0502
- 西日本地区 〒563-8501 大阪府池田市姫室町13-1
072(748)6262 (直) FAX 072(753)2120

●お問い合わせ・ご用命は…