

特長

使い易い

- 外付け抵抗 1本でゲイン設定
(ゲイン範囲: 1~10,000)
- 広い電源範囲: $\pm 2.3\text{ V} \sim \pm 18\text{ V}$
- オペアンプ 3個の IA デザインより高性能
- 8ピンの DIP または SOIC パッケージを採用
- 低消費電力: 最大電源電流 1.3 mA

優れた DC 性能(B グレード)

- 入力オフセット電圧: 最大 50 μV
- 入力オフセット・ドリフト: 最大 0.6 $\mu\text{V}/^\circ\text{C}$
- 入力バイアス電流: 最大 1.0 nA
- 同相モード除去比: 最小 100 dB ($G = 10$)

低ノイズ

- 入力電圧ノイズ: 1 kHz で 9 nV/ $\sqrt{\text{Hz}}$
- ノイズ: 0.28 $\mu\text{V p-p}$ (0.1 Hz~10 Hz)

優れた AC 仕様

- 帯域幅: 120 kHz ($G = 100$)
- 0.01%へのセトリング・タイム: 15 μs

アプリケーション

重量計

ECG および医療機器

トランスデューサ・インターフェース

データ・アキュジション・システム

工業用プロセス制御

バッテリー駆動および携帯型機器

接続図

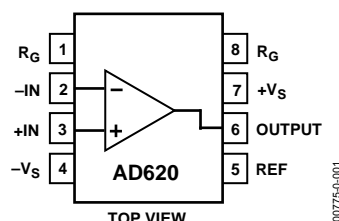


図 1.8 ピンの PDIP (N)、CERDIP (Q)、SOIC (R)パッケージ

製品説明

AD620 は低価格高精度の計装アンプであり、1本の外付け抵抗でゲインを 1~10,000 に設定することができます。さらに、AD620 はディスクリット・デザインより小型の 8 ピン SOIC または DIP パッケージを採用し、低消費電力(最大電源電流 1.3 mA)であるため、バッテリー駆動の携帯(またはリモート)機器アプリケーションに最適です。

AD620 は、最大非直線性 40 ppm の高精度、最大 50 μV の低オフセット電圧、最大 0.6 $\mu\text{V}/^\circ\text{C}$ のオフセット・ドリフトを持つため、重量計やトランスジューサ・インターフェースのような高精度データ・アキュジション・システム向けに最適です。さらに、AD620 は低ノイズ、低入力バイアス電流、低消費電力であるため、ECG や非侵襲性血圧モニタのような医用アプリケーションにも適しています。

最大 1.0 nA の小さい入力バイアス電流は、入力ステージに Super β プロセスを採用することで可能になりました。AD620 は、1 kHz で 9 nV/ $\sqrt{\text{Hz}}$ 、0.1 Hz~10 Hz 帯域で 0.28 $\mu\text{V p-p}$ の低入力電圧ノイズと、0.1 pA/ $\sqrt{\text{Hz}}$ の低い入力電流ノイズを持つためプリアンプとしても動作します。また、AD620 の 0.01%へのセトリング・タイムは 15 μs であり、チャンネルごとに 1 個の計装アンプを持つデザインが可能になるほど低価格であるため、マルチプレクス・アプリケーションにも適しています。

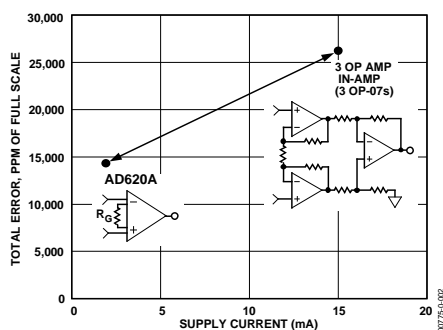


図 2. オペアンプ 3 個の IA デザインと AD620 の比較

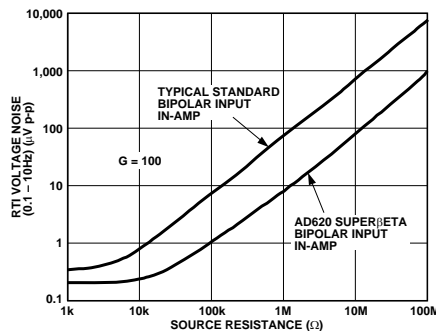


図 3. ソース抵抗対総合電圧ノイズ

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2004 Analog Devices, Inc. All rights reserved.

目次

仕様.....	3	入力保護.....	16
絶対最大定格.....	5	RF干渉.....	16
ESDに関する注意.....	5	同相モード除去比.....	17
代表的な性能特性.....	7	グラウンド接続.....	17
動作原理.....	13	入力バイアス電流のグラウンド・リターン.....	18
ゲインの選択.....	16	外形寸法.....	19
入力と出力のオフセット電圧.....	16	オーダー・ガイド.....	20
リファレンス・ピン.....	16		

改訂履歴

12/04—Rev. F to Rev. G

Updated Format.....	Universal
Change to Features.....	1
Change to Product Description.....	1
Changes to Specifications.....	3
Added Metallization Photograph.....	4
Replaced Figure 4-Figure 6.....	6
Replaced Figure 15.....	7
Replaced Figure 33.....	10
Replaced Figure 34 and Figure 35.....	10
Replaced Figure 37.....	10
Changes to Table 3.....	13
Changes to Figure 41 and Figure 42.....	14
Changes to Figure 43.....	15
Change to Figure 44.....	17
Changes to Input Protection section.....	15
Deleted Figure 9.....	15
Changes to RF Interference section.....	15
Edit to Ground Returns for Input Bias Currents section.....	17
Added AD620CHIPS to Ordering Guide.....	19

7/03—Data Sheet changed from REV. E to REV. F

Edit to FEATURES.....	1
Changes to SPECIFICATIONS.....	2
Removed AD620CHIPS from ORDERING GUIDE.....	4
Removed METALLIZATION PHOTOGRAPH.....	4
Replaced TPCs 1–3.....	5
Replaced TPC 12.....	6
Replaced TPC 30.....	9
Replaced TPCs 31 and 32.....	10
Replaced Figure 4.....	10
Changes to Table I.....	11
Changes to Figures 6 and 7.....	12
Changes to Figure 8.....	13
Edited INPUT PROTECTION section.....	13
Added new Figure 9.....	13
Changes to RF INTERFACE section.....	14
Edit to GROUND RETURNS FOR INPUT BIAS CURRENTS section.....	15
Updated OUTLINE DIMENSIONS.....	16

仕様

特に指定がない限り、typ 値は 25°C、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ で規定。

表 1.

Parameter	Conditions	AD620A			AD620B			AD620S ¹			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
GAIN	$G = 1 + (49.4\text{ k}\Omega/R_G)$										
Gain Range		1		10,000	1		10,000	1		10,000	
Gain Error ²	$V_{OUT} = \pm 10\text{ V}$										
G = 1			0.03	0.10		0.01	0.02		0.03	0.10	%
G = 10			0.15	0.30		0.10	0.15		0.15	0.30	%
G = 100			0.15	0.30		0.10	0.15		0.15	0.30	%
G = 1000			0.40	0.70		0.35	0.50		0.40	0.70	%
Nonlinearity	$V_{OUT} = -10\text{ V}$ to $+10\text{ V}$										
G = 1–1000	$R_L = 10\text{ k}\Omega$		10	40		10	40		10	40	ppm
G = 1–100	$R_L = 2\text{ k}\Omega$		10	95		10	95		10	95	ppm
Gain vs. Temperature	G = 1			10			10			10	ppm/°C
	Gain > 1 ²			–50			–50			–50	ppm/°C
VOLTAGE OFFSET	(Total RTI Error = $V_{OS1} + V_{OSO}/G$)										
Input Offset, V_{OS1}	$V_S = \pm 5\text{ V}$ to $\pm 15\text{ V}$		30	125		15	50		30	125	μV
Overtemperature	$V_S = \pm 5\text{ V}$ to $\pm 15\text{ V}$			185			85			225	μV
Average TC	$V_S = \pm 5\text{ V}$ to $\pm 15\text{ V}$		0.3	1.0		0.1	0.6		0.3	1.0	$\mu\text{V}/^\circ\text{C}$
Output Offset, V_{OSO}	$V_S = \pm 15\text{ V}$		400	1000		200	500		400	1000	μV
Overtemperature	$V_S = \pm 5\text{ V}$ $V_S = \pm 5\text{ V}$			1500			750			1500	μV
Average TC	$V_S = \pm 5\text{ V}$ to $\pm 15\text{ V}$		5.0	15		2.5	7.0		5.0	15	$\mu\text{V}/^\circ\text{C}$
Offset Referred to the Input vs. Supply (PSR)	$V_S = \pm 2.3\text{ V}$ to $\pm 18\text{ V}$										
G = 1		80	100		80	100		80	100		dB
G = 10		95	120		100	120		95	120		dB
G = 100		110	140		120	140		110	140		dB
G = 1000		110	140		120	140		110	140		dB
INPUT CURRENT											
Input Bias Current			0.5	2.0		0.5	1.0		0.5	2	nA
Overtemperature				2.5			1.5			4	nA
Average TC			3.0			3.0			8.0		$\text{pA}/^\circ\text{C}$
Input Offset Current			0.3	1.0		0.3	0.5		0.3	1.0	nA
Overtemperature				1.5			0.75			2.0	nA
Average TC			1.5			1.5			8.0		$\text{pA}/^\circ\text{C}$
INPUT											
Input Impedance											
Differential			10 2			10 2			10 2		$\text{G}\Omega_{\text{pF}}$
Common-Mode			10 2			10 2			10 2		$\text{G}\Omega_{\text{pF}}$
Input Voltage Range ³	$V_S = \pm 2.3\text{ V}$ to $\pm 5\text{ V}$	$-V_S + 1.9$		$+V_S - 1.2$	$-V_S + 1.9$		$+V_S - 1.2$	$-V_S + 1.9$		$+V_S - 1.2$	V
Overtemperature	$V_S = \pm 5\text{ V}$ to $\pm 18\text{ V}$	$-V_S + 2.1$		$+V_S - 1.3$	$-V_S + 2.1$		$+V_S - 1.3$	$-V_S + 2.1$		$+V_S - 1.3$	V
Overtemperature		$-V_S + 1.9$		$+V_S - 1.4$	$-V_S + 1.9$		$+V_S - 1.4$	$-V_S + 1.9$		$+V_S - 1.4$	V
Overtemperature		$-V_S + 2.1$		$+V_S - 1.4$	$-V_S + 2.1$		$+V_S + 2.1$	$-V_S + 2.3$		$+V_S - 1.4$	V

Parameter	Conditions	AD620A			AD620B			AD620S ¹			Unit	
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
Common-Mode Rejection												
Ratio DC to 60 Hz with 1 k Ω Source Imbalance	$V_{CM} = 0\text{ V to } \pm 10\text{ V}$											
G = 1		73	90		80	90		73	90		dB	
G = 10		93	110		100	110		93	110		dB	
G = 100		110	130		120	130		110	130		dB	
G = 1000		110	130		120	130		110	130		dB	
OUTPUT												
Output Swing	$R_L = 10\text{ k}\Omega$ $V_S = \pm 2.3\text{ V}$ to $\pm 5\text{ V}$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V	
Overtemperature	$V_S = \pm 5\text{ V}$ to $\pm 18\text{ V}$	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.6$		$+V_S - 1.3$	V	
		$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	V	
Overtemperature Short Circuit Current		$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 2.3$		$+V_S - 1.5$	V mA	
			± 18			± 18			± 18			
DYNAMIC RESPONSE												
Small Signal -3 dB Bandwidth												
G = 1			1000			1000			1000		kHz	
G = 10			800			800			800		kHz	
G = 100			120			120			120		kHz	
G = 1000			12			12			12		kHz	
Slew Rate		0.75	1.2		0.75	1.2		0.75	1.2		V/ μ s	
Settling Time to 0.01%	10 V Step											
G = 1-100			15			15			15		μ s	
G = 1000			150			150			150		μ s	
NOISE												
Voltage Noise, 1 kHz	$Total\ RTI\ Noise = \sqrt{(e_{ni}^2) + (e_{no}/G)^2}$											
Input, Voltage Noise, e_{ni}		9	13		9	13		9	13		nV/ $\sqrt{\text{Hz}}$	
Output, Voltage Noise, e_{no}		72	100		72	100		72	100		nV/ $\sqrt{\text{Hz}}$	
RTI, 0.1 Hz to 10 Hz												
G = 1		3.0			3.0	6.0		3.0	6.0		μ V p-p	
G = 10	0.55			0.55	0.8		0.55	0.8		μ V p-p		
G = 100-1000	0.28			0.28	0.4		0.28	0.4		μ V p-p		
Current Noise	$f = 1\text{ kHz}$		100			100			100		fA/ $\sqrt{\text{Hz}}$	
0.1 Hz to 10 Hz			10			10			10		pA p-p	
REFERENCE INPUT												
R_{IN}	$V_{IN+}, V_{REF} = 0$		20			20			20		k Ω	
I_{IN}			50	60		50	60		50	60	μ A	
Voltage Range		$-V_S + 1.6$		$+V_S - 1.6$	$-V_S + 1.6$		$+V_S - 1.6$	$-V_S + 1.6$		$+V_S - 1.6$	V	
Gain to Output		1 ± 0.0001			1 ± 0.0001			1 ± 0.0001				
POWER SUPPLY												
Operating Range ⁴	$V_S = \pm 2.3\text{ V}$ to $\pm 18\text{ V}$	± 2.3		± 18	± 2.3		± 18	± 2.3		± 18	V	
Quiescent Current			0.9	1.3		0.9	1.3		0.9	1.3	mA	
Overtemperature			1.1	1.6		1.1	1.6		1.1	1.6	mA	
TEMPERATURE RANGE												
For Specified Performance			-40 to +85			-40 to +85			-55 to +125		$^{\circ}\text{C}$	

¹ 883B テスト仕様の詳細については、アナログ・デバイスの軍用データシートを参照してください。

² 外付け抵抗 R_G の影響は含みません。

³ 一方の入力をグラウンドに接続。G = 1。

⁴ これは、PSR の規定に使用した同じ電源電圧範囲として定義されます。

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	±18 V
Internal Power Dissipation ¹	650 mW
Input Voltage (Common-Mode)	±V _S
Differential Input Voltage	25 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range (Q)	-65°C to +150°C
Storage Temperature Range (N, R)	-65°C to +125°C
Operating Temperature Range	
AD620 (A, B)	-40°C to +85°C
AD620 (S)	-55°C to +125°C
Lead Temperature Range (Soldering 10 seconds)	300°C

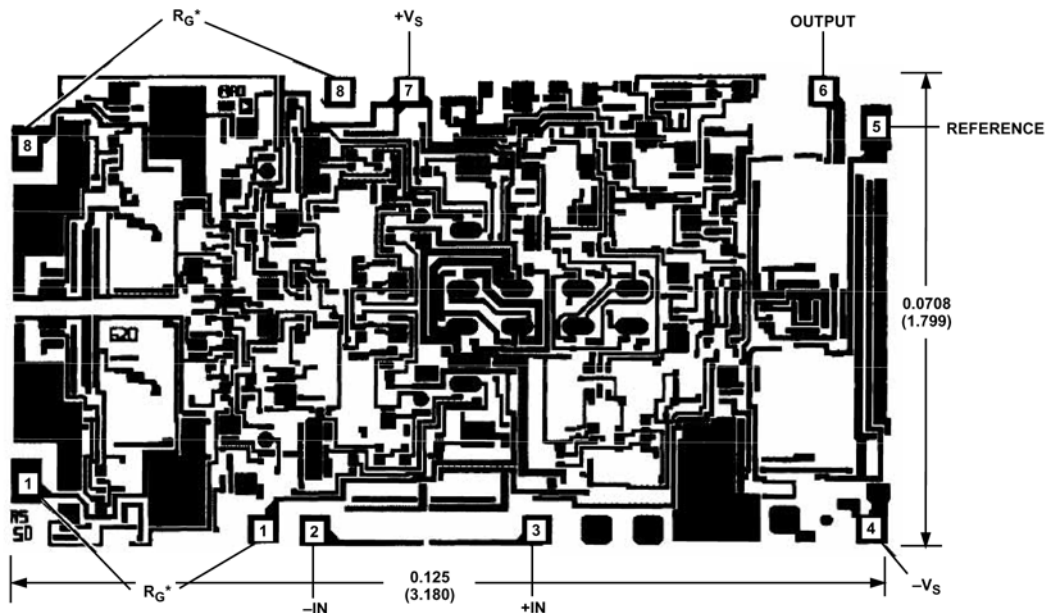
上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

¹仕様は自然空冷のデバイスに対して規定:
 8 ピン プラスチック・パッケージ: $\theta_{JA} = 95^{\circ}\text{C}$
 8 ピン CERDIP パッケージ: $\theta_{JA} = 110^{\circ}\text{C}$
 8 ピン SOIC パッケージ: $\theta_{JA} = 155^{\circ}\text{C}$

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。



*FOR CHIP APPLICATIONS: THE PADS $1R_G$ AND $8R_G$ MUST BE CONNECTED IN PARALLEL TO THE EXTERNAL GAIN REGISTER R_G . DO NOT CONNECT THEM IN SERIES TO R_G . FOR UNITY GAIN APPLICATIONS WHERE R_G IS NOT REQUIRED, THE PADS $1R_G$ MAY SIMPLY BE BONDED TOGETHER, AS WELL AS THE PADS $8R_G$.

図4.メタル層の写真

寸法表示:インチ(mm)

最新寸法については最寄りの営業にご相談ください。

00755-0-004

代表的な性能特性

(特に指定がない限り、25°C、 $V_S = \pm 15\text{ V}$ 、 $R_L = 2\text{ k}\Omega$)

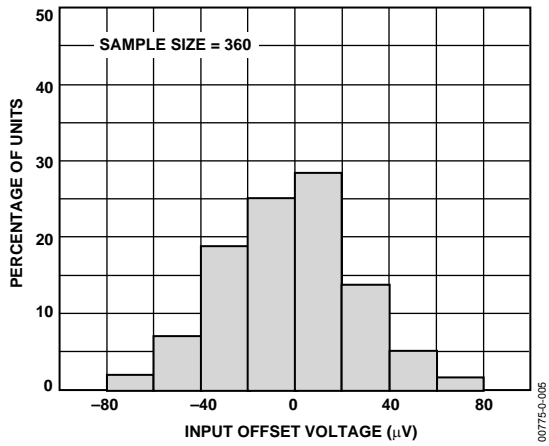


図 5. 入力オフセット電圧(typ)の分布

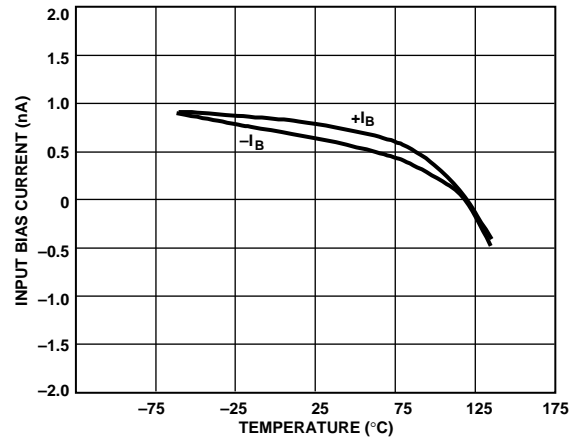


図 8. 入力バイアス電流の温度特性

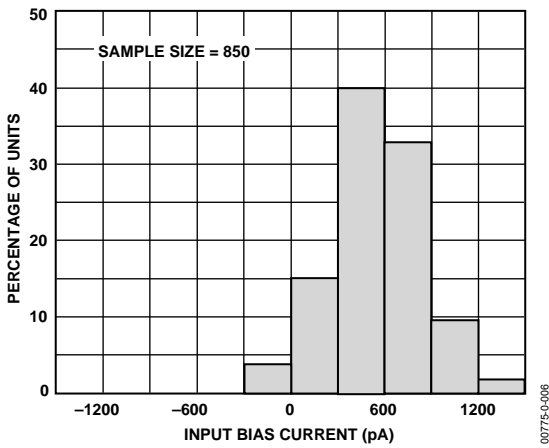


図 6. 入力バイアス電流(Typ)の分布

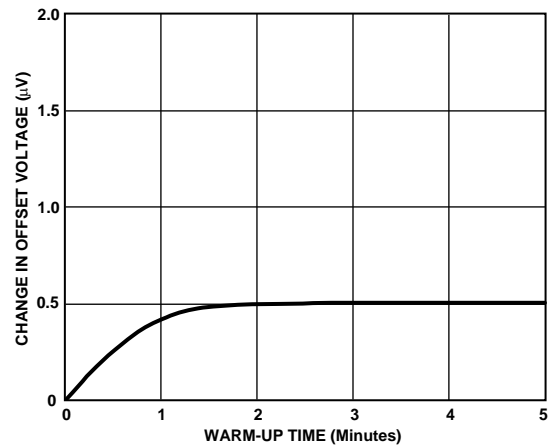


図 9. ウォームアップ時間対入力オフセット電圧変化

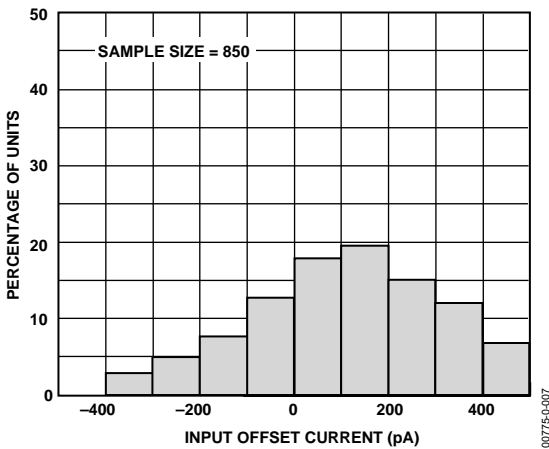


図 7. 入力オフセット電流(typ)の分布

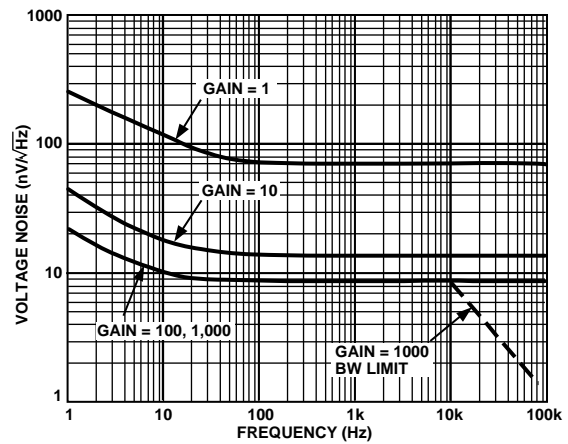


図 10. 電圧ノイズ・スペクトル密度の周波数特性(G = 1~1000)

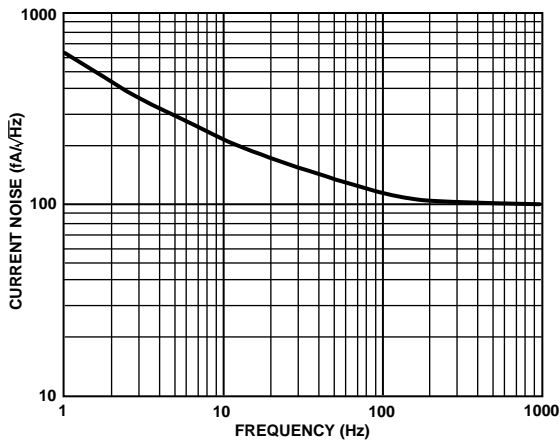


図 11.電流ノイズ・スペクトル密度の周波数特性

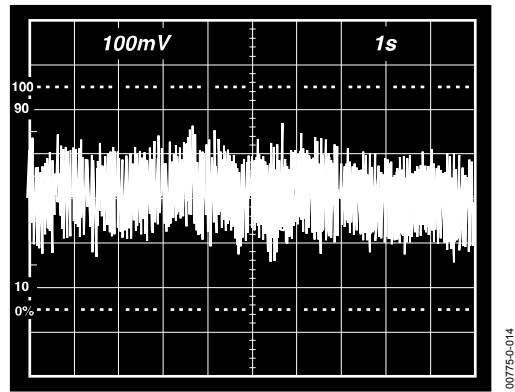


図 14.0.1 Hz~10 Hz での電流ノイズ、5 pA/Div

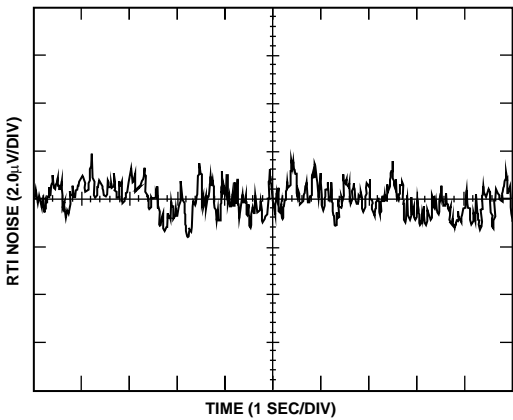


図 12.0.1 Hz~10 Hz での RTI 電圧ノイズ(G = 1)

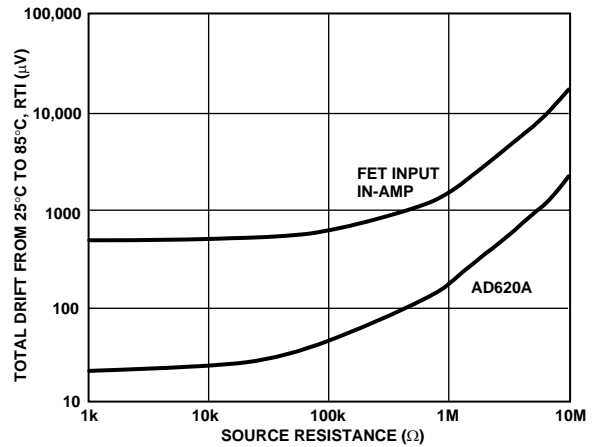


図 15.ソース抵抗対総合ドリフト

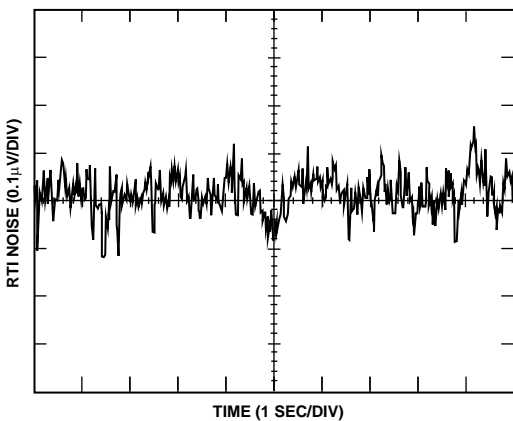


図 13.0.1 Hz~10 Hz での RTI 電圧ノイズ(G = 1000)

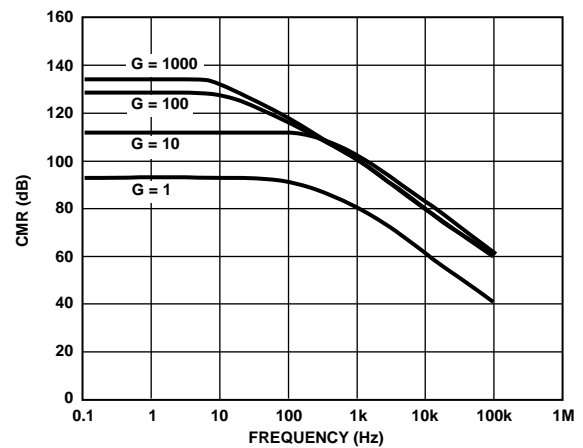


図 16.CMR の周波数特性、RTI、0~1 kΩ のソース不平衡

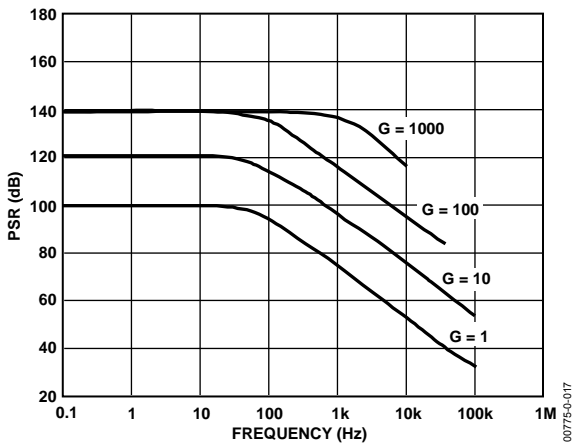


図 17. 正側 PSR の周波数特性、RTI (G = 1~1000)

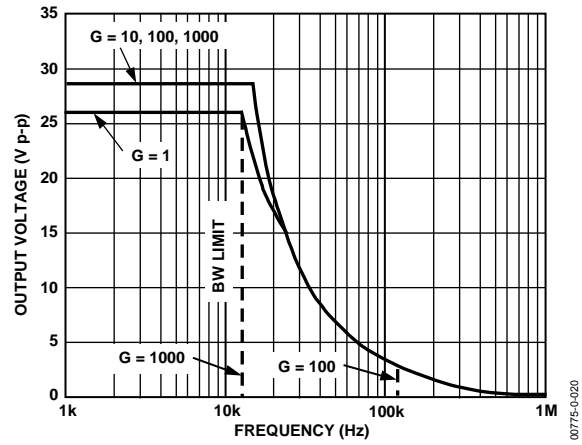


図 20. 大信号周波数応答

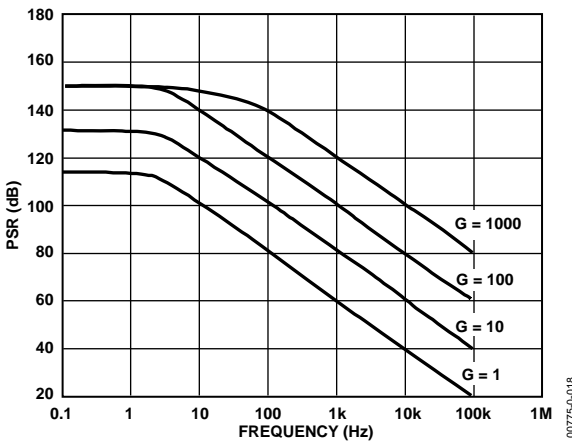


図 18. 負側 PSR の周波数特性、RTI (G = 1~1000)

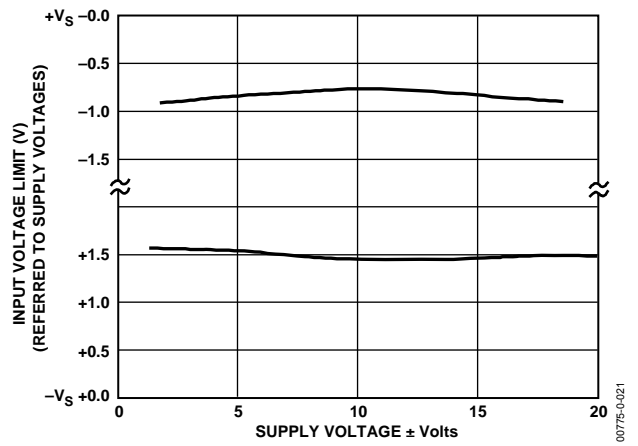


図 21. 電源電圧対入力電圧範囲、G = 1

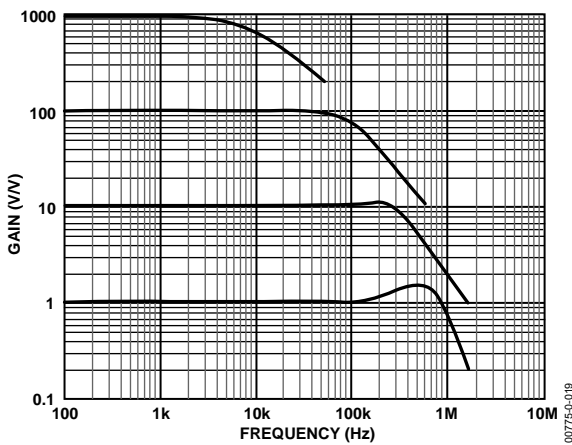


図 19. ゲインの周波数特性

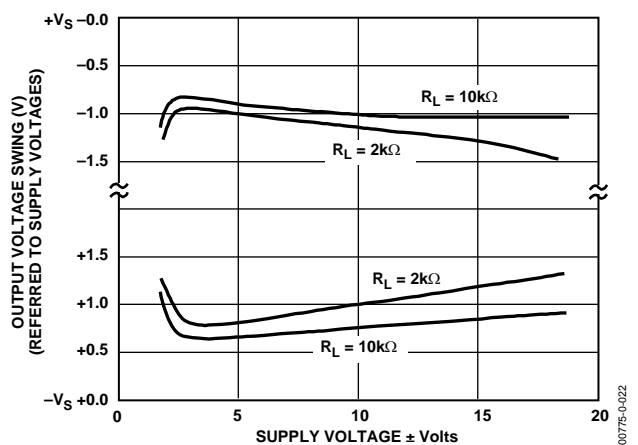


図 22. 電源電圧対出力電圧振幅、G = 10

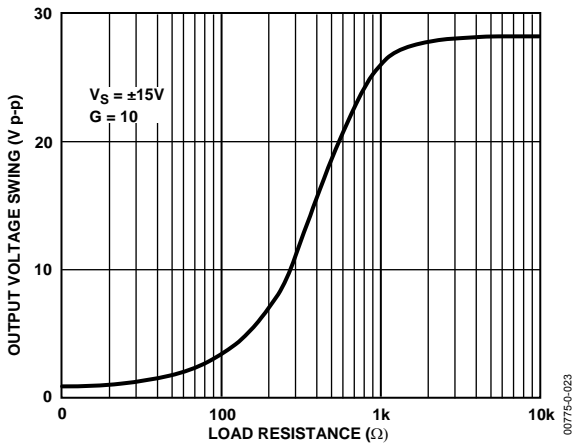


図 23. 負荷抵抗対出力電圧振幅

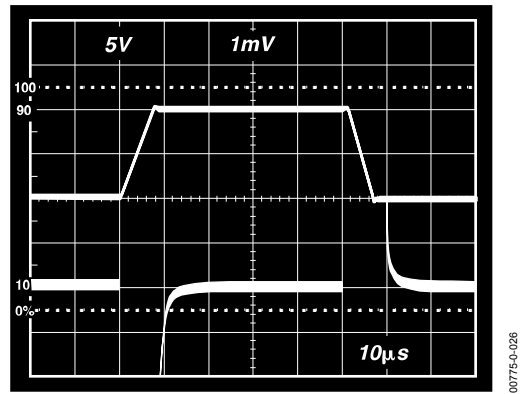


図 26. 大信号応答とセトリング・タイム、G = 10 (0.5 mV = 0.01%)

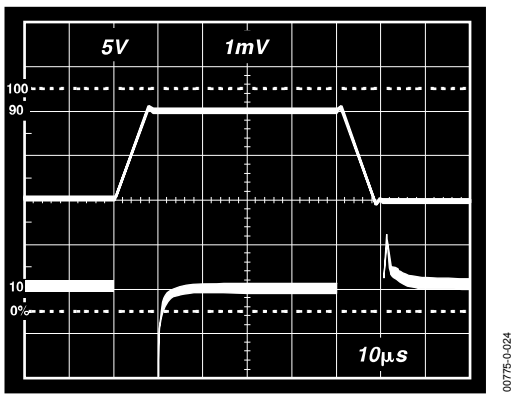


図 24. 大信号パルス応答とセトリング・タイム
G = 1 (0.5 mV = 0.01%)

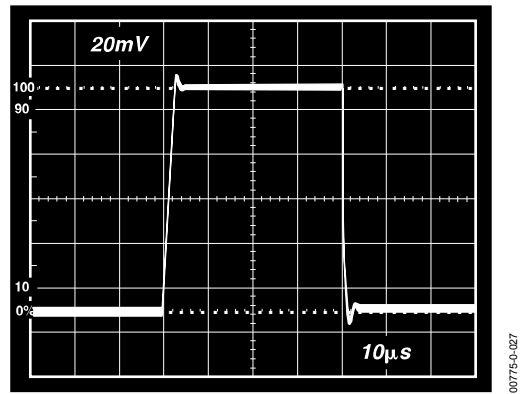


図 27. 小信号応答、G = 10、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

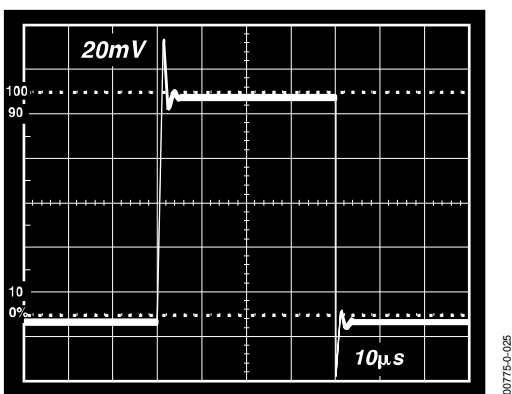


図 25. 小信号応答、G = 1、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

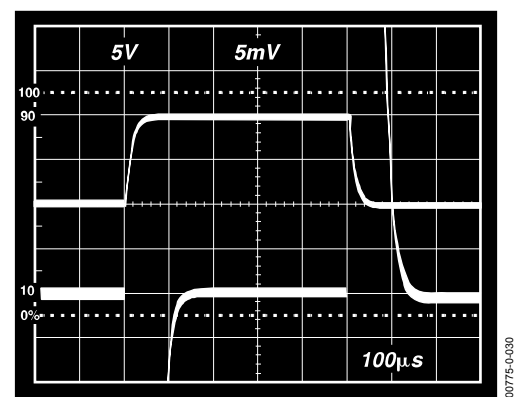


図 28. 大信号応答とセトリング・タイム、G = 100 (0.5 mV = 0.01%)

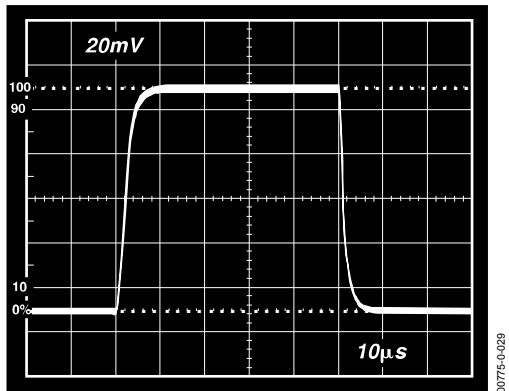


図 29. 小信号パルス応答、 $G = 100$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

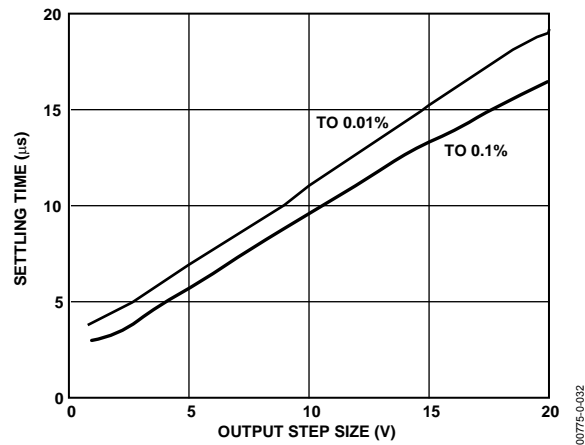


図 32. ステップ・サイズ対セトリング・タイム($G = 1$)

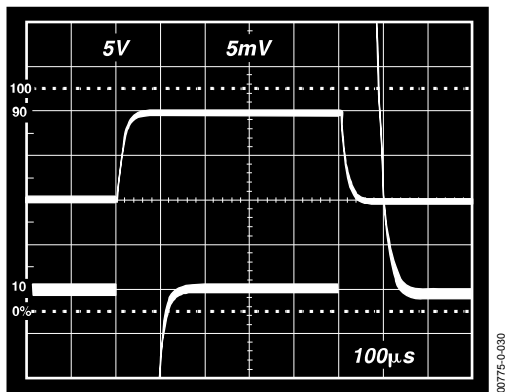


図 30. 大信号応答とセトリング・タイム、 $G = 1000$ ($0.5 \text{ mV} = 0.01\%$)

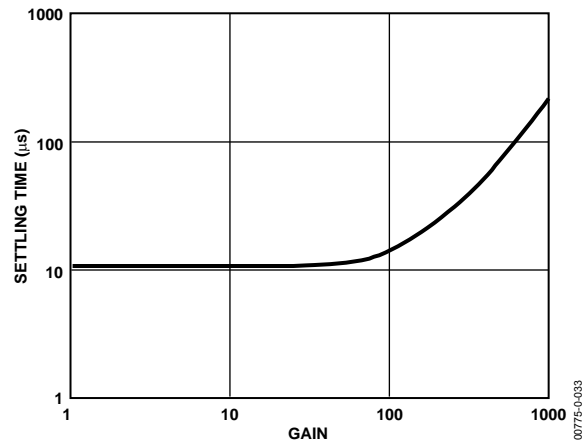


図 33. ゲイン対 0.01%へのセトリング・タイム、10 V ステップ

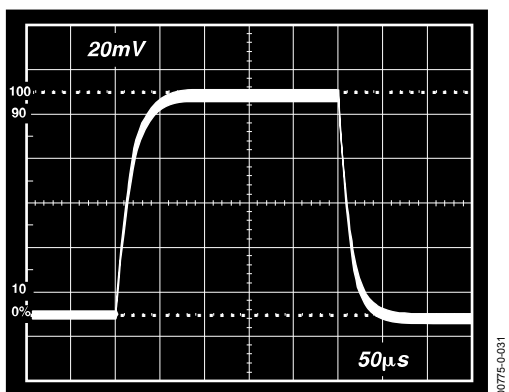


図 31. 小信号パルス応答、 $G = 1000$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

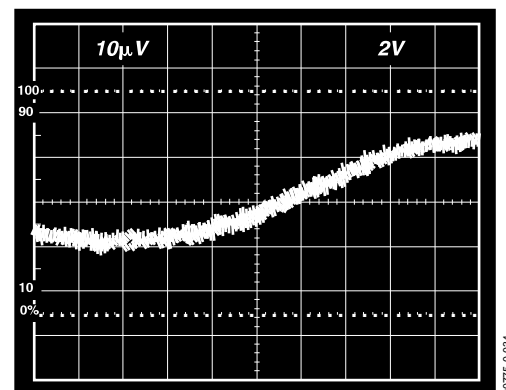
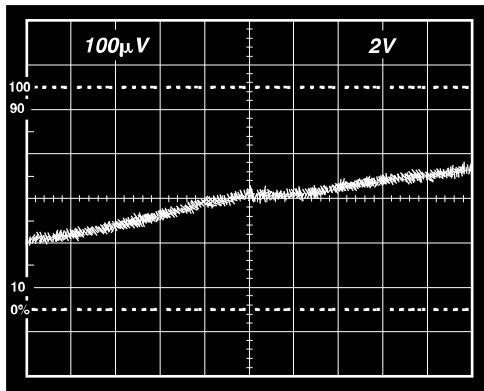
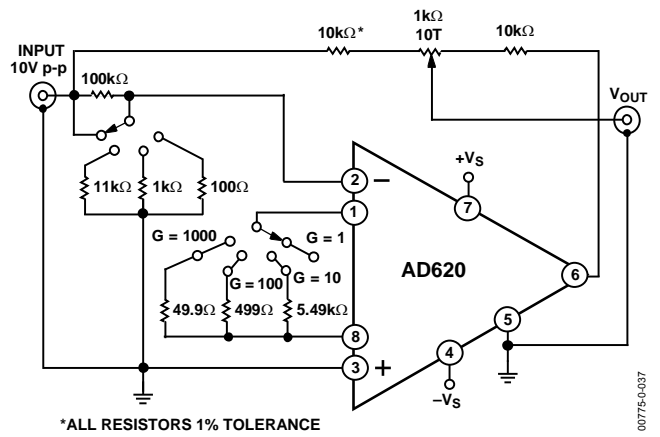


図 34. ゲイン非直線性、 $G = 1$ 、 $R_L = 10 \text{ k}\Omega$ ($10 \text{ }\mu\text{V} = 1 \text{ ppm}$)



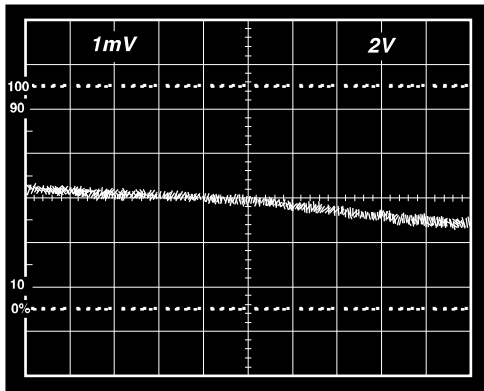
00775-0-035

図 35. ゲイン非直線性、 $G = 100$ 、 $R_L = 10 \text{ k}\Omega$
($100 \mu\text{V} = 10 \text{ ppm}$)



00775-0-037

図 37. セットリング・タイムのテスト回路



00775-0-038

図 36. ゲイン非直線性、 $G = 1000$ 、 $R_L = 10 \text{ k}\Omega$
($1 \text{ mV} = 100 \text{ ppm}$)

動作原理

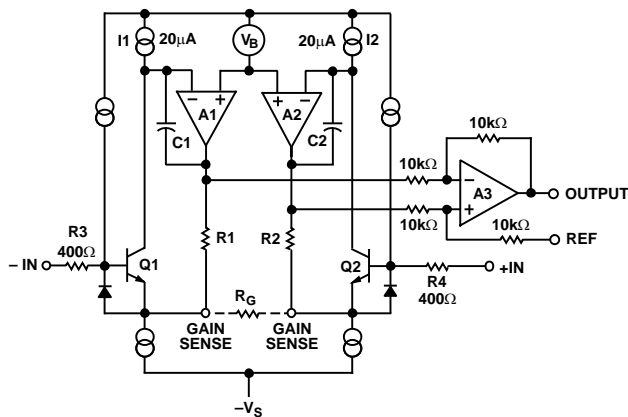


図 38.AD620 の簡略化した回路図

AD620 は、従来型 3 オペアンプ構成を改良した方式を採用するモノリシック計装アンプです。絶対値の調整により、1 本の抵抗でゲインを正確に ($G = 100$ で 0.15%) 設定することができます。モノリシック構造とレーザ・ウエハー・トリミングの採用により、回路部品の厳しいマッチングとトラッキングが可能になるため、この回路に固有な高レベルの性能が保証されます。

入力トランジスタ Q1 と Q2 は高精度な一対の差動バイポーラ入力を構成し (図 38)、さらに Super6eta プロセスにより入力バイアス電流が 1/10 に削減されています。Q1-A1-R1 のループと Q2-A2-R2 のループからの帰還により、入力デバイス Q1 と Q2 のコレクタ電流が一定に維持されるため、外付けのゲイン設定抵抗 R_G の両端に入力電圧が加えられます。これにより、入力から A1/A2 出力までの差動ゲインが発生し、このゲインは $G = (R_1 + R_2)/R_G + 1$ で表されます。ゲイン = 1 の減算器 A3 により同相モード信号を除去して、REF ピン電位を基準とするシングルエンド出力が発生されます。

また、 R_G の値はプリアンプ・ステージの相互コンダクタンスも決定します。ゲインを大きくするために R_G を小さくすると、相互コンダクタンスが入力トランジスタのコンダクタンスに向かって増加します。これには、次の 3 つの重要な利点があります。(a) 設定ゲインの増加に対してオープン・ループ・ゲインが大きくなるため、ゲインに関する誤差が小さくなります。(b) 設定ゲインとともにゲイン帯域幅積 (C1 と C2 およびプリアンプの相互コンダクタンスにより決定) が大きくなるため、周波数応答が最適化されます。(c) 入力電圧ノイズが、主にコレクタ電流と入力デバイスのベース抵抗で決定される $9 \text{ nV}/\sqrt{\text{Hz}}$ まで減少します。

内部ゲイン抵抗 R1 と R2 が絶対値 $24.7 \text{ k}\Omega$ になるように調整されるため、ゲインが 1 本の外付け抵抗で正確に設定できるようになります。

ゲイン式は次のようになります。

$$G = \frac{49.4 \text{ k}\Omega}{R_G} + 1$$

$$R_G = \frac{49.4 \text{ k}\Omega}{G - 1}$$

自作対購入: 代表的なブリッジ・アプリケーション誤差の計算

AD620 は、“自作”の 3 オペアンプ構成 IA デザインより優れた性能を提供し、さらにサイズの小型化、部品数の削減、電源電流の 1/10 への削減が可能です。図 39 に示す一般的なアプリケーションで、 $-40^\circ\text{C} \sim +85^\circ\text{C}$ の工業用温度範囲で 20 mV フルスケールのブリッジ出力を増幅するためにはゲイン = 100 が必要です。表 3 に、種々の誤差ソースの回路精度に対する影響を計算する方法を示します。

AD620 はどんなシステムで使用されても、低消費電力と低価格で優れた精度を提供します。シンプルなシステムでは、絶対精度とドリフト誤差が最も大きな誤差原因です。インテリジェントなプロセッサを持つ多くの複雑なシステムでは、オートゲイン/オートゼロ・サイクルによりすべての絶対精度誤差とドリフト誤差が除去されて、ゲイン、非直線性、ノイズの誤差だけが残るので、フル 14 ビット精度が可能になります。

自作回路の場合、OP07 の入力電圧オフセットとノイズの仕様が、 $\sqrt{2}$ 倍されていることに注意してください。これは、3 オペアンプ型の計装アンプは入力に 2 個のオペアンプを持っており、両方が総合入力誤差の成分になるためです。

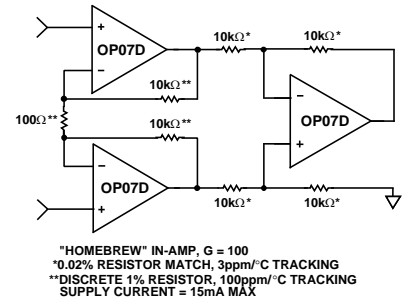
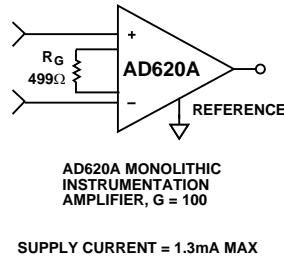
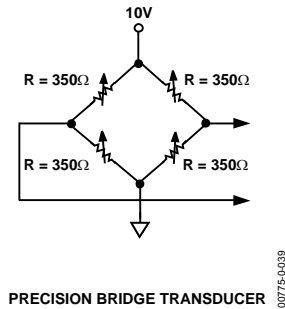


図 39.自作対購入

表 3.自作対購入の誤差比較

Error Source	AD620 Circuit Calculation	"Homebrew" Circuit Calculation	Error, ppm of Full Scale	
			AD620	Homebrew
ABSOLUTE ACCURACY at T_A = 25°C				
Input Offset Voltage, μV	125 $\mu\text{V}/20\text{ mV}$	$(150\ \mu\text{V} \times \sqrt{2})/20\text{ mV}$	6,250	10,607
Output Offset Voltage, μV	1000 $\mu\text{V}/100\text{ mV}/20\text{ mV}$	$((150\ \mu\text{V} \times 2)/100)/20\text{ mV}$	500	150
Input Offset Current, nA	2 nA $\times 350\ \Omega/20\text{ mV}$	$(6\text{ nA} \times 350\ \Omega)/20\text{ mV}$	18	53
CMR, dB	110 dB(3.16 ppm) $\times 5\text{ V}/20\text{ mV}$	$(0.02\% \text{ Match} \times 5\text{ V})/20\text{ mV}/100$	791	500
Total Absolute Error			7,559	11,310
DRIFT TO 85°C				
Gain Drift, ppm/°C	$(50\text{ ppm} + 10\text{ ppm}) \times 60^\circ\text{C}$	100 ppm/°C Track $\times 60^\circ\text{C}$	3,600	6,000
Input Offset Voltage Drift, $\mu\text{V}/^\circ\text{C}$	1 $\mu\text{V}/^\circ\text{C} \times 60^\circ\text{C}/20\text{ mV}$	$(2.5\ \mu\text{V}/^\circ\text{C} \times \sqrt{2} \times 60^\circ\text{C})/20\text{ mV}$	3,000	10,607
Output Offset Voltage Drift, $\mu\text{V}/^\circ\text{C}$	15 $\mu\text{V}/^\circ\text{C} \times 60^\circ\text{C}/100\text{ mV}/20\text{ mV}$	$(2.5\ \mu\text{V}/^\circ\text{C} \times 2 \times 60^\circ\text{C})/100\text{ mV}/20\text{ mV}$	450	150
Total Drift Error			7,050	16,757
RESOLUTION				
Gain Nonlinearity, ppm of Full Scale	40 ppm	40 ppm	40	40
Typ 0.1 Hz to 10 Hz Voltage Noise, $\mu\text{V p-p}$	0.28 $\mu\text{V p-p}/20\text{ mV}$	$(0.38\ \mu\text{V p-p} \times \sqrt{2})/20\text{ mV}$	14	27
Total Resolution Error			54	67
Grand Total Error			14,663	28,134

G = 100、V_S = ±15 V。
 (すべての誤差は min/max で、入力換算したもの)

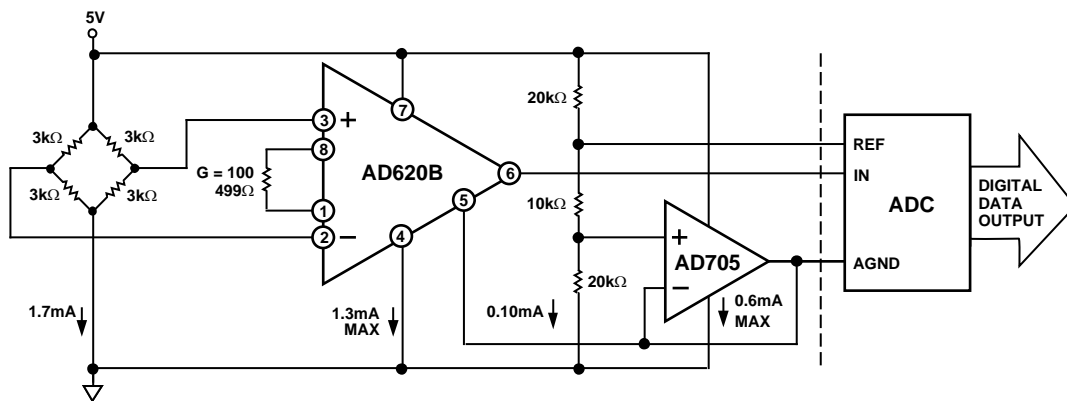


図 40. 5 V 単電源で動作する圧力モニタ回路

00775-0-042

圧力測定

AD620 は重量計のような多くのブリッジ・アプリケーションで役立ちますが、小型サイズと低消費電力が重要になる、低い電源電圧で動作する高抵抗の圧力センサーに特に適しています。

図 40 に、5 V 電源で動作する 3 kΩ の圧力トランスジューサ・ブリッジを示します。このような回路では、ブリッジの消費電流はわずか 1.7 mA です。AD620 とバッファ付き分圧器を追加すると、合計電源電流がわずか 3.8 mA となるようにシグナル・コンディショニングすることが可能になります。

AD620 は小型サイズと低価格であるため、特に電圧出力の圧力トランスジューサに適しています。このデバイスは、ノイズとドリフトが小さいため、血圧測定などのアプリケーションにも使うことができます。

医用 ECG

AD620 の電流ノイズは小さいため、1 MΩ 以上の高いソース抵抗が一般的に使用されている ECG モニタ (図 41) で使用することができます。AD620 は、低消費電力、低電源電圧、省スペースの 8 ピン・ミニDIP または SOIC パッケージであるため、バッテリー駆動のデータ・レコーダ向けの優れた選択肢になっています。

さらに、AD620 の小さいバイアス電流および電流ノイズと、小さい電圧ノイズの組み合わせにより、ダイナミックレンジを広くして性能を向上させることができます。

コンデンサ C1 の値は、駆動ループ右側部分の安定性を維持するように選択されます。アイソレーションのような適切な保護機能をこの回路に追加して、患者を保護する必要があります。

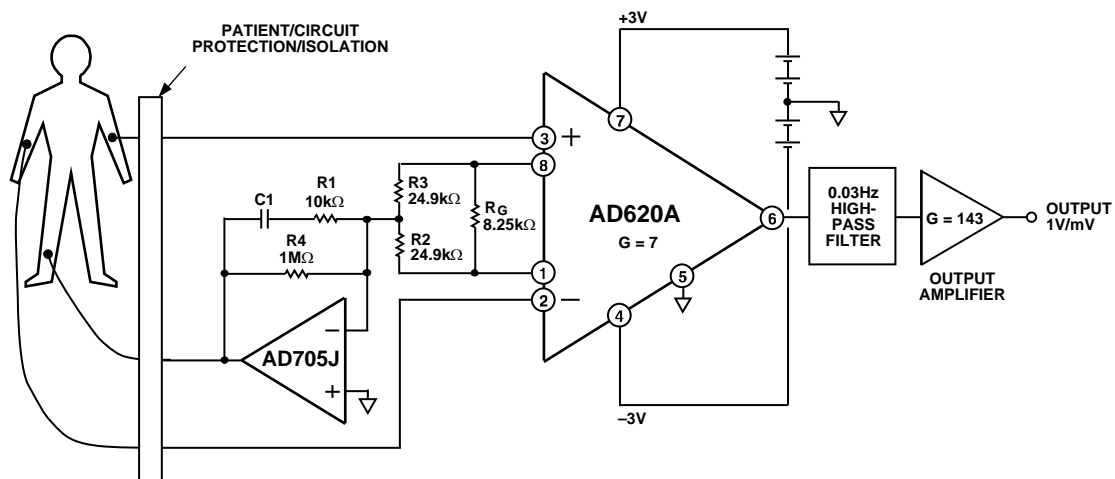


図 41. 医用 ECG モニタ回路

00775-0-043

高精度 V/I コンバータ

AD620、1 個の追加オペアンプ、2 本の抵抗の組み合わせにより、高精度電流源を構成することができます(図 42)。オペアンプは、リファレンス端子をバッファして優れたCMRを維持します。AD620 の出力電圧 V_x が R_1 の両端に現れ、これが電流に変換されます。オペアンプの入力バイアス電流より小さいこの電流が負荷に流れます。

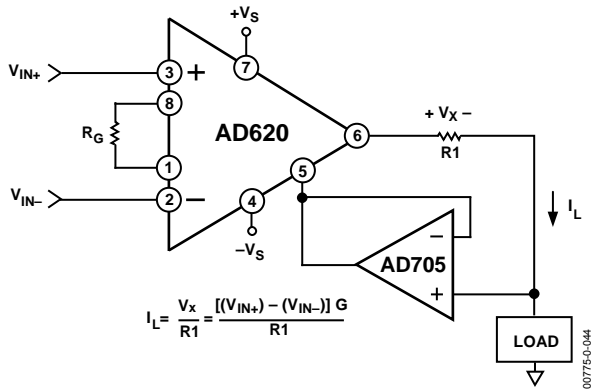


図 42. 高精度の電圧/電流コンバータ(±3 V、1.8 mA で動作)

ゲインの選択

AD620 のゲインは抵抗 R_G により(さらに正確には、ピン 1 とピン 8 の間のインピーダンスに無関係に)設定されます。AD620 は 0.1% ~ 1% の抵抗を使って正確なゲインを提供するようにデザインされています。表 4 に、種々のゲインに対して必要とされる R_G 値を示します。 $G = 1$ の場合、 R_G ピンは未接続 ($R_G = \infty$) にすることに注意してください。任意のゲインについては、 R_G は次式で計算することができます。

$$R_G = \frac{49.4k\Omega}{G-1}$$

ゲイン誤差を小さくするためには、 R_G に直列な寄生抵抗を小さくしてください。ゲイン・ドリフトを小さくするためには、 R_G の TC を小さくしてください(最適性能のためには 10 ppm/°C 以下)。

表 4. ゲイン抵抗に必要な値

1% Std Table Value of $R_G(\Omega)$	Calculated Gain	0.1% Std Table Value of $R_G(\Omega)$	Calculated Gain
49.9 k	1.990	49.3 k	2.002
12.4 k	4.984	12.4 k	4.984
5.49 k	9.998	5.49 k	9.998
2.61 k	19.93	2.61 k	19.93
1.00 k	50.40	1.01 k	49.91
499	100.0	499	100.0
249	199.4	249	199.4
100	495.0	98.8	501.0
49.9	991.0	49.3	1,003.0

入力と出力のオフセット電圧

AD620 の誤差が小さいことは、入力誤差と出力誤差の 2 つの誤差原因に起因しています。出力誤差は、入力に換算するときゲインで除算します。実際、入力誤差は高いゲインで支配的で、出力誤差は低いゲインで支配的です。与えられたゲインに対する総合 V_{OS} は次式で計算されます。

$$\text{総合誤差 RTI} = \text{入力誤差} + (\text{出力誤差}/G)$$

$$\text{総合誤差 RTO} = (\text{入力誤差} \times G) + \text{出力誤差}$$

リファレンス・ピン

リファレンス・ピンの電位がゼロ出力電圧を決定するため、負荷のグラウンドとシステムの残りの部分のグラウンドが正確に一致しない場合に特に役立ちます。このピンは、出力に対して高精度なオフセットを直接与える方法を提供し、電源電圧内で許容レンジは 2 V になります。最適 CMR を得るためには、寄生抵抗を小さくする必要があります。

入力保護

AD620 は入力に 400 Ω の直列薄膜抵抗を内蔵しているため、最大 ±15 V または ±60 mA の数時間の入力過負荷に安全に耐えることができます。この保護は、すべてのゲインと電源のオン/オフにも適用されます。信号ソースとアンプの電源が別々に供給されるため、この機能は特に重要です。電流は、長時間 6 mA を超えることはできません ($I_{IN} \leq V_{IN}/400 \Omega$)。電源電圧を超える入力過負荷の場合、入力を電源にクランプすると(FD333 のような低リーク・ダイオードを使います)、必要とされる抵抗が小さくなるので、ノイズが削減されます。

RF干渉

すべての計装アンプは、帯域外の小さい信号を整流します。外乱は、小さい DC 電圧オフセットとして現れることがあります。高周波信号は、計装アンプの入力に接続するローパス RC 回路で除去することができます。図 43 に、このような構成を示します。このフィルタは、次式の関係を使って入力信号を制限します。

$$\text{FilterFreq}_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$\text{FilterFreq}_{CM} = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10C_C$ 。

C_D は差信号に影響を与えます。 C_C は同相モード信号に影響を与えます。 $R \times C_C$ が一致しないと、AD620 の CMRR が低下します。CMRR 帯域幅性能を誤って低下させないように、 C_C を C_D より少なくとも 1 桁小さくしてください。 $C_D:C_C$ 比を大きくすることにより、 C_C 間の不一致の影響を小さくすることができます。

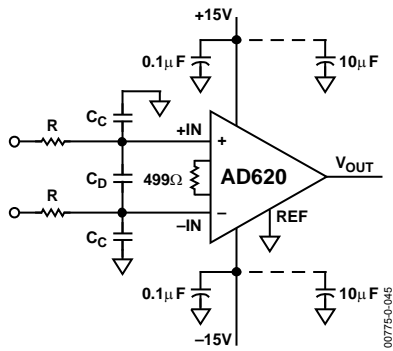


図 43. RF 干渉を減衰させる回路

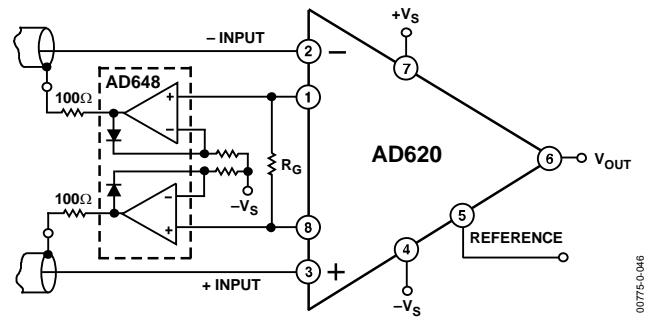


図 44. 差動シールド・ドライバ

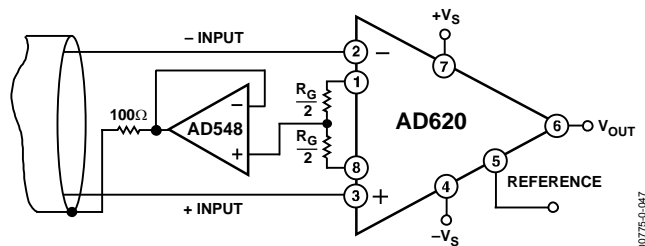


図 45. 同相モード・シールド・ドライバ

同相モード除去比

AD620 のような計装アンプは、高い CMR を提供します。CMR は、両入力を同じ量だけ変化させたときの、出力電圧の変化を表します。これらの仕様は、通常フル・レンジ入力電圧変化と指定されたソース不平衡に対して規定されます。

最適CMRを得るためには、リファレンス・ピンを低インピーダンス・ポイントに接続し、さらに容量差と抵抗差を 2 つの入力間で最小に維持する必要があります。多くのアプリケーションで、シールドされたケーブルを使ってノイズを小さくしています。全周波数で最適なCMRを得るためには、シールドを正しく駆動する必要があります。図 44 と 図 45 に示すアクティブ・データ・ガードでは、AC同相モード除去比を向上させるため、入力ケーブル・シールドの容量をブートストラップすることにより、2つの入力間の容量不一致が小さくなるようにしています。

グラウンド接続

AD620 の出力電圧は、リファレンス・ピンを基準にして発生されます。REF ピンを該当するローカル・グラウンドに接続することにより、多くのグラウンド問題を解決することができます。

低レベルのアナログ信号をノイズの多いデジタル環境から分離するため、多くのデータ・アキュイジション部品では、アナログとデジタルのグラウンド・ピンが分かれています(図 46 参照)。1本のグラウンド・ラインを使用することは便利ですが、グラウンド配線と回路カードのPCパターンを通過する電流が数百ミリボルトの誤差を発生させることがあります。このため、別々のグラウンド・リターンを使って、敏感なポイントからシステム・グラウンドへ流れる電流を小さくする必要があります。これらのグラウンド・リターンは 1 点で接続する必要があります。通常はADCパッケージで接続するのが最適です(図 46)。

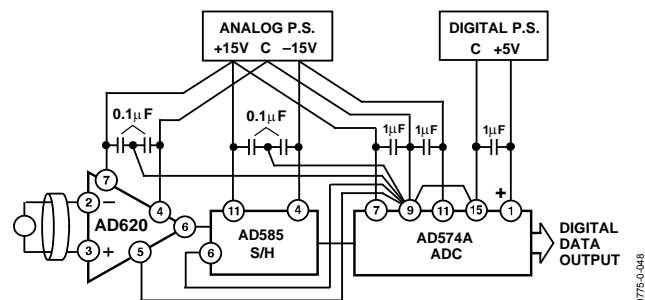


図 46. 基本的なグラウンド接続

入力バイアス電流のグラウンド・リターン

入力バイアス電流は、アンプの入力トランジスタにバイアスを与えるために流す電流です。これらの電流に対しては、直流リターン・パスを設ける必要があります。このため、トランスやAC結合ソースのようなフローティング入力ソースを増幅する場合、各入力からグラウンドへのDCパスが必要です(図 47、図 48、図 49 参照)。計装アンプ・アプリケーションの詳細については、「A Designer's Guide to Instrumentation Amplifiers」(アナログ・デバイセズから無償提供)を参照してください。

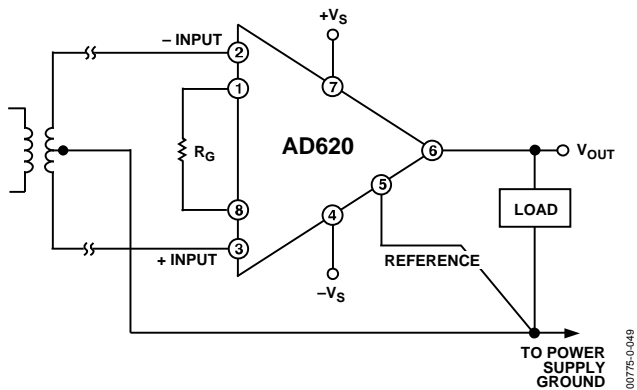


図 47. バイアス電流のグラウンド・リターン—トランス結合入力

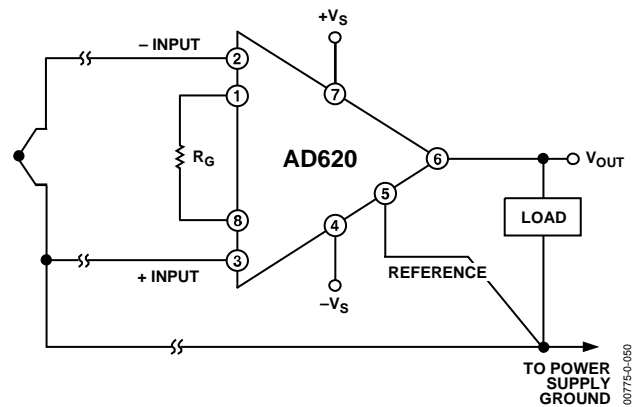


図 48. バイアス電流のグラウンド・リターン—熱電対入力

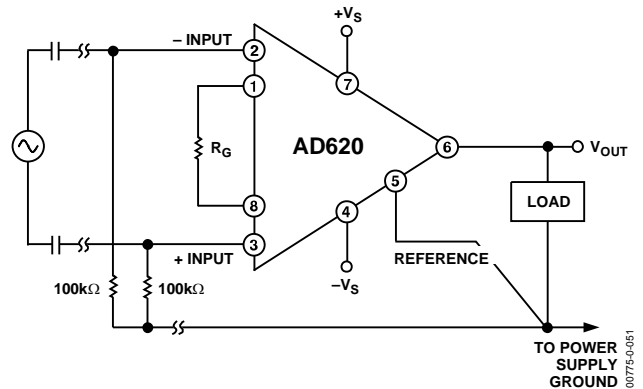
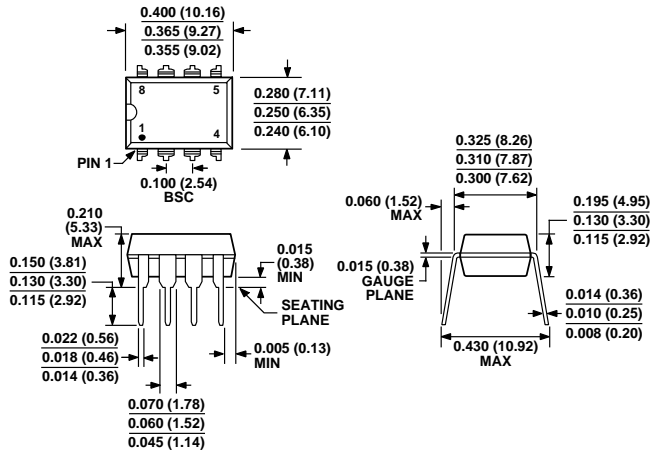


図 49. バイアス電流のグラウンド・リターン—AC 結合入力

外形寸法

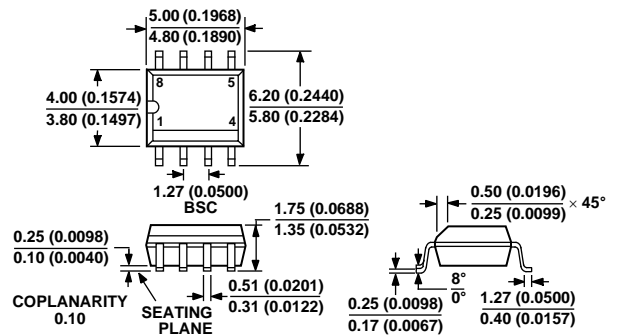


COMPLIANT TO JEDEC STANDARDS MS-001-BA

CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

図 50. 8ピン・プラスチック・デュアルインライン・パッケージ [PDIP]

ナロー・ボディ(N-8).寸法表示:インチ(mm)



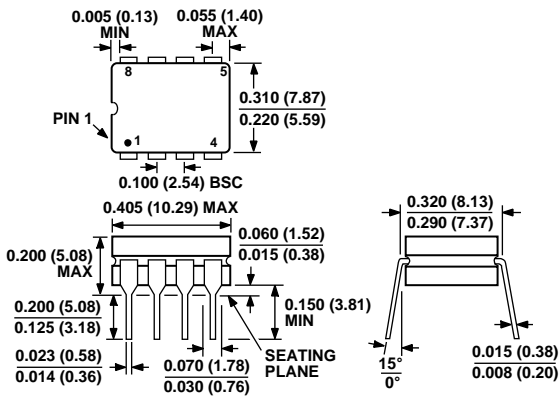
COMPLIANT TO JEDEC STANDARDS MS-012AA

CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

図 52. 8ピン標準スモール・アウトライン・パッケージ[SOIC]

ナロー・ボディ(R-8)

寸法: mm (インチ)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

図 51. 8ピン・セラミック・デュアルインライン・パッケージ [CERDIP]

(Q-8)

寸法:インチ(mm)

オーダー・ガイド

Model	Temperature Range	Package Option ¹
AD620AN	-40°C to +85°C	N-8
AD620ANZ ²	-40°C to +85°C	N-8
AD620BN	-40°C to +85°C	N-8
AD620BNZ ²	-40°C to +85°C	N-8
AD620AR	-40°C to +85°C	R-8
AD620ARZ ²	-40°C to +85°C	R-8
AD620AR-REEL	-40°C to +85°C	13" REEL
AD620ARZ-REEL ²	-40°C to +85°C	13" REEL
AD620AR-REEL7	-40°C to +85°C	7" REEL
AD620ARZ-REEL7 ²	-40°C to +85°C	7" REEL
AD620BR	-40°C to +85°C	R-8
AD620BRZ ²	-40°C to +85°C	R-8
AD620BR-REEL	-40°C to +85°C	13" REEL
AD620BRZ-RL ²	-40°C to +85°C	13" REEL
AD620BR-REEL7	-40°C to +85°C	7" REEL
AD620BRZ-R7 ²	-40°C to +85°C	7" REEL
AD620ACHIPS	-40°C to +85°C	Die Form
AD620SQ/883B	-55°C to +125°C	Q-8

¹ N = プラスチック DIP、Q = CERDIP、R = SOIC。

² Z = 鉛フリー・デバイス。