

特長

使用が簡単

低消費電力

1 mAの消費電流(+5 V電源で5 mW)

+5 Vで高速、高いセトリング

300 MHz、-3 dB帯域幅($G = +1$)

180 MHz、-3 dB帯域幅($G = +2$)

2000 V/ μ sのスルーレート

0.1%まで29 nsのセトリング時間

優れたビデオ特性($R_L = 1 k\Omega$ 、 $G = +2$)

25 MHzまで0.1 dBのゲイン平坦性

0.02%の微分ゲイン誤差

0.06°の微分位相誤差

低歪み

-70 dBcの全高調波歪み@5 MHz

-62 dBcの全高調波歪み@20 MHz

単電源動作

+5 V単電源ですべての仕様を規定

アプリケーション

高速システム

ビデオ・スイッチ

A/D用ドライバ

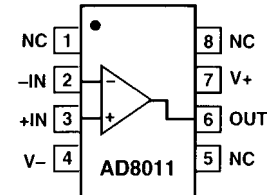
放送局用カメラ

CCD画像システム

超音波システム(マルチチャンネル)

機能ブロック図

8ピン・プラスチック・ミニDIPおよびSOIC



NC = 無接続

概要

AD8011は、+5 Vまたは ± 5 V電源で動作するように設計された低消費電力の高速オペアンプです。このデバイスは、広い帯域幅、低歪みおよび低電力特性を備えていますので、汎用のオペアンプとして理想的です。

AD8011は、消費電力の大きい高速オペアンプの置き換えとして使うこともできます。AD8011は電流帰還型オペアンプです。+5 V電源動作で、0.02%と0.06°の微分ゲイン誤差と微分位相誤差を維持しながら25 MHzまで0.1 dBのゲイン平坦性を備えています。したがってAD8011は、カメラやビデオ・スイッチ等の放送局用のビデオ機器または携帯型の高速システム機器に最適です。さらにAD8011は、低歪みと高速セトリング特性を備えていますので、8、10、12ビットの高速A/D変換のバッファに適しています。

AD8011の最大消費電流は1 mAで、さらに+5 V ~ +12 V単電源で動作します。パッケージは8ピンDIPと8ピンSOICパッケージです。以上の特長により、AD8011は携帯型のバッテリー駆動の応用に最適です。

AD8011は、-40 ~ +85 °Cの産業用温度範囲で製品が供給されています。

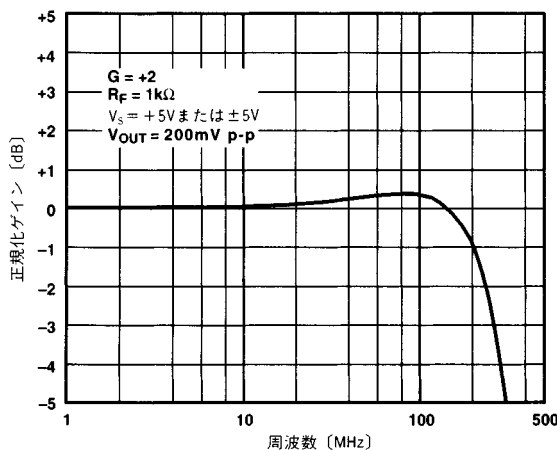


図1. AD8011の周波数応答; $G = +2$ 、 $V_S = +5$ Vまたは ± 5 V

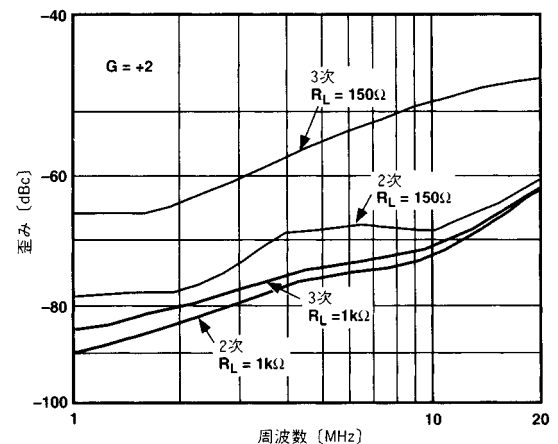


図2. AD8011の歪みの周波数特性; $V_S = \pm 5$ V

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

AD8011 仕様

デュアル電源(特に指定のない限り@ $T_A = +25$ 、 $V_S = \pm 5V$ 、 $G = +2$ 、 $R_F = 1K$ 、 $R_L = 1K$)

モデル	条件	AD8011A			単位
		Min	Typ	Max	
ダイナミック性能					
- 3 dB小信号帯域幅、 $V_O < 1 V_{P-P}$	$G = +1$	340	400		MHz
- 3 dB小信号帯域幅、 $V_O < 1 V_{P-P}$	$G = +2$	180	210		MHz
- 3 dB大信号帯域幅、 $V_O = 5 V_{P-P}$	$G = +10$ 、 $R_F = 500$		57		MHz
0.1 dB平坦性の帯域幅	$G = +2$	20	25		MHz
スルーレート	$G = +2$ 、 $V_O = 4V$ ステップ		3500		V/ μ s
	$G = -1$ 、 $V_O = 4V$ ステップ		1100		V/ μ s
0.1%までのセトリング時間	$G = +2$ 、 $V_O = 2V$ ステップ		25		ns
立ち上がりおよび立ち下がり時間	$G = +2$ 、 $V_O = 2V$ ステップ		0.4		ns
	$G = -1$ 、 $V_O = 2V$ ステップ		3.7		ns
ノイズ/高調波性能					
2次高調波	$f_c = 5$ MHz、 $V_O = 2 V_{P-P}$ 、 $G = +2$ $R_L = 1k$		- 75		dB
	$R_L = 150$		- 67		dB
3次高調波	$R_L = 1k$		- 70		dB
	$R_L = 150$		- 54		dB
入力電圧ノイズ	$f = 10$ kHz		2		nV/ \sqrt{Hz}
入力電流ノイズ	$f = 10$ kHz、+ 入力		5		pA/ \sqrt{Hz}
	- 入力		5		pA/ \sqrt{Hz}
微分ゲイン誤差	NTSC、 $G = +2$ 、 $R_L = 1k$		0.02		%
	$R_L = 150$		0.02		%
微分位相誤差	NTSC、 $G = +2$ 、 $R_L = 1k$		0.06		Degrees
	$R_L = 150$		0.3		Degrees
DC性能					
入力オフセット電圧			2	5	\pm mV
	$T_{MIN} - T_{MAX}$		2	6	\pm mV
オフセット・ドリフト			10		μ V/
- 入力バイアス電流			5	15	\pm μ A
	$T_{MIN} - T_{MAX}$			20	\pm μ A
+ 入力バイアス電流			5	15	\pm μ A
	$T_{MIN} - T_{MAX}$			20	\pm μ A
オープンループ・トランス抵抗		800	1300		k
	$T_{MIN} - T_{MAX}$	550			k
入力特性					
入力抵抗	+ 入力		450		k
入力容量	+ 入力		2.3		pF
入力同相電圧範囲		3.8	4.1		\pm V
同相除去比					
オフセット電圧	$V_{CM} = \pm 2.5 V$	- 52	- 57		dB
出力特性					
出力電圧振幅		3.9	4.1		\pm V
出力抵抗			0.1	0.3	
出力電流	$T_{MIN} - T_{MAX}$	15	30		mA
短絡回路電流			60		mA
供給電源					
動作範囲		± 1.5		± 6.0	V
無負荷時電源電流	$T_{MIN} - T_{MAX}$		1.0	1.2	mA
電源変動除去比	$V_S = \pm 5 V \pm 1 V$	55	58		dB

仕様は予告なしに変更する場合があります。

単電源(特に指定のない限り@ $T_A = +25$ 、 $V_S = +5V$ 、 $G = +2$ 、 $R_F = 1k$ 、 $V_{CM} = 2.5V$ 、 $R_L = 1k$)

モデル	条件	AD8011A			単位
		Min	Typ	Max	
ダイナミック性能					
- 3dB小信号帯域幅、 $V_O < 0.5V_{P-P}$	$G = +1$	270	328		MHz
- 3dB小信号帯域幅、 $V_O < 0.5V_{P-P}$	$G = +2$	150	180		MHz
- 3dB大信号帯域幅、 $V_O = 2.5V_{P-P}$	$G = +10$ 、 $R_F = 500$		57		MHz
0.1dB平坦性の帯域幅	$G = +2$	15	20		MHz
スルーレート	$G = +2$ 、 $V_O = 2V$ ステップ		2000		V/ μ s
	$G = -1$ 、 $V_O = 2V$ ステップ		500		V/ μ s
0.1%までのセトリング時間	$G = +2$ 、 $V_O = 2V$ ステップ		29		ns
立ち上がりおよび立ち下がり時間	$G = +2$ 、 $V_O = 2V$ ステップ		0.6		ns
	$G = -1$ 、 $V_O = 2V$ ステップ		4		ns
ノイズ/高調波性能					
2次高調波	$f_C = 5MHz$ 、 $V_O = 2V_{P-P}$ 、 $G = +2$ $R_L = 1k$		- 84		dB
	$R_L = 150$		- 67		dB
3次高調波	$R_L = 1k$		- 76		dB
	$R_L = 150$		- 54		dB
入力電圧ノイズ	$f = 10kHz$		2		nV/ \sqrt{Hz}
入力電流ノイズ	$f = 10kHz$ 、+ 入力		5		pA/ \sqrt{Hz}
	- 入力		5		pA/ \sqrt{Hz}
微分ゲイン誤差	NTSC、 $G = +2$ 、 $R_L = 1k$		0.02		%
	$R_L = 150$		0.6		%
微分位相誤差	NTSC、 $G = +2$ 、 $R_L = 1k$		0.06		Degrees
	$R_L = 150$		0.8		Degrees
DC性能					
入力オフセット電圧			2	5	mV
	$T_{MIN} - T_{MAX}$		2	6	mV
オフセット・ドリフト			10		μ V/
- 入力バイアス電流			5	15	$\pm \mu$ A
	$T_{MIN} - T_{MAX}$			20	$\pm \mu$ A
+ 入力バイアス電流			5	15	$\pm \mu$ A
	$T_{MIN} - T_{MAX}$			20	$\pm \mu$ A
オープンループ・トランス抵抗		800	1300		k
	$T_{MIN} - T_{MAX}$	550			k
入力特性					
入力抵抗	+ 入力		450		k
入力容量	+ 入力		2.3		pF
入力同相電圧範囲		1.5 ~ 3.5	1.2 ~ 3.8		V
同相除去比					
オフセット電圧	$V_{CM} = 1.5V \sim 3.5V$	- 52	- 57		dB
出力特性					
出力電圧振幅		1.2 ~ 3.8	0.9 ~ 4.1		$\pm V$
出力抵抗			0.1	0.3	
出力電流	$T_{MIN} - T_{MAX}$	15	30		mA
短絡回路電流			50		mA
供給電源					
動作範囲		+ 3		+ 12	V
無負荷時電源電流	$T_{MIN} - T_{MAX}$		0.8	1.0	mA
電源変動除去比	$\Delta V_S = \pm 1V$	55	58		dB

仕様は予告なしに変更する場合があります。

AD8011

絶対最大定格¹

電源電圧 +12.6 V

内部消費電力²

プラスチック・パッケージ(N) ... デイレーティング曲線を参照
 SOパッケージ(R) デイレーティング曲線を参照
 入力電圧(同相) $\pm V_S$
 差動入力電圧 $\pm 2.5 V$
 出力短絡回路期間 電力デイレーティング曲線を参照
 保管温度範囲(N, R) -65 ~ +125
 動作温度範囲(Aグレード)..... -40 ~ +85
 リード温度範囲(ハンダ付け、10秒) +300

注

¹ “絶対最大定格”を超えるストレスはデバイスに永久破壊をもたらすことがあります。この定格はデバイスの単なるストレスの度合いであり、基本的な動作あるいは動作の項に示す他の条件においてこの定格は考慮されていません。デバイスのある項目についての絶対最大定格の状態に長時間さらすとデバイスの信頼性に影響を与えます。

² 仕様は空冷の無い状態；
 8ピン・プラスチック・パッケージ： $\theta_{JA} = 90$ / W
 8ピンSOICパッケージ： $\theta_{JA} = 140$ / W

オーダー・ガイド

モデル	温度範囲	パッケージ・オプション
AD8011AN	-40 ~ +85	8ピン・プラスチックDIP
AD8011AR	-40 ~ +85	8ピン・プラスチックSOIC
AD8011-EB		SOIC評価ボード、G = +2

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD8011には当社独自のESD保護回路を備えています。高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

最大消費電力

AD8011が安全に消費できる最大電力は接合温度の制約を受けません。プラスチック・デバイスの最大安全接合温度は、プラスチックの融点温度によって決まります。これは約+150です。この限度を一時的に超えた場合、パッケージ内のチップ上に掛かるストレスの変動によってパラメトリック性能が変化します。またかなり長い時間接合温度が+175を超えた場合、デバイスの機能が損なわれます。

AD8011は内部で短絡回路保護を施していますが、これだけではすべての条件下で最大接合温度(+150)を超えない保証となりません。適切に動作させるために、最大電力デイレーティング曲線(図3)を参照する必要があります。

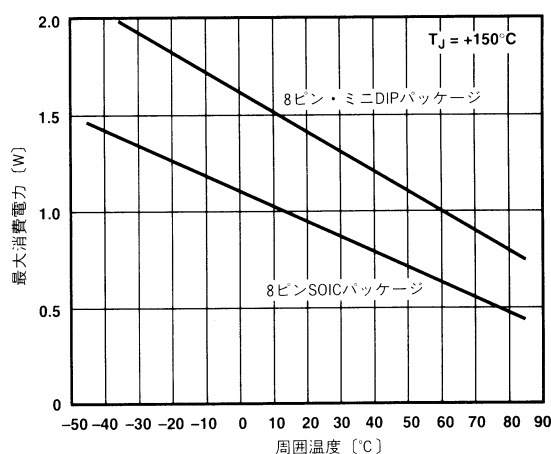


図3. 最大消費電力と温度の関係



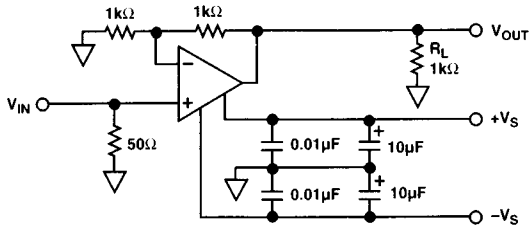


図4. テスト回路、ゲイン = +2

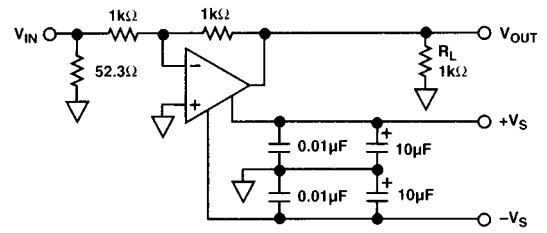


図7. テスト回路、ゲイン = -1

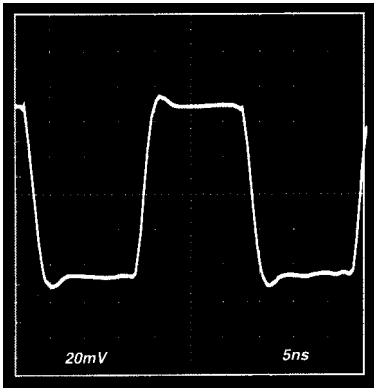


図5. *100 mVステップ応答、 $G = +2$ 、 $V_S = \pm 2.5\text{V}$ または $\pm 5\text{V}$

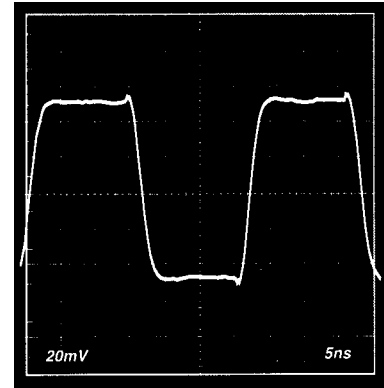


図8. *100 mVステップ応答、 $G = -1$ 、 $V_S = \pm 2.5\text{V}$ または $\pm 5\text{V}$

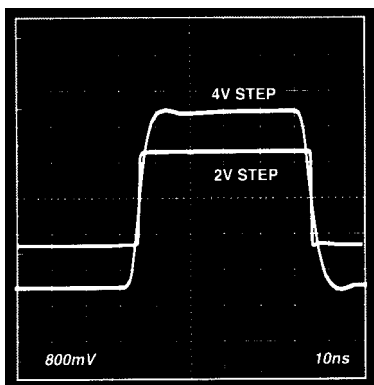


図6. *ステップ応答、 $G = +2$ 、 $V_S = \pm 2.5\text{V}$ (2Vステップ)または $\pm 5\text{V}$ (4Vステップ)

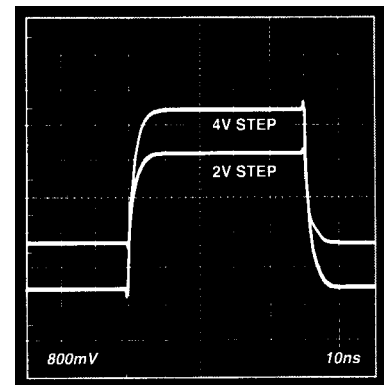


図9. *ステップ応答、 $G = -1$ 、 $V_S = \pm 2.5\text{V}$ (2Vステップ)または $\pm 5\text{V}$ (4Vステップ)

*注意: $V_S = \pm 2.5\text{V}$ 動作は $V_S = +5\text{V}$ 単電源動作と同じです。

AD8011

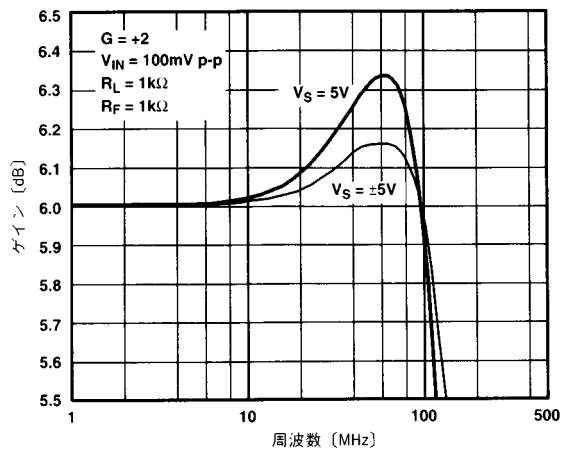


図10. ゲイン平坦性 ; $G = +2$

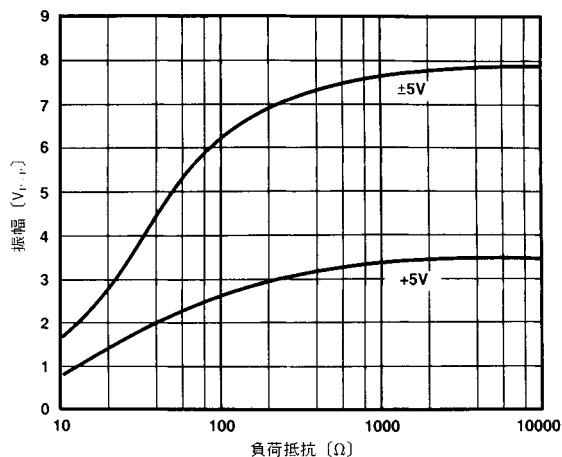


図13. 出力電圧振幅と負荷

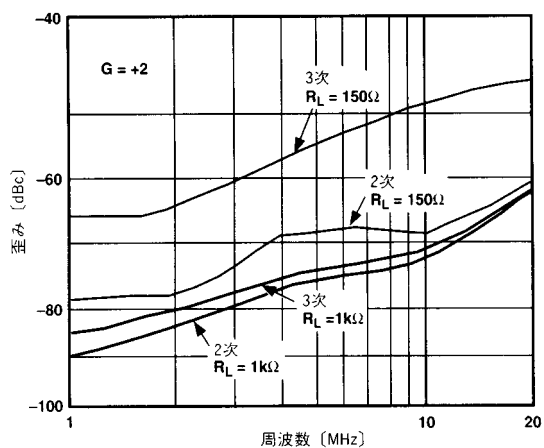


図11. 歪みの周波数特性 ; $V_S = \pm 5V$

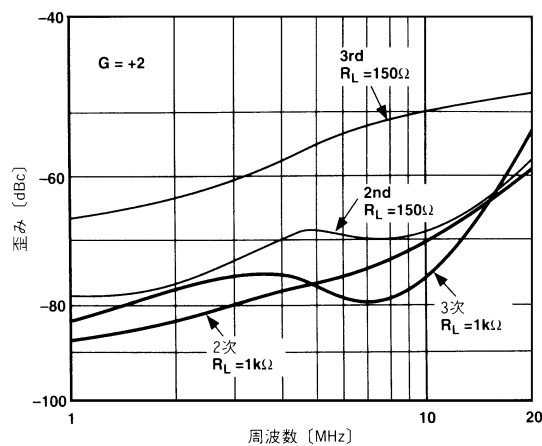


図14. 歪みの周波数特性 ; $V_S = +5V$

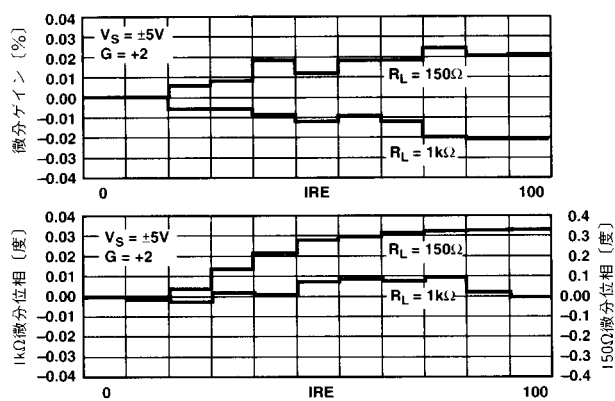


図12. 微分位相と微分ゲイン ; $V_S = \pm 5V$

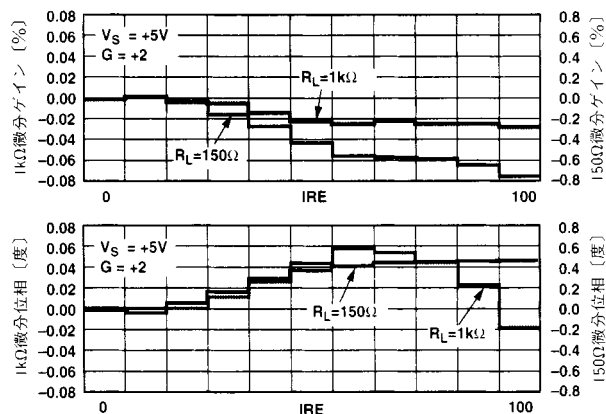


図15. 微分位相と微分ゲイン ; $V_S = +5V$

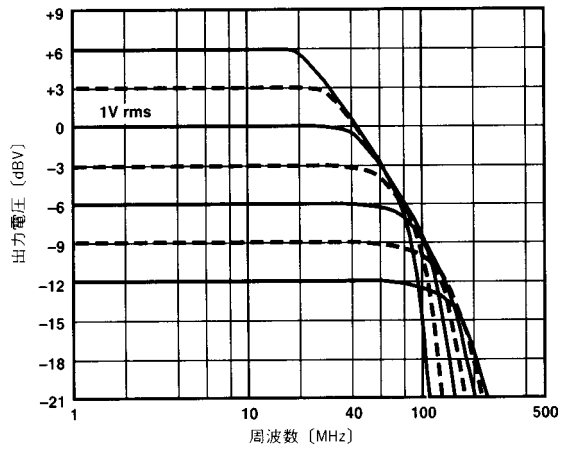


図16. 大信号周波数応答; $V_S = \pm 5V$, $G = +2$

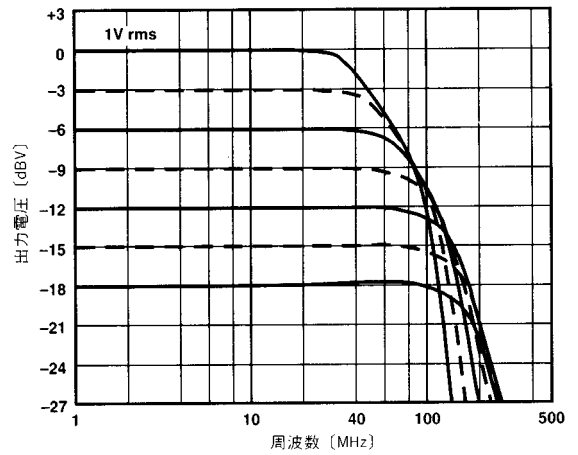


図19. 大信号周波数応答; $V_S = +5V$, $G = +2$

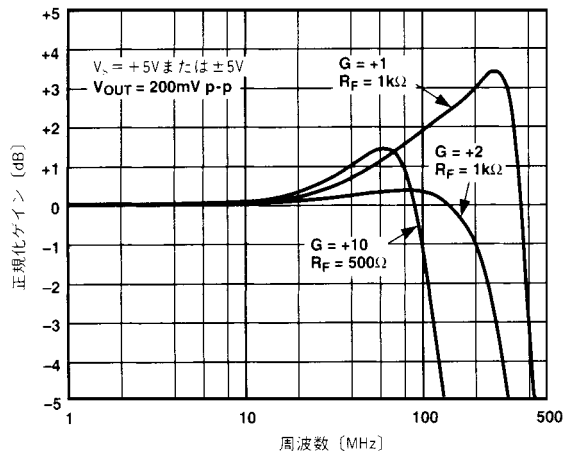


図17. 周波数応答; $G = +1, +2, +10$; $V_S = +5V$ または $\pm 5V$

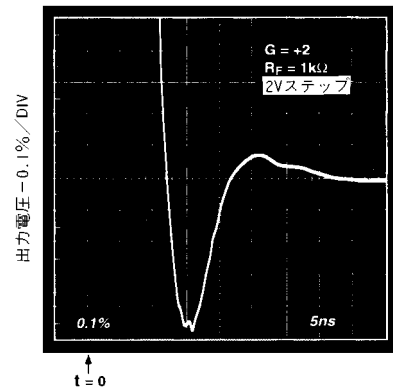


図20. 短時間セトリング時間; $V_S = +5V$ または $\pm 5V$

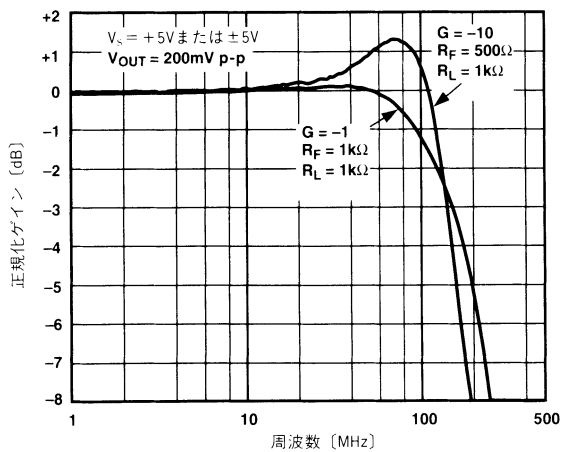


図18. 周波数応答; $G = -1, -10$; $V_S = +5V$ または $\pm 5V$

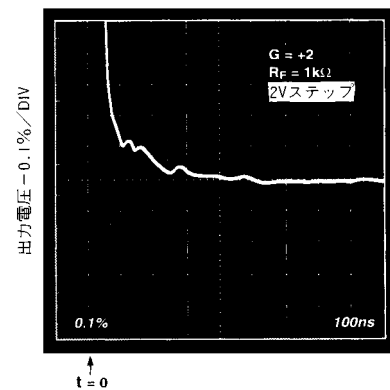


図21. 長時間セトリング時間; $V_S = +5V$ または $\pm 5V$

AD8011

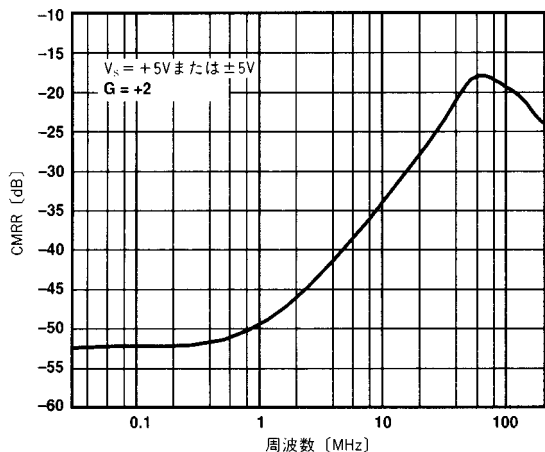


図22. CMRRの周波数特性; $V_s = +5V$ または $\pm 5V$

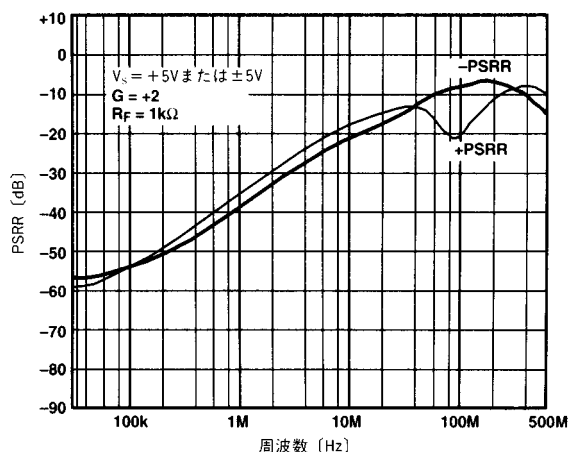


図25. PSRRの周波数特性; $V_s = +5V$ または $\pm 5V$

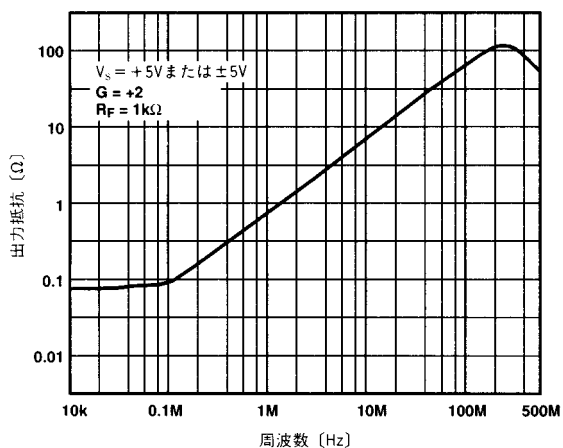


図23. 出力抵抗の周波数特性; $V_s = +5V$ または $\pm 5V$

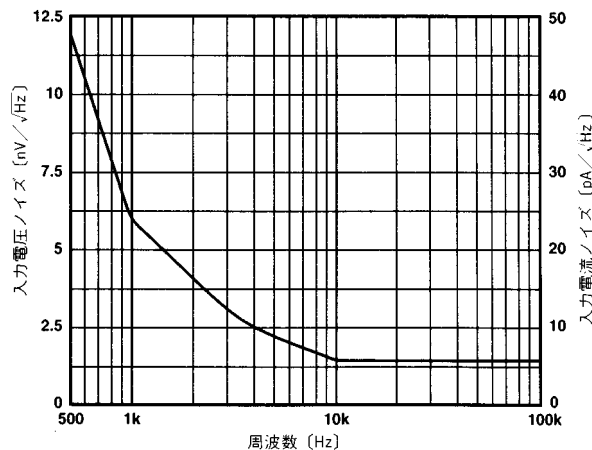


図26. ノイズの周波数特性; $V_s = +5V$ または $\pm 5V$

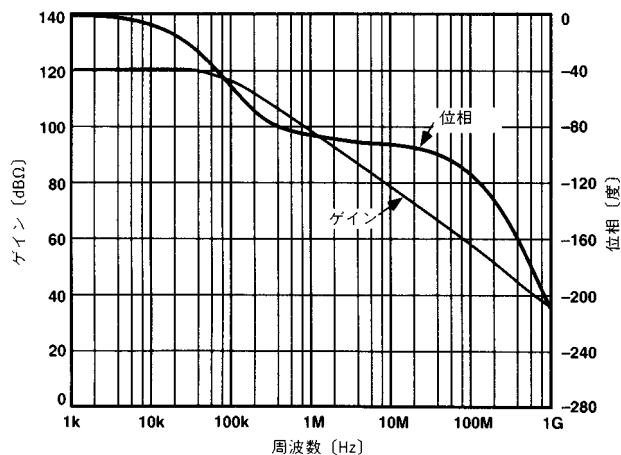


図24. トランスインピーダンス・ゲインと位相の周波数特性

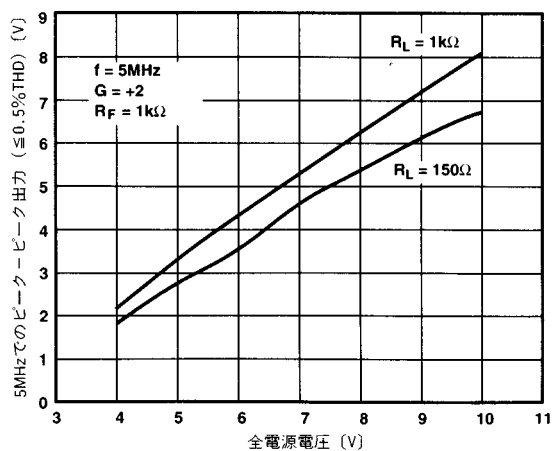


図27. 出力振幅と電源

動作の原理

AD8011は、優れた帯域幅、消費電力、歪み、信号振幅等の特性を備えた高速電流帰還型のオペアンプです。現在AD8011のように数MHzの周波数まで以上のようなAC特性あるい或(周波数× V_{SIG})/(歪み×消費電力)性能を備えたICアンプは存在しません。コンプリメンタリ高速バイポーラ・プロセスと独自の設計技術により優れたダイナミック特性(ノイズ性能も含む)を実現しました。従来のオペアンプのゲイン段は、ネルソン・アンプと呼ばれる1段のコンプリメンタリ・ミラー型の構造を採用していましたが、AD8011は2段のコンプリメンタリ構造を採用しています。この2段型の設計手法は、AD9617等で採用されていましたが、消費電力が大きいことが特徴でした。しかしAD8011は、静止電流および動作電流が小さく、さらにネルソン型のアンプと同様に高い周波数の信号を扱うこと可能で、また多くの電流を流すことも可能です。つまりこの製品の高速出力立ち上がり/立ち下がり時間とスルーレートは、ゲイン段のDC静止電流ではなく(入力レベル・シフト用のダイオードQ1とQ2は例外)、それぞれアンプの小信号帯域幅と入力信号ステップの振幅によって左右されます。2段の設計技術により、同じ消費電力でより大きなゲイン帯域幅積(GBWP)を実現できました。したがって優れた信号歪み性能とより大きな外部負荷駆動能力を備えています。さらに2段目のゲイン段は負荷駆動の影響を受けるA3の入力を絶縁しますし、比較的低い歪み特性と高いオープンループ・ゲイン性能によって優れた非直線性がもたらされます。

結論として、高い外部負荷駆動能力と低いIAC歪み特性が要求される場合、AD8011のような2段のゲイン段を持つアンプの方が消費電力の点で従来の1段のデバイスより優れています。さらに電流帰還型のアンプの方が、電圧帰還型のアンプよりクロズドループ帯域幅変動対外部ゲイン変動(R_N を変更:帯域幅はゲインに反比例)の点で優れています。またこのアンプの優れた特性の1つに、+5V単電源で動作するということが挙げられます。これは幅広い同相入力特性と出力電圧範囲を備えているためです。5V電源動作の場合、静止電流は10V電源の場合の半分になり、またACおよびDC特性は若干低下します。データ・シートの仕様の項を比較して下さい。

DCゲイン特性

ゲイン段、A1/A1BとA2/A2Bによって負帰還の伝達抵抗ゲインがもたらされます。図28を参照して下さい。A3はユニティ・ゲインのバッファで、A2と外部負荷を絶縁します。各段は対称的な設計を施しています(示されていませんがA3も対称的に設計されています)。前述したように、これにより信号の歪みを大幅に低下させ、また静止電流も減らしています。DCから低周波領域では、クロズドループ・ゲインは以下のように近似できます。

$$G = 1 + R_F/R_N \quad \text{非反転動作}$$

$$G = -R_F/R_N \quad \text{反転動作}$$

この関係は、すべてのオペアンプのものと同じです。出力を駆動するのに必要な反転入力誤差電流(I_E)と反転 $I_E \times R_N$ 降下により(誤

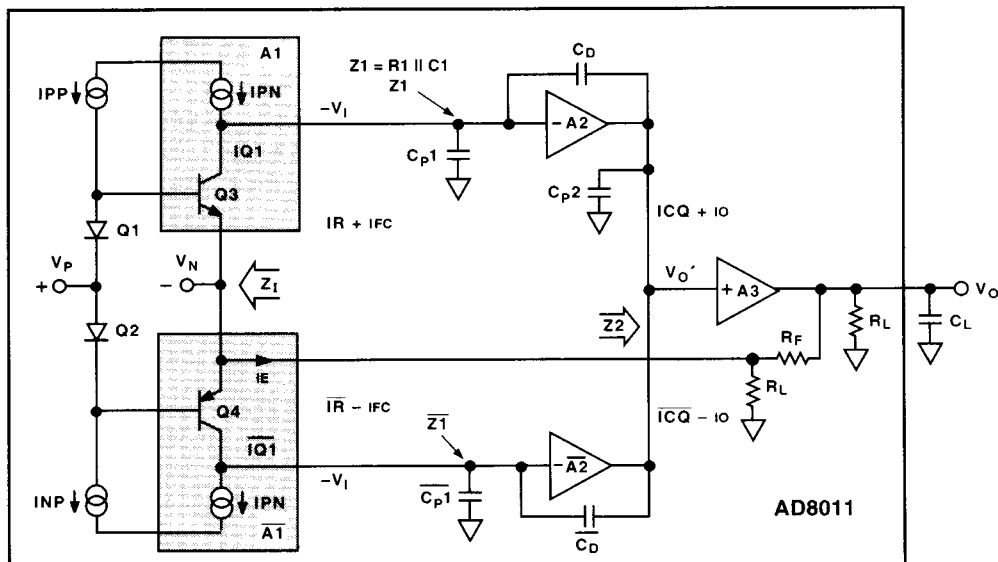


図28. 簡略化したブロック図

AD8011

差電流 × オープンループ反転入力抵抗、低周波での閉ループ伝達関数を以下のように表すことができます(図29を参照)。

$$A_V = \frac{G}{1 + \frac{G \times R_1}{T_O} + \frac{R_F}{T_O}} = \frac{G}{1 + \frac{G}{A_O} + \frac{R_F}{T_O}}$$

非反転の場合(Gは正)

$$A_V = \frac{G}{1 + \frac{1 - G}{A_O} + \frac{R_F}{T_O}}$$

反転の場合(Gは負)

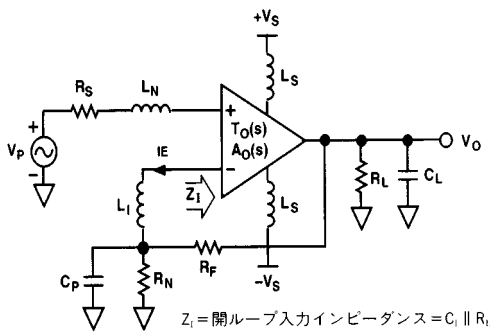


図29. \$Z_1\$開ループ入力インピーダンス

ここでGは前述した理想的なゲインです。\$R_1 = T_O / A_O\$ (オープンループ反転入力抵抗)を使用すると、2番目の式(Gが正)は従来の電圧帰還型のオペアンプの式に近くなります。\$A_O\$と\$T_O\$は、それぞれアンプの開ループDC電圧と抵抗ゲインです。この変数は、以下のように記述できます：

$$A_O = \frac{R_1 \times g_{mi} \times |A_2|}{(1 - g_{mc} \times R_1)} \text{ また } T_O = \frac{R_1 \times |A_2|}{2} ; \text{したがって } R_1 = \frac{1 - g_{mc} \times R_1}{2 \times g_{mi}}$$

ここで\$g_{mc}\$は、正帰還トランスコンダクタンスで、\$1/g_{mi}\$はデバイスD1/D2とQ3/Q4の熱エミッタ抵抗です。\$g_{mc}\$と\$R_1\$を乗じたものは、負のDC開ループ・ゲインで、標準値は -2500 V/V (図30を参照)です。

電圧帰還型や電流帰還型のアンプでは、この負のオープンループ電圧ゲインは入力誤差(\$V_p - V_o / G = G / A_O + R_F / T_O\$)となり、Gが+3/-4を超える場合は通常負の値になります。例えば\$G = 10, A_O = -2500, T_O = 1.2 \text{ M}\$ の場合、上の\$A_V\$の式を利用すると誤差は -3 mVになります。

この解析では、理想的な電流ソースと無限大のゲイン\$A_V\$のトランジスタ(Q3とQ4の出力トランスコンダクタンスを0と仮定)と仮定しています。AD8011のオープンループの極未達の周波数での低ゲイン(G)非反転動作の場合、この仮定のオープンループ電圧ゲインおよびこれに関連する入力誤差の値と実際の値は若干異なることとなります。これは\$R_1\$の値がここで導出した値より小さいため、入力信号(\$V_p\$)がQ3/Q4出力コンダクタンスを変調してしまうからです。しかし反転動作の場合、実際のDC誤差と理論値のズレは小さくなります。

AC伝達特性

以下のAC小信号伝達特性の式は、単純な1極のモデルに基づいたものです。AD8011を非反転で低い外部ゲインで動作させた場合、閉ループ帯域幅(CLBW)周波数に近づくにつれて理論値からは若干ズレますが、AC小信号特性を理解する上で重要です。

高い非反転ゲインで反転動作で動作させる場合、前述の伝達式で実際のデバイスのAC性能のよい近似が得られます。

\$V_o\$と\$V_p\$の関係を正確に求めるためには、まず\$A_O(s)\$と\$T_O(s)\$を求める必要があります。以下の非反転ゲインの関係を利用します。

$$V_o(s)/V_p(s) = \frac{G}{A_O[s] + \frac{R_F}{T_O[s]} + 1}$$

この場合、

$$A_O(s) = \frac{R_1 \times g_{mi} \times |A_2|}{1 - g_{mc} \times R_1} \times \frac{1}{s} \times \frac{1}{1 - g_{mc} \times R_1}$$

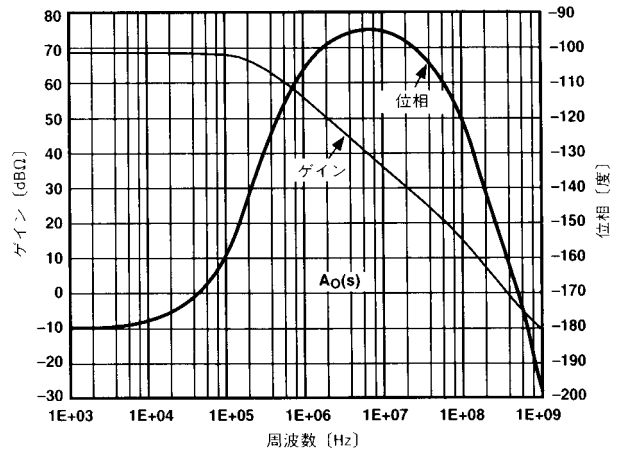


図30. オープンループ電圧ゲインと位相

ここでR1はA2 / A2Bに対しての入力抵抗です。また $1/(CD \times R1 \times A2)$ はオープンループの時定数です。

$$T_o(s) = \frac{|A2| \times R1}{s + 1}$$

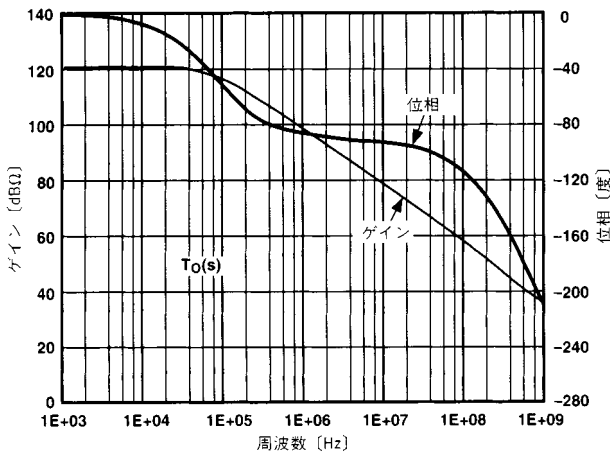


図31. オープンループ・トランスインピーダンス・ゲイン

図31、図32、図33のACオープンループは、SPICEによるAD8011シミュレーションに基づいているものであり、外部の寄生容量を含んでいないことに注意して下さい(以下を参照)。しかし前述のACループの式は、シミュレーションおよびアンプのクロズドループ帯域幅内の実際の性能と良く近似しています。通常 $g_{mc} \times R1$ は -4で、 $A_o(s)$ は極の右半分を占めます。時間領域では (A_o の逆ラプラス変換) $A_o(s)$ は不安定になります。これにより V_o はリニアな領域から指数的にハズれることになります。クロズドループの場合、帯域幅は大きく広がり、トランスインピーダンス・ゲイン $T_o(s)$ がオペアンプの安定性を大きく左右するようになります。これは $s \gg 1/\tau$ の場合、 Z_1 が $1/2g_{mf}$ に近づくためです。図32を参照して下さい。以下の $Z_1(s)$ と $A_V(s)$ の非反転伝達式によって、このことが分かります。

$$Z_1(s) = \frac{(1 - g_{mc} \times R1) \left[\frac{s + 1}{1 - g_{mc} \times R1} + 1 \right]}{2 \times g_{mf} (s + 1)}$$

$$A_V(s) = \frac{G}{\left[1 + \frac{G}{A_o} + \frac{R_F}{T_o} \right] \left[s + 1 \left(\frac{G}{2g_{mf}T_o} + \frac{R_F}{T_o} \right) + 1 \right]}$$

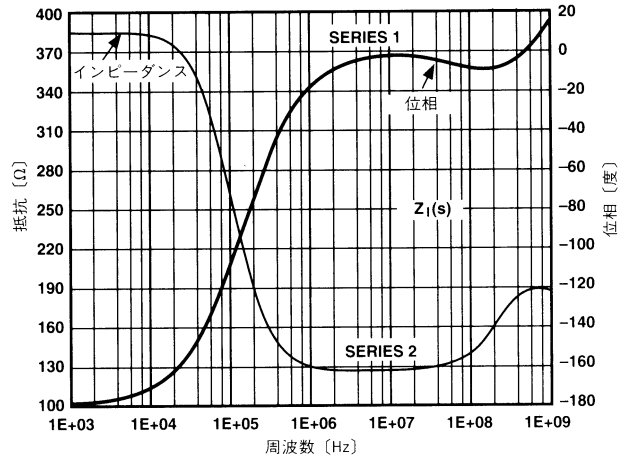


図32. オープンループ反転入力インピーダンス

が $(g_{mc} \times R1 - 1) / 1$ に近づくにつれ、 $Z_1(s)$ は正の実数部の値をとり、 $1/2g_{mf}$ に近づきます。これにより $A_V(s)$ の複素項の入力抵抗は $1/2g_{mf}$ (Q3 / Q4の並列熱エミッタ抵抗) になります。前述の $A_V(s)$ からクロズドループ帯域幅を計算し、他のパラメータに定格設計値を使用すると、クロズドループ3 dB帯域幅はオープンループ角周波数 $(1/2 \tau)$ に $1/[G/(2g_{mf} \times T_o) + R_F/T_o]$ を乗じたものに等しくなります。 R_F を固定した場合、3 dB帯域幅は低ゲインの時に R_F/T_o 項で決まり、また高ゲインの時に $G/(2g_{mf} \times T_o)$ 項で決まります。例えば、定格設計パラメータ及び $R1 = 1k$ (定格 $T_o = 1.2M$) を利用すると、 $G = 0$ の時(反転I-Vモードで R_N を除去)の帯域幅は80 MHzとなります。また $G = +10 / -9$ の時は40 MHzとなります。

容量負荷の駆動

AD8011は、主に受動的な負荷を駆動するように設計されています。容量成分を持つ負荷を駆動する場合、図33に示すように小さな抵抗を直列に接続することによって最適な周波数応答が得られます。図34には最適な値の R_{SERIES} と容量負荷の関係を示しています。大きな容量負荷を駆動する時の回路の周波数応答は、 R_{SERIES} と C_L の関係が主要因となることに着目して下さい。

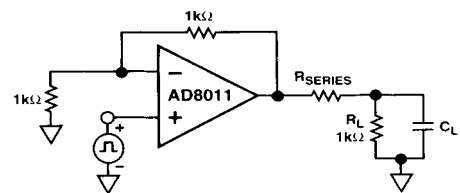


図33. 容量負荷の駆動

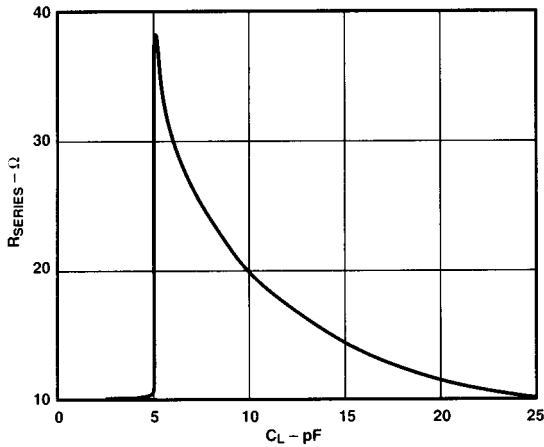


図34. 0.1%まで30 ns以下の場合の推奨の R_{SERIES} と容量負荷

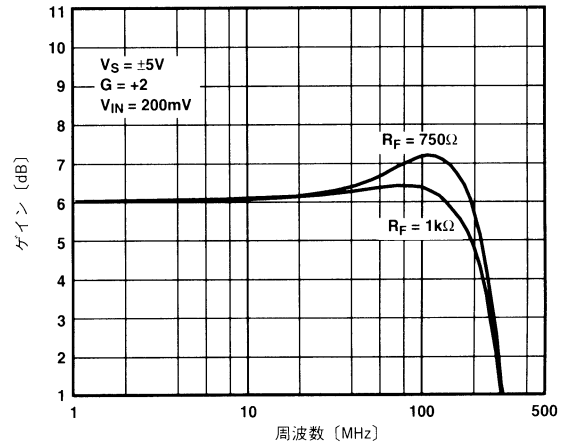


図35. 平坦性とフィードバック

平坦性の最適化

前述したように、上述のAC伝達式は単純な1極のモデルに基づいたものです。デバイスの内部寄生容量(主に図28のCP1 / CP1BとCP2)と外部パッケージ / 基板の寄生容量(図34に示されているもの)により、前述の $V_O(s)$ 式を利用して求めた帯域幅はAD8011の実際の小信号帯域幅より小さくなります。

内部寄生容量を含めたものを考えると帯域幅は広がりますので、前述の1極のモデルではなく、主にCP1 / CP2BとCP2によって作成される極(複素数)のモデルを考えなければなりません。これにより閉ループのダンピング比()の設計値は0.6となり、クローズドループ帯域幅は増加し、1極のモデルで計算した時の約1.3倍以上になります(外部ゲインを $+2 / -1$ に最適化した場合)。しかし外部非反転ゲイン(G)が増加すると、実際のクローズドループ帯域幅のAC応答は1極のモデルで計算したものに近づきます。

さらに反転端子と外部部品を寄生容量を含めるとクローズドループ帯域幅はより広がり、非反転モードで動作させる場合、 C_p と R_N 、 R_F によってクローズドループの零点を発生します。 R_F を適切に選択し、また基板レイアウトに注意すれば(レイアウトの項を参照)容量は約1.5 pFです。これにより $G = +1$ に低下した時の帯域幅は約2倍(計算値と比べて)に増加します。そしてゲインを $+6$ 以上にした時は、極(複素数)の帯域幅に近づきます。また前述したように、1極の応答でも良く近似することができます。 $1 / 2 g_{mi}$ と C_p が作成する極は、AD8011を不安定にしないように動作することにも留意して下さい。正の低いゲインの場合にこの寄生容量は帯域幅に大きな影響を与えます。しかし反転動作の場合、 C_p はクローズドループ帯域幅変動に余り影響を与えません。

さらに出力端子と外部部品の寄生容量を含めるとクローズドループ帯域幅はより広がり、これが非常に広い場合はクローズドループ帯域幅前後でピーキングを生じます。このためステップ・セトリング応答特性が貧弱なものになります(約2 GHzまでのリングングと過度のオーバーシュート)。 C_L が5 pFを超える時、外部に直列ダンピング抵抗を設けることを推奨します。セトリング時間と C_L の項を参照して下さい。負荷が小さい場合、出力容量はA2の出力上にクローズドループ帯域幅近くの反射容量(クローズドループ帯域幅 $> f_T / B$)として現れ、またより高い周波数では負の抵抗成分として現れる場合があります。この2つの現象は負荷 C_L に比例します。この反射容量と負の抵抗成分は、それぞれA2 / sの位相余裕度と高周波“ $L \times C$ ”ピーキングに影響を与えます。(前述した)外部直列抵抗を使用すると、A2の出力に対して零点を発生し、このピーキングとリングングの影響を減少できます。抵抗性の負荷が大きい場合、この影響を取り除くためにより大きな負荷容量が必要となります。

特に電源及び反転 / 非反転入力上の高い誘電寄生容量は、過渡状態で出力上に低レベルの変調 R_F リングングを発生する場合があります。これを避けるためには、適切な R_F の選択と基板レイアウト技術が必要です。寄生リード・インダクタンスが比較的高い場合(およそ15nh以上)、 $L \times C$ リングングを起こす場合があります。ここでの L/C は、コレクタから基板までのデバイス容量を含む入力端子、外部部品、リード端子等の浮遊容量です。AC領域では、この $L \times C$ 共振効果は通常現れませんが、オペアンプのクローズドループ帯域幅を大きく超えた所ではクローズドループ応答に現れる場合があります。

高ゲインでの帯域幅の増加

前述したように、 R_F (フィードバック・ゲイン設定抵抗) が一定の場合に R_N が低下すると (G が増加) AD8011 のクローズドループ帯域幅は減少します。単に R_F の値を小さくすれば、この影響を抑えることができます。つまりゲインが $+2/-1$ を超える場合は部分的にデバイスの最適な帯域幅を得ることができます。しかし AD8011 は、 $A_V = +2/-1$ および $R_F = 1k$ の場合に最適な AC 性能を得ることができることに注意して下さい。 G と前述の $V_{\alpha(s)}$ の式を使用すると、以下の関係を導き出すことができます：

$G = 1 + R_F/R_N$ の場合 $R_F = 1k + 2 - G/2gm$ (非反転動作) または：

$G = -R_F/R_N$ の場合 $R_F = 1k + G + 1/2gm$ (反転動作)

$G = 5/-4$ で、これに相当 R_N が 125 のとき、120 の $1/2gm$ を利用すると R_F は 500 です。これにより、 $R_L = 1k$ で AD8011 の帯域幅は設計値 180 MHz (typ) に近づきます。またゲインが $+7/-6$ を超える場合、 R_F は 400 以下の値にしてはなりません。さもなければ AC ピーキングが発生します。したがって R_F の値を最小値にすれば、 G の値が大きい時に最適な帯域幅を得ることになります。しかしゲインが $+7/-6$ を超える場合、クローズドループ帯域幅は減少します。上記の記述はあくまで近似です。

単電源の A/D コンバータの駆動

CMOSA/D コンバータを駆動するオペアンプの需要が増えています。高分解能、高速変換レート、入力スイッチング確実性の実現には、優れたセトリグ性能を持つオペアンプを要求します。さらに現在の A/D コンバータは、+5V 単電源で動作し、消費電力が小さいものが数多くあります。したがってオペアンプも単電源で動作し、消費電力が小さいことが非常に重要です。AD8011 は、上記のような A/D コンバータの駆動に最適な製品です。

図36は、単電源動作、消費電力はわずか 140 mW の 10 ビット、20 MSPS、A/D コンバータ AD876 の駆動に AD8011 を使用した回路です。AD8011 はレベル・シフトと駆動用に使用しています。この際信号発生器で駆動しているときに比べ、A/D コンバータに性能の低下はありません。

AD876 のアナログ入力範囲は、約 2.6 V を中心に 2 V です。抵抗回路とバイアス電圧によって、レベル・シフトと増幅を行っています。つまり 0 V から 1 V の入力信号を AD876 の要求に合わせて 1.6 V から 3.6 V に変換しています。

1.6 V DC で、AD8011 の非反転入力のパイアスを行うことでオペアンプがリニアな動作をする場合、反転入力には 1.6 V DC になります。また入力が 0 V の時、 R_1 を通じて加算ノードに 3.2 mA の電流が流れます ($1.6 V / 499$)。さらに R_3 を通じて加算ノードに 1.2 mA の電流が流れます ($(3.6 V - 1.6 V) / 1.65 k$)。これらの電流の差 (2 mA) は R_2 に流れなければなりません。この電流は加算ノードに流れます。これは出力電圧を加算ノードより 2 V 高くするか、3.6 V にするためのものです。

入力が 1 V の時、 R_3 を通じて加算ノードに 1.2 mA の電流が流れます。そしてこの電流は R_1 に流れます。これらの電流はバランスをとりあうので R_2 へ流れる電流はありません。つまり出力は、非反転入力あるいは 1.6 V と同じ電圧になります。

AD876 の入力部は、直列の MOSFET スイッチを備えています。このスイッチは、変換レート毎に ON/OFF します。この MOSFET は、デバイス内部のホールド・コンデンサに接続されています。MOSFET の ON インピーダンスは約 50 です。ホールド・コンデンサの容量は約 5 pF です。

最悪の場合、AD876 の入力電圧は 1 サンプリグ・サイクルでフルスケール分 (2 V) 変化します。入力 MOSFET を ON した時、オペアンプの出力は MOSFET の直列抵抗成分を通じて充電したホールド・コンデンサに接続されます。他に抵抗成分がなければ、流れる瞬間電流は 40 mA です。これはオペアンプのセトリグ性能に影響を与えます。

100 の抵抗を直列に接続すれば、MOSFET のスイッチ ON 時に流れる瞬間電流を 13 mA に制限できます。この抵抗値は大きな値にしないで下さい。大きくすればオペアンプの高周波性能に影響を与えます。

AD876 のサンプリグ MOSFET は、各サイクルの半分あるいは 25 ns 間閉じます。10 ビット精度にセトリグするのに、時定数の約 7 倍の時間が必要です。直列の 100 抵抗と 50 の ON 抵抗とホールド・コンデンサによって、750 ps の時定数になります。これらの値はセトリグに十分な時間的余裕を残すことになり、信号発生器による駆動に比べ A/D コンバータの駆動に最適な製品といえます。

AD8011 は、AD876 A/D コンバータのパファに最適です。この場合、AD8011 の発生する歪みは A/D コンバータの発生する歪みより小さくなります。

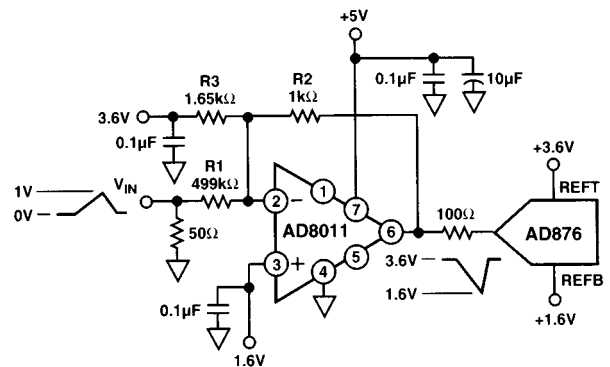


図36. AD8011でAD876を駆動

AD8011

レイアウト上の考察

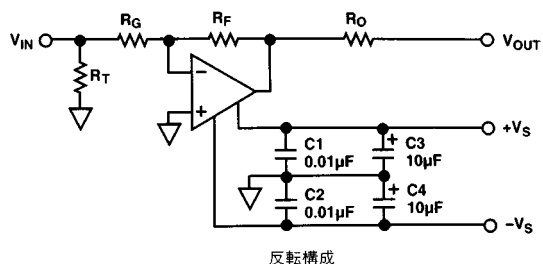
AD8011の高速特性を利用する上で、基板レイアウトと部品選択に注意を払うことが重要です。表1はAD8011の部品の推奨値です。図38～図40は、AD8011評価ボード(8ピンSOIC、ゲイン = +2)のレイアウトを示しています。適切な R_F 設計技術と低寄生容量の部品を選択することが基本です。

プリント回路基板は、低インピーダンスのグラウンド面を実現するために基板の部品側の使用しない部分はすべてグラウンド面で覆うべきです。浮遊容量を減らすために、グラウンド面は入力端子から離して下さい。

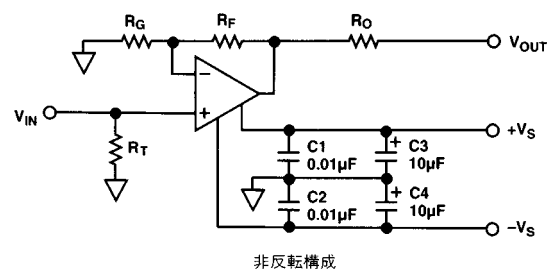
電源デカップリング用にチップ・コンデンサを使用して下さい(図37参照)。一方の端子はグラウンド面に接続し、もう一方を各電源端子の3 mm以内に接続して下さい。また大きな値(4.7 μ F ~ 10 μ F)のタンタル電解コンデンサを並列に接続して下さい。

フィードバック抵抗は、反転入力端子の浮遊容量を抑えるためにこの端子の近くに配置して下さい。反転入力上での容量変動を1.5 pF内に抑えれば、優れた高速性能を維持できます。

信号ラインが長い時(2.5 cm以上)は、ストリップ・ライン設計技術を使用します。この設計ではシステムの適切なインピーダンスを利用し、また各々終端します。



反転構成



非反転構成

図37. 反転構成と非反転構成

表1. 標準的な帯域幅vs.ゲイン設定抵抗

ゲイン	R_F	R_G	R_T	小信号 - 3 dB帯域幅(MHz) $V_S = \pm 5 V$
- 1	1000	1000	52.3	150
- 2	1000	499	54.9	130
- 10	499	49.9	-	140
+ 1	1000	-	49.9	400
+ 2	1000	1000	49.9	250
+ 10	422	47.5	49.9	100
+ 6	1000	200	49.9	70
+ 6	500	100	49.9	170

入力インピーダンス特性が50 Ω の場合、 R_T を選択します。
出力インピーダンス特性の場合、 R_O を選択します。

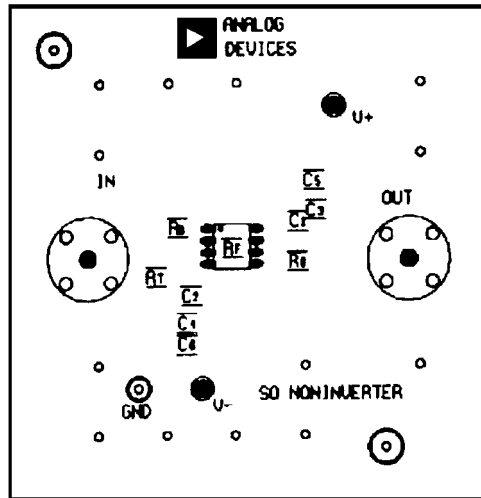


図38. 評価ボード・シルクスクリーン(上面)

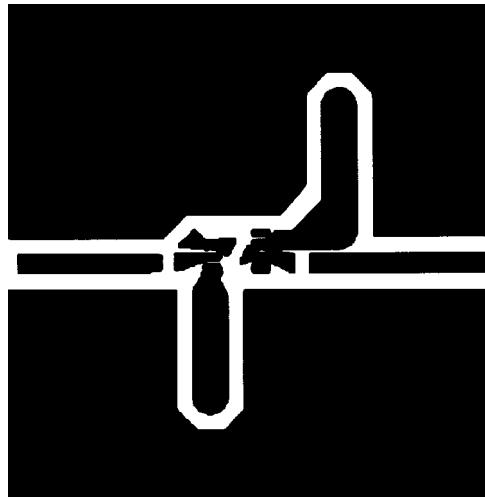


図39. 評価ボード・レイアウト(ハンダ面)

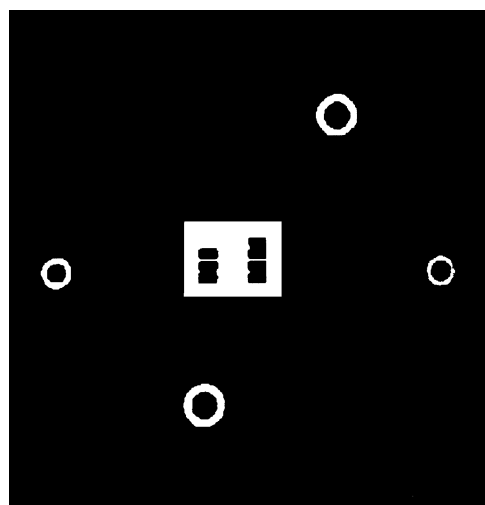
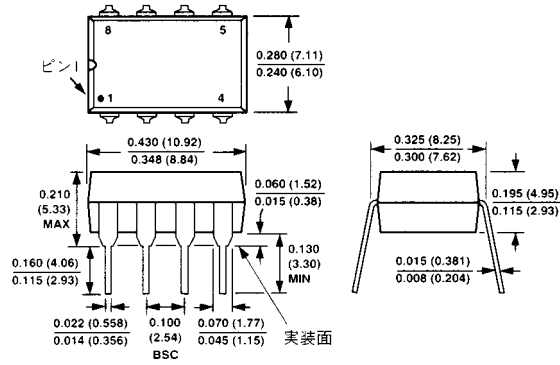


図40. 評価ボード・レイアウト(部品面)

外形寸法

サイズはインチと(mm)で示します。

8ピン・プラスチックDIP (Nパッケージ)



8ピン・プラスチックSOIC (Rパッケージ)

