

### 特長

外付け抵抗 1 本でゲインを設定

ゲイン範囲: 5~1000

入力電圧がグラウンド以下に変化可能

電源電圧を超える入力を保護

電源範囲が非常に広い

単電源動作: 2.2 V~36 V

両電源動作:  $\pm 1.5$  V~ $\pm 18$  V

帯域幅(G = 5): 250 kHz

CMRR (G = 5): 最小 100 dB (B グレード)

入力ノイズ: 24 nV/ $\sqrt{\text{Hz}}$

電源電流: 350  $\mu\text{A}$  (typ)

仕様温度範囲:  $-40^{\circ}\text{C}$ ~ $+125^{\circ}\text{C}$

8 ピンの SOIC または MSOP パッケージを採用

### アプリケーション

工業用プロセス・コントロール

ブリッジ・アンプ

医療計測機器

携帯型データ・アキュイジション

マルチチャンネル・システム

### 概要

AD8227 は、広い電源範囲を持つ低価格の計装アンプであり、1 本の外付け抵抗でゲインを 5~1000 に設定することができます。

AD8227 は、様々な信号電圧で動作するようにデザインされています。このデバイスは広い入力範囲とレール to レール出力を持つため、各電源電圧をフル利用して信号を処理することができます。この入力範囲では信号が負電源を下回ることができるため、両電源を必要とせず、グラウンド付近の小信号を増幅することができます。AD8227 は、両電源では $\pm 1.5$  V~ $\pm 18$  V の範囲で、単電源では 2.2 V~36 V の範囲で、それぞれ動作することができます。

AD8227 の強固な入力は、実環境のセンサーに接続するようにデザインされています。AD8227 は広い動作範囲を持つ他に、電源電圧を超える電圧を処理することもできます。例えば、 $\pm 5$  V 電源で、デバイスは $\pm 35$  V の入力に損傷なしで耐えることが保証されています。断線を検出できるようにするため、最小と最大の入力バイアス電流値も規定されています。

### ピン配置

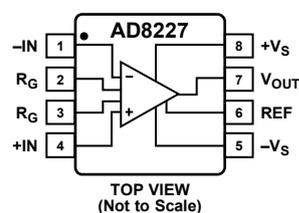


図 1.

表 1. 計装アンプの分類<sup>1</sup>

General Purpose	Zero Drift	Military Grade	Low Power	High Speed PGA
AD8220	AD8231	AD620	AD627	AD8250
AD8221	AD8290	AD621	AD623	AD8251
AD8222	AD8293	AD524	AD8223	AD8253
AD8224	AD8553	AD526	AD8226	
AD8228	AD8556	AD624	AD8227	
AD8295	AD8557			

<sup>1</sup> 計装アンプの最新の選択肢については <http://www.analog.com/jp> をご覧ください。

AD8227 は、マルチチャンネルの省スペース・アプリケーションに最適です。AD8227 は MSOP パッケージを採用し、 $125^{\circ}\text{C}$  の温度定格であるため、実装密度が高く、強制空冷のないデザインで使用することができます。

AD8227 は、8 ピンの MSOP パッケージまたは SOIC パッケージを採用し、 $-40^{\circ}\text{C}$ ~ $+125^{\circ}\text{C}$  の動作に対して仕様が規定されています。

1~1000 のゲイン範囲を持つ同様の計装アンプについては [AD8226](#) を参照してください。

## 目次

特長.....	1	ゲインの選択.....	19
アプリケーション.....	1	リファレンス・ピン.....	20
ピン配置.....	1	入力電圧範囲.....	20
概要.....	1	レイアウト.....	20
改訂履歴.....	2	入力バイアス電流のリターン・パス.....	21
仕様.....	3	入力保護.....	21
絶対最大定格.....	7	無線周波数干渉(RFI).....	21
熱抵抗.....	7	アプリケーション情報.....	22
ESDの注意.....	7	差動駆動.....	22
ピン配置およびピン機能説明.....	8	高精度ストレイン・ゲージ.....	22
代表的な性能特性.....	9	ADCの駆動.....	23
動作原理.....	19	外形寸法.....	24
アーキテクチャ.....	19	オーダー・ガイド.....	24

## 改訂履歴

5/09—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $+V_S = +15\text{ V}$ 、 $-V_S = -15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 5$ 、 $R_L = 10\text{ k}\Omega$ 、仕様は入力基準。

表 2.

Parameter	Test Conditions/ Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO	$V_{CM} = -10\text{ V to }+10\text{ V}$							
DC to 60 Hz								
G = 5		90			100			dB
G = 10		96			105			dB
G = 100		105			110			dB
G = 1000		105			110			dB
5 kHz								
G = 5		80			80			dB
G = 10		86			86			dB
G = 100		86			86			dB
G = 1000		86			86			dB
NOISE	Total noise: $e_N = \sqrt{(e_{NI}^2 + (e_{NO}/G)^2)}$							
Voltage Noise, 1 kHz								
Input Voltage Noise, $e_{NI}$			24	25		24	25	nV/ $\sqrt{\text{Hz}}$
Output Voltage Noise, $e_{NO}$			310	315		310	315	nV/ $\sqrt{\text{Hz}}$
RTI	$f = 0.1\text{ Hz to }10\text{ Hz}$							
G = 5			1.5			1.5		$\mu\text{V p-p}$
G = 10			0.9			0.9		$\mu\text{V p-p}$
G = 100 to 1000			0.5			0.5		$\mu\text{V p-p}$
Current Noise	$f = 1\text{ kHz}$		100			100		fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		3			3		pA p-p
VOLTAGE OFFSET	Total offset voltage: $V_{OS} = V_{OS1} + (V_{OSO}/G)$							
Input Offset, $V_{OS1}$	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$			200			100	$\mu\text{V}$
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		0.2	2		0.2	1	$\mu\text{V}/^\circ\text{C}$
Output Offset, $V_{OSO}$	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$			1000			500	$\mu\text{V}$
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		2	10		2	5	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$							
G = 5		90			100			dB
G = 10		96			105			dB
G = 100		105			110			dB
G = 1000		105			110			dB
INPUT CURRENT								
Input Bias Current <sup>1</sup>	$T_A = +25^\circ\text{C}$	5	20	27	5	20	27	nA
	$T_A = +125^\circ\text{C}$	5	15	25	5	15	25	nA
	$T_A = -40^\circ\text{C}$	5	30	35	5	30	35	nA
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		70			70		pA/ $^\circ\text{C}$
Input Offset Current	$T_A = +25^\circ\text{C}$			1.5			1.5	nA
	$T_A = +125^\circ\text{C}$			1.5			1.5	nA
	$T_A = -40^\circ\text{C}$			2			2	nA
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		5			5		pA/ $^\circ\text{C}$
REFERENCE INPUT								
$R_{IN}$			60			60		k $\Omega$
$I_{IN}$			12			12		$\mu\text{A}$
Voltage Range		$-V_S$		$+V_S$	$-V_S$		$+V_S$	V
Reference Gain to Output			1			1		V/V
Reference Gain Error			0.01			0.01		%

Parameter	Test Conditions/ Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
<b>DYNAMIC RESPONSE</b>								
Small Signal -3 dB Bandwidth								
G = 5			250		250			kHz
G = 10			200		200			kHz
G = 100			50		50			kHz
G = 1000			5		5			kHz
Settling Time 0.01%	10 V step							
G = 5			14		14			μs
G = 10			15		15			μs
G = 100			35		35			μs
G = 1000			275		275			μs
Slew Rate <sup>2</sup>	G = 5 to 100		0.8		0.8			V/μs
<b>GAIN<sup>3</sup></b>								
Gain Range	G = 5 + (80 kΩ/R <sub>G</sub> )	5		1000	5		1000	V/V
Gain Error	V <sub>OUT</sub> = -10 V to +10 V							
G = 5				0.04			0.02	%
G = 10 to 1000				0.3			0.15	%
Gain Nonlinearity	V <sub>OUT</sub> = -10 V to +10 V							
G = 5	R <sub>L</sub> ≥ 2 kΩ			10			10	ppm
G = 10	R <sub>L</sub> ≥ 2 kΩ			15			15	ppm
G = 100	R <sub>L</sub> ≥ 2 kΩ			15			50	ppm
G = 1000	R <sub>L</sub> ≥ 2 kΩ			750			150	ppm
Gain vs. Temperature	T <sub>A</sub> = -40°C to +125°C							
G = 5				5			5	ppm/°C
G > 5				-100			-100	ppm/°C
<b>INPUT</b>								
Impedance	V <sub>S</sub> = ±1.5 V to +36 V							
Differential				0.8  2			0.8  2	GΩ  pF
Common Mode				0.4  2			0.4  2	GΩ  pF
Operating Voltage Range <sup>4</sup>	T <sub>A</sub> = +25°C	-V <sub>S</sub> - 0.1		+V <sub>S</sub> - 0.8	-V <sub>S</sub> - 0.1		+V <sub>S</sub> - 0.8	V
	T <sub>A</sub> = +125°C	-V <sub>S</sub> - 0.05		+V <sub>S</sub> - 0.6	-V <sub>S</sub> - 0.05		+V <sub>S</sub> - 0.6	V
	T <sub>A</sub> = -40°C	-V <sub>S</sub> - 0.15		+V <sub>S</sub> - 0.9	-V <sub>S</sub> - 0.15		+V <sub>S</sub> - 0.9	V
Overvoltage Range	T <sub>A</sub> = -40°C to +125°C	+V <sub>S</sub> - 40		-V <sub>S</sub> + 40	+V <sub>S</sub> - 40		-V <sub>S</sub> + 40	V
<b>OUTPUT</b>								
Output Swing								
R <sub>L</sub> = 10 kΩ to ground	T <sub>A</sub> = -40°C to +85°C	-V <sub>S</sub> + 0.2		+V <sub>S</sub> - 0.2	-V <sub>S</sub> + 0.2		+V <sub>S</sub> - 0.2	V
	T <sub>A</sub> = +85°C to +125°C	-V <sub>S</sub> + 0.2		+V <sub>S</sub> - 0.3	-V <sub>S</sub> + 0.2		+V <sub>S</sub> - 0.3	V
R <sub>L</sub> = 100 kΩ to ground	T <sub>A</sub> = -40°C to +125°C	-V <sub>S</sub> + 0.1		+V <sub>S</sub> - 0.1	-V <sub>S</sub> + 0.1		+V <sub>S</sub> - 0.1	V
Short-Circuit Current			13			13		mA
<b>POWER SUPPLY</b>								
Operating Range	Dual-supply operation	±1.5		±18	±1.5		±18	V
Quiescent Current	T <sub>A</sub> = +25°C		350	425		350	425	μA
	T <sub>A</sub> = -40°C		250	325		250	325	μA
	T <sub>A</sub> = +85°C		450	525		450	525	μA
	T <sub>A</sub> = +125°C		525	600		525	600	μA
<b>TEMPERATURE RANGE</b>								
		-40		+125	-40		+125	°C

<sup>1</sup> 入力ステージでは PNP トランジスタを使っているため、デバイスに常に入力バイアス電流が流入しています。

<sup>2</sup> 高いゲインで、デバイスはスルーレートよりは帯域幅の方で制限されます。

<sup>3</sup> G > 5 の場合、ゲイン誤差規定値には外付け抵抗 R<sub>G</sub> の影響は含まれません。

<sup>4</sup> AD8227 入力ステージの入力電圧範囲。入力範囲は、同相モード電圧、差動電圧、ゲイン、リファレンス電圧に依存します。詳細については、入力電圧範囲のセクションを参照してください。

特に指定がない限り、 $+V_S = 2.7\text{ V}$ 、 $-V_S = 0\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 5$ 、 $R_L = 10\text{ k}\Omega$ 、仕様は入力基準。

表 3.

Parameter	Test Conditions/ Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO	$V_{CM} = 0\text{ V to }1.7\text{ V}$							
DC to 60 Hz								
G = 5		90			100			dB
G = 10		96			105			dB
G = 100		105			110			dB
G = 1000		105			110			dB
5 kHz								
G = 5		80			80			dB
G = 10		86			86			dB
G = 100		86			86			dB
G = 1000		86			86			dB
NOISE	Total noise: $e_N = \sqrt{(e_{NI}^2 + (e_{NO}/G)^2)}$							
Voltage Noise, 1 kHz								
Input Voltage Noise, $e_{NI}$			25	28		25	28	nV/ $\sqrt{\text{Hz}}$
Output Voltage Noise, $e_{NO}$			310	330		310	330	nV/ $\sqrt{\text{Hz}}$
RTI	$f = 0.1\text{ Hz to }10\text{ Hz}$							
G = 5			1.5			1.5		$\mu\text{V p-p}$
G = 10			0.8			0.8		$\mu\text{V p-p}$
G = 100 to 1000			0.5			0.5		$\mu\text{V p-p}$
Current Noise	$f = 1\text{ kHz}$		100			100		fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		3			3		pA p-p
VOLTAGE OFFSET	Total offset voltage: $V_{OS} = V_{OSI} + (V_{OSO}/G)$							
Input Offset, $V_{OSI}$	$V_S = 0\text{ V to }1.7\text{ V}$			200			100	$\mu\text{V}$
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		0.2	2		0.2	1	$\mu\text{V}/^\circ\text{C}$
Output Offset, $V_{OSO}$	$V_S = 0\text{ V to }1.7\text{ V}$			1000			500	$\mu\text{V}$
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		2	10		2	5	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = 0\text{ V to }1.7\text{ V}$							
G = 5		90			100			dB
G = 10		96			105			dB
G = 100		105			110			dB
G = 1000		105			110			dB
INPUT CURRENT								
Input Bias Current <sup>1</sup>	$T_A = +25^\circ\text{C}$	5	20	27	5	20	27	nA
	$T_A = +125^\circ\text{C}$	5	15	25	5	15	25	nA
	$T_A = -40^\circ\text{C}$	5	30	35	5	30	35	nA
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		70			70		pA/ $^\circ\text{C}$
Input Offset Current	$T_A = +25^\circ\text{C}$			1.5			1.5	nA
	$T_A = +125^\circ\text{C}$			1.5			1.5	nA
	$T_A = -40^\circ\text{C}$			2			2	nA
Average Temperature Drift	$T_A = -40^\circ\text{C to }+125^\circ\text{C}$		5			5		pA/ $^\circ\text{C}$
REFERENCE INPUT								
$R_{IN}$			60			60		k $\Omega$
$I_{IN}$			12			12		$\mu\text{A}$
Voltage Range		$-V_S$		$+V_S$	$-V_S$		$+V_S$	V
Reference Gain to Output			1			1		V/V
Reference Gain Error			0.01			0.01		%

Parameter	Test Conditions/ Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
<b>DYNAMIC RESPONSE</b>								
Small Signal -3 dB Bandwidth								
G = 5			250		250			kHz
G = 10			200		200			kHz
G = 100			50		50			kHz
G = 1000			5		5			kHz
Settling Time 0.01%	2 V step							
G = 5			6		6			μs
G = 10			6		6			μs
G = 100			30		30			μs
G = 1000			275		275			μs
Slew Rate <sup>2</sup>	G = 5 to 10		0.6		0.6			V/μs
<b>GAIN<sup>3</sup></b>								
Gain Range	G = 5 + (80 kΩ/R <sub>G</sub> )	5		1000	5		1000	V/V
Gain Error								
G = 5	V <sub>OUT</sub> = 0.8 V to 1.8 V			0.04			0.04	%
G = 10 to 1000	V <sub>OUT</sub> = 0.2 V to 2.5 V			0.3			0.3	%
Gain vs. Temperature	T <sub>A</sub> = -40°C to +125°C							
G = 5				5			5	ppm/°C
G > 5				-100			-100	ppm/°C
<b>INPUT</b>								
Impedance	-V <sub>S</sub> = 0 V; +V <sub>S</sub> = 2.7 V to 36 V							
Differential			0.8  2		0.8  2			GΩ  pF
Common Mode			0.4  2		0.4  2			GΩ  pF
Operating Voltage Range <sup>4</sup>	T <sub>A</sub> = +25°C	-0.1		+V <sub>S</sub> - 0.7	-0.1		+V <sub>S</sub> - 0.7	V
	T <sub>A</sub> = -40°C	-0.15		+V <sub>S</sub> - 0.9	-0.15		+V <sub>S</sub> - 0.9	V
	T <sub>A</sub> = +125°C	-0.05		+V <sub>S</sub> - 0.6	-0.05		+V <sub>S</sub> - 0.6	V
Overvoltage Range	T <sub>A</sub> = -40°C to +125°C	+V <sub>S</sub> - 40		-V <sub>S</sub> + 40	+V <sub>S</sub> - 40		-V <sub>S</sub> + 40	V
<b>OUTPUT</b>								
Output Swing	T <sub>A</sub> = -40°C to +125°C							
R <sub>L</sub> = 2 kΩ to 1.35 V		0.2		+V <sub>S</sub> - 0.2	0.2		+V <sub>S</sub> - 0.2	V
R <sub>L</sub> = 10 kΩ to 1.35 V		0.1		+V <sub>S</sub> - 0.1	0.1		+V <sub>S</sub> - 0.1	V
Short-Circuit Current			13			13		mA
<b>POWER SUPPLY</b>								
Operating Range	Single-supply operation	2.2		36	2.2		36	V
Quiescent Current	+V <sub>S</sub> = 2.7 V							
	T <sub>A</sub> = +25°C		325	400		325	400	μA
	T <sub>A</sub> = -40°C		250	325		250	325	μA
	T <sub>A</sub> = +85°C		425	500		425	500	μA
	T <sub>A</sub> = +125°C		475	550		475	550	μA
<b>TEMPERATURE RANGE</b>								
		-40		+125	-40		+125	°C

<sup>1</sup> 入力ステージでは PNP トランジスタを使っているため、デバイスに常に入力バイアス電流が流入しています。

<sup>2</sup> 高いゲインで、デバイスはスルーレートよりは帯域幅の方で制限されます。

<sup>3</sup> G > 5 の場合、ゲイン誤差規定値には外付け抵抗 R<sub>G</sub> の影響は含まれません。

<sup>4</sup> AD8227 入力ステージの入力電圧範囲。入力範囲は、同相モード電圧、差動電圧、ゲイン、リファレンス電圧に依存します。詳細については、入力電圧範囲のセクションを参照してください。

## 絶対最大定格

表 4.

Parameter	Rating
Supply Voltage	$\pm 18$ V
Output Short-Circuit Current	Indefinite
Maximum Voltage at $-IN$ or $+IN$	$-V_S + 40$ V
Minimum Voltage at $-IN$ or $+IN$	$+V_S - 40$ V
REF Voltage	$\pm V_S$
Storage Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
Operating Temperature Range	$-40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Maximum Junction Temperature	$140^{\circ}\text{C}$

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  は、自然空冷のデバイスで規定。

表 5.

Package	$\theta_{JA}$	Unit
8-Lead MSOP, 4-Layer JEDEC Board	135	$^{\circ}\text{C}/\text{W}$
8-Lead SOIC, 4-Layer JEDEC Board	121	$^{\circ}\text{C}/\text{W}$

## ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

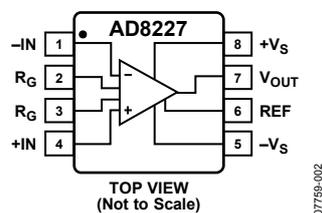


図 2. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	-IN	負入力。
2、3	R <sub>G</sub>	ゲイン設定ピン。これら 2 本のピンの間にゲイン抵抗を接続します。
4	+IN	正入力。
5	-V <sub>S</sub>	負電源。
6	REF	リファレンス。このピンは、低インピーダンスで駆動する必要があります。
7	V <sub>OUT</sub>	出力。
8	+V <sub>S</sub>	正電源。

## 代表的な性能特性

特に指定がない限り、 $T = 25^{\circ}\text{C}$ 、 $V_s = \pm 15\text{ V}$ 、 $R_L = 10\text{ k}\Omega$ 。

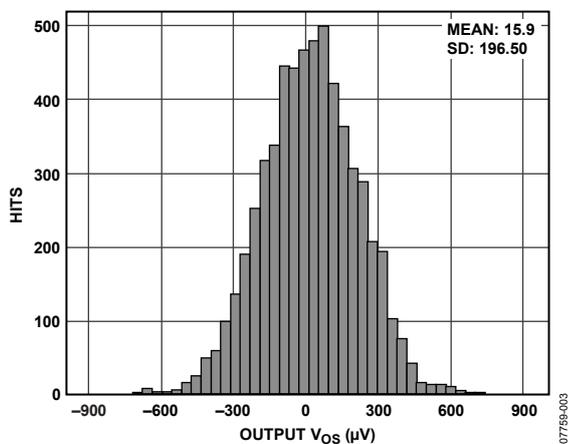


図 3.出力オフセット電圧の分布

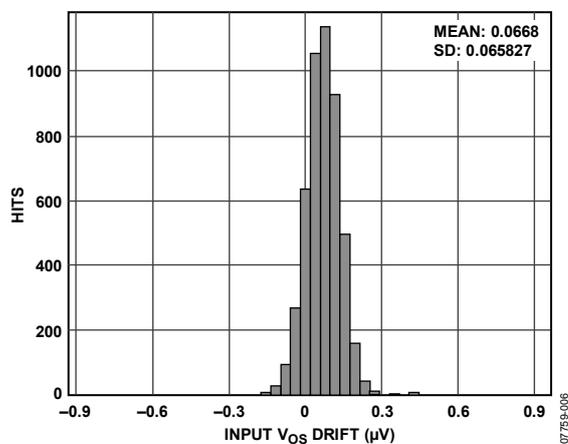


図 6.入力オフセット電圧ドリフトの分布、 $G = 100$

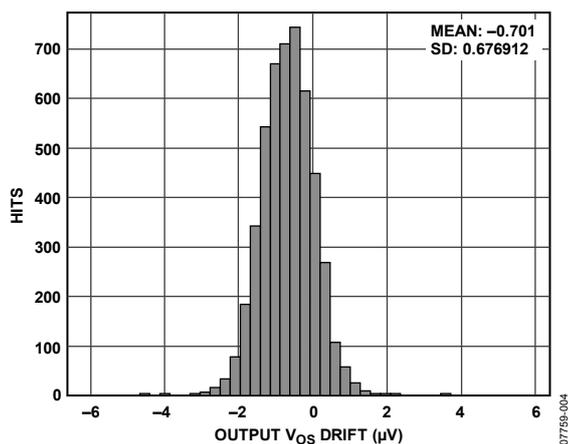


図 4.出力オフセット電圧ドリフトの分布

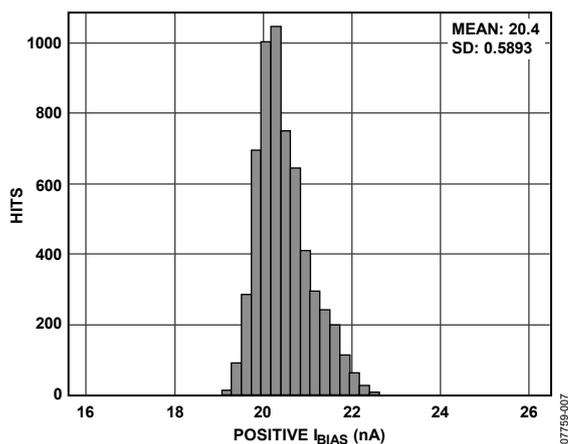


図 7.入力バイアス電流の分布

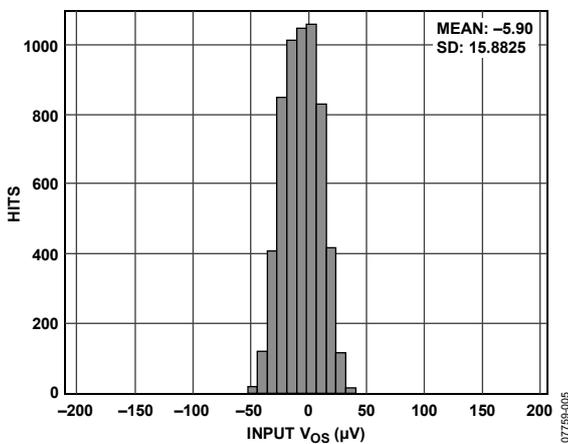


図 5.入力オフセット電圧の分布

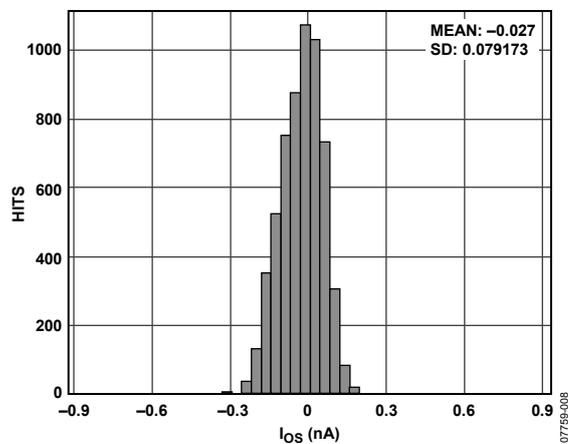


図 8.入力オフセット電流の分布

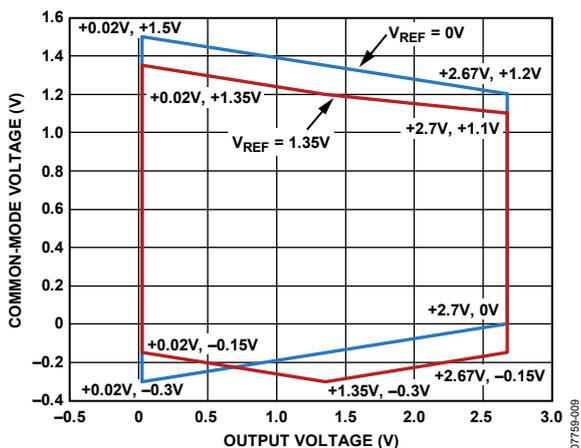


図 9. 出力電圧対入力同相モード電圧  
単電源、 $V_S = 2.7\text{ V}$ 、 $G = 5$

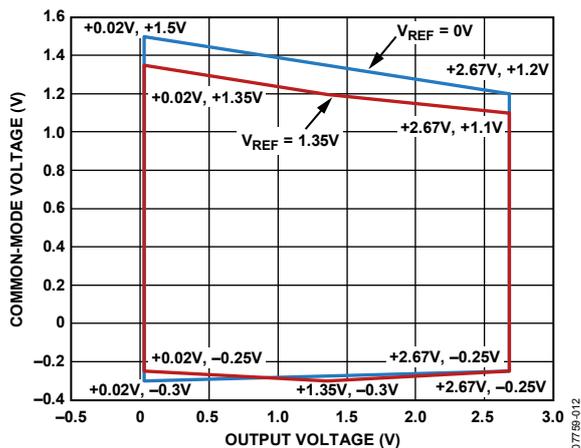


図 12. 出力電圧対入力同相モード電圧  
単電源、 $V_S = 2.7\text{ V}$ 、 $G = 100$

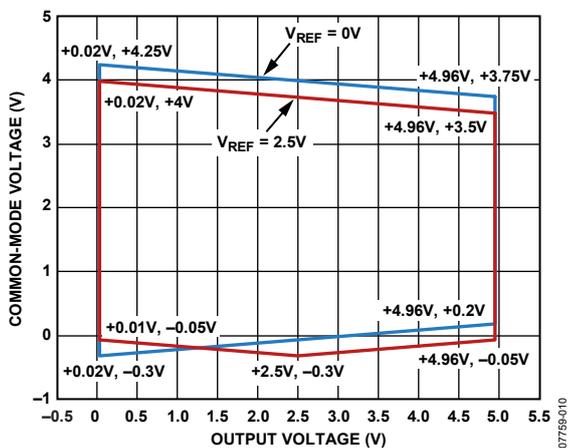


図 10. 出力電圧対入力同相モード電圧  
単電源、 $V_S = 5\text{ V}$ 、 $G = 5$

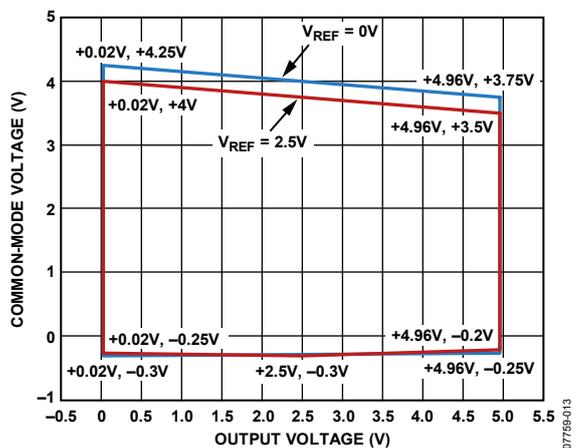


図 13. 出力電圧対入力同相モード電圧  
単電源、 $V_S = 5\text{ V}$ 、 $G = 100$

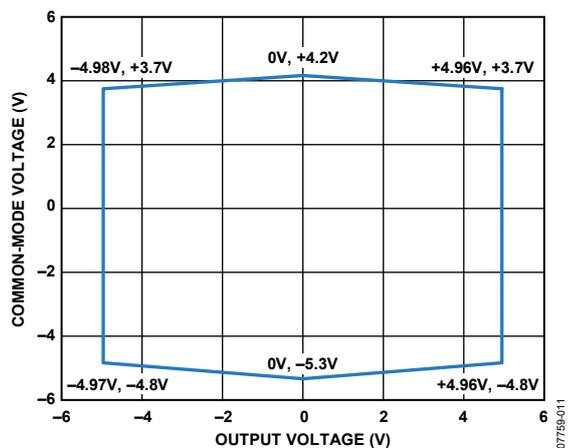


図 11. 出力電圧対入力同相モード電圧  
両電源、 $V_S = \pm 5\text{ V}$ 、 $G = 5$

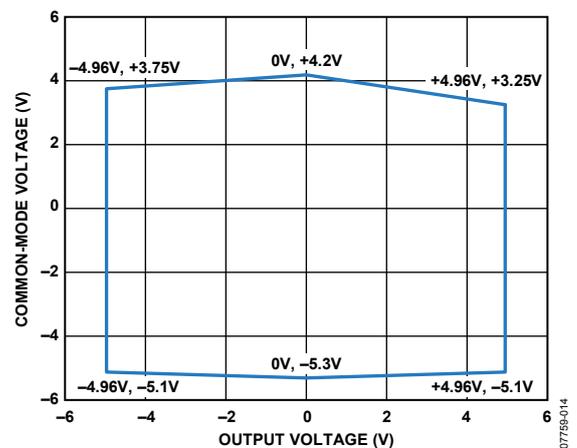


図 14. 出力電圧対入力同相モード電圧  
両電源、 $V_S = \pm 5\text{ V}$ 、 $G = 100$

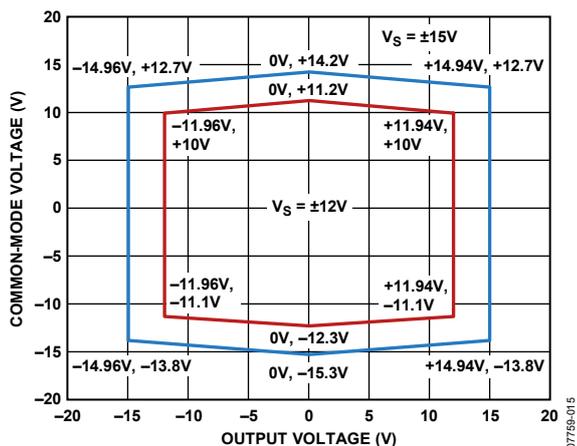


図 15. 出力電圧対入力同相モード電圧  
両電源、 $V_S = \pm 15V$ 、 $G = 5$

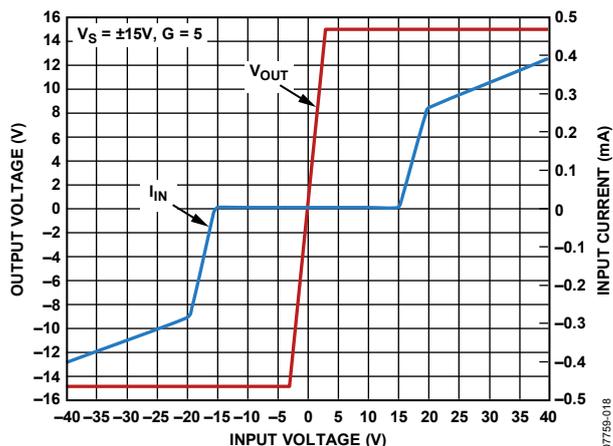


図 18. 入力過電圧性能  
 $G = 5$ 、 $V_S = \pm 15V$

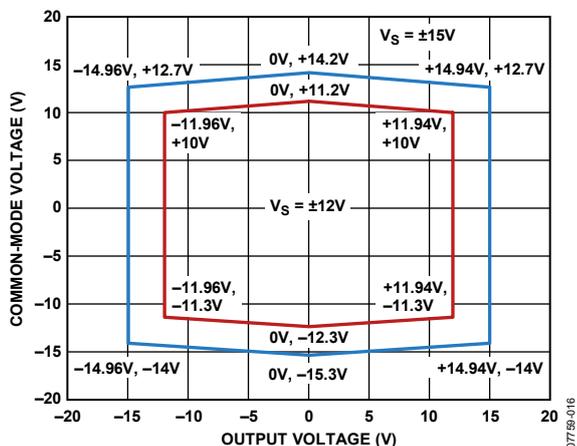


図 16. 出力電圧対入力同相モード電圧  
両電源、 $V_S = \pm 15V$ 、 $G = 100$

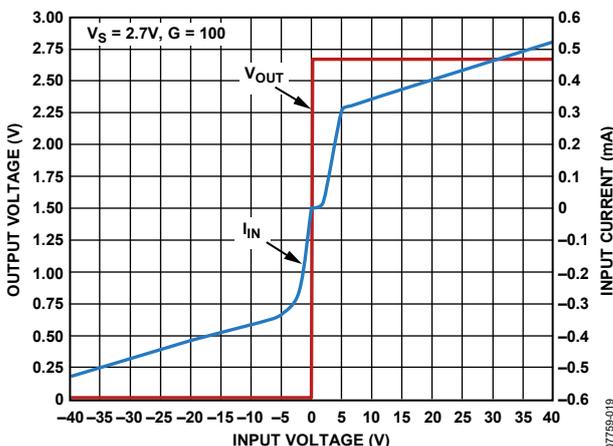


図 19. 入力過電圧性能、 $G = 100$ 、 $V_S = 2.7V$

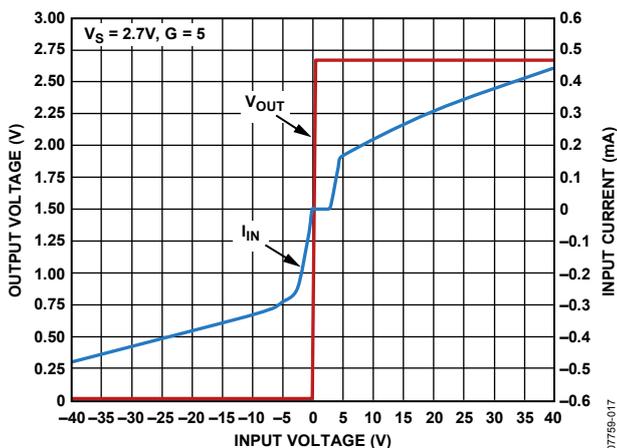


図 17. 入力過電圧性能、 $G = 5$ 、 $V_S = 2.7V$

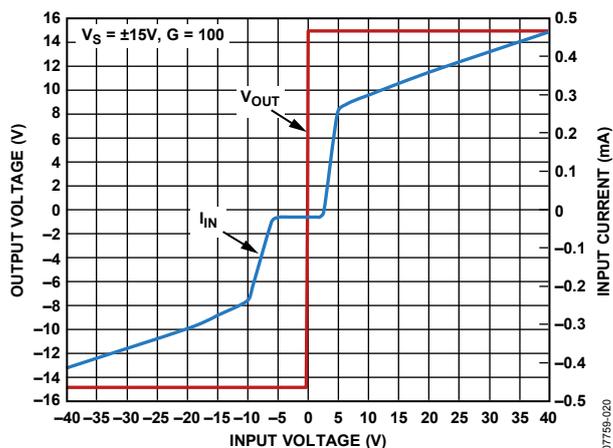


図 20. 入力過電圧性能、 $G = 100$ 、 $V_S = \pm 15V$

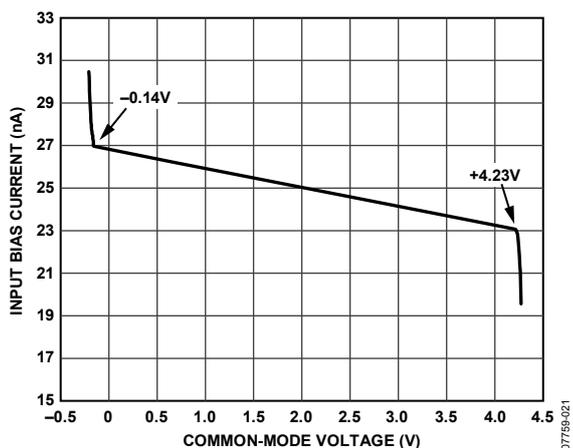


図 21.同相モード電圧対入力バイアス電流、 $V_S = 5\text{ V}$

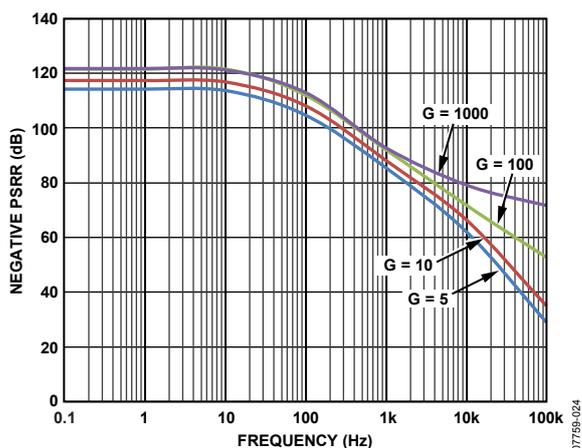


図 24.負 PSRR の周波数特性

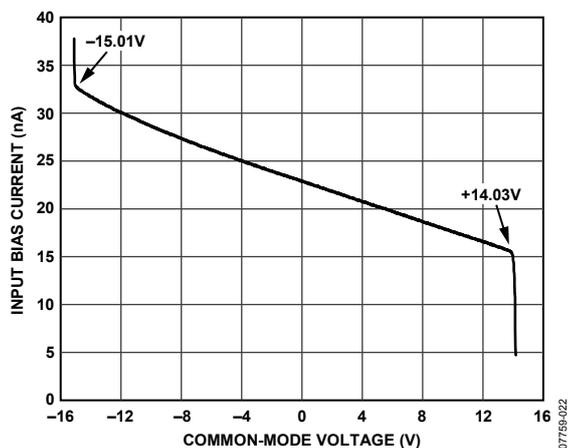


図 22.同相モード電圧対入力バイアス電流、 $V_S = \pm 15\text{ V}$

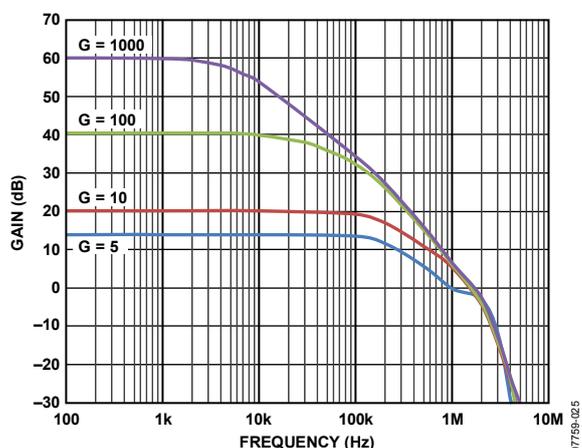


図 25.ゲインの周波数特性、 $V_S = \pm 15\text{ V}$

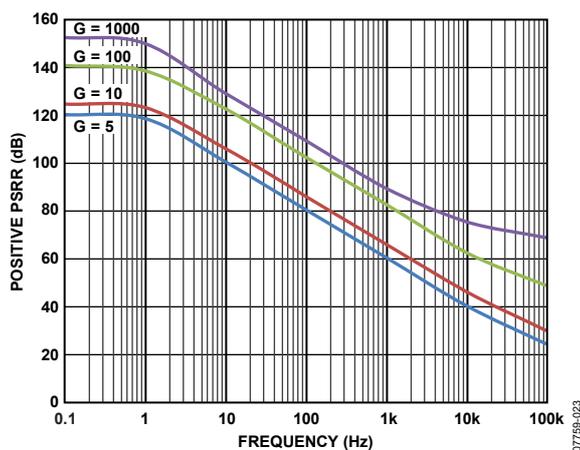


図 23.正 PSRR の周波数特性、RTI

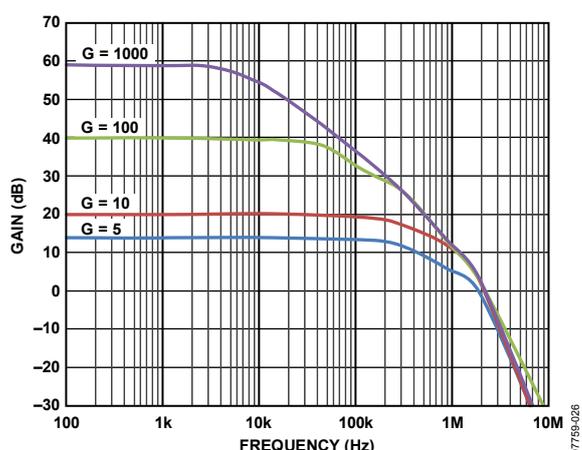


図 26.ゲインの周波数特性、 $V_S = 2.7\text{ V}$

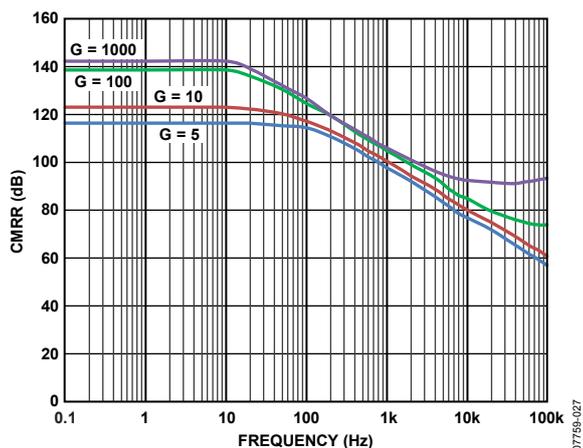


図 27. CMRR の周波数特性、RTI

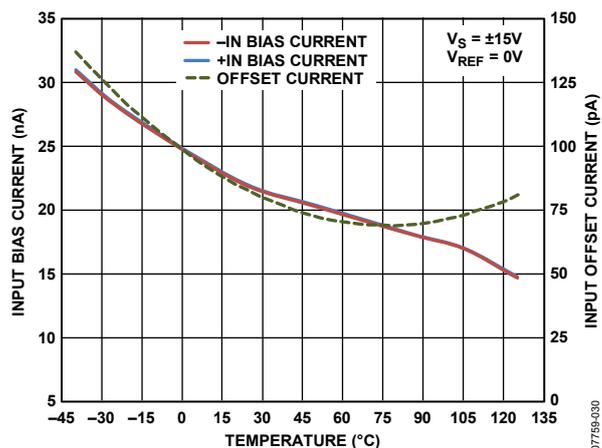


図 30. 入力バイアス電流とオフセット電流の温度特性

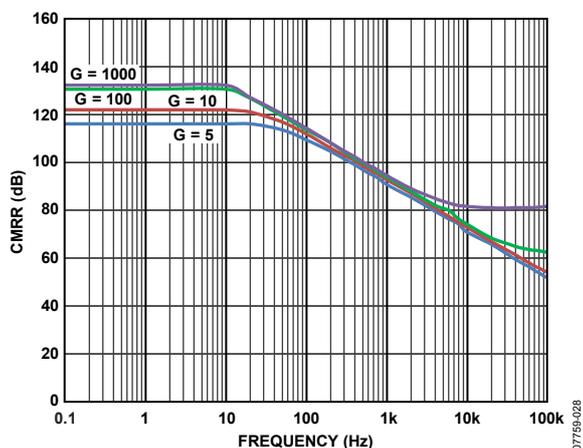


図 28. CMRR の周波数特性、RTI、1 kΩ ソース不平衡

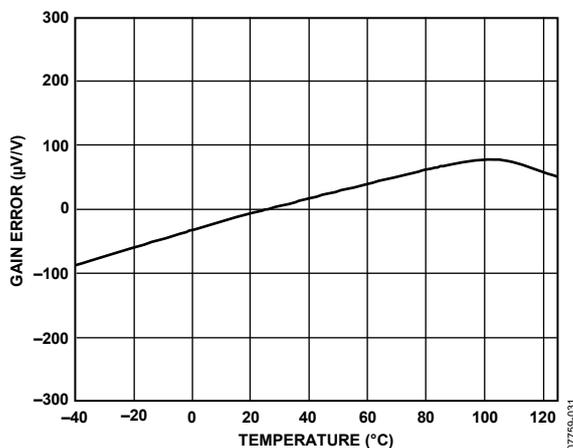


図 31. ゲイン誤差の温度特性、G = 5

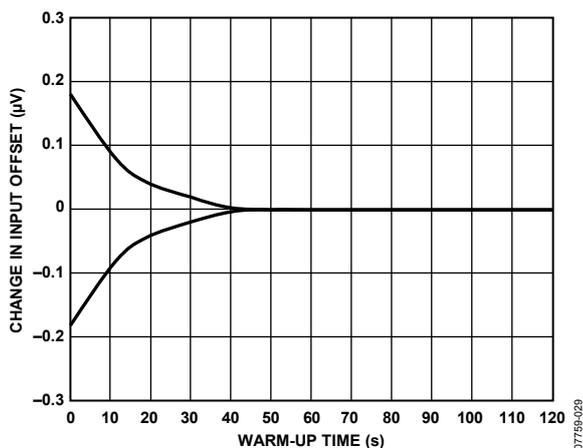


図 29. ウォームアップ時間対入力オフセット電圧変化

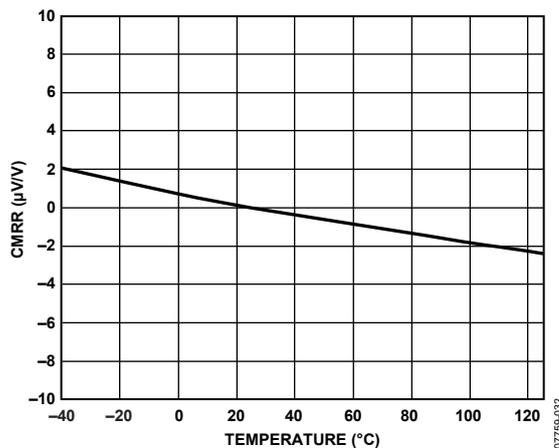


図 32. CMRR の温度特性、G = 5

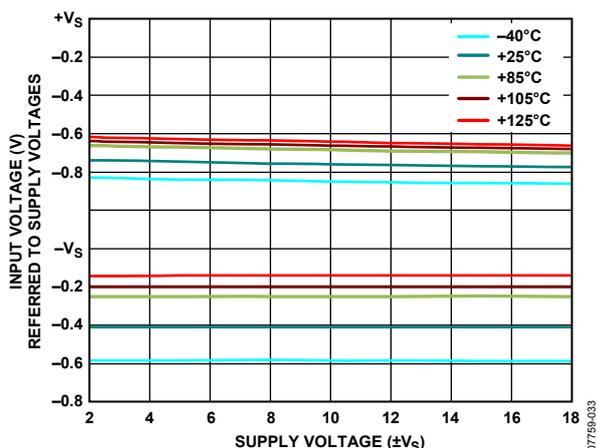


図 33.電源電圧対入力電圧制限値

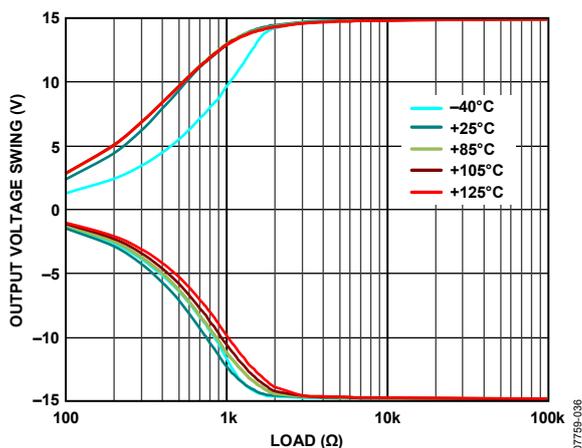


図 36.負荷抵抗対出力電圧振幅

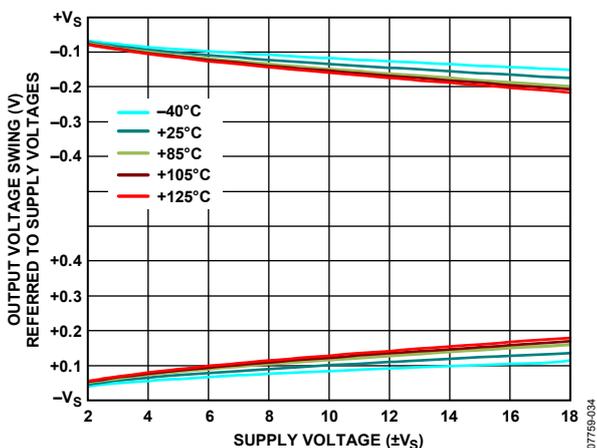


図 34.電源電圧対出力電圧振幅、 $R_L = 10\text{ k}\Omega$

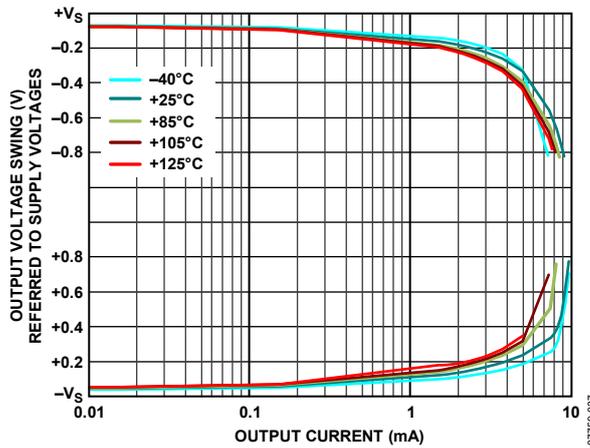


図 37.出力電流対出力電圧振幅

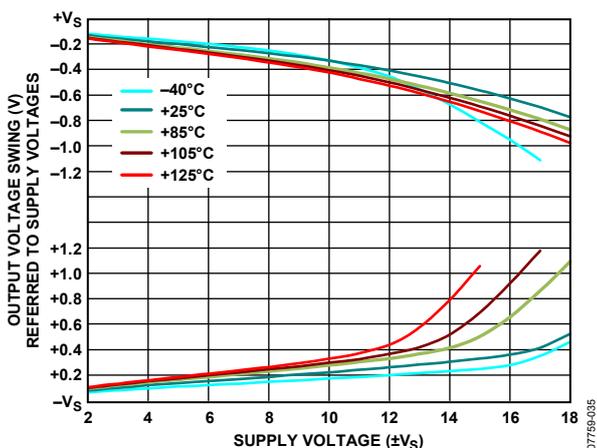


図 35.電源電圧対出力電圧振幅、 $R_L = 2\text{ k}\Omega$

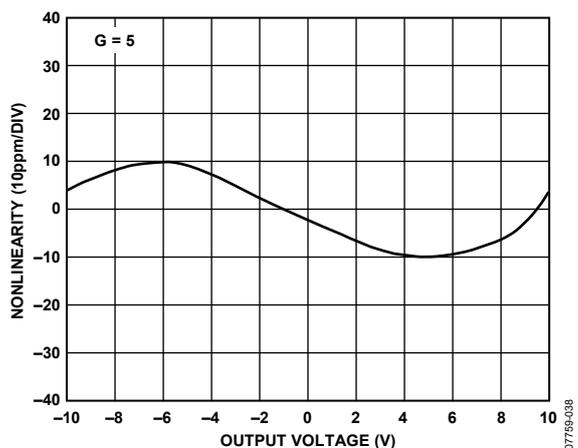


図 38.ゲイン非直線性、 $G = 5$ 、 $R_L \geq 2\text{ k}\Omega$

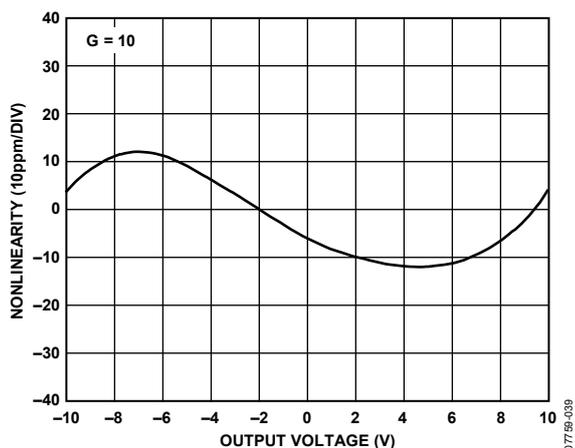


図 39.ゲイン非直線性、 $G = 10$ 、 $R_L \geq 2 \text{ k}\Omega$

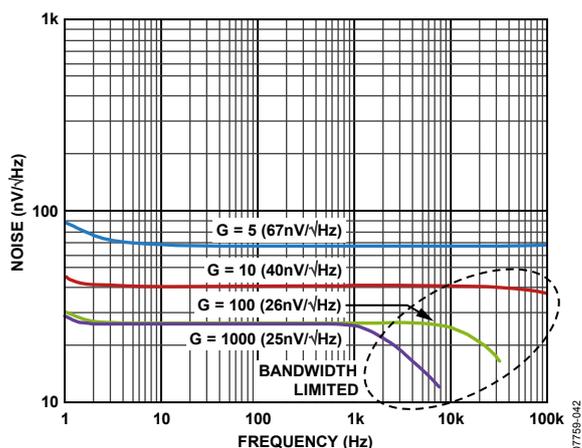


図 42.電圧ノイズ・スペクトル密度の周波数特性

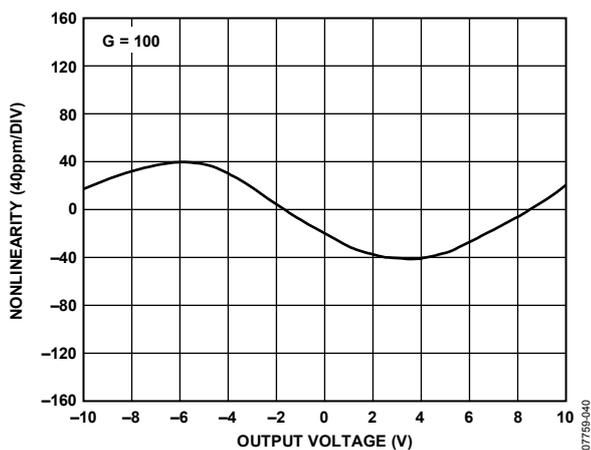


図 40.ゲイン非直線性、 $G = 100$ 、 $R_L \geq 2 \text{ k}\Omega$

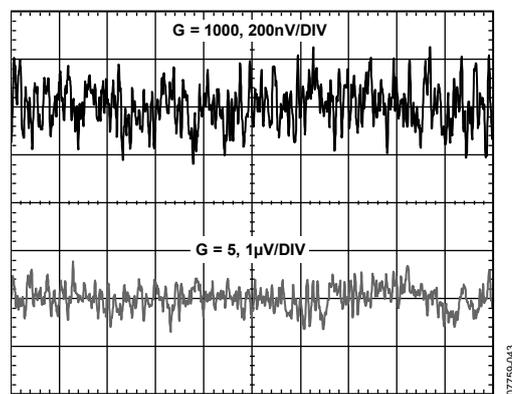


図 43.0.1 Hz~10 Hz での RTI 電圧ノイズ  
 $G = 5$ 、 $G = 1000$

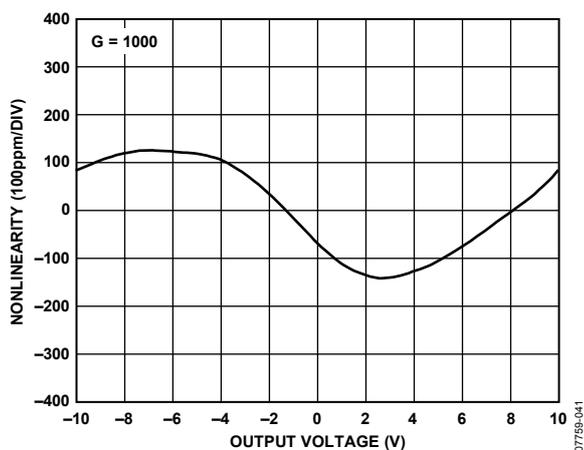


図 41.ゲイン非直線性、 $G = 1000$ 、 $R_L \geq 2 \text{ k}\Omega$

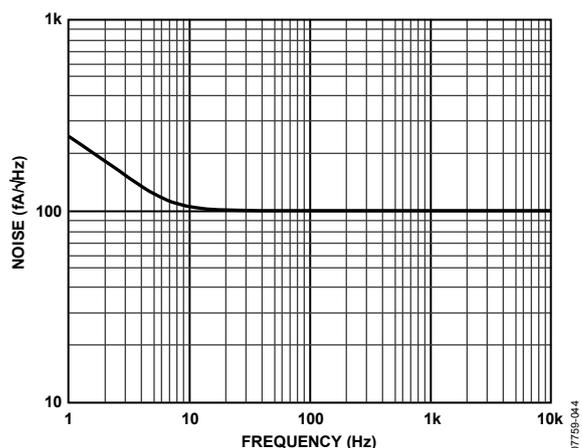


図 44.電流ノイズ・スペクトル密度の周波数特性

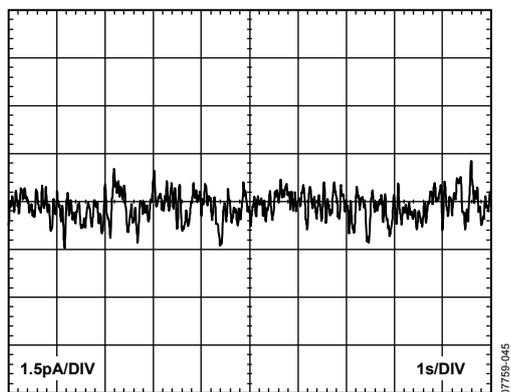


図 45. 0.1 Hz~10 Hz での電流ノイズ

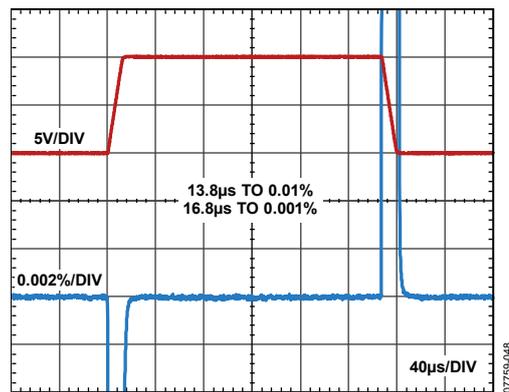
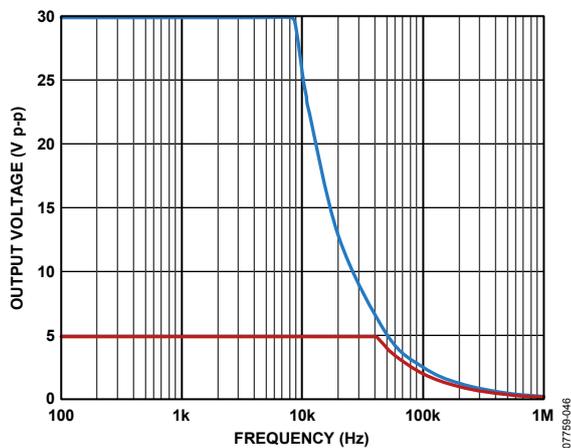
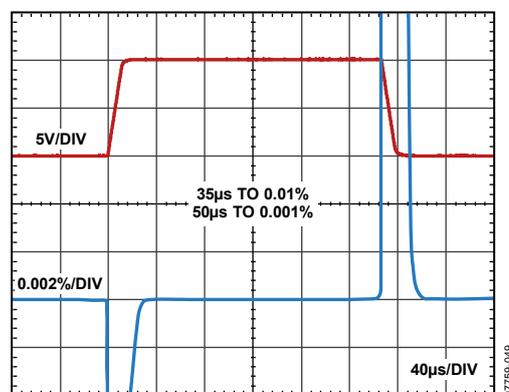
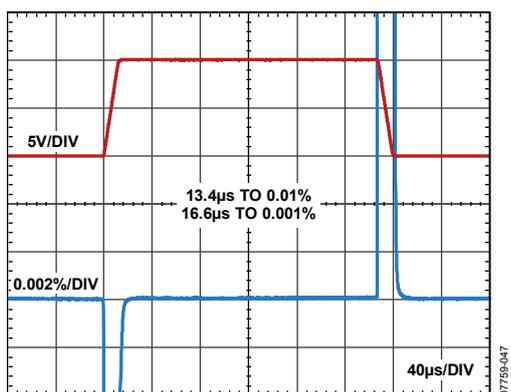
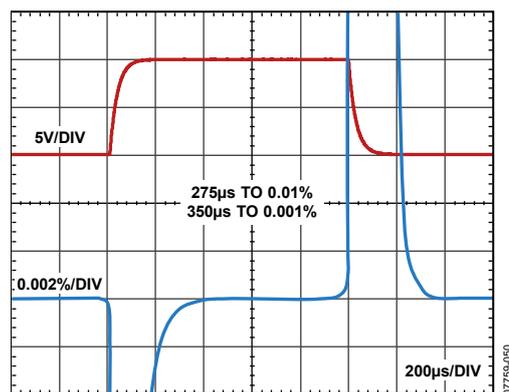
図 48. 大信号パルス応答とセトリング・タイム  
G = 10、10 V ステップ、 $V_S = \pm 15$  V

図 46. 大信号周波数応答

図 49. 大信号パルス応答とセトリング・タイム  
G = 100、10 V ステップ、 $V_S = \pm 15$  V図 47. 大信号パルス応答とセトリング・タイム  
G = 5、10 V ステップ、 $V_S = \pm 15$  V図 50. 大信号パルス応答とセトリング・タイム  
G = 1000、10 V ステップ、 $V_S = \pm 15$  V

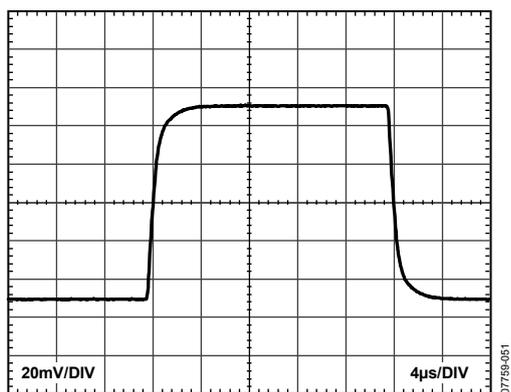


図 51. 小信号パルス応答、 $G = 5$ 、 $R_L = 10 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

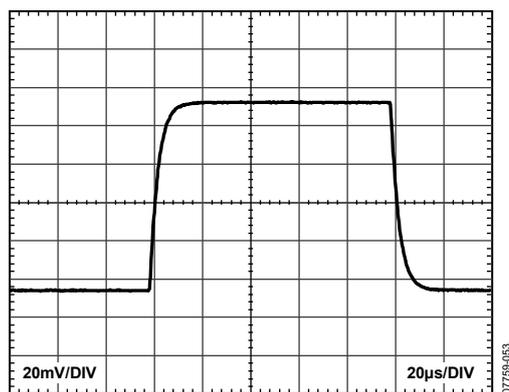


図 53. 小信号パルス応答、 $G = 100$ 、 $R_L = 10 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

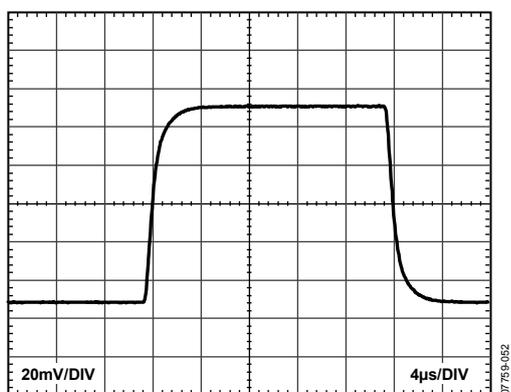


図 52. 小信号パルス応答、 $G = 10$ 、 $R_L = 10 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

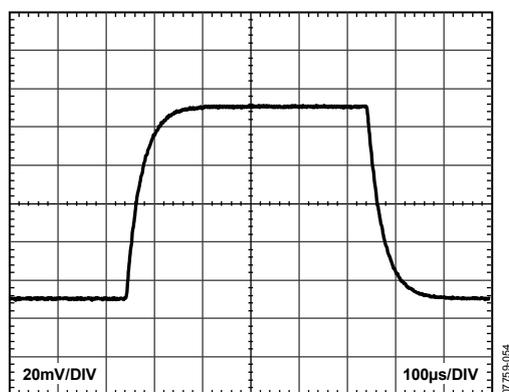


図 54. 小信号パルス応答、 $G = 1000$ 、 $R_L = 10 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

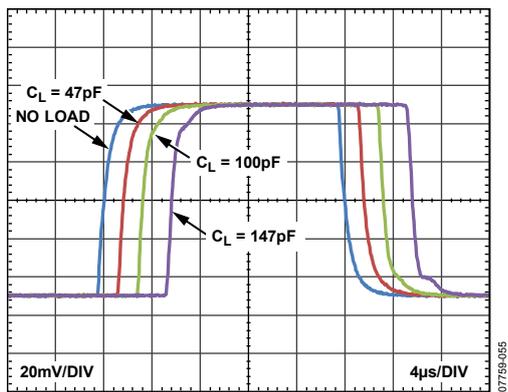


図 55.様々な容量負荷での小信号パルス応答  
 $G = 5$ 、 $R_L = \infty$

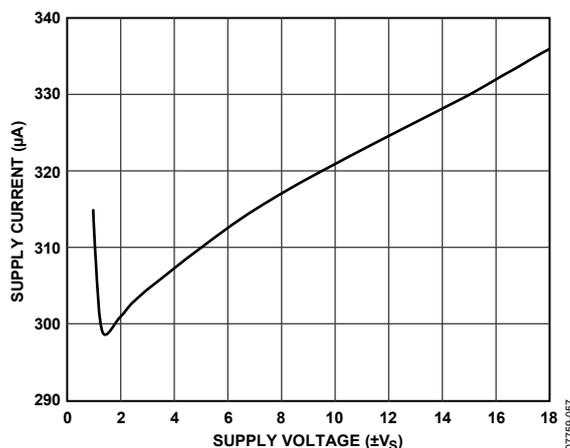


図 57.電源電圧対電源電流

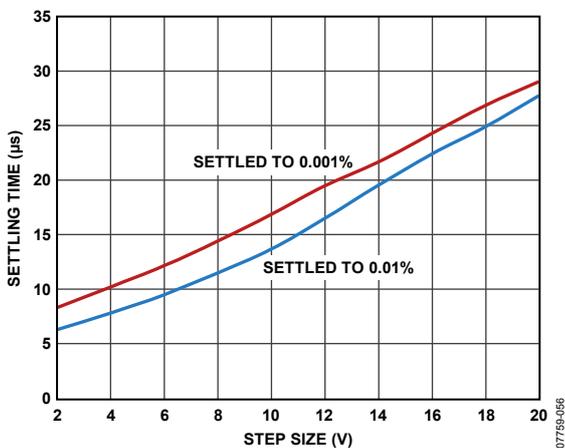


図 56.ステップ・サイズ対セトリング・タイム  
 $V_S = \pm 15\text{ V}$ 、両電源

## 動作原理

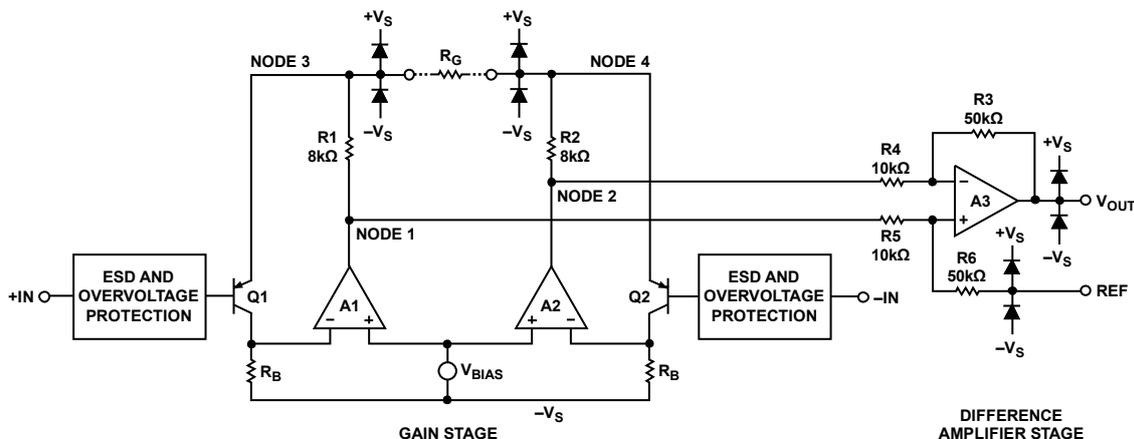


図 58.簡略化した回路図

### アーキテクチャ

AD8227は従来型3オペアンプ構成を採用しています。この構成は、差動増幅用のプリアンプと、それに続く同相モード電圧を除去しゲインを追加するディファレンス・アンプの2ステージから構成されています。図 58 に、AD8227 の簡略化した回路図を示します。

最初のステージは次のように動作します。すなわち、バイアス抵抗  $R_B$  の電圧を一定に維持するため、アンプ A1 はノード 3 を一定のダイオード電圧降下値(正入力電圧より上)に維持します。同様に、アンプ A2 はノード 4 を一定のダイオード電圧降下値(負入力電圧より上)に維持します。このようにして、差動入力電圧の増幅値がゲイン設定抵抗  $R_G$  の両端に加えられます。この抵抗を流れる電流は抵抗 R1 と R2 にも流れるため、A2 出力と A1 出力との間に増幅された差動信号が現れます。増幅された差動信号の他に、元の同相モード信号がダイオード電圧降下分シフトされて存在していることに注意してください。

2 段階目は、アンプ A3 と R3~R6 の抵抗で構成されたディファレンス・アンプです。このステージでは、増幅された差動信号から同相モード信号を除去して、さらにゲイン=5で増幅します。

AD8227 の伝達関数は次式で表されます。

$$V_{OUT} = G \times (V_{IN+} - V_{IN-}) + V_{REF}$$

ここで、

$$G = 5 + \frac{80 \text{ k}\Omega}{R_G}$$

### ゲインの選択

$R_G$  ピン間に抵抗を接続すると、AD8227 のゲインが設定されます。ゲインは、表 7 から、または次のゲイン式から計算することができます。

$$R_G = \frac{80 \text{ k}\Omega}{G - 5}$$

表 7.一般的な抵抗値を使って実現できるゲイン

Standard Table Value of $R_G$	Calculated Gain
No resistor	5
100 k $\Omega$	5.8
49.9 k $\Omega$	6.6
26.7 k $\Omega$	8
20 k $\Omega$	9
16 k $\Omega$	10
10 k $\Omega$	13
5.36 k $\Omega$	19.9
2 k $\Omega$	45
1.78 k $\Omega$	49.9
1 k $\Omega$	85
845 $\Omega$	99.7
412 $\Omega$	199
162 $\Omega$	499
80.6 $\Omega$	998

ゲイン抵抗を使わない場合は、AD8227 は  $G = 5$  (デフォルト) に設定されます。システムの総合ゲイン精度を求めるときは、 $R_G$  抵抗の偏差とゲイン・ドリフトを AD8227 の仕様に加算してください。ゲイン抵抗を使用しない場合は、ゲイン誤差とゲイン・ドリフトが小さくなります。

## リファレンス・ピン

AD8227 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。これは、出力信号を正確に電源の中心レベルにオフセットさせる必要がある場合に便利です。例えば、電圧源を REF ピンに接続して、AD8227 から単電源 ADC を駆動できるように、出力をレベル・シフトさせることができます。REF ピンは ESD ダイオードで保護されているため、 $+V_S$  または  $-V_S$  を 0.3 V 以上超えることはできません。

最適性能を得るためには、REF ピンへ接続するソース・インピーダンスを  $2\ \Omega$  以下にする必要があります。図 58 に示すように、REF ピンは  $50\ \text{k}\Omega$  の片側端子に接続されています。REF ピンにインピーダンスを追加接続すると、この  $50\ \text{k}\Omega$  の抵抗に加算されるため、正入力に接続された信号が増幅されます。追加した  $R_{REF}$  によるゲインは、次のように計算することができます。

$$6(50\ \text{k}\Omega + R_{REF}) / (60\ \text{k}\Omega + R_{REF})$$

正信号パスのみが増幅されて、負信号パスは影響を受けません。増幅率が平坦でない場合、CMRR が低下します。

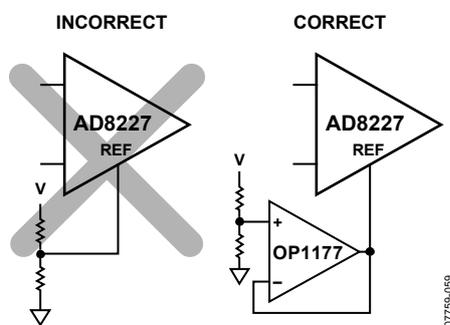


図 59. リファレンス・ピンの駆動

## 入力電圧範囲

大部分の計装アンプは、同相モード電圧が入力範囲の上限または下限に近いとき、非常に限られた出力電圧振幅を持ちます。AD8227 にはこの制限が殆どありません。入力同相モード範囲対出力電圧については、図 9～図 16 を参照してください。

## レイアウト

PCB レベルで AD8227 の最適性能を得るためには、ボード・レイアウトのデザインに注意が必要です。AD8227 ピンは、このために論理的に配置されています。

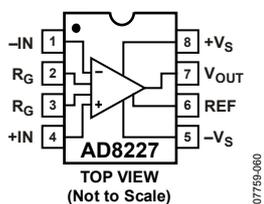


図 60. ピン配置図

## 全周波数での同相モード除去比

レイアウトが正しくないと、同相モード信号が差動信号に変換されて計装アンプに到達することがあります。このような変換は、入力バス相互の周波数応答が異なる場合に発生します。周波数に対して CMRR を高く維持するためには、各バスの入力ソース・インピーダンスと容量が一致している必要があります。入力バスへソース抵抗(例えば入力保護)を追加するときは、計装アンプ入力の近くに接続して、PCB パターンの寄生容量との相互作用を小さくする必要があります。

ゲイン設定ピンの寄生容量も、周波数に対する CMRR に影響を与えます。ボード・デザインでゲイン設定ピンに部品(例えばスイッチまたはジャンパ)を接続する場合は、できるだけ寄生容量の小さい部品を選ぶ必要があります。

## 電源

安定な DC 電圧を使って、計装アンプに電源を供給する必要があります。電源ピンのノイズは性能に悪影響を与えることがあります。PSRR 性能カーブの詳細については、図 23 と図 24 のセクションを参照してください。

$0.1\ \mu\text{F}$  のコンデンサを各電源ピンのできるだけ近くに配置する必要があります。図 61 に示すように、 $10\ \mu\text{F}$  のタンタル・コンデンサをデバイスから離れたところに接続することができます。多くの場合、このコンデンサは他の高精度 IC に共用することができます。

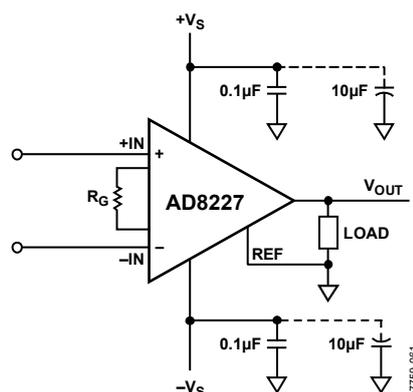


図 61. 電源デカップリング、REF、ローカル・グラウンド基準の出力

## リファレンス

AD8227 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。REF を適切な最寄りのグラウンドに接続するように注意してください。

## 入力バイアス電流のリターン・パス

AD8227 の入力バイアス電流には、グラウンドへのリターン・パスが必要です。熱電対のように信号源にリターン電流パスがない場合には、図 62 に示すように設ける必要があります。

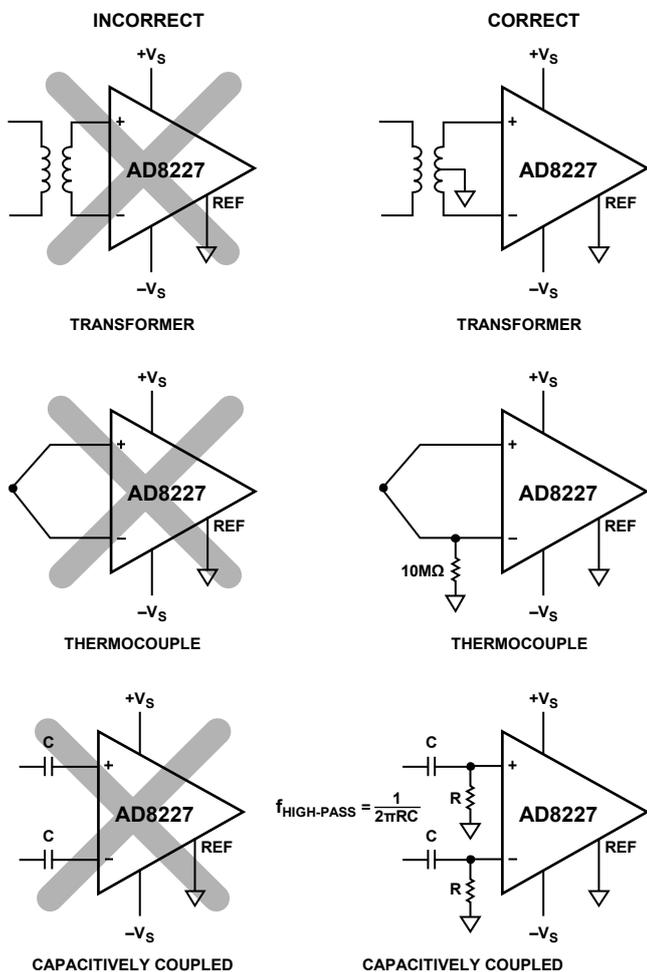


図 62. 入力バイアス電流リターン・パスの追加

## 入力保護

AD8227 は非常に強固な入力を持っているため、一般に入力保護機能の追加は不要です。入力電圧は、反対側電源レールから最大 40 V まで可能です。例えば、+5 V 正電源と -8 V 負電源の場合、デバイスは -35 V から +32 V までの電圧に安全に耐えることができます。他の計装アンプとは異なり、このデバイスはデバイスが高ゲインである場合でも大きな差動入力電圧を処理することができます。図 17～図 20 に、過電圧状態でのデバイス動作を示します。

AD8227 の残りのピンは、電源電圧以内に維持する必要があります。AD8227 のすべてのピンは、ESD に対して保護されています。

AD8227 に許容限界を超える電圧が入力されるアプリケーションの場合には、外付け電流制限抵抗と、BAV199L、FJH1100、または SP720 のような低リーク・ダイオード・クランプを使用する必要があります。

## 無線周波数干渉(RFI)

アンプが強い RF 信号が存在するアプリケーションで使われる場合には、RF の整流がしばしば問題になります。外乱が小さい DC オフセット電圧として現れることがあります。高周波信号は、図 63 に示すように計装アンプの入力に接続されたローパス RC 回路で除去することができます。このフィルタを使って、次式の関係により入力信号の帯域幅を制限します。

$$\text{FilterFrequency}_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$\text{FilterFrequency}_{CM} = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10 C_C$ 。

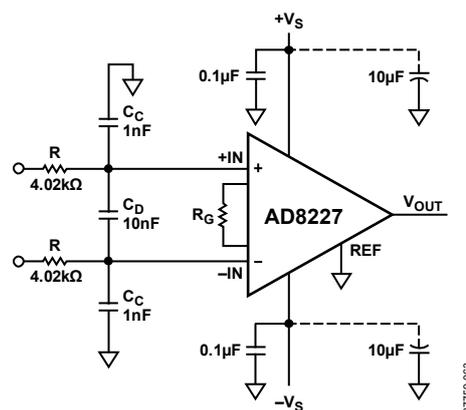


図 63. RFI の除去

$C_D$  は差動信号に有効で、 $C_C$  は同相モード信号に有効です。R と  $C_C$  の値は、RFI を小さくするように選択する必要があります。正入力の  $R \times C_C$  と負入力の  $R \times C_C$  との間に不一致があると、AD8227 の CMRR 性能が低下します。 $C_C$  の値より 1 桁大きい  $C_D$  の値を使うと、不一致の影響は小さくなるので、性能が改善されます。

## アプリケーション情報

### 差動駆動

図 64 に、AD8227 に差動信号を出力させる方法を示します。

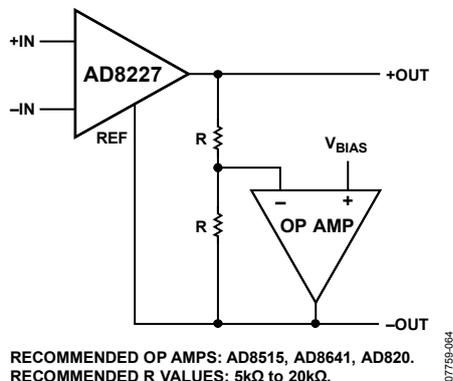


図 64. オペアンプを使用した差動出力

差動出力は、次式で決定されます。

$$V_{DIFF\_OUT} = V_{OUT+} - V_{OUT-} = \text{ゲイン} \times (V_{IN+} - V_{IN-})$$

同相モード出力は、次式で決定されます。

$$V_{CM\_OUT} = (V_{OUT+} + V_{OUT-})/2 = V_{BIAS}$$

この回路の利点は、DC 差動精度がオペアンプまたは抵抗に依存するのではなく AD8227 に依存することです。この回路では、AD8227 がリファレンス電圧を基準として出力電圧を正確に制御することを利用してしています。オペアンプの DC 性能と抵抗の一致度は、DC 同相モード出力精度に影響を与えますが、同相モード誤差はシグナル・チェーン内の次のデバイスで除去されるので、これらの誤差による全体システム精度への影響は殆どありません。

### 最適差動出力性能を得るためのアドバイス

最適 AC 性能を得るためには、少なくとも 2 MHz のゲイン帯域幅と 1 V/μs のスルーレートを有するオペアンプの使用が推奨されます。オペアンプとしては、AD8641、AD8515、AD820 の使用が推奨されます。

抵抗とオペアンプ反転端子との間のパターン長をできるだけ短くしてください。このノードの容量が大きいと、回路が不安定になることがあります。容量を小さくできない場合は、小さい値の抵抗を使用してください。

### 高精度ストレイン・ゲージ

AD8227 は低いオフセットと広い周波数範囲で高い CMRR を持つため、ブリッジ計測に対する優れた選択肢になっています。図 65 に示すように、ブリッジをアンプ入力に直接接続することができます。

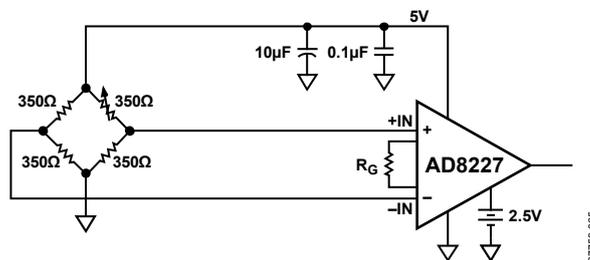


図 65. 高精度ストレイン・ゲージ

## ADCの駆動

図 66 に、ADC駆動の幾つかの方法を示します。この例では ADuC7026 マイクロコントローラのADC を選択していますが、これは現代の大部分のADCで一般的な、バッファなしの電荷サンプリング・アーキテクチャを採用しているためです。このタイプのアーキテクチャでは一般に、正しく動作させるために、ADCとアンプとの間にRCバッファ・ステージが必要です。

オプション 1 に、電荷サンプリング ADC の駆動に必要な最小構成を示します。コンデンサは ADC サンプリング・コンデンサに対して電荷を供給し、抵抗は AD8227 を容量からシールドします。AD8227 を安定にするためには、抵抗とコンデンサの RC 時定数を  $5\ \mu\text{s}$  以上にする必要があります。この回路は主に低い周波数の信号に有効です。

オプション 2 に、高周波信号を駆動する回路を示します。比較的広い帯域幅と出力駆動能力を持つ高精度オペアンプ(AD8616)を使用しています。このアンプは、かなり大きい時定数の抵抗とコンデンサを駆動することができるため、高い周波数のアプリケーションに適しています。

オプション 3 は、AD8227 が高い電圧電源で動作する必要があり、かつ単電源ADCを駆動する必要があるアプリケーションで有効です。通常の動作では、AD8227 出力はADC範囲内にあり、AD8616 は単純にそれをバッファするだけです。故障状態では、AD8227 出力が AD8616 とADCの電源範囲の外側に出てしまうことがあります。このことはこの回路では問題になりません。これは、2つのアンプの間の  $10\ \text{k}\Omega$  抵抗により、AD8616 へ流れる電流が安全なレベルに制限されるためです。

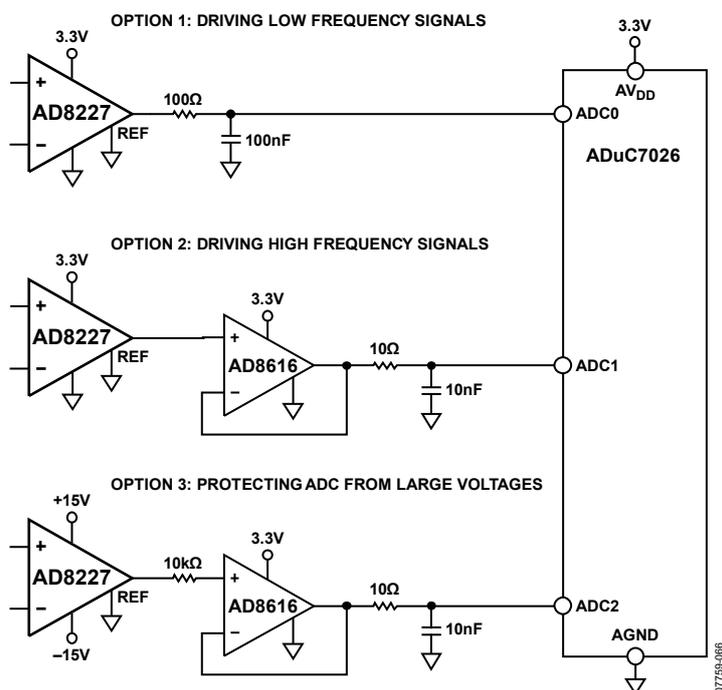
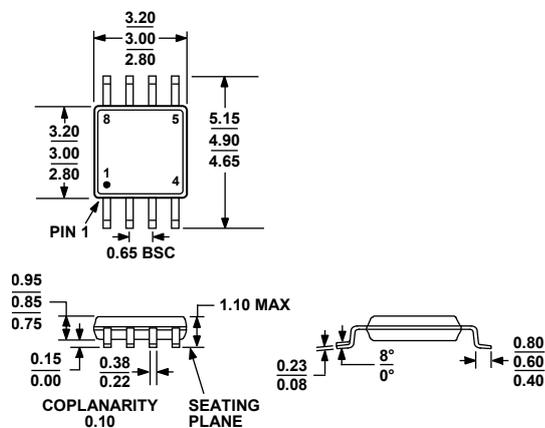
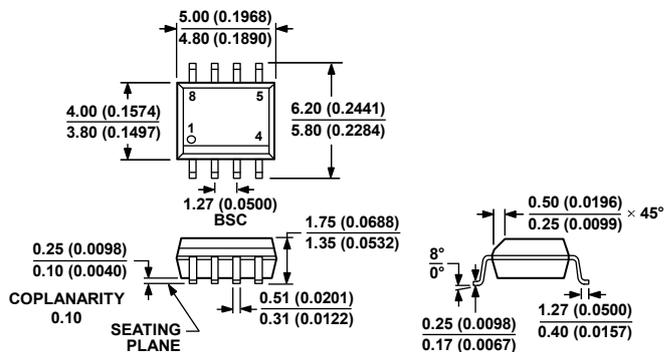


図 66.ADC の駆動

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-187-AA



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 67.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]  
 (RM-8)  
 寸法: mm

図 68.8 ピン標準スモール・アウトライン・パッケージ[SOIC\_N]  
 ナロー・ボディ  
 (R-8)  
 寸法: mm (インチ)

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8227ARMZ <sup>1</sup>	-40°C to +125°C	8-Lead MSOP	RM-8	Y1S
AD8227ARMZ-RL <sup>1</sup>	-40°C to +125°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y1S
AD8227ARMZ-R7 <sup>1</sup>	-40°C to +125°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y1S
AD8227ARZ <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8227ARZ-RL <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8227ARZ-R7 <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	
AD8227BRMZ <sup>1</sup>	-40°C to +125°C	8-Lead MSOP	RM-8	Y1U
AD8227BRMZ-RL <sup>1</sup>	-40°C to +125°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y1U
AD8227BRMZ-R7 <sup>1</sup>	-40°C to +125°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y1U
AD8227BRZ <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8227BRZ-RL <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8227BRZ-R7 <sup>1</sup>	-40°C to +125°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	

<sup>1</sup> Z = RoHS 準拠製品