

特長

- ±10 V から +4 V へ変換
- 16 ビット SAR ADC を駆動
- 小型 MSOP パッケージを採用
- 入力過電圧: +40 V ~ -35 V ($V_S = 5 V$)
- 高速なセトリング・タイム: 0.001% へ 450 ns
- レール to レール出力
- 広い電源動作電圧: +3.3 V ~ +15 V
- 高い CMRR: 80 dB
- 低いゲイン・ドリフト: 1 ppm/°C
- 低いオフセット・ドリフト: 2.5 $\mu V/^\circ C$

アプリケーション

- レベル変換器
- ADC ドライバ
- 計装アンプ・ビルディング・ブロック
- 自動テスト装置

ピン配置

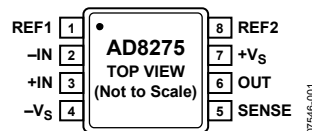


図 1.

代表的なアプリケーション

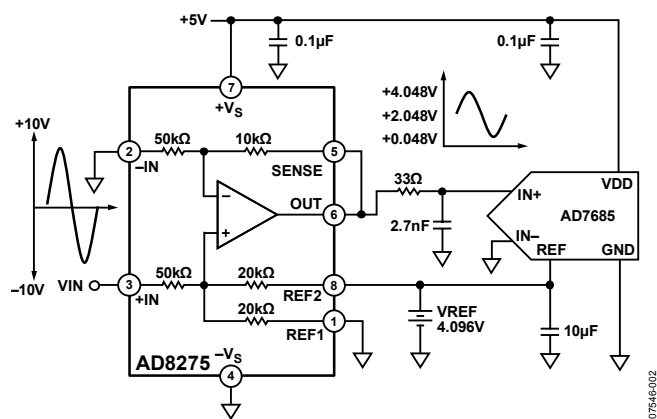


図 2. ±10 V から 4.096 V ADC フル・スケールへの変換

概要

AD8275 は、±10 V 信号を +4 V レベルへ変換するときを使用できる $G = 0.2$ のディファレンス・アンプです。4 V 単電源または 5 V 単電源の ADC へ ±10 V 信号をインターフェースさせる工業用アプリケーションおよび計装アプリケーションで遭遇する問題を解決します。AD8275 は 2 種類の信号レベルをインターフェースさせるため、デザインが簡素化されます。

AD8275 は 450 ns の高速なセトリング・タイムを持ち低歪みであるため、中速度の逐次比較型 (SAR) ADC の駆動に適しています。広い入力電圧範囲とレール to レールの出力を持つため、使い易いビルディング・ブロックを構成しています。単電源動作であるためアンプ消費電力が小さく、ADC を過駆動から保護するのに役立ちます。

レーザー・トリムによる一致した高精度抵抗の内蔵により、小さなゲイン誤差、1 ppm/°C (最大) の低ゲイン・ドリフト、80 dB の高いコモン・モード除去比が実現されています。AD8275 は、低オフセット、低オフセット・ドリフト、高速セトリング・タイムの組み合わせにより、正確で迅速なキャプチャを必要とするさまざまなデータ・アキュイジション・アプリケーションに適しています。

AD8275 はアナログ・フロントエンドとして使うことができます。あるいは、バッファの後ろに使うと、高い電圧を ADC に許容できる電圧範囲にレベル変換することができます。さらに、AD8275 を差動 ADC と組み合わせる場合は、差動出力に構成することができます。

AD8275 は省スペースの 8 ピン MSOP を採用し、性能は $-40^\circ C \sim +85^\circ C$ の温度範囲で規定されています。

表 1. 差動アンプの分類

Low Distortion	High Voltage	Single-Supply Current Sense
AD8270	AD628	AD8202
AD8273	AD629	AD8203
AD8274		AD8205
AD8275		AD8206
AMP03		AD8216

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2008 Analog Devices, Inc. All rights reserved.

目次

特長.....	1	リファレンス電圧.....	13
アプリケーション.....	1	コモン・モード入力電圧範囲.....	13
ピン配置.....	1	入力保護.....	13
代表的なアプリケーション.....	1	構成.....	14
概要.....	1	アプリケーション情報.....	15
改訂履歴.....	2	シングルエンド ADC の駆動.....	15
仕様.....	3	差動出力.....	15
絶対最大定格.....	5	入力インピーダンスの増加.....	16
最大消費電力.....	5	AC 結合.....	16
ESD の注意.....	5	データ・アキュジション・システムで AD8275 をレベル変換器としての使用.....	16
ピン配置およびピン機能説明.....	6	外形寸法.....	17
代表的な性能特性.....	7	オーダー・ガイド.....	17
動作原理.....	12		
基本接続.....	12		
電源.....	12		

改訂履歴

10/08—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_S = 5\text{ V}$ 、 $G = 0.2$ 、REF1 と GND を接続、REF2 は 5 V に接続、 $R_L = 2\text{ k}\Omega$ ($V_S/2$ へ接続)、 $T_A = 25^\circ\text{C}$ 。特に指定がない限り、仕様は出力換算。

表 2.

Parameter	Test Conditions/Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
DYNAMIC PERFORMANCE								
Small Signal Bandwidth	-3 dB	10	15		10	15		MHz
Slew Rate	4 V step	20	25		20	25		V/ μs
Settling Time to 0.01%	4 V step on output, $C_L = 100\text{ pF}$		350			350	450	ns
Settling Time to 0.001%	4 V step on output, $C_L = 100\text{ pF}$		450			450	550	ns
Overload Recovery Time	50% overdrive		300			300		ns
NOISE/DISTORTION¹								
THD + N	$f = 1\text{ kHz}$, $V_{\text{OUT}} = 4\text{ V p-p}$, 22 kHz band pass filter		106			106		dB
Voltage Noise	$f = 0.1\text{ Hz}$ to 10 Hz , referred to output		1	4		1	4	$\mu\text{V p-p}$
Spectral Noise Density	$f = 1\text{ kHz}$, referred to output		40			40		nV/ $\sqrt{\text{Hz}}$
GAIN								
	$V_{\text{REF2}} = 4.096\text{ V}$, REF1 and R_L connected to GND, $(V_{\text{IN}+}) - (V_{\text{IN}-}) = -10\text{ V}$ to $+10\text{ V}$		0.2			0.2		V/V
Gain Error				0.024			0.024	%
Gain Drift	-40°C to $+85^\circ\text{C}$		1	3		0.3	1	ppm/ $^\circ\text{C}$
Gain Nonlinearity	$V_{\text{OUT}} = 4\text{ V p-p}$, $R_L = 600\ \Omega$, $2\text{ k}\Omega$, $10\text{ k}\Omega$		2.5			2.5	3	ppm
OFFSET AND CMRR								
Offset ²	Referred to output, $V_S = \pm 2.5\text{ V}$, reference and input pins grounded		300	700		150	500	μV
vs. Temperature	-40°C to $+85^\circ\text{C}$		2.5			2.5	7	$\mu\text{V}/^\circ\text{C}$
vs. Power Supply	$V_S = 3.3\text{ V}$ to 5 V	90			100			dB
Reference Divider Accuracy				0.024			0.024	%
Common-Mode Rejection Ratio ³	$V_{\text{CM}} = \pm 10\text{ V}$, referred to output	80	96		86			dB
INPUT CHARACTERISTICS								
Input Voltage Range ⁴		-12.3		+12	-12.3		+12	V
Impedance ⁵								
Differential	$V_{\text{CM}} = V_S/2$		108 2			108 2		k Ω pF
Common Mode			27.5 2			27.5 2		k Ω pF
OUTPUT CHARACTERISTICS								
Output Swing	$V_{\text{REF2}} = 4.096\text{ V}$, REF1 and R_L connected to GND, $R_L = 2\text{ k}\Omega$	$-V_S + 0.048$		$+V_S - 0.1$	$-V_S + 0.048$		$+V_S - 0.1$	V
Capacitive Load ⁶			100			100		pF
Short-Circuit Current Limit			30			30		mA
POWER SUPPLY								
Specified Voltage Range			5			5		V
Operating Voltage Range		3.3		15	3.3		15	V
Supply Current	$I_O = 0\text{ mA}$, $V_S = \pm 2.5\text{ V}$, reference and input pins grounded		1.9	2.3		1.9	2.3	mA
Over Temperature	$I_O = 0\text{ mA}$, $V_S = \pm 2.5\text{ V}$, reference and input pins grounded, -40°C to $+85^\circ\text{C}$		2.1	2.7		2.1	2.7	mA
TEMPERATURE RANGE								
Specified Performance		-40		+85	-40		+85	$^\circ\text{C}$

¹ アンプの電圧および電流ノイズおよび内部抵抗のノイズを含みます。

² 入力バイアスとオフセット電流の誤差を含みます。

³ CMRR の温度特性については図 7 を参照してください。

⁴ 入力電圧範囲は、電源電圧、リファレンス電圧、ESD ダイオードの関数になります。他の電源電圧で動作させるときは絶対最大定格、図 11、表 5 を参照してください。

⁵ 内部抵抗は比が一致するように調整済みですか、絶対精度は±20% です。

⁶ 詳細については、代表的な性能特性のセクションの図 25 と図 28 を参照してください。

絶対最大定格

表 3.

Parameter	Rating
Supply Voltage	18 V
Output Short-Circuit Current	See derating curve (Figure 3)
Voltage at +IN, -IN Pins	$-V_S + 40 \text{ V}$, $+V_S - 40 \text{ V}$
Voltage at REFx, +V _S , -V _S , SENSE, and OUT Pins	$-V_S - 0.5 \text{ V}$, $+V_S + 0.5 \text{ V}$
Current into REFx, +IN, -IN, SENSE, and OUT Pins	3 mA
Storage Temperature Range	-65°C to $+130^\circ\text{C}$
Specified Temperature Range	-40°C to $+85^\circ\text{C}$
Thermal Resistance (θ_{JA})	135°C/W
Package Glass Transition Temperature (T _G)	140°C
ESD Human Body Model	2 kV

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

最大消費電力

AD8275 のパッケージ内での安全な最大消費電力は、チップのジャンクション温度(T_J)上昇により制限されます。チップをプラスチック封止すると、局所的にジャンクション温度に到達します。約 140°C のガラス遷移温度で、プラスチックの属性が変わります。この温度規定値を一時的に超えた場合でも、パッケージからチップに加えられる応力が変化して、AD8275 のパラメータ性能が永久的にシフトしてしまふことがあります。140°C のジャンクション温度を長時間超えると、シリコン・デバイス内に変化が発生して、故障の原因になることがあります。

パッケージと PCB の自然空冷時の熱特性(θ_{JA})、周囲温度(T_A)、パッケージ内の合計消費電力(P_D)によって、チップのジャンクション温度が決定されます。ジャンクション温度は次のように計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージ内の消費電力(P_D)は、静止消費電力と全出力での負荷駆動に起因するパッケージ内の消費電力との和になります。静止電力は、電源ピン間の電圧(V_S)に静止電流(I_S)を乗算して計算されます。負荷(R_L)は電源電圧の midpoint を基準とすると仮定すると、合計駆動電力は $V_S/2 \times I_{OUT}$ になり、この電力(V_{OUT}×I_{OUT})がパッケージ内と負荷で消費されます。

合計駆動電力と負荷電力の差が、パッケージ内で消費される駆動電力です。

$$P_D = \text{静止消費電力} + (\text{合計駆動電力} - \text{負荷消費電力})$$

$$P_D = (V_S \times I_S) + \left(\frac{V_S}{2} \times \frac{V_{OUT}}{R_L} \right) - \frac{V_{OUT}^2}{R_L}$$

-V_S を基準とする R_L を使う単電源動作では、ワースト・ケースは V_{OUT} = V_S/2 となります。

強制空冷を使うと、放熱量が増えるため、実効的に θ_{JA} が小さくなります。さらに、メタル・パターン、スルー・ホール、グラウンド・プレーン、電源プレーンとパッケージ・ピンが直接接触する場合、これらのメタルによっても θ_{JA} が小さくなります。

図 3 に、4 層 JEDEC 標準ボードを使った場合のパッケージ最大安全消費電力対周囲温度を示します。

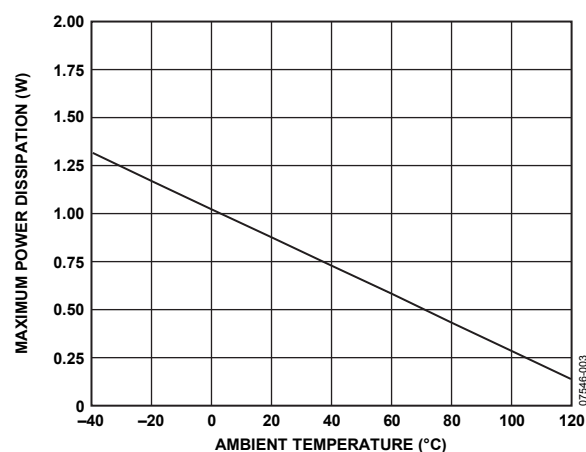


図 3.最大消費電力対周囲温度

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

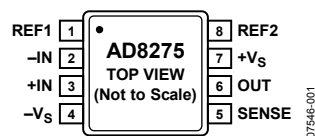


図 4. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	REF1	リファレンス電圧ピン。出力電圧レベル(リファレンス電圧のセクション参照)。
2	-IN	負の入力ピン。
3	+IN	正の入力ピン。
4	-Vs	負の電源ピン。
5	SENSE	検出出力ピン。このピンは OUT ピンに接続してください。
6	出力	出力ピン(フォース出力)。
7	+Vs	正の電源ピン。
8	REF2	リファレンス電圧ピン。出力電圧レベル(リファレンス電圧のセクション参照)。

代表的な性能特性

特に指定がない限り、 $V_S = 5\text{ V}$ 、 $G = 0.2$ 、REF1 と GND を接続、REF2 は 5 V に接続、 $R_L = 2\text{ k}\Omega$ ($V_S/2$ へ接続)、 $T_A = 25^\circ\text{C}$ 。

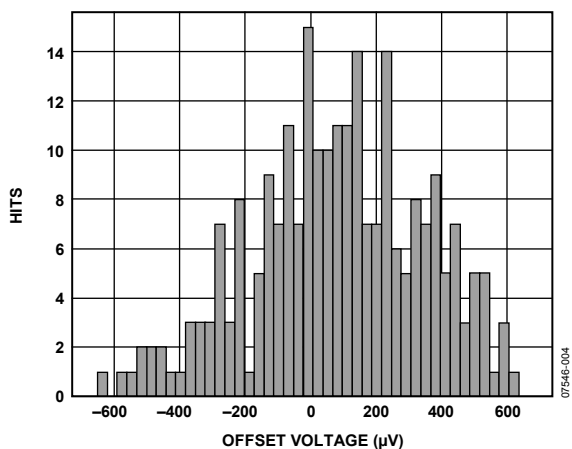


図 5. システム・オフセット電圧(typ)の分布、出力換算

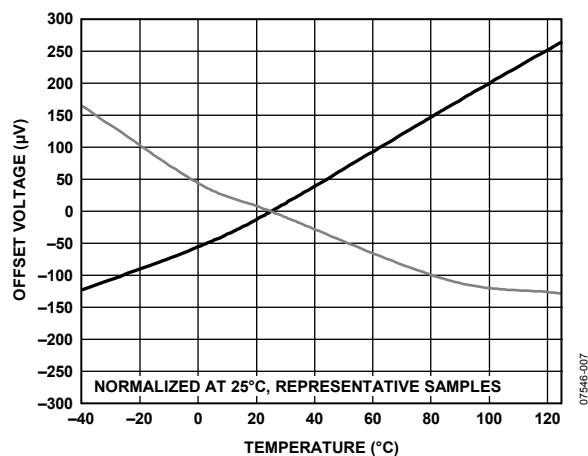


図 8. オフセット電圧の温度特性、 25°C で正規化、出力換算

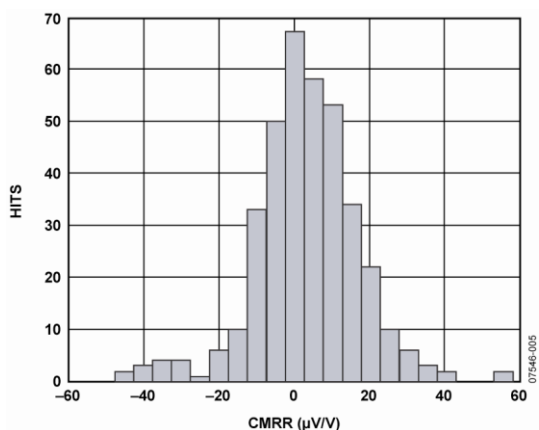


図 6. CMRR(typ)の分布、出力換算

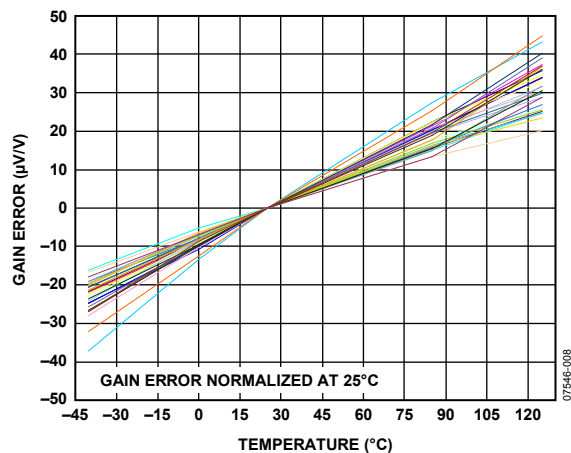


図 9. ゲイン誤差の温度特性、 25°C で正規化

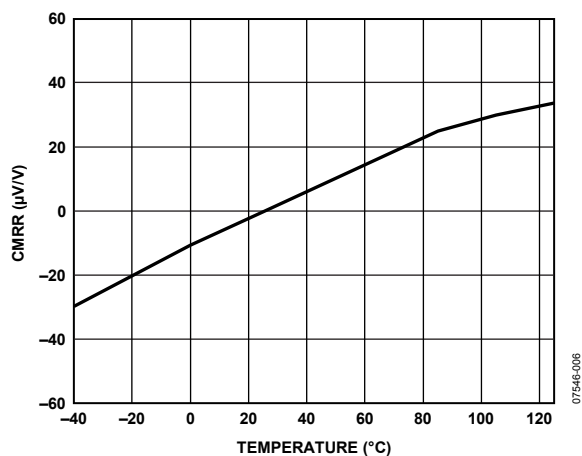


図 7. CMRR の温度特性、 25°C で正規化

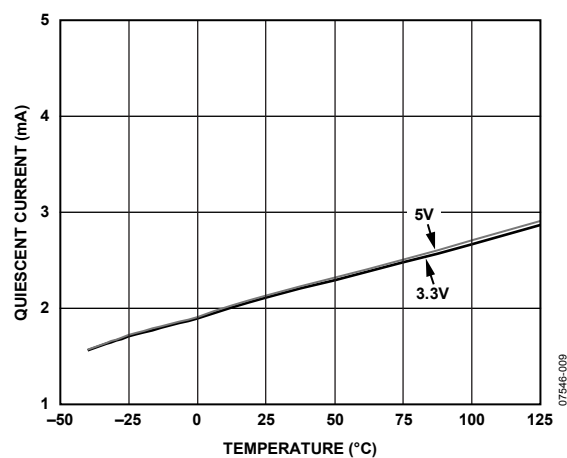


図 10. 静止電流の温度特性

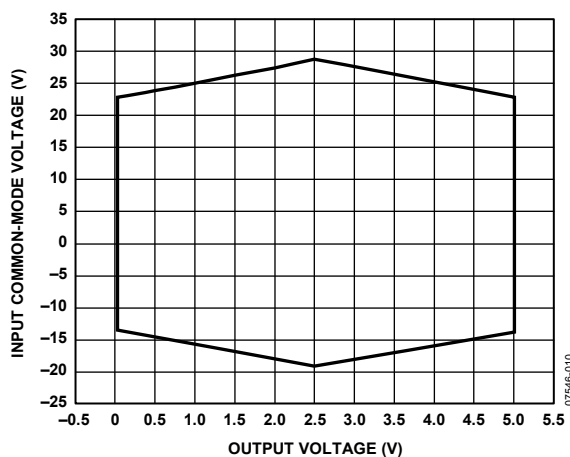


図 11.入力コモン・モード電圧対出力電圧、無負荷

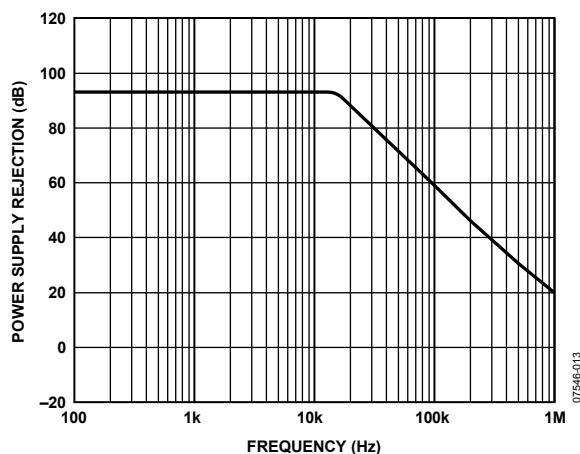


図 14.電源除去比の周波数特性、出力換算

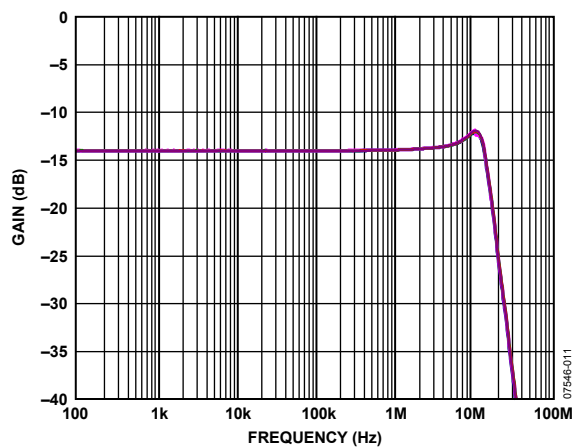


図 12.ゲインの周波数特性

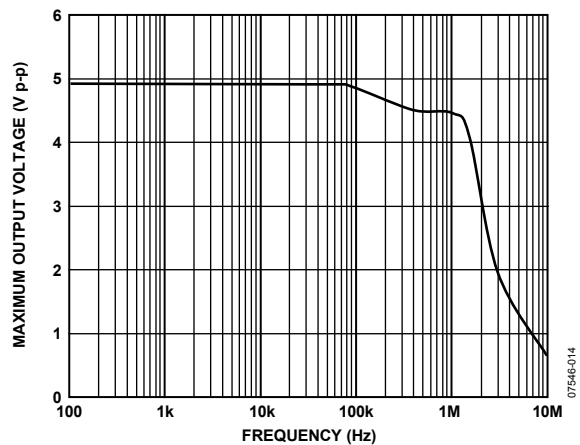


図 15.最大出力電圧の周波数特性

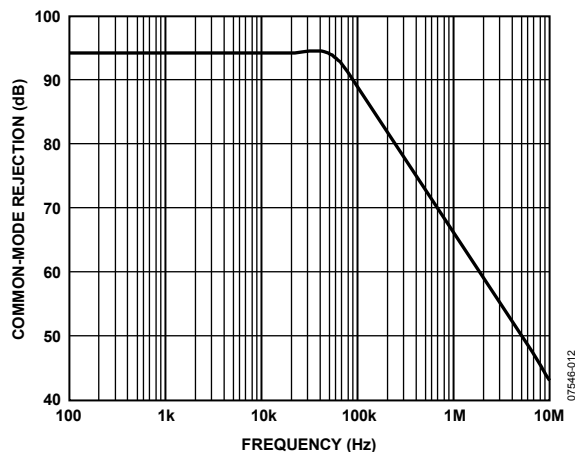


図 13.コモン・モード除去比の周波数特性、入力換算

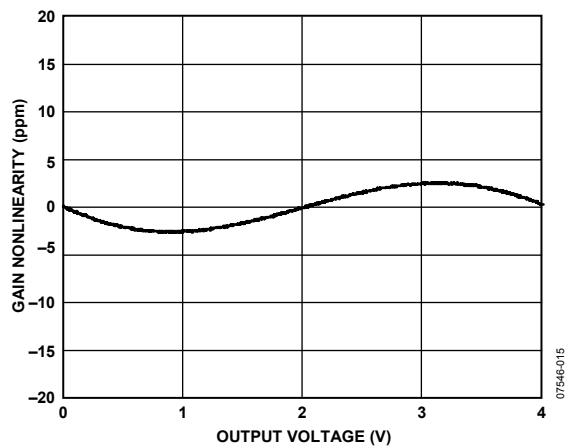


図 16.ゲイン非直線性、 $R_L = 600 \Omega$ 、 $2 \text{ k}\Omega$ 、 $10 \text{ k}\Omega$

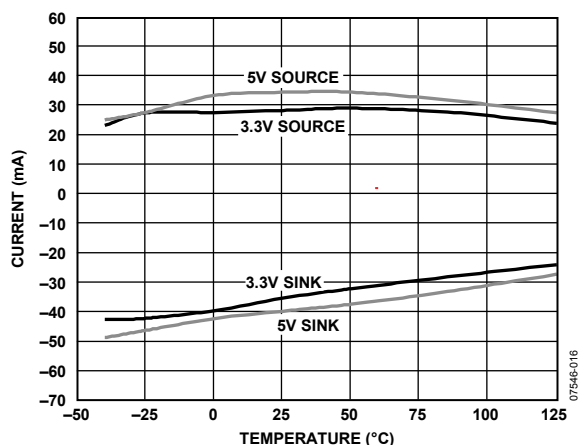


図 17. 短絡電流の温度特性、 $V_S = 3.3\text{ V}$ 、 5 V

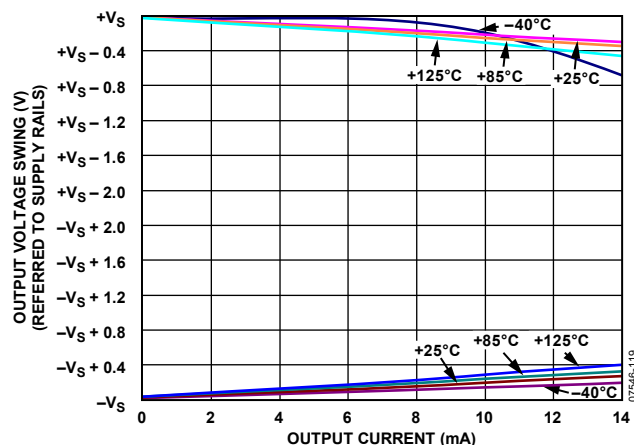


図 20. 出力電圧振幅 vs. 出力電流、 $V_S = 5\text{ V}$

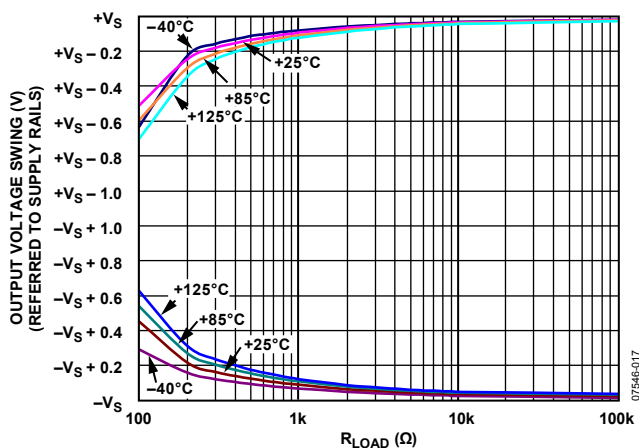


図 18. 出力電圧振幅対 R_{LOAD} 、 $V_S = 5\text{ V}$

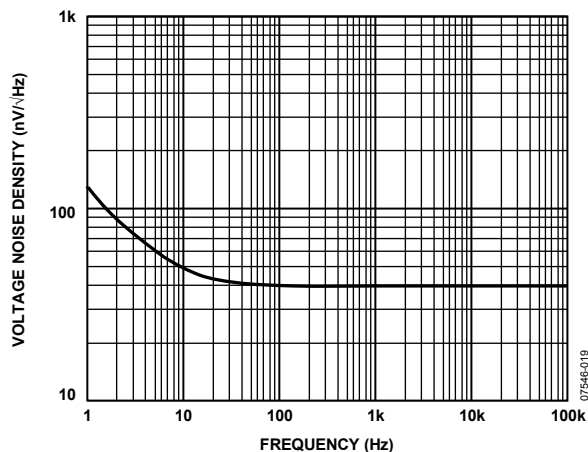


図 21. 電圧ノイズ密度の周波数特性、出力換算

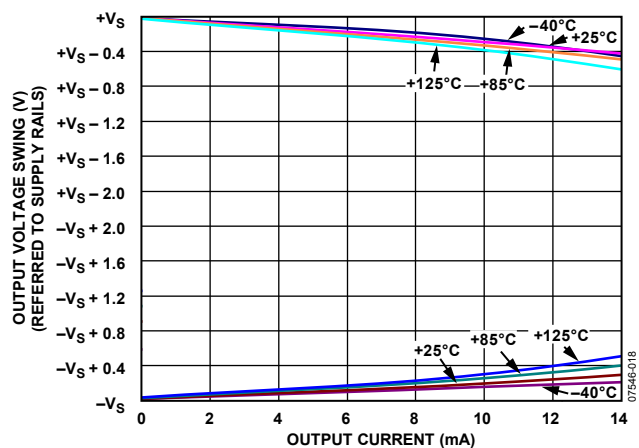


図 19. 出力電圧振幅 vs. 出力電流、 $V_S = 3.3\text{ V}$

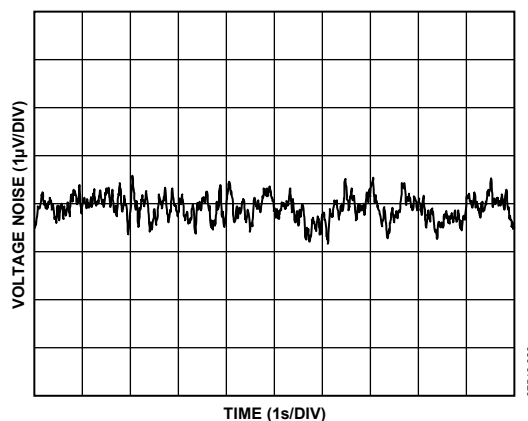


図 22.0.1 Hz ~ 10 Hz の電圧ノイズ、出力換算

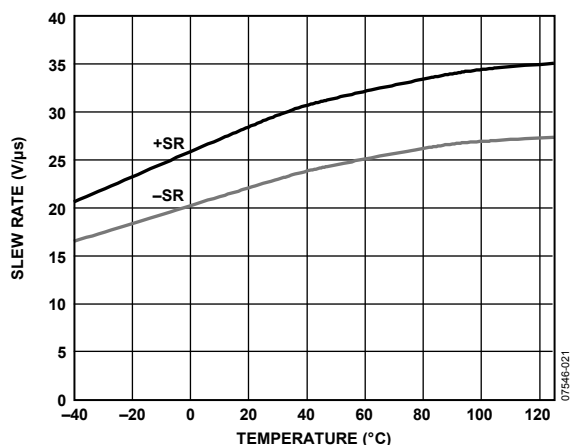


図 23.スルーレートの温度特性

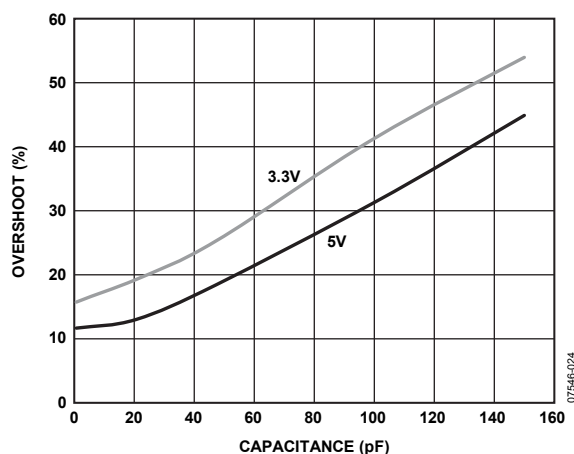


図 26.小信号オーバーシュート対容量負荷、負荷抵抗なし

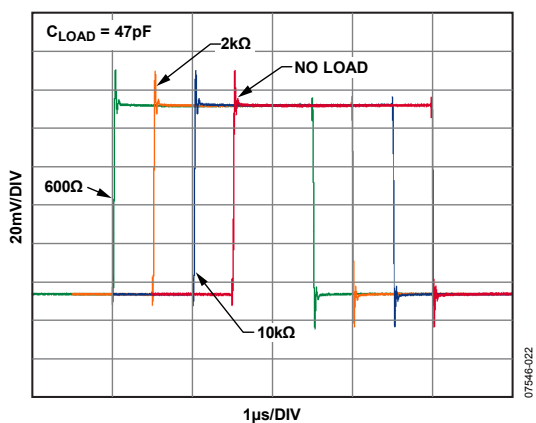


図 24.さまざまな抵抗負荷での小信号ステップ応答 (ステップ応答はずらして表示)

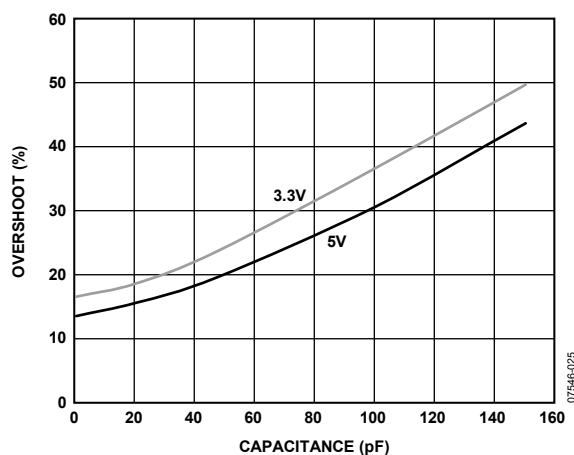


図 27.小信号オーバーシュート対容量負荷 600 Ω を容量負荷に並列接続

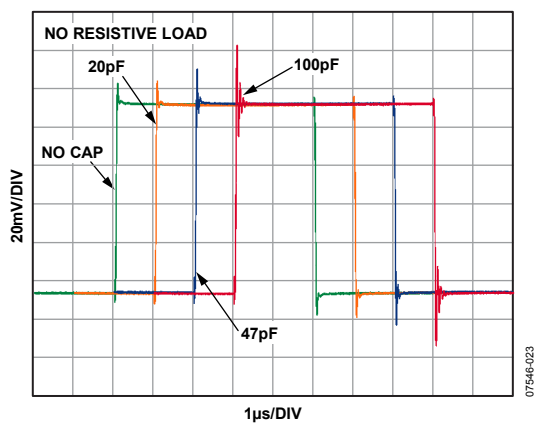


図 25.さまざまな容量負荷での小信号パルス応答 (ステップ応答はずらして表示)

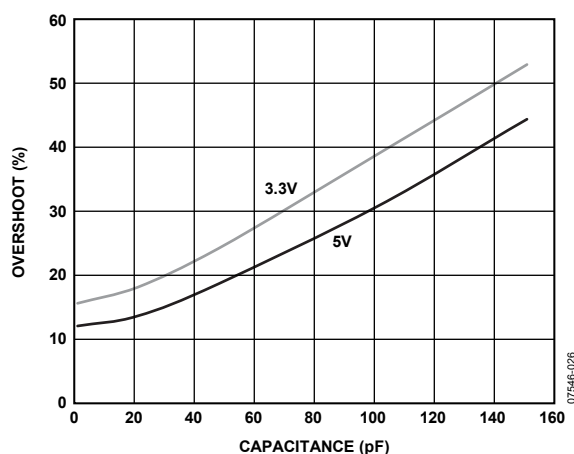


図 28.小信号オーバーシュート対容量負荷 2 kΩ を容量負荷に並列接続

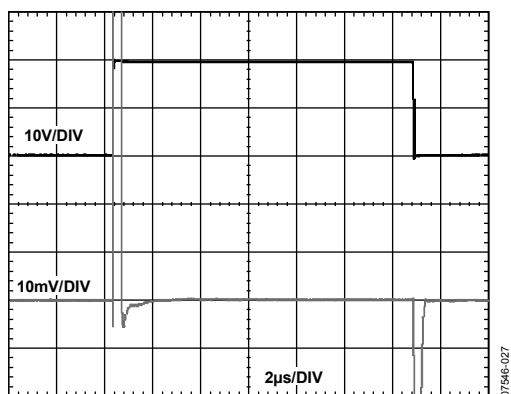


図 29.大信号パルス応答とセトリング・タイム、 $R_L = 2\text{ k}\Omega$

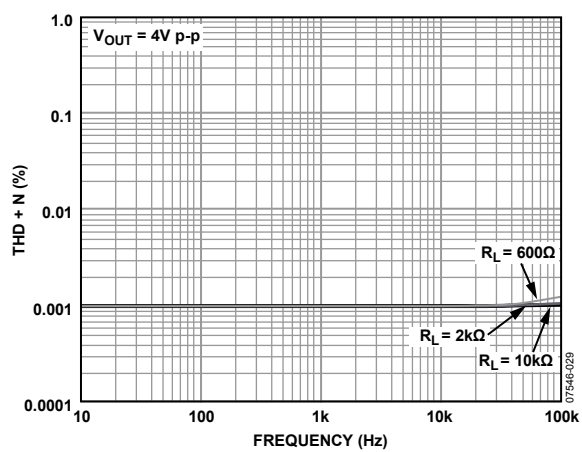


図 30.THD + N の周波数特性、 $V_{OUT} = 4\text{ V p-p}$

動作原理

AD8275 は、 $\pm 10\text{ V}$ の入力信号を 4 V 出力へレベル変換します。これは、入力信号を $1/5$ に減衰させることにより実現します。減算回路で、減衰、レベル・シフト、差動/シングルエンド変換を行います。減算器の 1 つの利点は、電源電圧を超える入力信号を受け付けることが可能なことです。この減算器は、厳密に一致させた複数の抵抗から構成されています。AD8275 では抵抗を内蔵して抵抗比を調整することにより、 80 dB の CMRR と 0.024% のゲイン誤差を実現しています。

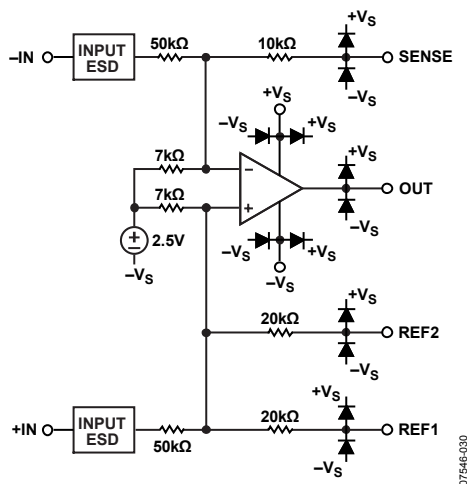


図 31. AD8275 の簡略化回路図

AD8275 では広い入力電圧範囲を実現するために、 $-V_S$ と 2 本の $7\text{ k}\Omega$ 抵抗に接続した内部 2.5 V のバイアス電圧を使っています (図 31 参照)。抵抗は内部アンプのコモン・モードの設定に役立ちます。この回路の利点は、レール to レールの相補トランジスタ入力を持つアンプで一般的なクロスオーバー歪みを発生することなく入力範囲を広げることです。内蔵オペアンプの入力範囲は、 $+V_S - 0.9\text{ V} \sim -V_S + 1.35\text{ V}$ です。

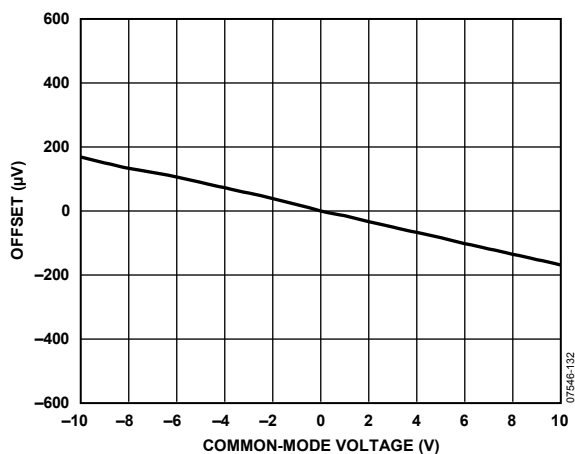


図 32. レール to レール入力のある一般的なアンプにあるクロスオーバー歪みは AD8275 にはありません

AD8275 では、平衡型高ゲインのリニア出力ステージを採用しています。この出力ステージは必要に応じて電流を発生する適応型であるため、他のアンプで発生するようなダイナミック誤差がありません。これは、アンプ出力に電流を逆流させることがある SAR ADC を駆動する際に有効です。これにより、低歪み、十分な帯域幅、高いスルーレートを可能にするデザインになっています。

基本接続

AD8275 の基本構成を図 33 と図 34 に示します。図 33 では、REF1 と REF2 は接続されています。電圧 V_{REF} が、接続されている REF1 ピンと REF2 ピンに加えられて、出力電圧レベルを V_{REF} に設定しています。たとえば、図 33 で、 $V_{REF} = 2\text{ V}$ かつ入力をグラウンドに接続すると、出力は 2 V を維持します。

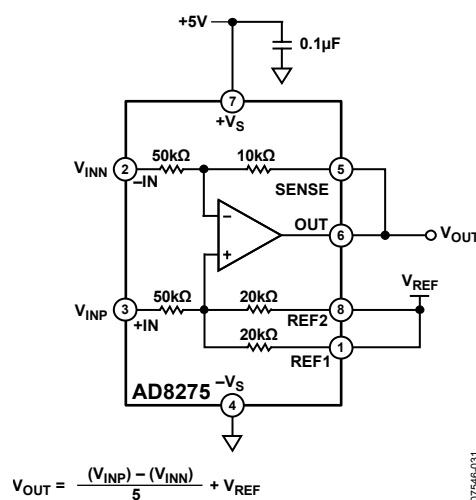


図 33. 基本構成 1: リファレンス電圧を共用

これに対して、図 34 では、REF1 がグラウンドに、REF2 が V_{REF} に、それぞれ接続されています。この例で、2 本の $20\text{ k}\Omega$ 抵抗は抵抗分圧器として機能し、 V_{REF} が $1/2$ 倍されます。たとえば、AD8275 の両入力をグラウンドに接続して、かつ $V_{REF} = 5\text{ V}$ にすると、出力は 2.5 V になります。

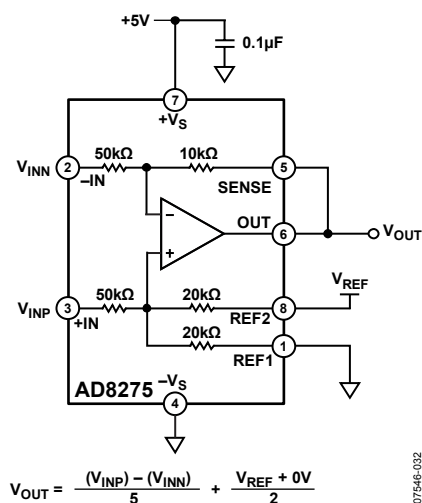


図 34. 基本構成 2: リファレンス電圧を分圧

電源

AD8275 の電源には安定な DC 電圧を使用してください。電源ピンのノイズは性能に悪影響を与えることがあります。0.1 μF のバイパス・コンデンサを各電源ピンとグラウンドの間に、各電源ピンのできるだけ近くに接続する必要があります。また、10 μF のタンタル・コンデンサも各電源とグラウンドの間に接続する必要があります。このコンデンサは AD8275 から離れて配置することができ、他の高精度 IC と共用することができます。

リファレンス電圧

リファレンス・ピンは、出力にバイアス・レベルを与えるために使います。たとえば、単電源 5 V 動作で、出力バイアスを 2.5 V にするようにリファレンス・ピンを設定することができます。これにより、出力が 2.5 V レベルを中心に正または負に振れることができるようになります。

図 33 と図 34 に、リファレンス電圧を設定する 2 通りの方法を示します。2 つの方法の違いについては、基本接続のセクションを参照してください。

許容リファレンス電圧範囲は、コモン・モード入力と電源電圧の関数になります。REF1 ピンと REF2 ピンは、 $+V_S$ または $-V_S$ を 0.5 V 以上超えることはできません。

REF1 と REF2 に直列な寄生抵抗が CMRR とゲイン精度に悪影響を与えるため、REFx ピンは、低ソース・インピーダンスから駆動する必要があります。

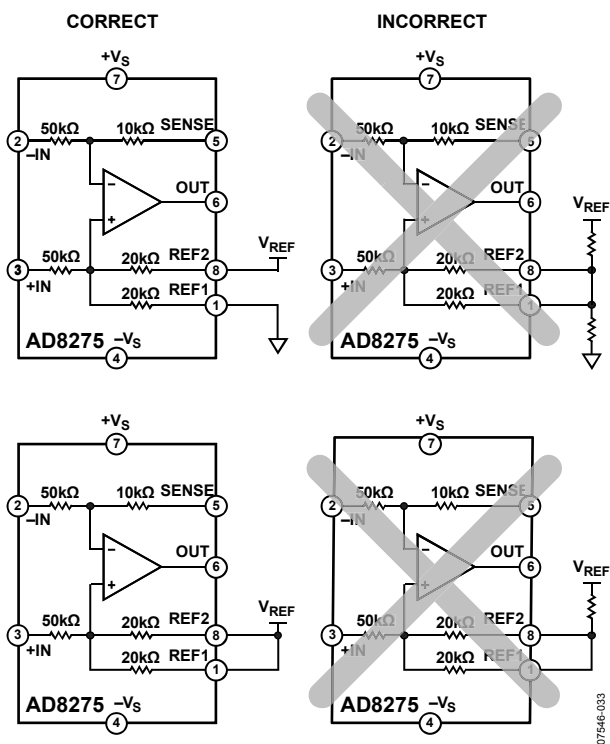


図 35. REF1 ピンと REF2 ピンのガイドライン

コモン・モード入力電圧範囲

コモン・モード電圧範囲は、内蔵オペアンプの入力電圧範囲、電源電圧、リファレンス電圧の関数になります。

正のコモン・モード最大電圧範囲は式 1 で表されます。

$$V_{CM_POS} \leq 13.14(+V_S) - 7.14(-V_S) - 5((REF1 + REF2)/2) - 29.69 \quad (1)$$

コモン・モード最小電圧範囲は式 2 で表されます。

$$V_{CM_NEG} \geq 6(-V_S) - 5((REF1 + REF2)/2) - 0.11 \quad (2)$$

内蔵オペアンプの電圧範囲は温度に依存して変化します。両式は、全温度での $+V_S - 0.9 \text{ V}$ と $-V_S + 1.35 \text{ V}$ の入力電圧範囲(typ)を表しています。表 5 に、一般的構成に対するコモン・モード範囲の計算値を示します。

表 5. 一般的構成に対するコモン・モード電圧範囲の計算値

$+V_S$ (V) ¹	V_{REF1} (V)	V_{REF2} (V)	V_{CM+} (V)	V_{CM-} (V)
5	5	0	23.5	-12.6
5	2.5	0	29.8	-6.4
5	4.096	0	25.8	-10.4
3.3	3.3	0	5.4	-8.4
3.3	2.5	0	7.4	-6.4
5	5	5	11.0	-25.1
5	4.096	4.096	15.5	-20.6
5	3	3	21.0	-15.1
5	2.5	2.5	23.5	-12.6
5	2.048	2.048	25.8	-10.4
5	1.25	1.25	29.8	-6.4
5	0	0	36.0	-0.1

¹ $-V_S = 0 \text{ V}$ 。

入力保護

AD8275 の入力(+IN と -IN)は、 $-V_S$ の上 40 V と $+V_S$ の下 40 V にクランプする ESD ダイオードにより保護されています。 $+5 \text{ V}$ 単電源で動作する場合、ESD ダイオードは入力電圧の下 -35 V と上 $+40 \text{ V}$ で導通します。

入力電圧が AD8275 の最大定格を超えることが予測される場合は、外付けトランソープを使用してください。AD8275 の入力へ直列抵抗を接続するのは推奨できません。これは、最適な CMRR とゲイン精度を得るために内部抵抗比を一致させているためです。外付け直列抵抗を入力に接続すると、AD8275 の性能が低下します。

他のすべてのピンは、両電源レールの上 0.5 V にクランプする ESD ダイオードにより保護されています。たとえば、5 V 電源での REF1 ピンと REF2 ピンの電圧範囲は $-0.5 \text{ V} \sim +5.5 \text{ V}$ です。

構成

図 36、図 37、表 6、表 7 に、種々の電源とリファレンス電圧に対して可能な入力と出力の範囲の例を示します。

表 6 と表 7 に、AD8275 の電圧範囲(typ)を示します。これらの値は、プロセスまたは温度に対する変動を反映していません。

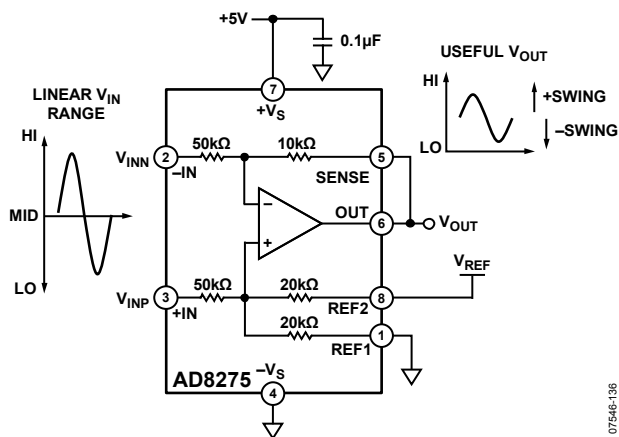


図 36. リファレンス電圧を分圧

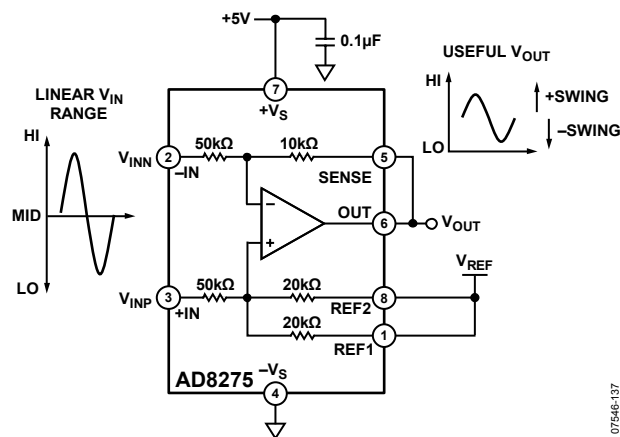


図 37. リファレンス電圧を共用

表 6. 図 36 のリファレンス電圧分圧構成での入力と出力の関係

$+V_S^1$	V_{REF}	V_{OUT} for $V_{IN} = 0 V$	Linear Differential V_{IN} Range	Useful V_{OUT} Ranges
5 V	5 V	2.5 V	High: +12 V Mid: 0 V Low: -12.3 V	High: +4.95 V Swing: +2.45 V, -2.455 V Low: +0.045 V
5 V	2.5 V	1.25 V	High: +18.3 V Mid: 0 V Low: -6 V	High: +4.95 V Swing: +3.7 V, -1.205 V Low: +0.045 V
5 V	4.096 V	2.048 V	High: +14.3 V Mid: 0 V Low: -10 V	High: +4.95 V Swing: +2.902 V, -2.003 V Low: +0.045 V
3.3 V	3.3 V	1.65 V	High: +8 V Mid: 0 V Low: -8 V	High: +3.24 V Swing: +1.59 V, -1.605 V Low: +0.045 V
3.3 V	2.5 V	1.25 V	High: +10 V Mid: 0 V Low: -6 V	High: +3.24 V Swing: +1.99 V, -1.205 V Low: +0.045 V

¹ $-V_S = 0 V$

表 7. 図 37 のリファレンス電圧共用構成での入力と出力の関係

$+V_S^1$	V_{REF}	V_{OUT} for $V_{IN} = 0 V$	Linear Differential V_{IN} Range	Useful V_{OUT} Ranges
5 V	5 V	5 V	High: -0.1 V Mid: 0 V Low: -24.7 V	High: +4.98 V Swing: -4.94 V Low: +0.06 V
5 V	4.096 V	4.096 V	High: +4.4 V Mid: 0 V Low: -20.2 V	High: +4.98 V Swing: +0.884 V to -4.03 V Low: +0.06 V
5 V	3 V	3 V	High: +9.5 V Mid: 0 V Low: -14.8 V	High: +4.95 V Swing: +1.9 V, -2.955 V Low: +0.045 V
5 V	2.5 V	2.5 V	High: +12 V Mid: 0 V Low: -12.3 V	High: +4.95 V Swing: +2.45 V, -2.455 V Low: +0.045 V
5 V	2.048 V	2.048 V	High: +14.3 V Mid: 0 V Low: -10 V	High: +4.95 V Swing: +2.902 V, -2.003 V Low: +0.045 V
5 V	1.25 V	1.25 V	+18.3 V to -6 V	High: +4.95 V Swing: +3.7 V, -1.205 V Low: +0.045 V
0 V	0 V	0 V	24.5 V to 0.2 V	High: 4.95 V Swing: 4.95 V Low: 0.045 V

¹ $-V_S = 0 V$

アプリケーション情報

シングルエンド ADC の駆動

AD8275 は、SAR ADC には欠如していることがあるコモン・モード除去機能を提供します。さらに、AD7685 のようなコスト性能比の優れた高精度 16 ビット ADC の使用が可能になり、 ± 10 V 信号のコンデショニングも行います。

ADC ドライバを選択する際の重要な 1 つのファクタは、ADC のアキュジション・ウインドウ内で安定する能力です。AD8275 は、中速度の SAR ADC を駆動することができます。

図 38 で、2.7 nF のコンデンサは ADC のスイッチド・キャパシタ入力に対して必要な電荷を蓄積し供給する機能を持ちます。33 Ω の直列抵抗はアンプから 2.7 nF の負荷を軽減し、AD7685 のスイッチド・キャパシタ入力からの電流の逆流を防止します。アンプの出力インピーダンスは、ADC の THD に影響を与えることがあります。このケースでは、33 Ω の抵抗と AD8275 の出力インピーダンスの合成インピーダンスにより、-112 dB の極めて小さい THD を提供します。図 39 に、AD7685 を駆動する AD8275 の AC 応答を示します。

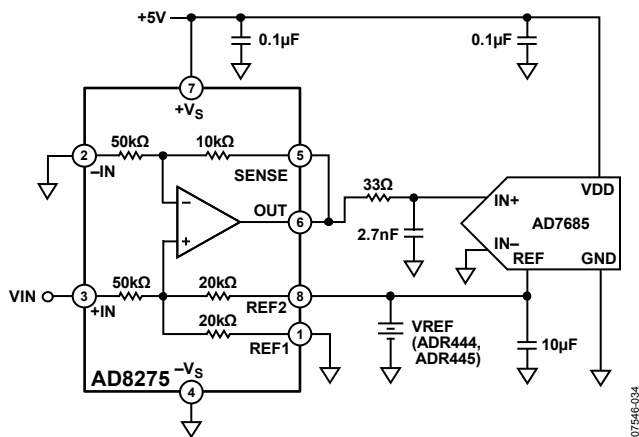


図 38. シングルエンド ADC の駆動

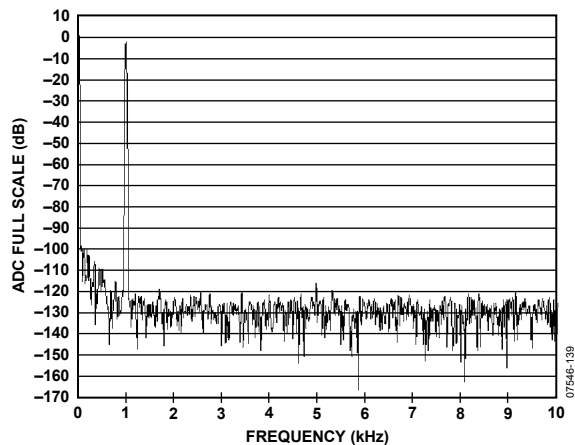


図 39. 評価ボードの 5 V リファレンス電圧を使用して AD7685 を直接駆動する D8275 の FFT (入力 = 20 V p-p、1 kHz、THD = -112 dB)

ノイズを制限するためにより狭い帯域幅をサンプルする場合には、AD8275 は 18 ビット SAR コンバータのような、より高い分解能を持つ ADC の信号をコンデショニングすることができます。

差動出力

アプリケーションによっては、差動信号を発生させるが必要な場合があります。たとえば、高分解能 ADC では差動入力が必要となる場合があります。他のケースとしては、長距離伝送で干渉に対する耐性を確保するために差動信号が必要となる場合があります。

図 40 に、AD8275 に差動信号を出力させる方法を示します。AD8655 オペアンプを反転回路を使用して差動電圧を発生させます。VREF により、出力の中心点を設定します。オペアンプで発生する誤差は両出力に共通しているため、コモン・モードになります。同様に、不一致の抵抗を使うことから発生する誤差からコモン・モード DC オフセット誤差が発生します。このような誤差は、差動入力 ADC または計装アンプでの差動信号処理により除去されます。

この回路を使って差動 ADC を駆動する場合、ADC リファレンスからの抵抗分圧器を使って VREF を設定して、ADC に比例する出力を実現することができます。

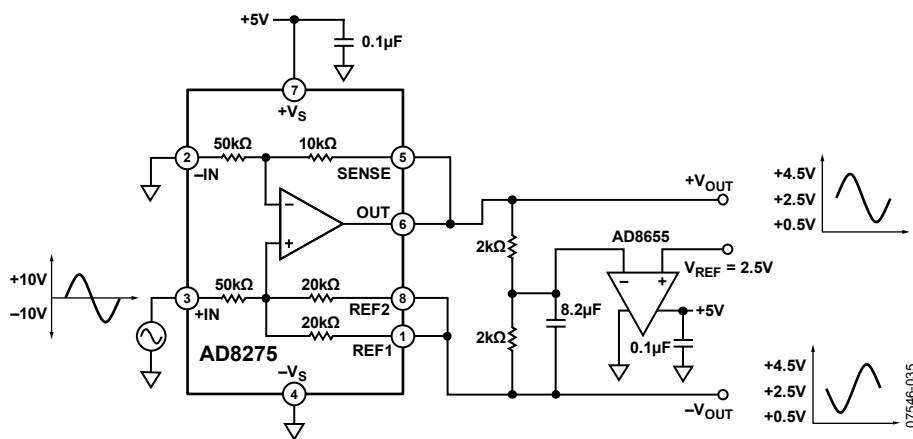


図 40. 差動出力に構成した AD8275 (差動 ADC の駆動に使用)

入力インピーダンスの増加

高入力インピーダンスを必要とするアプリケーションでは、低入力バイアス電流オペアンプを使って AD8275 をバッファすることができます。図 41 では、AD8620 を使って高入力インピーダンスを実現しています。入力バイアス電流は 10 pA に制限されています。

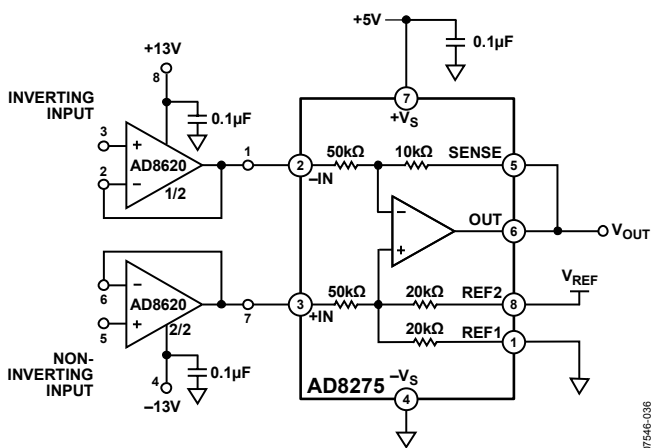


図 41. 高入力インピーダンスを得るためにオペアンプ・バッファを使用

AC 結合

帰還内で AD8275 に積分器を接続して、ハイパス・フィルタを構成することができます(図 42 参照)。この回路は、DC 電圧とオフセットを除去するときに使うことができます。低い周波数で、コンデンサ C のインピーダンスは高くなります。このため、積分器のゲインが大きくなります。AD8275 出力の DC 電圧が反転され、積分器によりゲインが与えられます。反転信号が REFx ピンに戻されて、出力をゼロにします。これに対して高い周波数では、インピーダンス C が低くなるため積分器のゲインが小さくなります。高い周波数での電圧変化は反転されますが、ゲインは小さくなります。信号が REFx ピンに入力されますが、出力をゼロにするほど大きくありません。このため、高い周波数の信号は通過することができます。

信号が $f_{\text{HIGH-PASS}}$ を超えると、AD8275 はコンデショニング済みの入力信号を出力します。

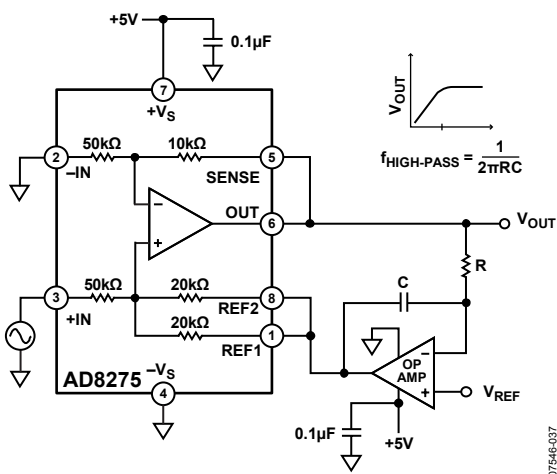


図 42.AC 結合レベル変換器

データ・アキュジション・システムで AD8275 をレベル変換器として使用

データ・アキュジション・アプリケーションによっては、信号サイズが大幅に変わることがあります。CMRR と高い入力インピーダンスを提供するために、AD8253、AD8228、AD8221 のような計装アンプが入力にしばしば使われますが、計装アンプは $\pm 10\text{ V}$ 信号を出力し、ADC フルスケールは 5 V または 4.096 V です。図 43 では、AD8275 が計装アンプと ADC の間でレベル変換器として機能しています。AD8228 および AD8253 と組み合わせた AD8275 は、非常に低いゲイン・ドリフトを持っています。これは、すべてのゲイン設定抵抗が内蔵のレーザー・トリム抵抗であるためです。

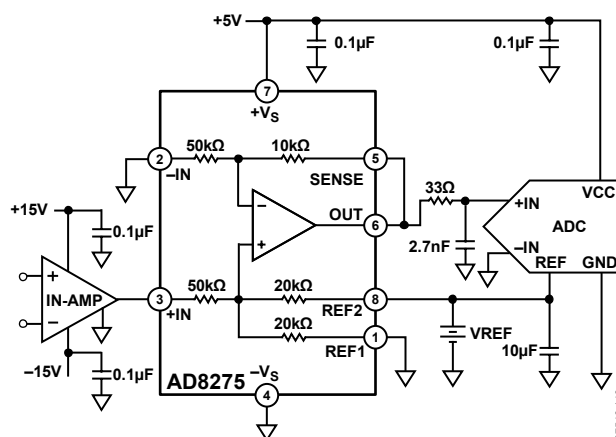
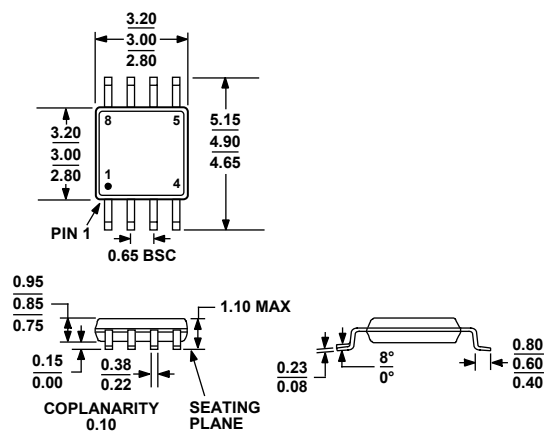


図 43. データ・アキュジション・システムでのレベル変換

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-187-AA

図 44.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]
(RM-8)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8275ARMZ ¹	-40°C to +85°C	8-Lead MSOP	RM-8	Y13
AD8275ARMZ-R7 ¹	-40°C to +85°C	8-Lead MSOP, Tape and Reel	RM-8	Y13
AD8275ARMZ-RL ¹	-40°C to +85°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y13
AD8275BRMZ ¹	-40°C to +85°C	8-Lead MSOP	RM-8	Y1V
AD8275BRMZ-R7 ¹	-40°C to +85°C	8-Lead MSOP, Tape and Reel	RM-8	Y1V
AD8275BRMZ-RL ¹	-40°C to +85°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y1V

¹ Z = RoHS 準拠製品