

AD8541/AD8542/AD8544

特長

単電源動作：+2.7~+5.5V
 低電源電流：45 μ A / アンプ
 広帯域幅：1MHz
 位相反転なし
 低入力電流：4pA
 ユニティ・ゲイン安定
 レール to レール入 / 出力

アプリケーション

ASIC入 / 出力アンプ
 センサー・インターフェース
 ピエゾ素子トランジューサ・アンプ
 医療機器
 モバイル通信
 オーディオ出力
 ポータブル・システム

概要

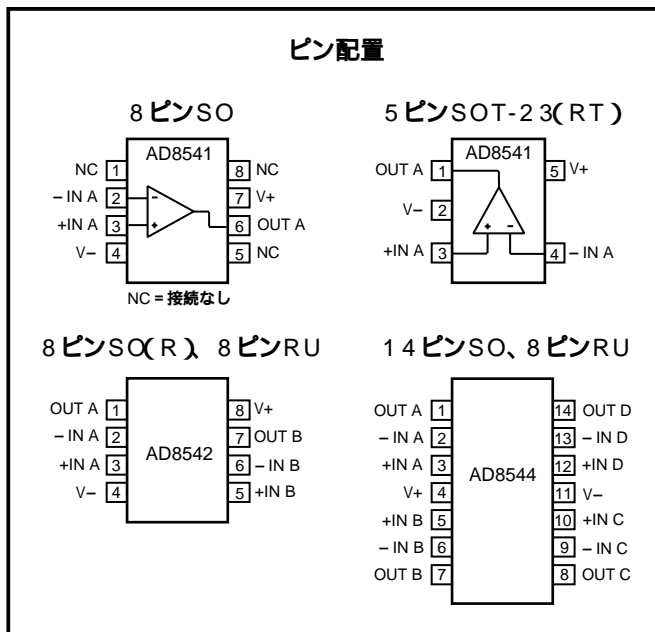
AD8541 (シングル) AD8542 (デュアル) AD8544 (クワッド) は、極めて低い電源電流と1MHzの帯域幅を特長とした、入 / 出力レール to レールの単電源アンプです。+2.7~+5V 単電源で全性能を保証しています。45 μ A / 1アンプの低消費電流で、1MHzの帯域幅を提供します。

AD8541/AD8542/AD8544の入力バイアス電流は極めて低いので、積分器、光ダイオード・アンプ、ピエゾ素子センサーをはじめ、高電源インピーダンスのアプリケーションに好適です。1アンプあたりわずか45 μ Aの低消費電流なので、バッテリー駆動に理想的です。

レール to レール入 / 出力は、単電源システムでASICをバッファする設計に便利です。AD8541/AD8542/AD8544は、低電源電圧で高ゲインを維持するよう最適化されており、アクティブ・フィルタとゲインステージに好適です。

AD8541/AD8542/AD8544は、拡張工業温度範囲 (-40~+125) で仕様規定されています。AD8541は8ピンおよび5ピンSOT-23パッケージ、AD8542は8ピンSOおよびTSSOP表面実装パッケージ、AD8544は14ピンの小型SOおよびTSSOP表面実装パッケージで供給されます。それぞれのTSSOPとSOTパッケージは、テープとリールのみで供給されます。

ピン配置



AD8541/AD8542/AD8544 - 仕様

電気特性 (特に指定のない限り、 $V_S = +2.7V$ 、 $V_{CM} = +1.35V$ 、 $T_A = +25$)

パラメータ	記号	条件	Min	Typ	Max	単位
入力特性						
オフセット電圧 AD8541/AD8542	V_{OS}	- 40 T_A + 125		1	6	mV
入力バイアス電流	I_B	- 40 T_A + 85		4	60	pA
		- 40 T_A + 125			100	pA
入力オフセット電流	I_{OS}	- 40 T_A + 85		0.1	1,000	pA
		- 40 T_A + 125			30	pA
					50	pA
入力電圧範囲			0		+ 2.7	V
コモン・モード除去比	CMRR	$V_{CM} = 0 \sim +5V$	40	45		dB
		- 40 T_A + 125	38			dB
大信号電圧ゲイン	A_{VO}	$R_L = 100k$ 、 $V_O = +0.5 \sim +2.2V$	100	500		V/mV
		- 40 T_A + 85	50			V/mV
		- 40 T_A + 125	2			V/mV
オフセット電圧ドリフト	V_{OS}/T	- 40 T_A + 125		4		$\mu V/$
バイアス電流ドリフト	I_B/T	- 40 T_A + 85		100		fA/
		- 40 T_A + 125		2,000		fA/
オフセット電流ドリフト	I_{OS}/T	- 40 T_A + 125		25		fA/
出力特性						
出力電圧ハイ	V_{OH}	$I_L = 1mA$	+ 2.575	+ 2.65		V
		- 40 T_A + 125	+ 2.550			V
出力電圧ロー	V_{OL}	$I_L = 1mA$		35	100	mV
		- 40 T_A + 125			125	mV
出力電流	I_{OUT}	$V_{OUT} = V_S - 1V$		15		mA
	$\pm I_{SC}$			± 20		mA
クローズド・ループ出力インピーダンス	Z_{OUT}	$f = 200kHz$ 、 $A_V = 1$		50		
電源						
電源除去比	PSRR	$V_S = +2.5 \sim +6V$	65	76		dB
		- 40 T_A + 125	60			dB
電源電流 / アンブ	I_{SY}	$V_O = 0V$		38	55	μA
		- 40 T_A + 125			75	μA
ダイナミック性能						
スルーレート	SR	$R_L = 100k$	0.4	0.75		V/ μs
セトリング・タイム	t_s	0.01%まで (1Vステップ)		5		μs
ゲイン帯域幅積	GBP			980		kHz
位相マージン	ϕ_o			63		度
ノイズ性能						
電圧ノイズ密度	e_n	$f = 1kHz$		40		nV/\sqrt{Hz}
	e_n	$f = 10kHz$		38		nV/\sqrt{Hz}
電流ノイズ密度	i_n			< 0.1		pA/\sqrt{Hz}

仕様は予告なく変更されることがあります。

AD8541/AD8542/AD8544

電気特性 (特に指定のない限り、 $V_S = +3.0V$ 、 $V_{CM} = +1.5V$ 、 $T_A = +25$)

パラメータ	記号	条件	Min	Typ	Max	単位
入力特性						
オフセット電圧 AD8541/AD8542	V_{OS}	- 40 T_A + 125°C		1	6	mV
入力バイアス電流	I_B	- 40 T_A + 85		4	60	pA
		- 40 T_A + 125			100	pA
入力オフセット電流	I_{OS}	- 40 T_A + 85		0.1	30	pA
		- 40 T_A + 125			50	pA
入力電圧範囲			0		500	pA
コモン・モード除去比	CMRR	$V_{CM} = 0 \sim +3V$	40	45	+ 3	V
		- 40 T_A + 125	38			dB
大信号電圧ゲイン	A_{VO}	$R_L = 100k$ 、 $V_O = +0.5 \sim +2.2V$	100	500		V/mV
		- 40 T_A + 85	50			V/mV
		- 40 T_A + 125	2			V/mV
オフセット電圧ドリフト	V_{OS}/T	- 40 T_A + 125		4		$\mu V/$
バイアス電流ドリフト	I_B/T	- 40 T_A + 85		100		fA/
		- 40 T_A + 125		2,000		fA/
オフセット電流ドリフト	I_{OS}/T	- 40 T_A + 125		25		fA/
出力特性						
出力電圧ハイ	V_{OH}	$I_L = 1mA$	+ 2.875	+ 2.955		V
		- 40 T_A + 125	+ 2.850			V
出力電圧ロー	V_{OL}	$I_L = 1mA$		32	100	mV
		- 40 T_A + 125			125	mV
出力電流	I_{OUT}	$V_{OUT} = V_S - 1V$		18		mA
	$\pm I_{SC}$			± 25		mA
クローズド・ループ出力インピーダンス	Z_{OUT}	$f = 200kHz$ 、 $A_V = 1$		50		
電源						
電源除去比	PSRR	$V_S = +2.5 \sim +6V$	65	76		dB
		- 40 T_A + 125	60			dB
電源電流 / アンブ	I_{SY}	$V_O = 0V$		40	60	μA
		- 40 T_A + 125			75	μA
ダイナミック性能						
スルーレート	SR	$R_L = 100k$	0.4	0.8		V/ μs
セトリング・タイム	t_s	0.01%まで (1Vステップ)		5		μs
ゲイン帯域幅積	GBP			980		kHz
位相マージン	ϕ_o			64		度
ノイズ性能						
電圧ノイズ密度	e_n	$f = 1kHz$		42		nV/\sqrt{Hz}
	e_n	$f = 10kHz$		38		nV/\sqrt{Hz}
電流ノイズ密度	i_n			< 0.1		pA/\sqrt{Hz}

仕様は予告なく変更されることがあります。

AD8541/AD8542/AD8544 - 仕様

電気特性 (特に指定のない限り、 $V_S = +5.0V$ 、 $V_{CM} = +2.5V$ 、 $T_A = +25$)

パラメータ	記号	条件	Min	Typ	Max	単位
入力特性						
オフセット電圧 AD8541/AD8542	V_{OS}	- 40 T_A + 125		1	6	mV
入力バイアス電流	I_B	- 40 T_A + 85		4	60	pA
入力オフセット電流	I_{OS}	- 40 T_A + 125			100	pA
		- 40 T_A + 85		0.1	30	pA
		- 40 T_A + 125			50	pA
入力電圧範囲			0		+ 2.7	V
コモン・モード除去比	CMRR	$V_{CM} = 0 \sim +2.7V$	40	48		dB
		- 40 T_A + 125	38			dB
大信号電圧ゲイン	A_{VO}	$R_L = 100k$ 、 $V_O = +0.5 \sim +2.2V$	20	40		V/mV
		- 40 T_A + 85	10			V/mV
		- 40 T_A + 125	2			V/mV
オフセット電圧ドリフト	V_{OS}/T	- 40 T_A + 125		4		$\mu V/$
バイアス電流ドリフト	I_B/T	- 40 T_A + 85		100		fA/
		- 40 T_A + 125		2,000		fA/
オフセット電流ドリフト	I_{OS}/T	- 40 T_A + 125		25		fA/
出力特性						
出力電圧ハイ	V_{OH}	$I_L = 1mA$	+ 4.9	+ 4.965		V
		- 40 T_A + 125	+ 4.875			V
出力電圧ロー	V_{OL}	$I_L = 1mA$		25	100	mV
		- 40 T_A + 125			125	mV
出力電流	I_{OUT}	$V_{OUT} = V_S - 1V$		30		mA
	$\pm I_{SC}$			± 60		mA
クローズド・ループ出力インピーダンス	Z_{OUT}	$f = 200kHz$ 、 $A_V = 1$		45		
電源						
電源除去比	PSRR	$V_S = +2.5 \sim +6V$	65	76		dB
		- 40 T_A + 125	60			dB
電源電流 / アンブ	I_{SY}	$V_O = 0V$		45	65	μA
		- 40 T_A + 125			85	μA
ダイナミック性能						
スルーレート	SR	$R_L = 100k$ $C_L = 200pF$	0.45	0.92		V/ μs
フルパワー帯域	BW_P	1%歪み		70		kHz
セトリング・タイム	t_s	0.1%まで (1Vステップ)		6		μs
ゲイン帯域幅積	GBP			1,000		kHz
位相マージン	ϕ			67		度
ノイズ性能						
電圧ノイズ密度	e_n	$f = 1kHz$		42		nV/\sqrt{Hz}
	e_n	$f = 10kHz$		38		nV/\sqrt{Hz}
電流ノイズ密度	i_n			< 0.1		pA/\sqrt{Hz}

仕様は予告なく変更されることがあります。

AD8541/AD8542/AD8544

オーダー・ガイド

絶対最大定格¹

電源電圧 (V _s)	+6V
入力電圧	GND ~ V _s
差動入力電圧 ²	±6V
保管温度範囲	
R、RT、RUパッケージ	-60 ~ +150
動作温度範囲	
AD8541/AD8542/AD8544	-40 ~ +125
接合温度範囲	
R、RT、RUパッケージ	-65 ~ +150
ピン温度範囲 (ハンダ付け、60秒)	+300

モデル	温度範囲	パッケージ	パッケージ・オプション
AD8541AR	-40 ~ +125	8ピンSOIC	SO-8
AD8541ART ^{1,2}	-40 ~ +125	5ピンSOT-23	RT-5
AD8542AR	-40 ~ +125	8ピンSOIC	SO-8
AD8542ARU ³	-40 ~ +125	8ピンTSSOP	RU-8
AD8544AR	-40 ~ +125	14ピンSOIC	SO-14
AD8544ARU ³	-40 ~ +125	14ピンTSSOP	RU-14

注記

- 1 2,500個単位リールでのみ供給。
 2 AD8541ARTは、A4Aと表示。
 3 3,500または10,000個単位リールで供給。

注記

- 1 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長期間絶対最大定格条件に置くと、デバイスの信頼度に影響を与えることがあります。
 2 電源が+6V未満の場合、差動入力電圧は±V_sに等しい。

パッケージ情報

パッケージ形式	J _A ¹	J _C	単位
5ピンSOT-23 (RT)	256	81	/W
8ピンSOIC (R)	158	43	/W
8ピンTSSOP (RU)	240	43	/W
14ピンSOIC (R)	120	36	/W
14ピンTSSOP (RU)	240	43	/W

注記

- ¹J_Aは最悪条件下、すなわち、デバイスを表面実装パッケージの回路板にハンダ付けして、仕様規定しています。

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



AD8541/AD8542/AD8544 - 代表的な特性

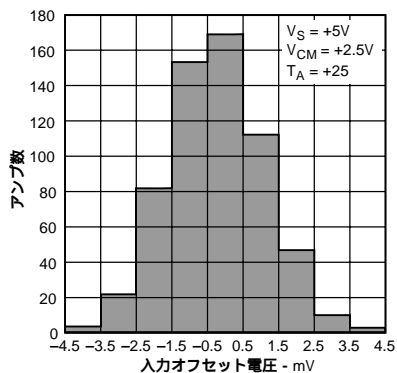


図1 入力オフセット電圧分布

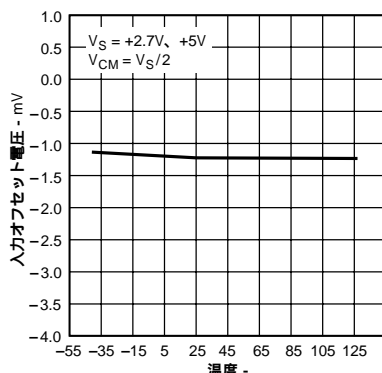


図2 入力オフセット電圧 対 温度

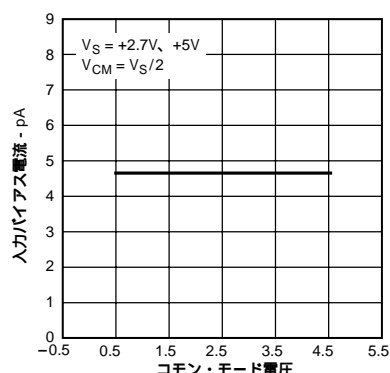


図3 入力バイアス電流 対 コモン・モード電圧

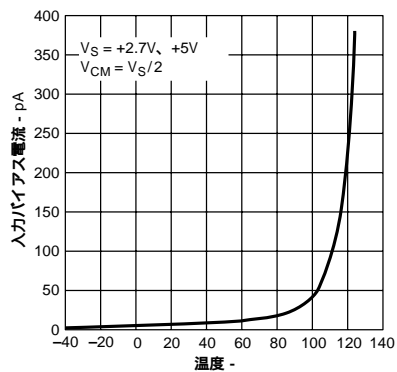


図4 入力バイアス電流 対 温度

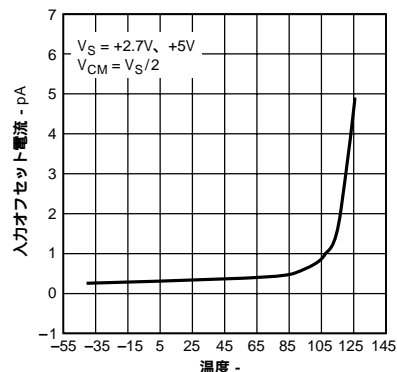


図5 入力オフセット電流 対 温度

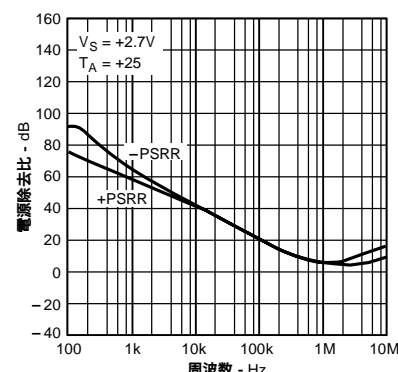


図6 電源除去比 対 周波数

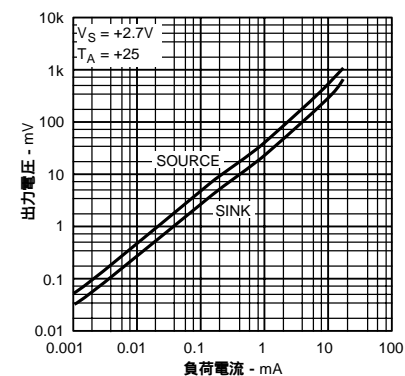


図7 電源レールの出力電圧 対 負荷電流

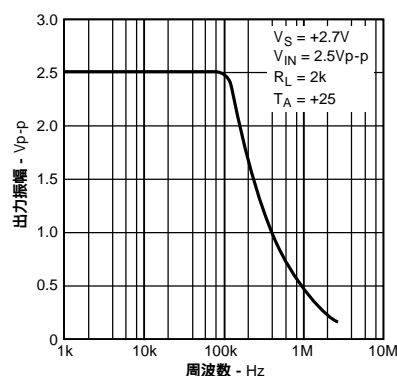


図8 クローズド・ループ出力電圧振幅 対 周波数

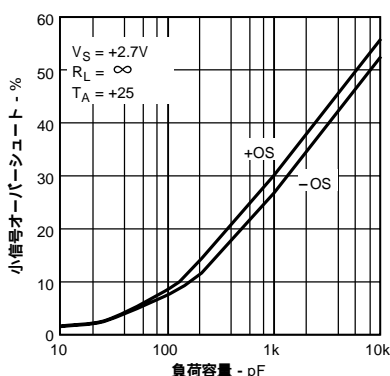


図9 小信号オーバーシュート 対 負荷容量

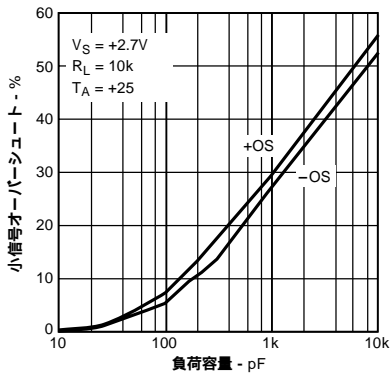


図10 小信号オーバーシュート
対 負荷容量

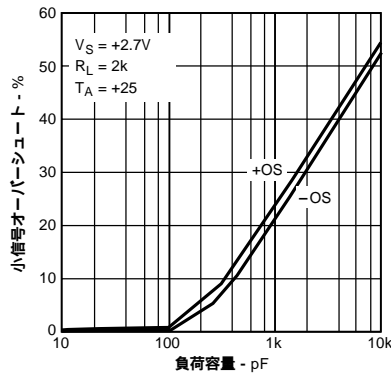


図11 小信号オーバーシュート
対 負荷容量

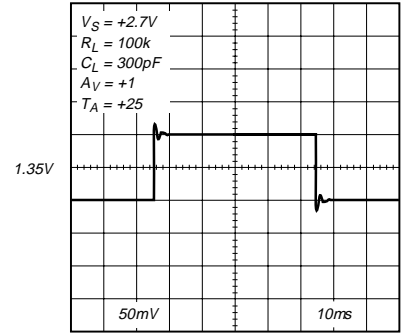


図12 小信号過渡応答

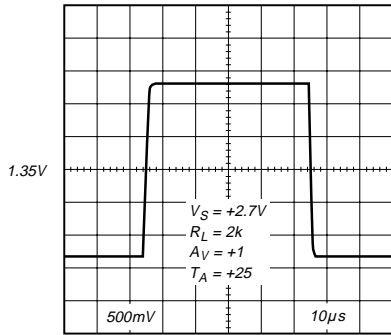


図13 大信号過渡応答

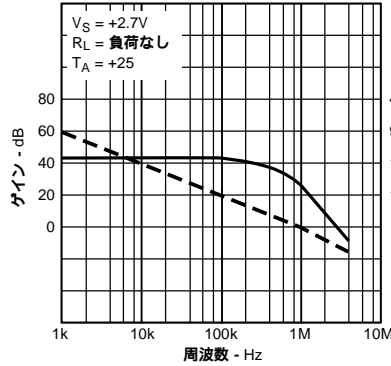


図14 オープン・ループ・ゲインと
位相 対 周波数

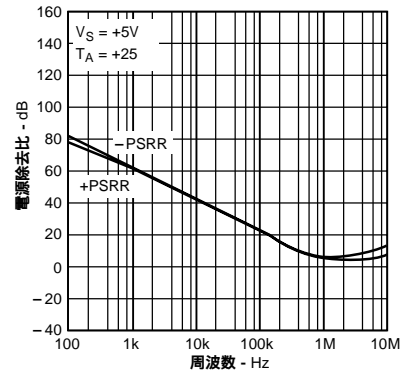


図15 電源除去比 対 周波数

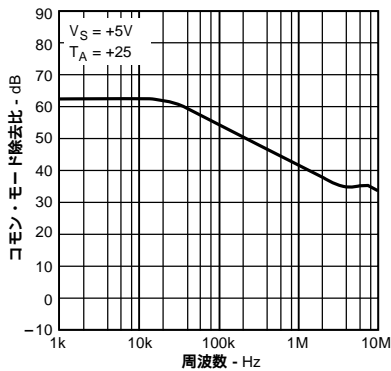


図16 同相モード除去比 対 周波数

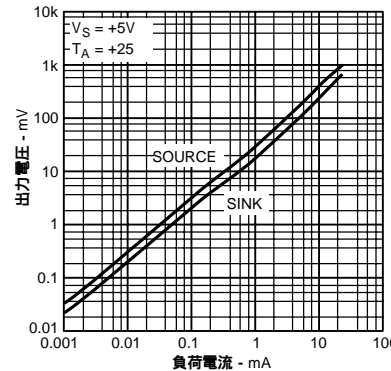


図17 電源レールへの出力電圧
対 負荷電流

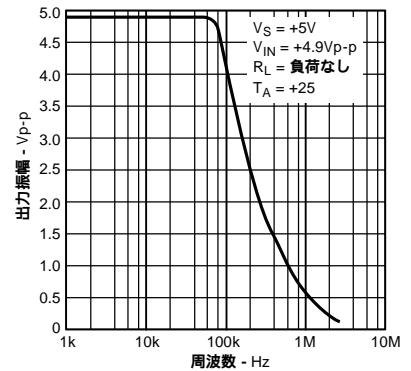


図18 クローズド・ループ出力電圧振幅
対 周波数

AD8541/AD8542/AD8544

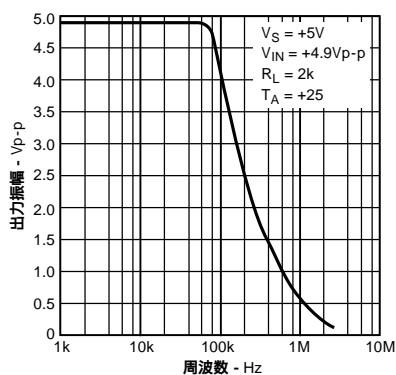


図19 クローズド・ループ出力電圧振幅対周波数

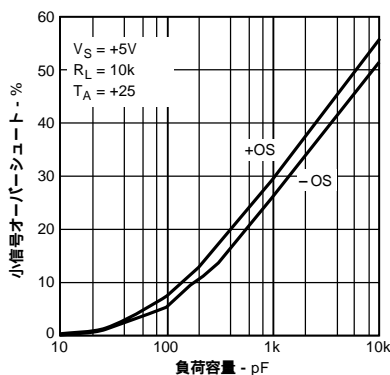


図20 小信号オーバーシュート対負荷容量

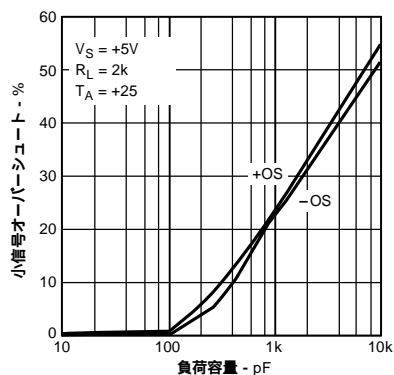


図21 小信号オーバーシュート対負荷容量

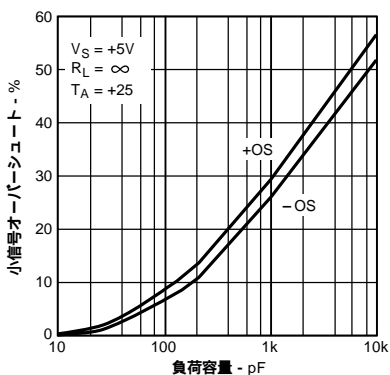


図22 小信号オーバーシュート対負荷容量

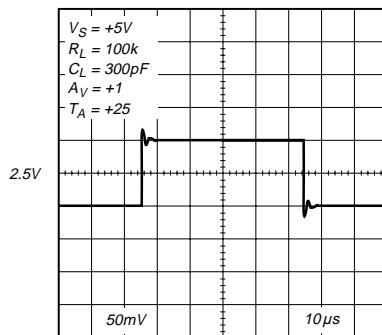


図23 小信号過渡応答

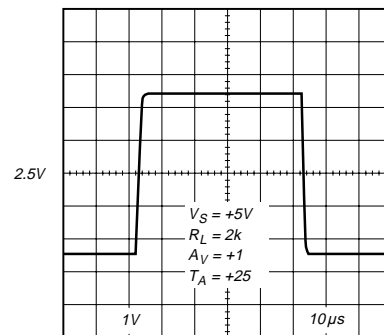


図24 大信号過渡応答

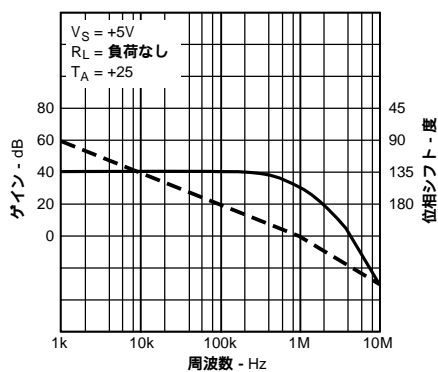


図25 オープン・ループ・ゲインと位相対周波数

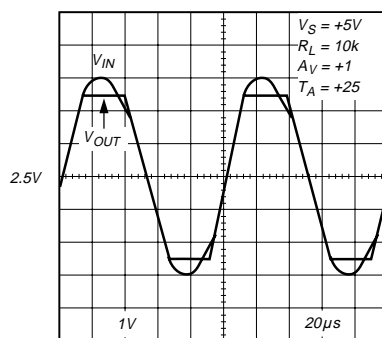


図26 位相反転なし

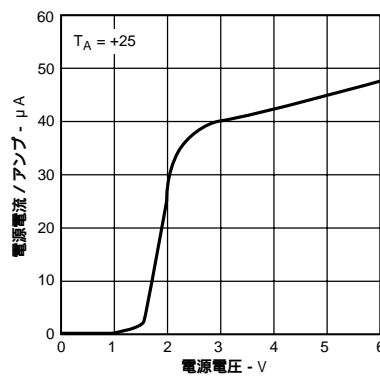


図27 アンプ辺りの電源電流対電源電圧

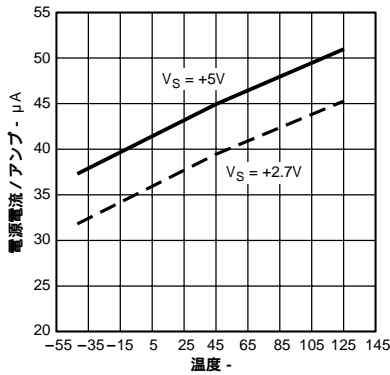


図28 アンプ辺りの電源電流 対 温度

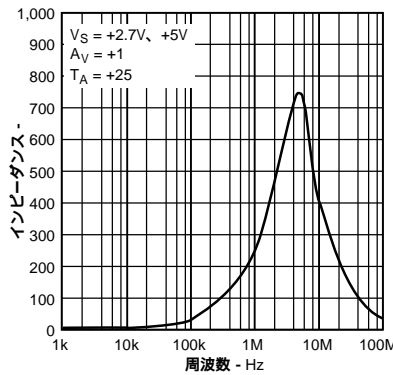


図29 クローズド・ループ出力インピーダンス 対 周波数

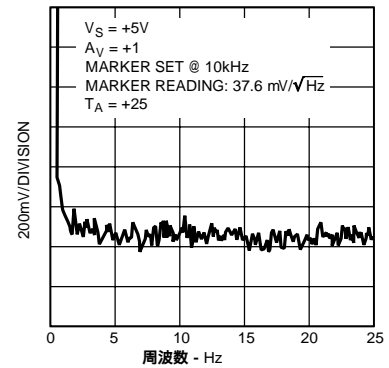


図30 電圧ノイズ

AD854x アンプについての注意

AD8541/AD8542/AD8544アンプは、高性能汎用アンプです。先行のアンプに比べて、いくつかの性能改善がなされています。

1MHzゲイン帯域幅で、より低消費電力

AD854xシリーズの通常の消費電流は、1アンプ辺り45 μAです。これは、同等性能の初期世代製品で消費する200 ~ 700 μAに比べて、遙かに低い値です。従って、AD854xシリーズは、長寿命バッテリーのポータブル設計をアップグレードする場合、優れた選択肢となります。同じ電流ドレインで、別の機能と性能を追加することができます。

高出力電流

+5V単電源での短絡電流は通常60 μAです。電源レールからわずかに1Vの時でも、AD854xアンプなら、ソースでもシンクでも30mAを供給できます。

低電圧でも強力なソースとシンクが可能で、+2.7Vでは15mA、3.0Vでは18mAが提供できます。より高出力電流が必要な場合は、出力電流250mAの当社製品AD8531/AD8532/AD8534をご検討ください。製品の情報については当社にお問い合わせください。また、当社Webサイトwww.analog.comでデータシートが入手できます。

低電圧でより優れた性能

AD854xファミリーは、3.0Vと2.7Vの低電圧で、先行製品より優れたAC性能を提供できるよう設計されています。2.7Vで、1MHz (Typ)に近いゲイン帯域幅積を実現します。2.7V、3.0Vでの電圧ゲインは、500,000 (Typ)です。位相マージンは通常 +60 以上で、使用しやすい製品となっています。

アプリケーション

ノッチ・フィルタ

AD8542のオープン・ループ・ゲインは極めて高く (特に4V未満の電源電圧で) あらゆるアクティブ・フィルタでの使用に適しています。例えば、図31はAD8542を使った従来のツインTノッチ・フィルタの設計です。ツインTノッチは、簡潔で、低出力インピーダンス、オペアンプの数を最小に抑えたい場合に適しています。実際、Q調整が不要の場合、ノッチフィルタはオペアンプ1つだけを使って

設計できます。図32に示す通り、U2を取り外すだけです。ただし、この回路トポロジーには、RとCすべてを、厳密にマッチさせねばならないという短所があります。コンポーネントが厳密にマッチしていなければならず、さもないと、ノッチ周波数オフセットとドリフトにより、回路が理想的ノッチ周波数に減衰しなくなります。望ましい性能を得るためには、コンポーネントの公差を1%以内に抑えるか、特殊なコンポーネント・スクリーンが通常必要です。回路とコンポーネントのミスマッチを緩和する1つの方法として、R1に対してR2を大きくすることがあり、これによってQが抑えられます。Qが低いと広い周波数範囲では減衰量が増加しますが、ピークノッチ周波数での減衰量は低下します。

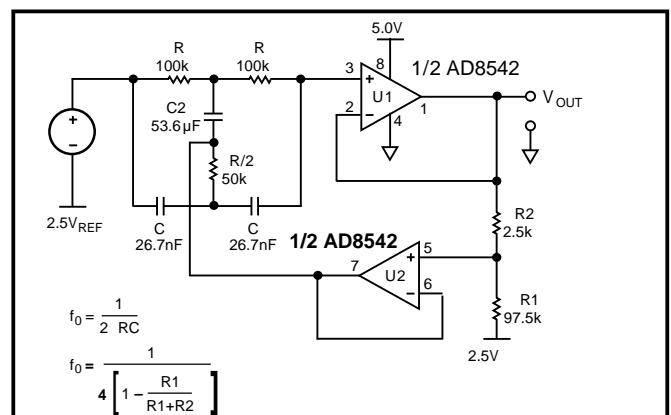


図31 60HzツインTノッチ・フィルタ、Q = 10

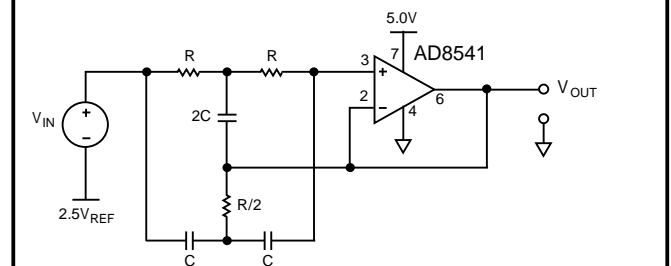
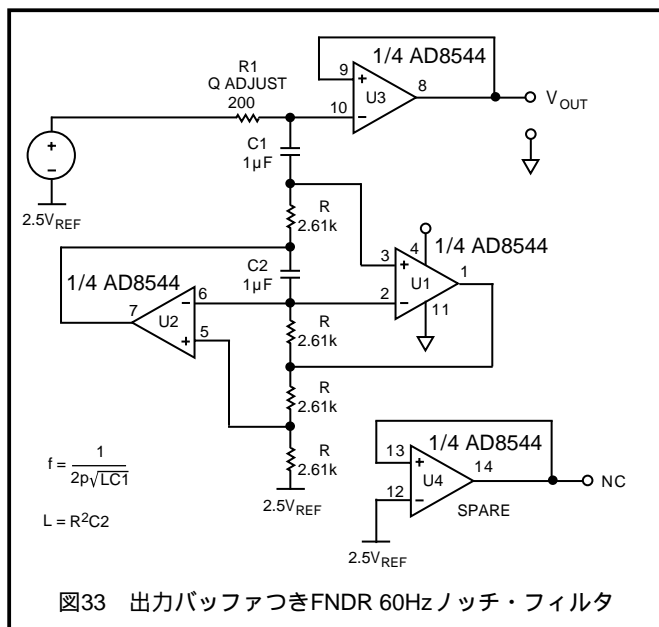


図32 60HzツインTノッチフィルタ、Q = (理想値)

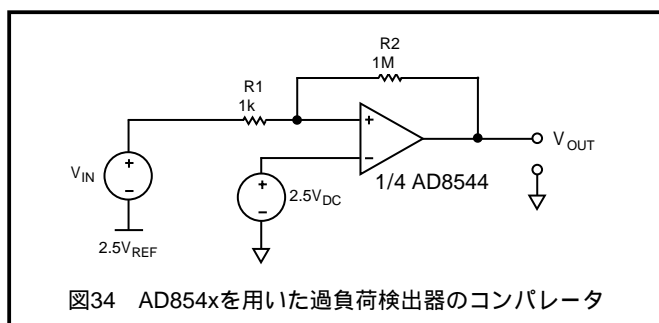
AD8541/AD8542/AD8544

図33は、AD8542を使った、別のノッチ・フィルタ回路の例です。FNDR ノッチ・フィルタには、ツインT ノッチに比べて、いくつか独自の長があります。例えば、マッチングの要件が比較的厳しくなく、Qが単抵抗R1に正比例しています。コンポーネントの値のマッチングは、やはり重要ですが、FNDR回路によって、はるかに容易な、そして(または)廉価な構成が可能です。たとえば、ツインTノッチでは、2つの独自値を備えたコンデンサ3つを使用しますが、FNDR回路は、2つのコンデンサしか使用せず、同じ値でもよいのです。U3は、単に、回路の出力インピーダンスを下げるために追加するバッファです。



コンパレータ機能

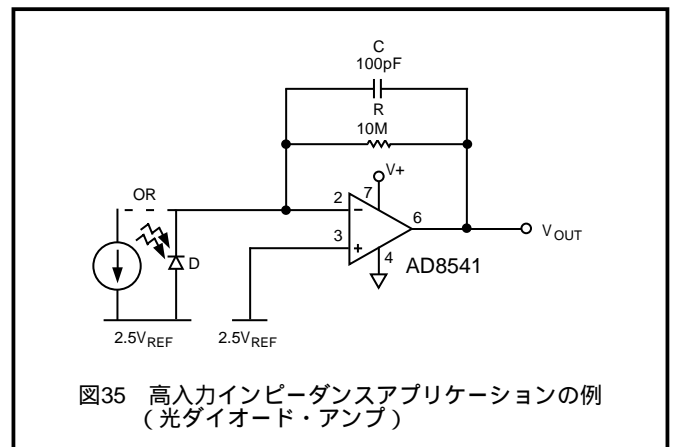
コンパレータ機能は、クワッド・パッケージのスペア・オペアンプで一般的なアプリケーションです。図34は、標準的な過負荷検出アプリケーション用コンパレータに使用したAD8544の、4チャンネルの内の1つを表します。レール to レール差動入力範囲、レール to レール出力、優れた速度対電力比を備えたAD854xファミリーは、多くのオペアンプと異なり、2倍のコンパレータ性能を提供します。R2は、ヒステリシスの導入に用います。AD854xをコンパレータとして用いる場合、5Vで5μsの伝達遅延があり、5μsの過負荷回復時間があります。



光ダイオード・アプリケーション

AD854xファミリーは、通常4pA程度の入力バイアス電流で、極めて高インピーダンスを実現します。この特性によって、AD854xオペアンプは、光ダイオードをはじめ高入力インピーダンスが求められるアプリケーションに好適です。AD854xは著しい電圧オフセットを備えていますが、容量カップリングやソフトウェア・キャリブレーションによって除去できることに留意してください。

図35は、光ダイオード、または電流測定アプリケーションを表します。フィードバック抵抗は、過剰な出力オフセットを防ぐため、10Mに制限されます。同時に、非反転入力では、バイアス電流の除去用の抵抗が不要であることに注意してください。これは、バイアス電流による出力オフセットが、電圧オフセット要因に比べて、さほどでないためです。性能を上げるためには、標準高インピーダンス・レイアウト技術に従ってください。例えば、回路をシールドする、クリーンな回路ボードの使用、反転入力の周辺の非反転入力にトレースを接続する、アナログ、デジタル電源を分離する、などを心がけてください。



AD8541/AD8542/AD8544

```

* AD8542 SPICE Macro-model Typical Values
* 6/98, Ver. 1
* TAM / ADSC
*
* Copyright 1998 by Analog Devices
*
* Refer to "README.DOC" file for License State-
* ment. Use of this
* model indicates your acceptance of the terms
* and provisions in
* the License Statement.
*
* Node Assignments
*
*             noninverting input
*             |
*             |   inverting input
*             |   |
*             |   |   positive supply
*             |   |   |
*             |   |   |   negative supply
*             |   |   |   |
*             |   |   |   |   output
*             |   |   |   |   |
*             |   |   |   |   |
*             |   |   |   |   |
*
.SUBCKT AD8542      1      2      99      50      45
*
* INPUT STAGE
*
M1   4   1   8   8   PIX L=0.6E-6 W=16E-6
M2   6   7   8   8   PIX L=0.6E-6 W=16E-6
M3  11   1  10  10  NIX L=0.6E-6 W=16E-6
M4  12   7  10  10  NIX L=0.6E-6 W=16E-6
RC1   4   50 20E3
RC2   6   50 20E3
RC3  99  11 20E3
RC4  99  12 20E3
C1    4   6 1.5E-12
C2   11  12 1.5E-12
I1   99   8 1E-5
I2   10  50 1E-5
V1   99   9 0.2
V2   13  50 0.2
D1    8   9 DX
D2   13  10 DX
EOS   7   2 POLY(3) (22,98) (73,98) (81,0) 1E-3 1 1
IOS   1   2 2.5E-12
*
* CMRR 64dB, ZERO AT 20kHz
*
ECM1 21 98 POLY(2) (1,98) (2,98) 0 .5 .5
RCM1 21 22 79.6E3
CCM1 21 22 100E-12
RCM2 22 98 50
*
* PSRR=90dB, ZERO AT 200Hz
*
RPS1 70   0 1E6
RPS2 71   0 1E6
CPS1 99 70 1E-5
CPS2 50 71 1E-5
EPSY 98 72 POLY(2) (70,0) (0,71) 0 1 1
RPS3 72 73 1.59E6
CPS3 72 73 500E-12
RPS4 73 98 25
*
* VOLTAGE NOISE REFERENCE OF 35nV/rt(Hz)
*
VN1 80 0 0
RN1 80 0 16.45E-3
HN 81 0 VN1 35
RN2 81 0 1
*
* INTERNAL VOLTAGE REFERENCE
*
VFIX 90 98 DC 1
S1   90 91 (50,99) VSY_SWITCH
VSN1 91 92 DC 0
RSY 92 98 1E3
EREF 98 0 POLY(2) (99,0) (50,0) 0 .5 .5
GSY 99 50 POLY(1) (99,50) 0 3.7E-6
*
* ADAPTIVE GAIN STAGE
* AT Vsy>+4.2, AVol=45 V/mv
* AT Vsy<+3.8, AVol=450 V/mv
*
G1   98 30 POLY(2) (4,6) (11,12) 0 2.5E-5 2.5E-5
VR1 30 31 DC 0
H1   31 98 POLY(2) VR1 VSN1 0 5.45E6 0 0 49.05E9
CF   45 30 10E-12
D3   30 99 DX
D4   50 30 DX
*
* OUTPUT STAGE
*
M5   45 46 99 99 POX L=0.6E-6 W=375E-6
M6   45 47 50 50 NOX L=0.6E-6 W=500E-6
EG1 99 46 POLY(1) (98,30) 1.05 1
EG2 47 50 POLY(1) (30,98) 1.04 1
*
* MODELS
*
.MODEL POX PMOS (LEVEL=2, KP=20E-6, VTO=-
+1, LAMBDA=0.067)
.MODEL NOX NMOS (LEVEL=2, KP=20E-
+6, VTO=1, LAMBDA=0.067)
.MODEL PIX PMOS (LEVEL=2, KP=20E-6, VTO=-
+0.7, LAMBDA=0.01, KF=1E-31)
.MODEL NIX NMOS (LEVEL=2, KP=20E-
+6, VTO=0.7, LAMBDA=0.01, KF=1E-31)
.MODEL DX D (IS=1E-14)
.MODEL VSY_SWITCH VSWITCH (ROFF=100E3, RON=1, VOFF=-
+4.2, VON=-3.5)
.ENDS AD8542

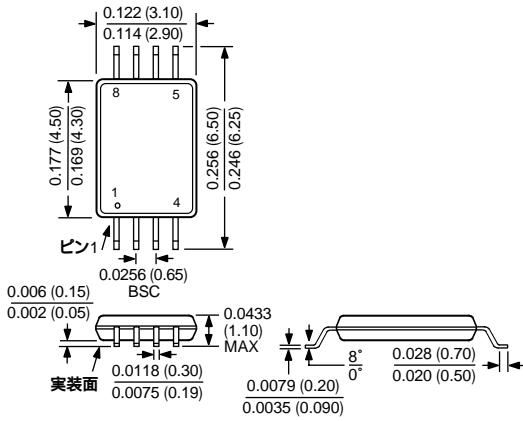
```

AD8541/AD8542/AD8544

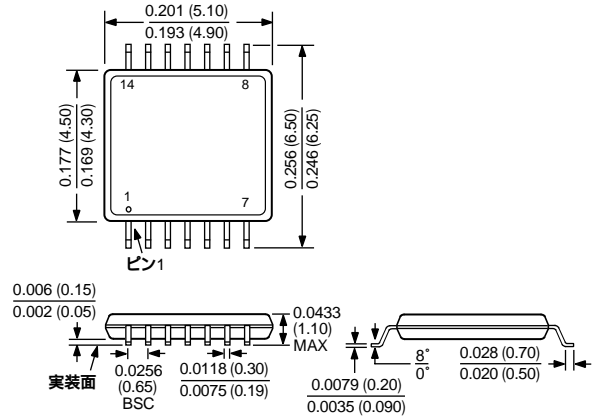
外形寸法

サイズはインチと (mm) で示します。

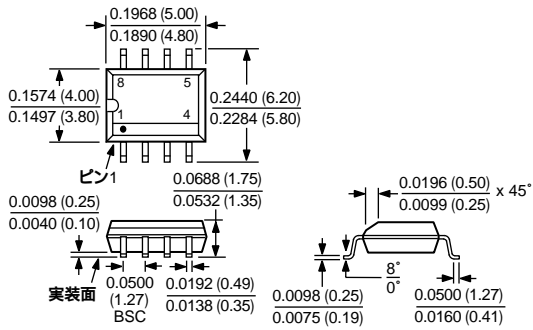
8ピンTSSOP (RU-08)



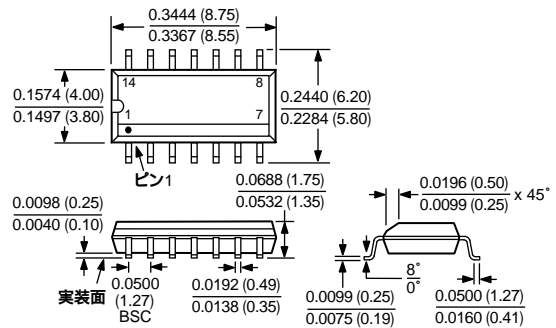
14ピンTSSOP (RU-14)



8ピンSOIC (SO-08)



14ピンSOIC (SO-14)



5ピンSOT-23 (RT Suffix)

