

## AD8622/AD8624

### 特長

- 非常に小さいオフセット電圧: 125  $\mu\text{V}$  最大
- 電源電流: アンプあたり 215  $\mu\text{A}$  (typ)
- 入力バイアス電流: 最大 200 pA
- 低入力オフセット電圧ドリフト: 最大 1.2  $\mu\text{V}/^\circ\text{C}$
- 非常に低い電圧ノイズ: 11 nV/ $\sqrt{\text{Hz}}$
- 動作温度範囲:  $-40^\circ\text{C} \sim +125^\circ\text{C}$
- レール to レールの出力振幅
- ユニティ・ゲイン安定
- 動作電圧範囲:  $\pm 2.5 \text{ V} \sim \pm 15 \text{ V}$

### アプリケーション

- ポータブル高精度計装機器
- レーザ・ダイオード制御ループ
- ストレイン・ゲージ・アンプ
- 医療計測機器
- 熱電対アンプ

### 概要

AD8622/AD8624 は、全温度範囲と全電源電圧範囲に対してアンプあたり最大 350  $\mu\text{A}$  の低電源電流を持つ高精度レール to レール出力のデュアル/クワッド・オペアンプです。また、AD8622/AD8624 は、全動作温度範囲で非常に小さい入力バイアス電流を提供する入力バイアス電流相殺回路も内蔵しています。

これらのデバイスは、10  $\mu\text{V}$  (typ)のオフセット電圧、0.5  $\mu\text{V}/^\circ\text{C}$ のオフセット・ドリフト、僅か 0.2  $\mu\text{V}$  p-p (0.1 Hz $\sim$ 10 Hz)のノイズを持つため、大きな誤差ソースを許容できないアプリケーションに最適です。多くのシステムで、AD8622/AD8624 の低ノイズ、高 DC 精度、レール to レール出力振幅は、低消費電力アプリケーションで SNR とダイナミックレンジを大きくするために利用することができます。AD8622/ AD8624 の仕様は $-40^\circ\text{C} \sim +125^\circ\text{C}$ の拡張工業温度範囲で規定されています。AD8622 は鉛フリーの 8 ピン SOIC パッケージまたは MSOP パッケージを、AD8624 は鉛フリーの 14 ピン TSSOP パッケージまたは 16 ピン LFCSP パッケージを、それぞれ採用しています。

### ピン配置

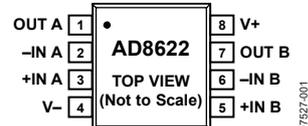


図 1.8 ピン・ナローボディ SOIC



図 2.8 ピン MSOP

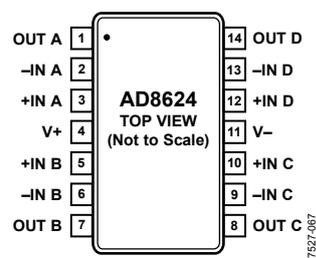
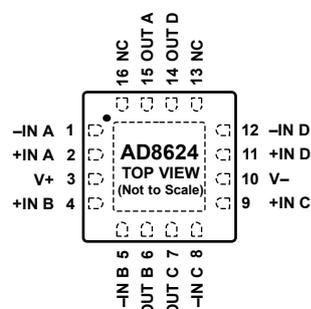


図 3.14 ピン TSSOP



- NOTES  
 1. NC = NO CONNECT.  
 2. IT IS RECOMMENDED THAT THE EXPOSED PAD BE CONNECTED TO V-.

図 4.16 ピン LFCSP

表 1.低消費電力オペアンプ

Supply	40 V	36 V	12 V to 18 V	6 V
Single	OP97	OP777 OP1177	AD8663	
Dual	OP297	OP727 OP2177	AD8667	ADA4692-2
Quad	OP497	OP747 OP4177	AD8669	ADA4692-4

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
 ©2009–2010 Analog Devices, Inc. All rights reserved.

## 目次

特長.....	1	ESDの注意.....	5
アプリケーション.....	1	代表的な性能特性.....	6
概要.....	1	アプリケーション情報.....	15
ピン配置.....	1	入力保護.....	15
改訂履歴.....	2	位相反転.....	15
仕様.....	3	マイクロパワー計装アンプ.....	15
電気的特性— $\pm 2.5$ V動作.....	3	ホール・センサーのシグナル・コンデショニング.....	16
電気的特性— $\pm 15$ V動作.....	4	簡略化した回路図.....	17
絶対最大定格.....	5	外形寸法.....	18
熱抵抗.....	5	オーダー・ガイド.....	19

## 改訂履歴

### 2/10—Rev. A to Rev. B

Changed 16-Lead to 14-Lead in Figure 62 Caption..... 19

### 1/10—Rev. 0 to Rev. A

Added 14-Lead TSSOP..... Universal

Added 16-Lead LFCSP..... Universal

Added Figure 3 and Figure 4; Renumbered Sequentially..... 1

Changes to Table 5..... 5

Changes to Figure 10 to Figure 16..... 6

Changes to Figure 26..... 9

Changes to Figure 29..... 10

Updated Outline Dimensions..... 18

Changes to Ordering Guide..... 19

### 7/09—Revision 0: Initial Version

## 仕様

## 電気的特性—±2.5 V動作

特に指定がない限り、 $V_{SY} = \pm 2.5$  V、 $V_{CM} = 0$  V、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		10	125	$\mu\text{V}$
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.5	230	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	$I_B$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		30	200	pA
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			400	pA
Input Voltage Range		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-1.3		300	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -1.3$ V to $+1.3$ V $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	110	120		dB
Open-Loop Gain	$A_{VO}$	$R_L = 10$ k $\Omega$ , $V_O = -2.0$ V to $+2.0$ V $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	107	135		dB
Input Resistance, Differential Mode	$R_{INDM}$			1		G $\Omega$
Input Resistance, Common Mode	$R_{INCM}$			1		T $\Omega$
Input Capacitance, Differential Mode	$C_{INDM}$			5.5		pF
Input Capacitance, Common Mode	$C_{INCM}$			3		pF
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$R_L = 100$ k $\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	2.45	2.49		V
		$R_L = 10$ k $\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	2.41	2.45		V
Output Voltage Low	$V_{OL}$	$R_L = 100$ k $\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	2.40		-2.49	V
		$R_L = 10$ k $\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	2.36		-2.41	V
Short-Circuit Current	$I_{SC}$			$\pm 30$		mA
Closed-Loop Output Impedance	$Z_{OUT}$	$f = 1$ kHz, $A_V = 1$		2		$\Omega$
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_S = \pm 2.0$ V to $\pm 18.0$ V $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	125	145		dB
Supply Current/Amplifier	$I_{SY}$	$I_O = 0$ mA $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	120	175	225	$\mu\text{A}$
					310	$\mu\text{A}$
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 10$ k $\Omega$ , $C_L = 100$ pF, $A_V = 1$		0.28		V/ $\mu\text{s}$
Gain Bandwidth Product	GBP	$R_L = 10$ k $\Omega$ , $C_L = 20$ pF, $A_V = 1$		540		kHz
Phase Margin	$\Phi_M$	$R_L = 10$ k $\Omega$ , $C_L = 20$ pF, $A_V = 1$		74		Degrees
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_n$ p-p	$f = 0.1$ Hz to $10$ Hz		0.2		$\mu\text{V}$ p-p
Voltage Noise Density	$e_n$	$f = 1$ kHz		12		nV/ $\sqrt{\text{Hz}}$
Uncorrelated Current Noise Density	$i_{n\_uncorr}$	$f = 1$ kHz		0.15		pA/ $\sqrt{\text{Hz}}$
Correlated Current Noise Density	$i_{n\_corr}$	$f = 1$ kHz		0.07		pA/ $\sqrt{\text{Hz}}$

## 電氣的特性—±15 V動作

特に指定がない限り、 $V_{SY} = \pm 15\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		10	125	$\mu\text{V}$
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.5	230	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	$I_B$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		45	200	$\text{pA}$
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		35	200	$\text{pA}$
Input Voltage Range			-13.8		+13.8	$\text{V}$
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -13.8\text{ V to } +13.8\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	125	135		$\text{dB}$
Open-Loop Gain	$A_{VO}$	$R_L = 10\text{ k}\Omega$ , $V_O = -13.5\text{ V to } +13.5\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	125	137		$\text{dB}$
Input Resistance, Differential Mode	$R_{INDM}$			1		$\text{G}\Omega$
Input Resistance, Common Mode	$R_{INCM}$			1		$\text{T}\Omega$
Input Capacitance, Differential Mode	$C_{INDM}$			5.5		$\text{pF}$
Input Capacitance, Common Mode	$C_{INCM}$			3		$\text{pF}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$R_L = 100\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	14.94	14.97		$\text{V}$
		$R_L = 10\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	14.84	14.89		$\text{V}$
Output Voltage Low	$V_{OL}$	$R_L = 100\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-14.97	-14.94	$\text{V}$
		$R_L = 10\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-14.89	-14.90	$\text{V}$
Short-Circuit Current	$I_{SC}$			$\pm 40$		$\text{mA}$
Closed-Loop Output Impedance	$Z_{OUT}$	$f = 1\text{ kHz}$ , $A_V = 1$		1.5		$\Omega$
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_S = \pm 2.0\text{ V to } \pm 18.0\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	125	145		$\text{dB}$
Supply Current/Amplifier	$I_{SY}$	$I_O = 0\text{ mA}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	120	215	250	$\mu\text{A}$
					350	$\mu\text{A}$
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 10\text{ k}\Omega$ , $C_L = 100\text{ pF}$ , $A_V = 1$		0.48		$\text{V}/\mu\text{s}$
Gain Bandwidth Product	GBP	$R_L = 10\text{ k}\Omega$ , $C_L = 20\text{ pF}$ , $A_V = 1$		560		$\text{kHz}$
Phase Margin	$\Phi_M$	$R_L = 10\text{ k}\Omega$ , $C_L = 20\text{ pF}$ , $A_V = 1$		75		Degrees
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_n$ p-p	$f = 0.1\text{ Hz to } 10\text{ Hz}$		0.2		$\mu\text{V p-p}$
Voltage Noise Density	$e_n$	$f = 1\text{ kHz}$		11		$\text{nV}/\sqrt{\text{Hz}}$
Uncorrelated Current Noise Density	$i_{n\_uncorr}$	$f = 1\text{ kHz}$		0.15		$\text{pA}/\sqrt{\text{Hz}}$
Correlated Current Noise Density	$i_{n\_corr}$	$f = 1\text{ kHz}$		0.06		$\text{pA}/\sqrt{\text{Hz}}$

## 絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	$\pm 18\text{ V}$
Input Voltage	$\pm V_{SV}$
Input Current <sup>1</sup>	$\pm 10\text{ mA}$
Differential Input Voltage <sup>2</sup>	$\pm 10\text{ V}$
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
Operating Temperature Range	$-40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Junction Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
Lead Temperature (Soldering, 60 sec)	$300^{\circ}\text{C}$

<sup>1</sup>入力ピンには、電源ピンへのクランプ・ダイオードが付いています。入力信号が電源レールを  $0.5\text{ V}$  超えるときは、入力電流を  $10\text{ mA}$  以下に制限する必要があります。

<sup>2</sup>差動入力電圧は  $10\text{ V}$  または電源電圧のいずれか小さい方に制限されます。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。標準の 4 層ボードを使用して測定。

表 3.熱抵抗

Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
8-Lead SOIC_N (R-8)	120	45	$^{\circ}\text{C}/\text{W}$
8-Lead MSOP (RM-8)	142	45	$^{\circ}\text{C}/\text{W}$
14-Lead TSSOP (RU-14)	112	35	$^{\circ}\text{C}/\text{W}$
16-Lead LFCSP (CP-16-17)	55	14	$^{\circ}\text{C}/\text{W}$

## ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

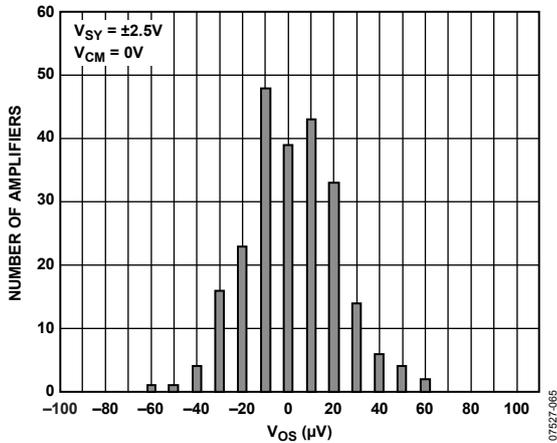


図 5. 入力オフセット電圧の分布

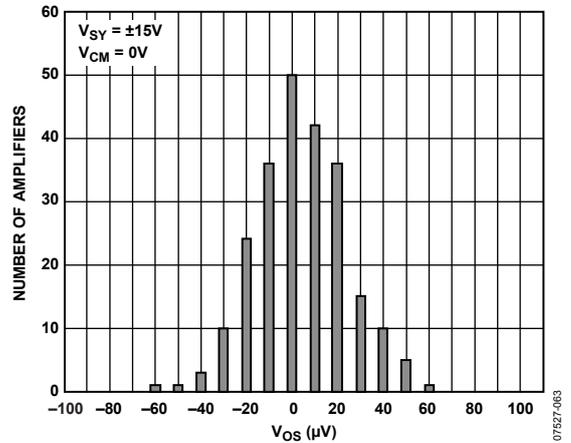


図 8. 入力オフセット電圧の分布

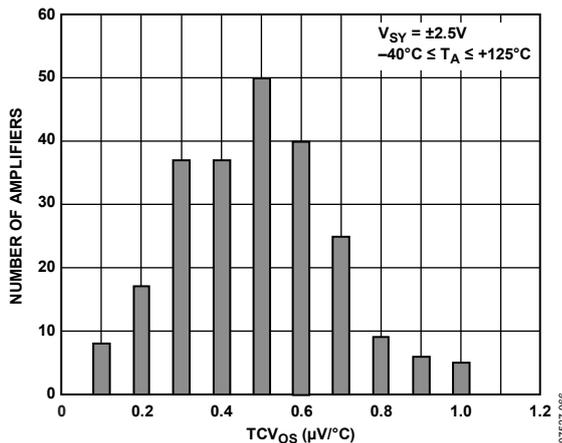


図 6. 入力オフセット電圧ドリフトの分布

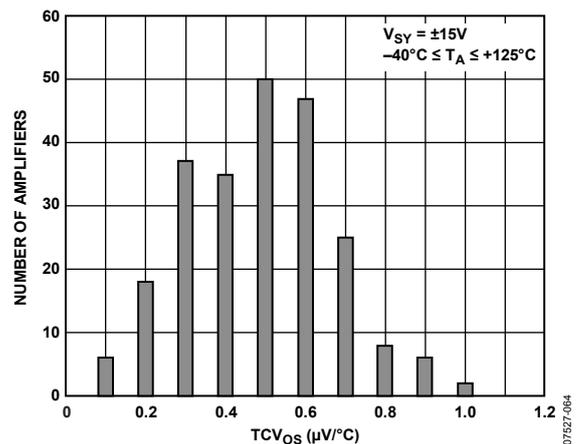


図 9. 入力オフセット電圧ドリフトの分布

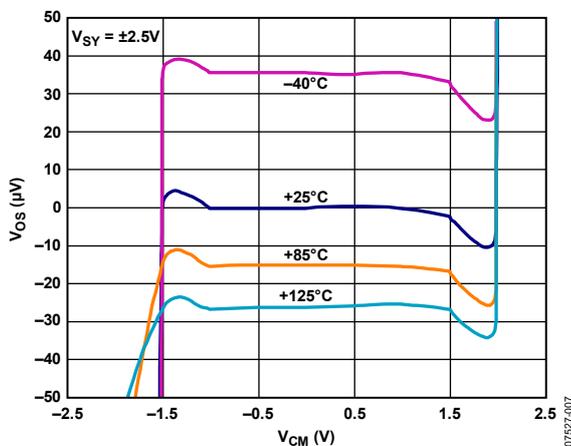


図 7. 同相モード電圧対入力オフセット電圧

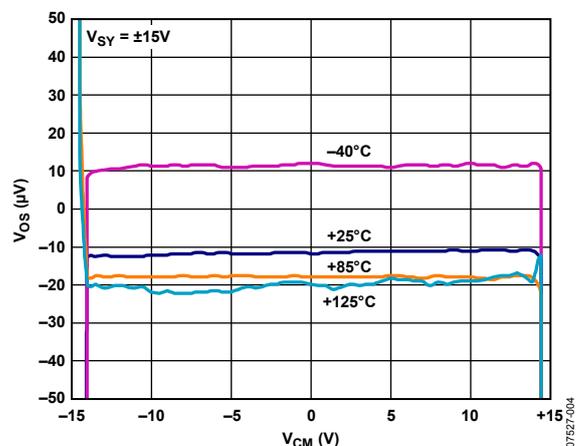


図 10. 同相モード電圧対入力オフセット電圧

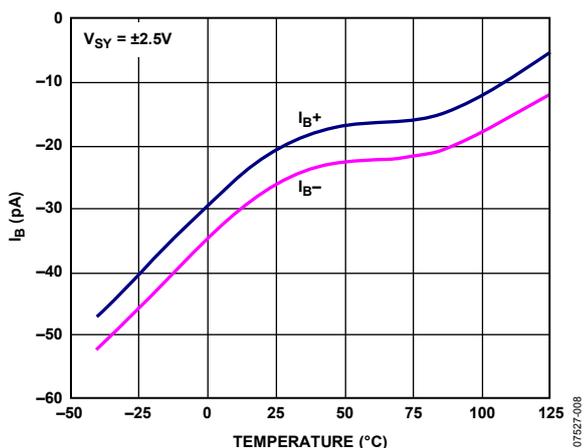


図 11. 入力バイアス電流の温度特性

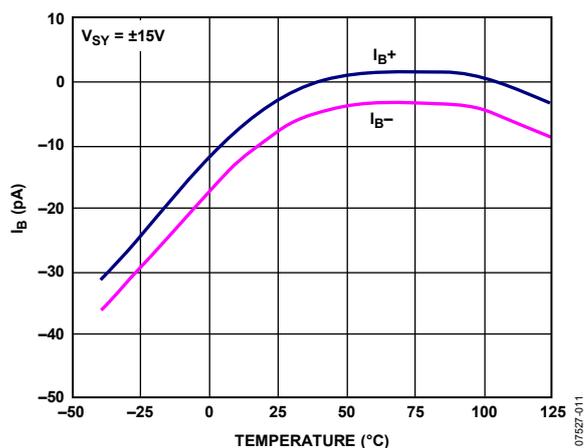


図 14. 入力バイアス電流の温度特性

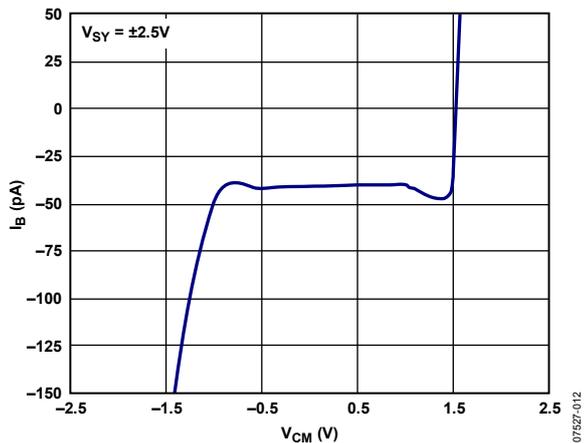


図 12. 同相モード電圧対入力バイアス電流

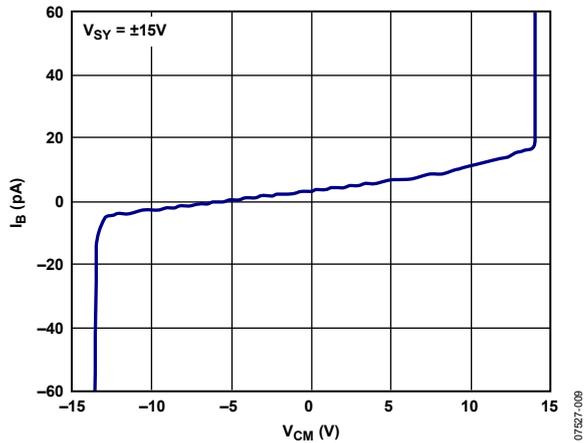


図 15. 同相モード電圧対入力バイアス電流

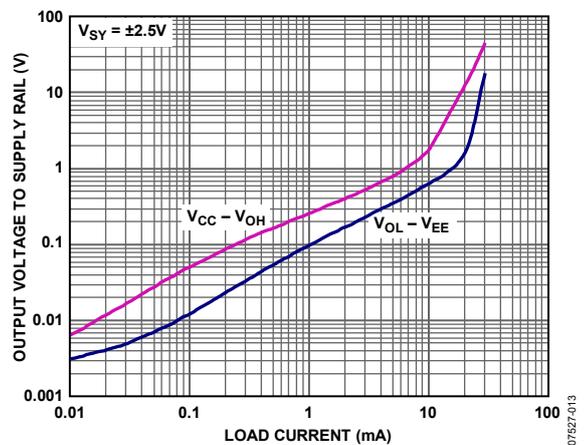


図 13. 負荷電流対電源レールまで近づく出力電圧

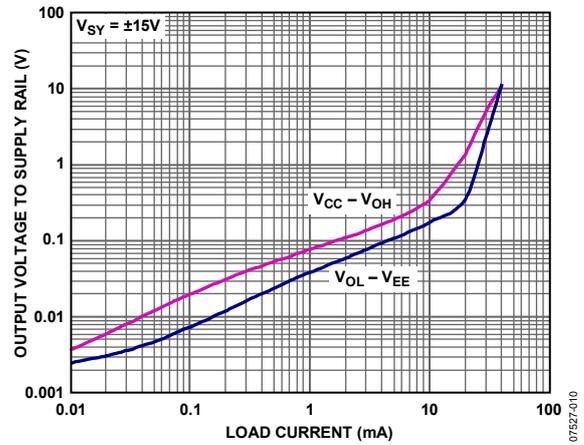


図 16. 負荷電流対電源レールまで近づく出力電圧

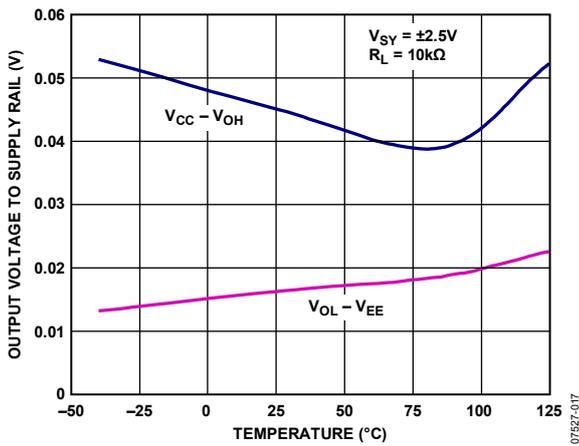


図 17.電源レールまで近づく出力電圧の温度特性

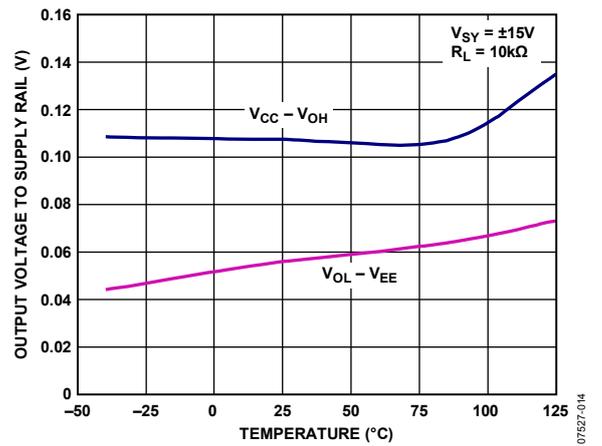


図 20.電源レールまで近づく出力電圧の温度特性

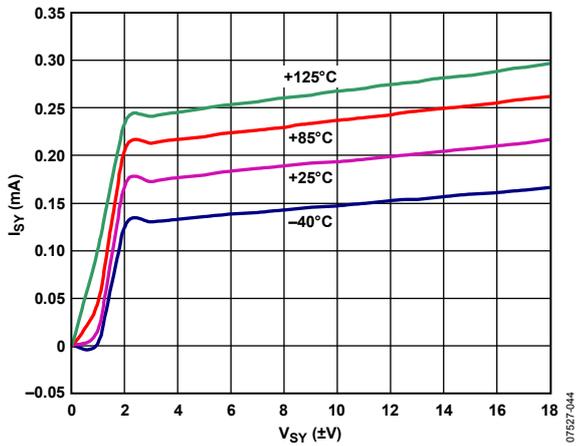


図 18.電源電圧対電源電流

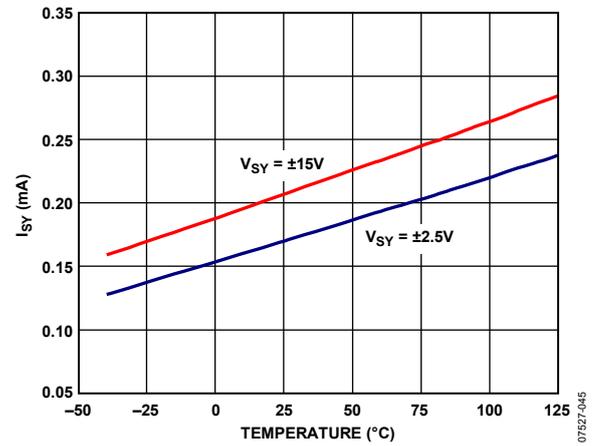


図 21.電源電流の温度特性

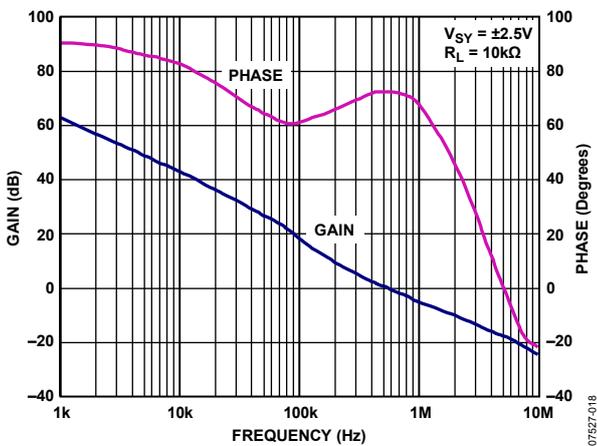


図 19.オープン・ループ・ゲインおよび位相の周波数特性

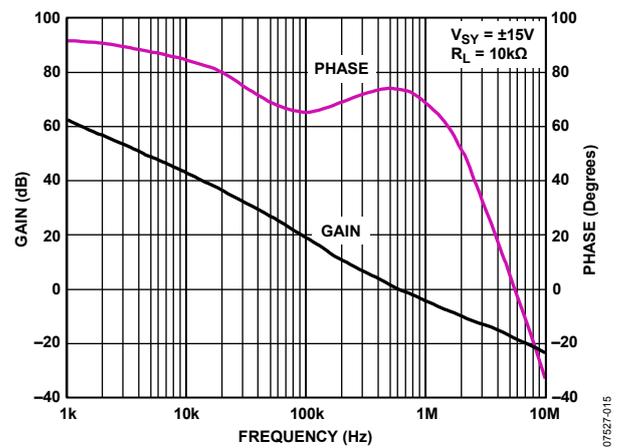


図 22.オープン・ループ・ゲインおよび位相の周波数特性

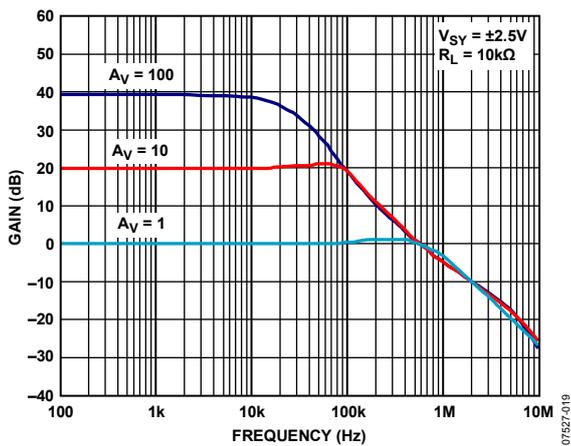


図 23.クローズド・ループ・ゲインの周波数特性

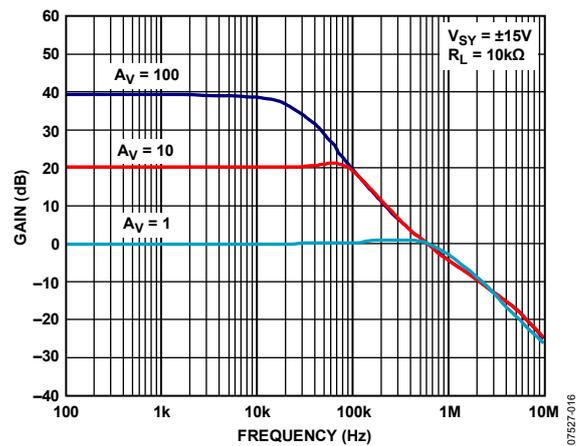


図 26.クローズド・ループ・ゲインの周波数特性

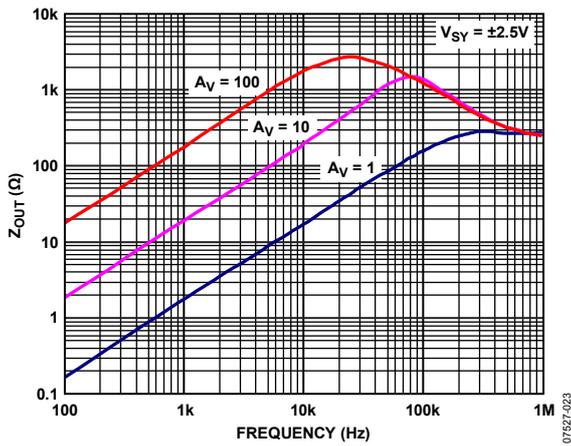


図 24.出カインピーダンスの周波数特性

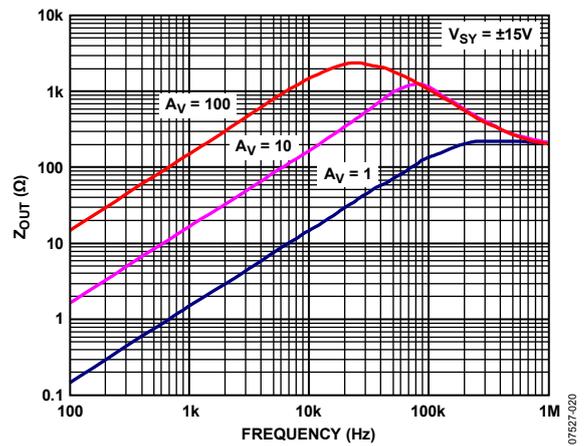


図 27.出カインピーダンスの周波数特性

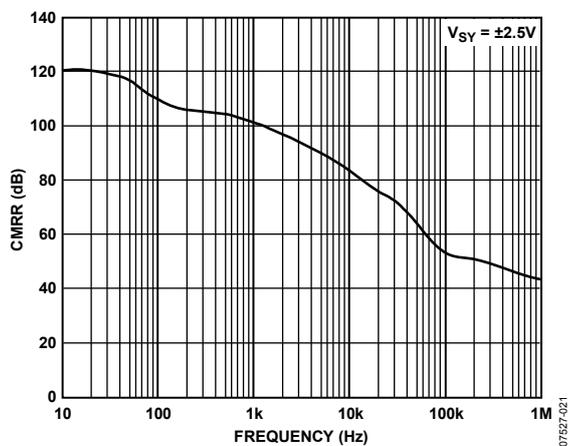


図 25.CMRR の周波数特性

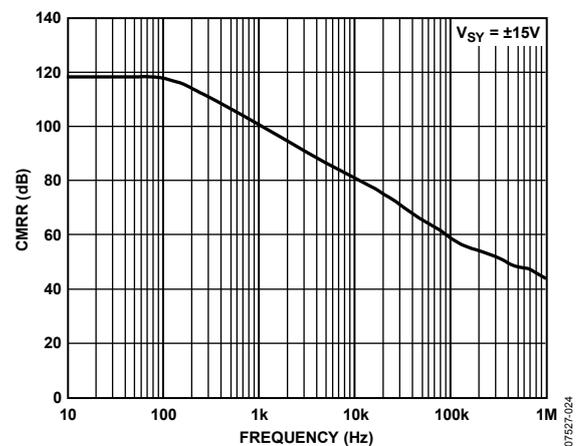


図 28.CMRR の周波数特性

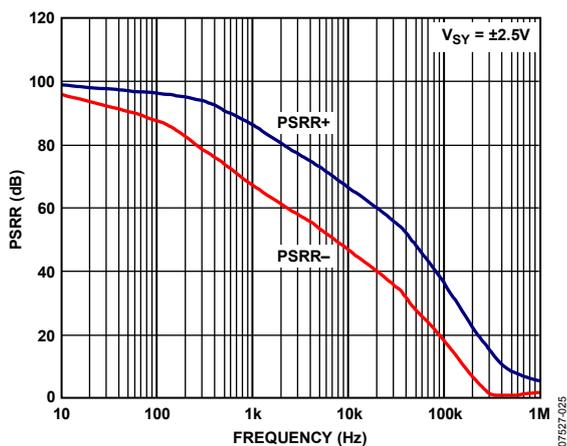


図 29.PSRR の周波数特性

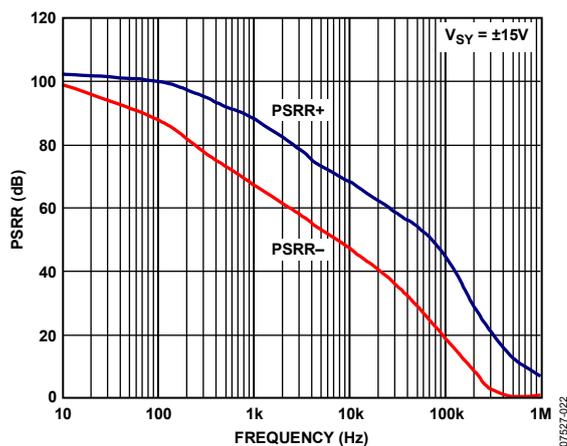


図 32.PSRR の周波数特性

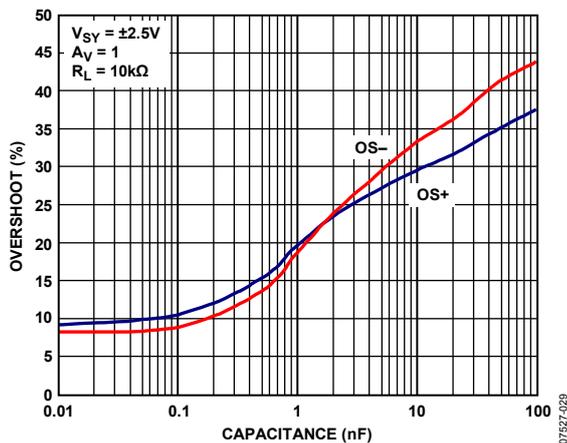


図 30.負荷容量対小信号オーバーシュート

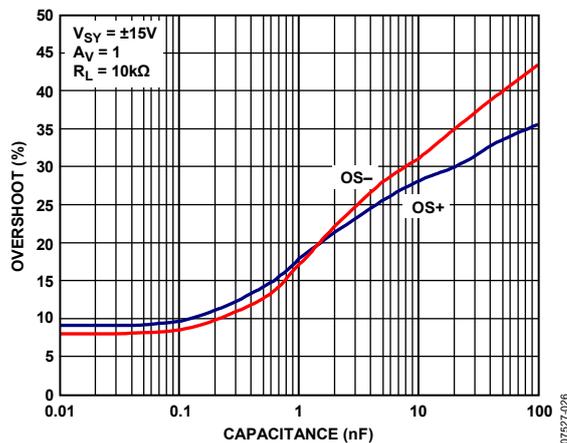


図 33.負荷容量対小信号オーバーシュート

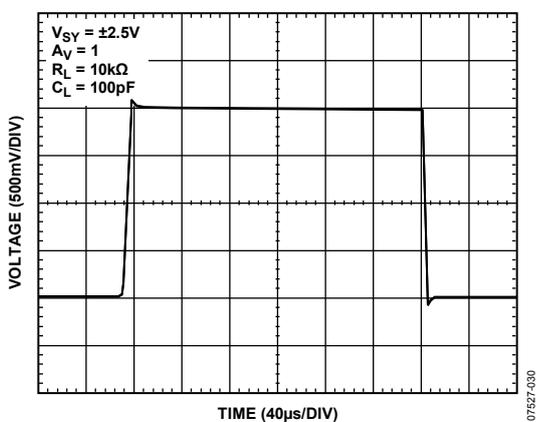


図 31.大信号過渡応答

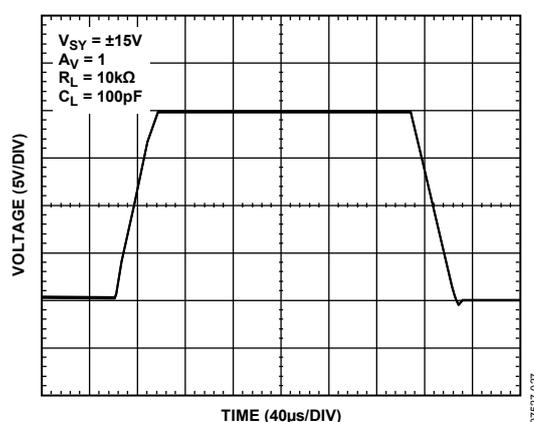


図 34.大信号過渡応答

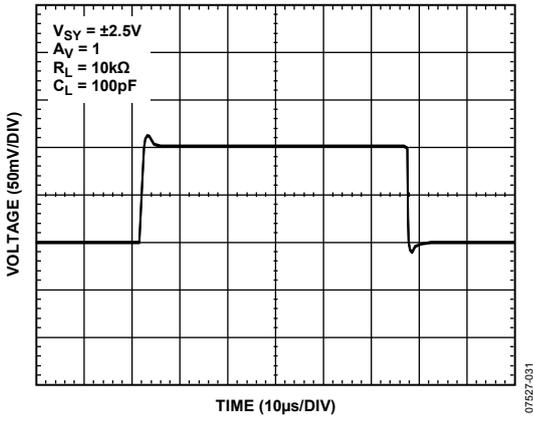


图 35. 小信号过渡应答

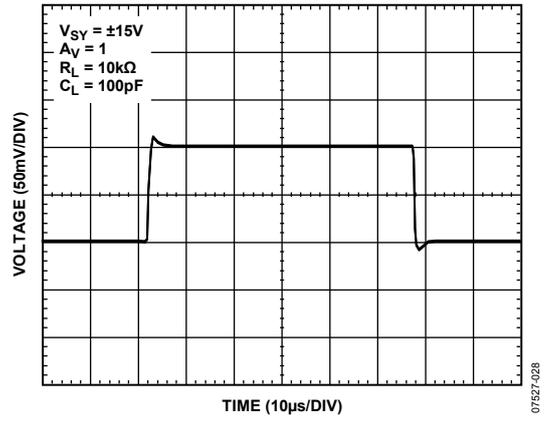


图 38. 小信号过渡应答

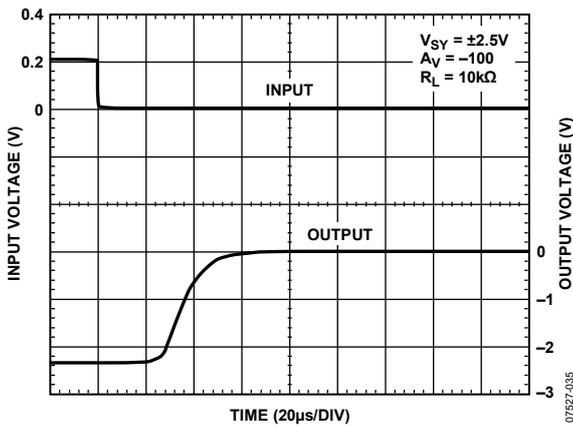


图 36. 负侧过负荷回復

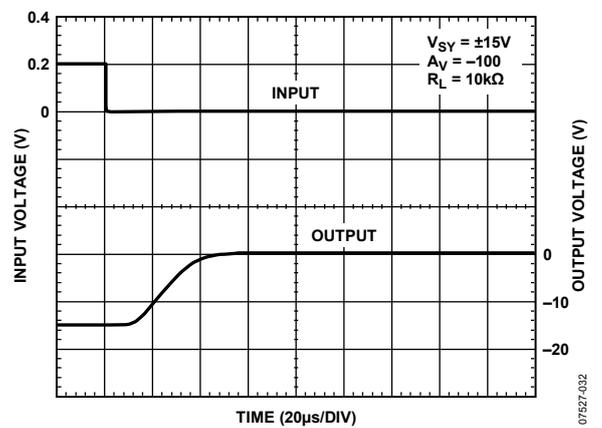


图 39. 负侧过负荷回復

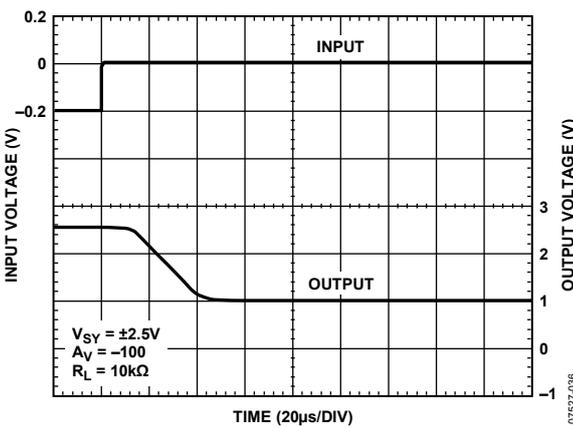


图 37. 正侧过负荷回復

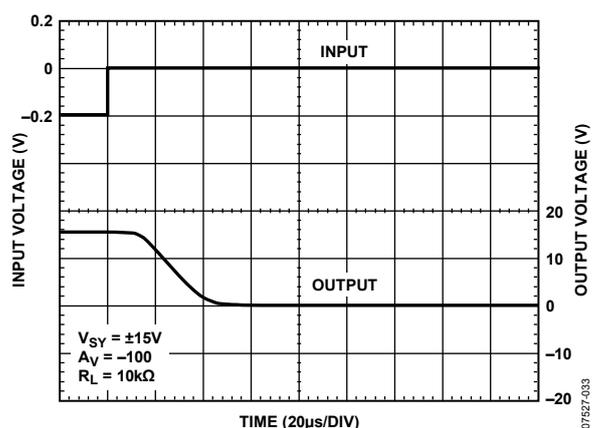


图 40. 正侧过负荷回復

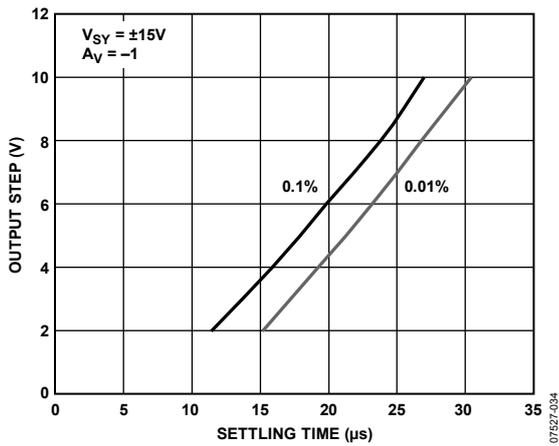


図 41. セトリング・タイム対出力ステップ

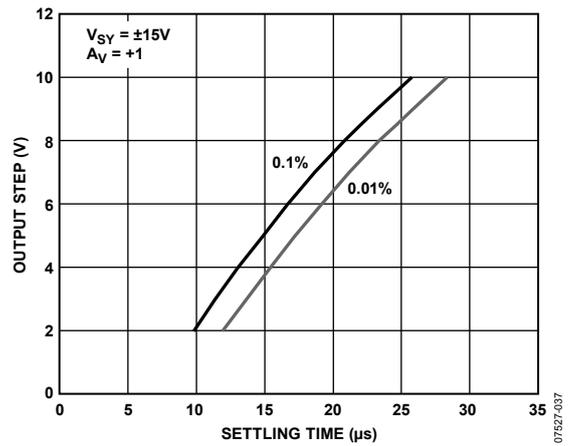


図 44. セトリング・タイム対出力ステップ

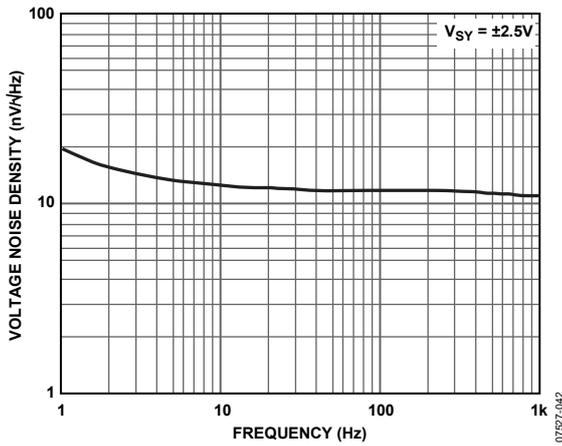


図 42. 電圧ノイズ密度の周波数特性

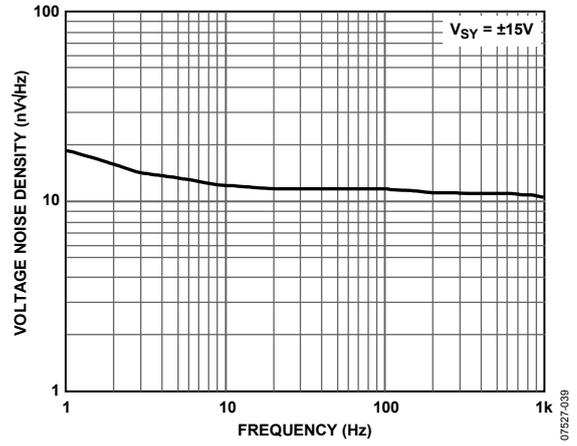


図 45. 電圧ノイズ密度の周波数特性

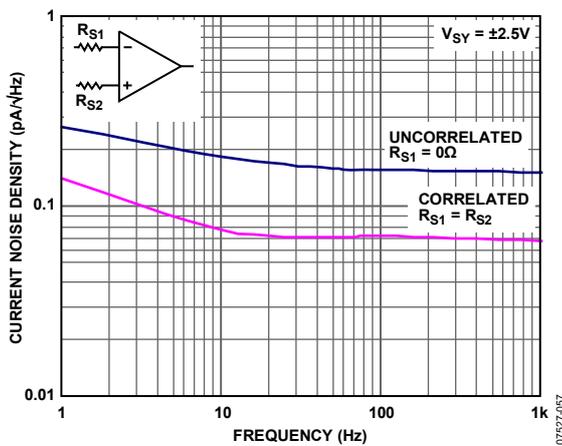


図 43. 電流ノイズ密度の周波数特性

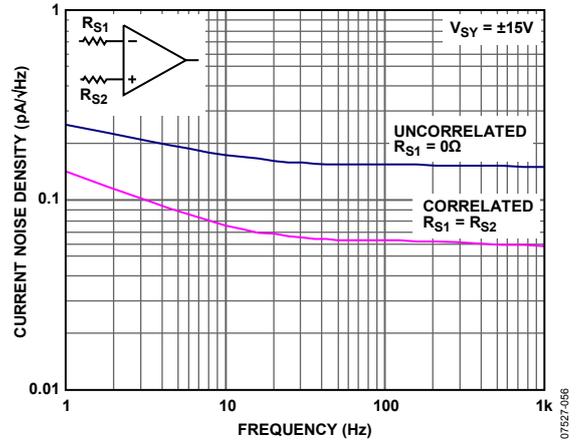


図 46. 電流ノイズ密度の周波数特性

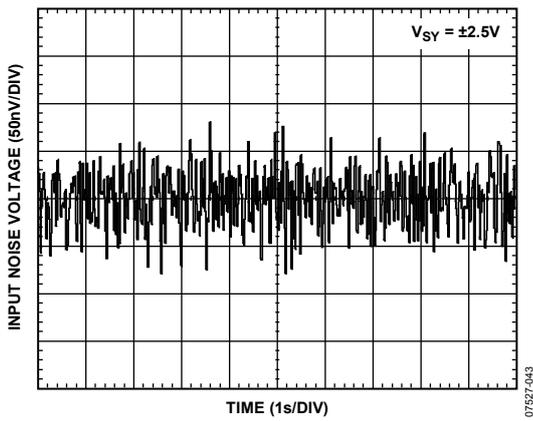


図 47. 0.1~10 Hz でのノイズ

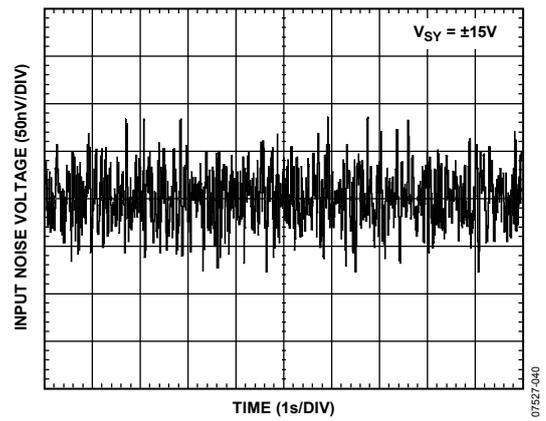


図 49. 0.1~10 Hz でのノイズ

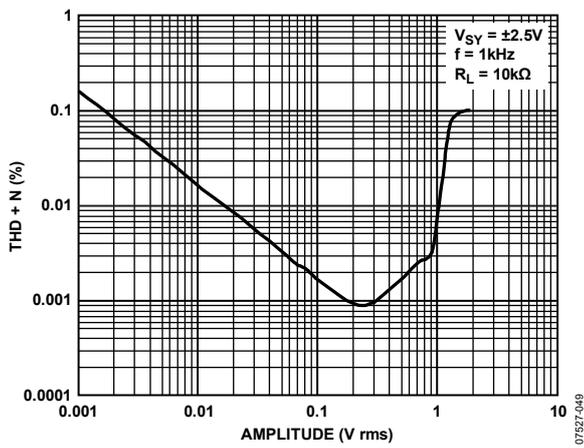


図 48. THD + ノイズ対振幅

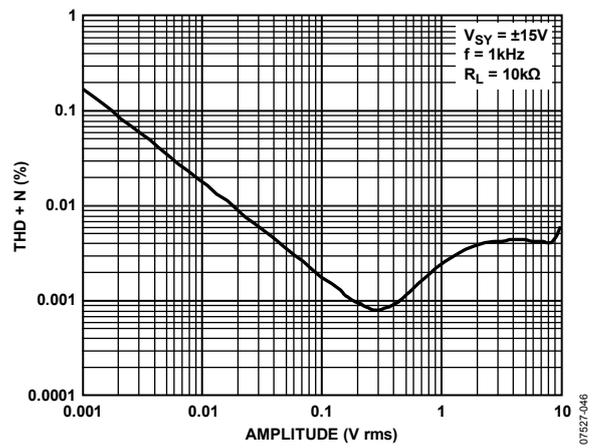


図 50. THD + ノイズ対振幅

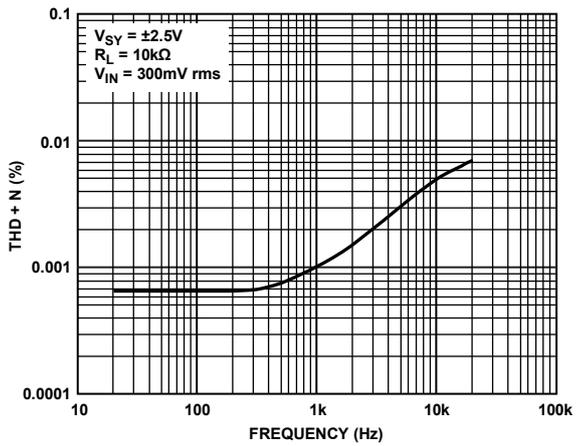


図 51. THD + ノイズの周波数特性

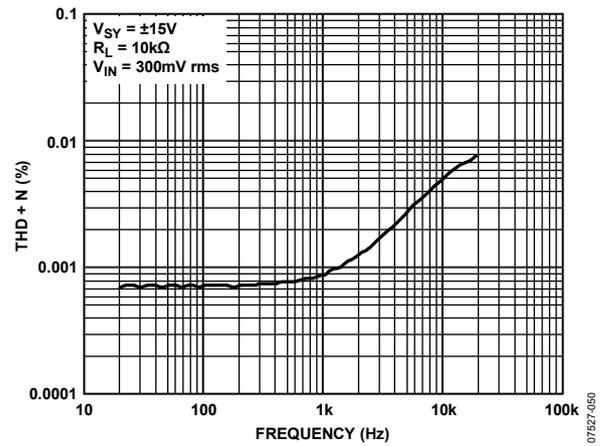


図 53. THD + ノイズの周波数特性

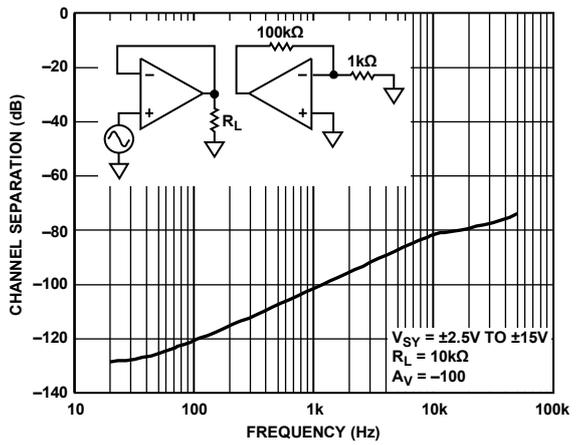


図 52. チャンネル・セパレーションの周波数特性

## アプリケーション情報

### 入力保護

AD8622/AD8624 に入力できる最大差動入力電圧は、入力間に接続された内部ダイオードと各入力端子の直列抵抗によって決定されます。これらのダイオードと直列抵抗は最大差動入力電圧を $\pm 10$  Vに制限するため、非常に大きな差動電圧が入力されたときAD8622/AD8624 の入力ステージでベース-エミッタ間接合のブレークダウンを防止するために必要です。さらに、内部抵抗がダイオードの電流を制限しますが、デバイスに大きな差動電圧が加わってしまうようなアプリケーションでは、大きな電流がこれらのダイオードに流れます。このような場合には、オペアンプの両入力に外付け抵抗を接続して入力電流を $\pm 10$  mA以下に制限する必要があります(図 54 参照)。

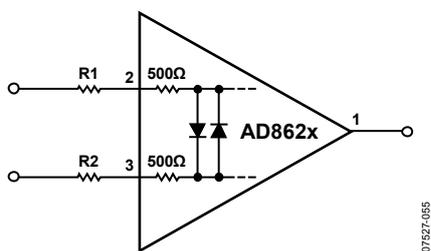


図 54. 入力保護

### 位相反転

多くのオペアンプでは、一方または両方の入力が規定入力電圧範囲(IVR)を超えて駆動されると、位相反転と呼ばれる望ましくない現象が発生して、出力極性が反転します。場合によっては、位相反転によりロックアップが発生して、装置損傷や自己破壊が発生することがあります。

AD8622/AD8624 アンプは、両入力が規定入力電圧範囲内に維持されている限り、出力位相の反転が発生しないように注意深くデザインされています。さらに、片方または両方の入力が入力電圧範囲を超えても、電源レールの内側にある場合には、出力に位相反転は発生しません。図 55 に、AD8622/AD8624 を電源電圧 $\pm 15$  Vでゲイン=1のバッファとして構成したときの入出力波形を示します。

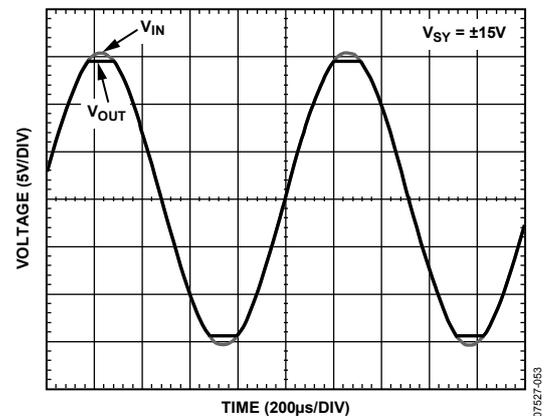
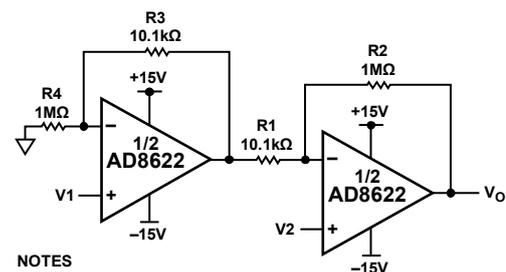


図 55. 位相反転なし

### マイクロパワー計装アンプ

AD8622 は、アンプあたり 215  $\mu$ A の静止電流で動作する高精度レール to レール出力のデュアル・オペアンプです。このデバイスは、極めて低いオフセット、オフセット・ドリフト、電圧ノイズと、非常に小さいバイアス電流および高い同相モード除去比(CMRR)との組み合わせを持つため、高精度のマイクロパワー計装アンプとして最適です。

図 56 に、4 本の抵抗とAD8622 を使った従来型 2 オペアンプ構成の計装アンプを示します。この計装アンプの高いCMRRにとって重要なのは、抵抗比と相対ドリフトが一致している抵抗素子です。真の差増幅のためには、抵抗比の一致( $R3/R4 = R1/R2$ )が重要です。抵抗が完全に一致すると仮定すると、回路ゲインは  $1 + R2/R1$  になり、この値は約 100 になります。AD8622 の場合と同様に 1 つのパッケージ内の 2 個のオペアンプの一致度が優れているため、3 オペアンプ構成より大幅に優れた性能を提供します。全体として、この回路の電源電流は約 430  $\mu$ A だけで済みます。



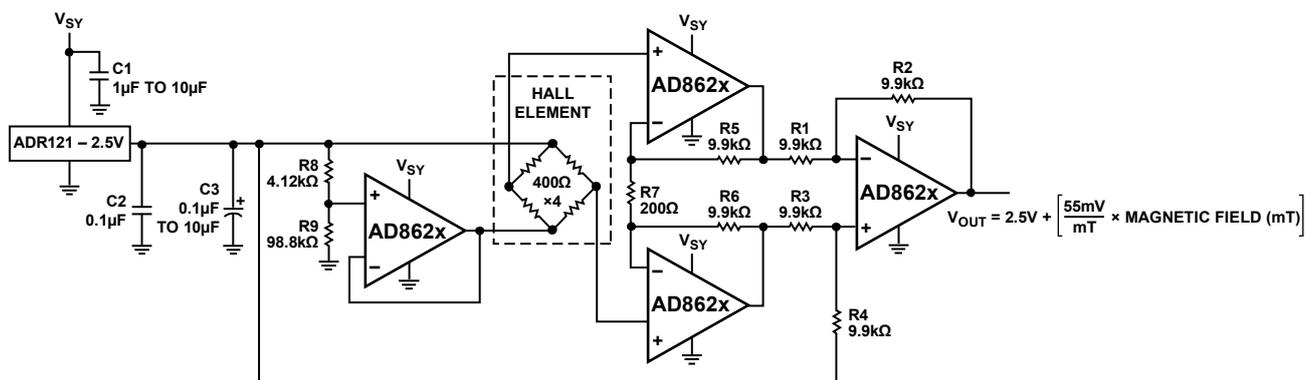
- NOTES
- $V_O = 100(V_2 - V_1)$
  - TYPICAL:  $0.01\text{mV} < |V_2 - V_1| < 149.7\text{mV}$
  - TYPICAL:  $-14.97\text{V} < V_O < +14.97\text{V}$
  - USE MATCHED RESISTORS.

図 56. マイクロパワー計装アンプ

## ホール・センサーのシグナル・コンデショニング

AD8622/AD8624 は、高精度低消費電力のシグナル・コンデショニング回路にも適しています。この例としては、ホール・センサーのシグナル・コンデショニングがあります(図 57 参照)。ホール素子の磁気感度は、加えられたバイアス電圧に比例します。ホール素子は、1 Vのバイアス電圧で約 2.5 mAの電源電流を消費し、5.5 mV/mT (typ)の感度を持ちます。消費電力を削減するため、バイアス電圧を小さくする必要がありますが、感度が低下するリスクがあります。高い感度を実現する唯一の方法は、高精度マイクロパワー・アンプを使ってゲインを与えることです。AD8622/AD8624 は、ホール素子の感度を増幅するのに最適です。

ADR121 は、高精度マイクロパワー2.5 Vリファレンス電圧です。高精度リファレンス電圧は、ホール電圧が磁界にのみ依存するように電流を一定に維持するために必要です。4.12k: 98.8kの抵抗分圧器を使って、ホール素子のバイアス電圧を 100 mVに下げて、消費電流を 250  $\mu$ Aにします。そうすると、AD8622/AD8624 の 3 オペアンプ構成計装アンプの感度は 55 mV/mTに増加します。この計装アンプ構成の高CMRRにとって重要なのは、抵抗比と相対ドリフトが一致している抵抗です(ここでは $R1/R2 = R3/R4$ )。抵抗は、製造偏差、時間、温度に対して性能を決定する際に重要です。少なくとも 1%の抵抗の使用が推奨されます。AD8622/AD8624 を使ってセンサー信号を増幅すると、消費電力を減らすと同時に高い感度可以实现できます。総合消費電流は僅か 1.2 mAであり、消費電力あたりの感度が 21 倍に改善されます。



### NOTES

1. USE MATCHED RESISTORS FOR IN-AMP.
2. FOR INFORMATION ON C1, C2, AND C3, REFER TO ADR121 DATA SHEET.

図 57.ホール・センサーのシグナル・コンデショニング

07627-052

## 簡略化した回路図

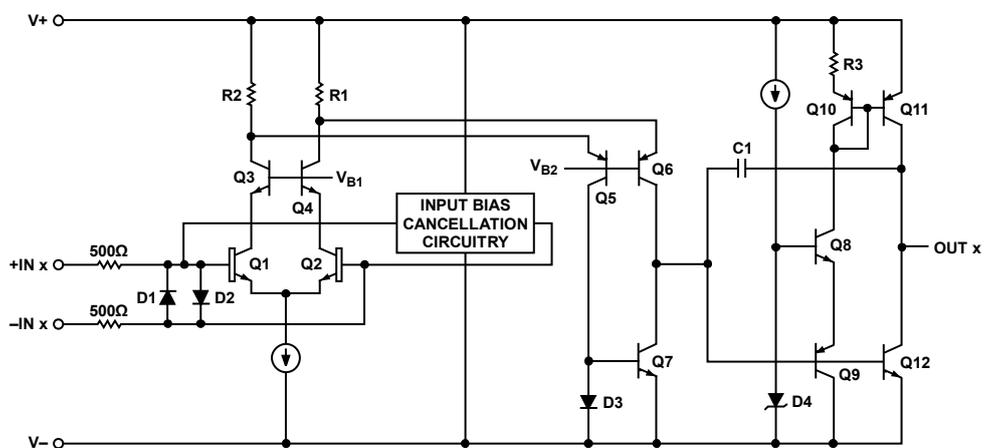


図 58.簡略化した回路図

07527-062

## 外形寸法

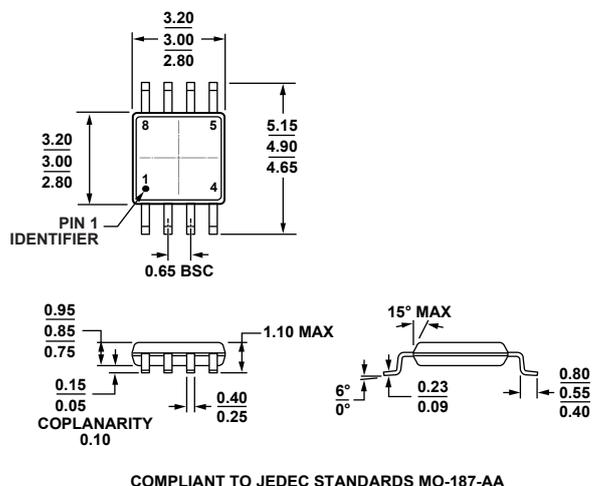


図 59.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]  
(RM-8)  
寸法: mm

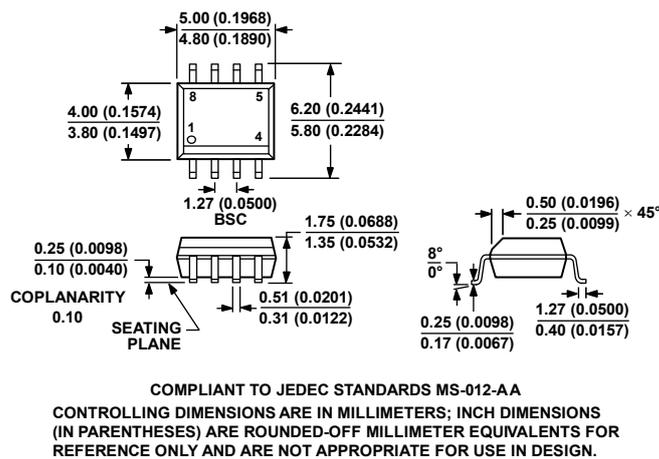
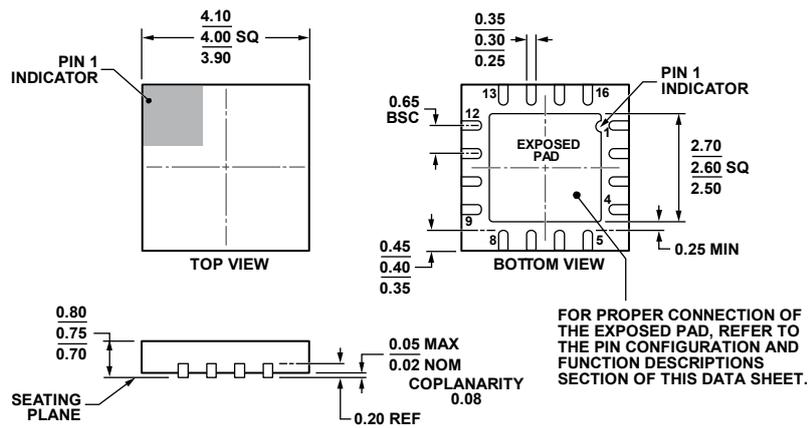


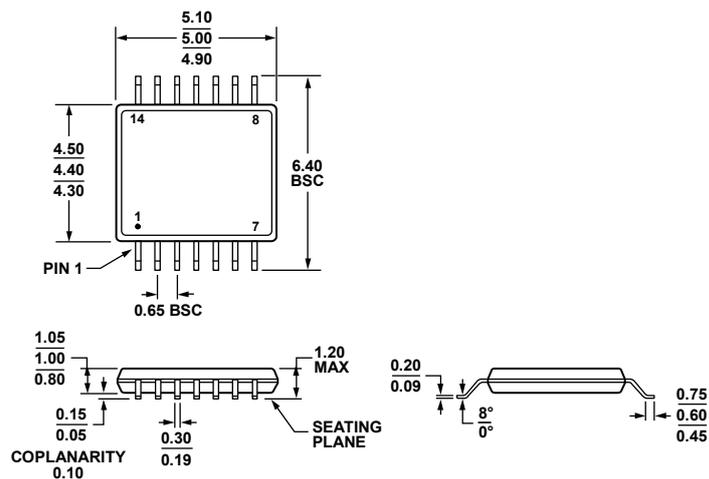
図 60.8 ピン標準スモール・アウトライン・パッケージ[SOIC\_N]  
ナロー・ボディ  
(R-8)  
寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-220-WGGC.

012909-B

図 61.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_WQ]  
4 mm x 4mm ボディ、極薄クワッド  
(CP-16-17)  
寸法: mm



COMPLIANT TO JEDEC STANDARDS MO-153-AB-1

081908-A

図 62.14 ピン薄型シュリンク・スモール・アウトライン・パッケージ[TSSOP]  
(RU-14)  
寸法: mm

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Branding
AD8622ARMZ	-40°C to +125°C	8-Lead MSOP	RM-8	A1P
AD8622ARMZ-REEL	-40°C to +125°C	8-Lead MSOP	RM-8	A1P
AD8622ARMZ-R7	-40°C to +125°C	8-Lead MSOP	RM-8	A1P
AD8622ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8622ARZ-REEL	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8622ARZ-REEL7	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8624ACPZ-R2	-40°C to +125°C	16-Lead LFCSP_WQ	CP-16-17	
AD8624ACPZ-R7	-40°C to +125°C	16-Lead LFCSP_WQ	CP-16-17	
AD8624ACPZ-RL	-40°C to +125°C	16-Lead LFCSP_WQ	CP-16-17	
AD8624ARUZ	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8624ARUZ-RL	-40°C to +125°C	14-Lead TSSOP	RU-14	

<sup>1</sup> Z = RoHS 準拠製品。