

特長

最大電源定格: 44 V

アナログ信号範囲: $V_{SS} \sim V_{DD}$

小さいオン抵抗(最大 45 Ω)

小さい ΔR_{ON} (最大 5 Ω)

小さい R_{ON} マッチ(最大 4 Ω)

低消費電力

高速なスイッチング時間

$t_{ON} < 175$ ns

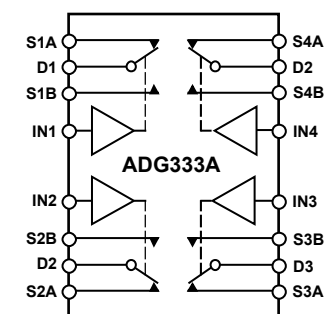
$t_{OFF} < 145$ ns

小さいリーク電流(最大 5 nA)

小さいチャージ・インジェクション(最大 10 pC)

ブレイク・ビフォー・メーカー・スイッチング動作

機能ブロック図



SWITCHES SHOWN FOR A LOGIC 1 INPUT

図 1.

01212-001

アプリケーション

オーディオとビデオ・スイッチング

バッテリー駆動のシステム

テスト装置

通信システム

概要

ADG333A は、独立に選択可能な 4 個の SPDT スイッチから構成されるモノリシック CMOS デバイスです。LC²MOS 製造プロセス用にデザインされ、低消費電力であると同時に高速スイッチングと小さいオン抵抗を提供します。

オン抵抗はフル・アナログ入力範囲で平坦であるため、オーディオ信号のスイッチングで優れた直線性と低歪みを提供します。高速なスイッチング速度により、ビデオ信号のスイッチングにも適しています。CMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリー駆動の計装機器に最適なデバイスになっています。

各スイッチはオンのとき等しく両方向に導通し、電源電圧までの入力信号レンジを持っています。オフ状態では、電源電圧までの信号レベルを阻止します。すべてのスイッチは、マルチプレクサ・アプリケーションで使用するブレイク・ビフォー・メーカー・スイッチング動作を行います。このデザインには、元々小さいチャージ・インジェクションの特性が備わっています。

製品のハイライト

1. 信号範囲が広い。
ADG333A は強化された LC²MOS プロセスで製造されるため、電源レールまでの広い信号範囲を提供。
2. 低消費電力。
3. R_{ON} が小さい。
4. 単電源動作。アナログ信号がユニポーラであるアプリケーションに対しては、ADG333A は単電源で動作可能。デバイス仕様は 12 V の単電源で規定。

目次

仕様.....	3	代表的な性能特性.....	8
両電源.....	3	テスト回路.....	10
単電源.....	4	アプリケーション情報.....	11
絶対最大定格.....	5	ADG333Aの電源電圧.....	11
ESDの注意.....	5	電源シーケンシング.....	11
用語.....	6	外形寸法.....	12
ピン配置およびピン機能説明.....	7	オーダー・ガイド.....	12

改訂履歴

3/05—Rev. 0 to Rev. A

Updated Format.....	Universal
Changes to Specifications Tables.....	3
Updated Outline Dimensions.....	12
Changes to Ordering Guide.....	12

10/95—Revision 0: Initial Version

仕様

両電源

特に指定がない限り、 $V_{DD} = +15\text{ V}$ 、 $V_{SS} = -15\text{ V}$ 、 $GND = 0\text{ V}$ ¹。

表 1.

Parameter	+25°C	-40°C to +85°C	Unit	Test Conditions/Comments
ANALOG SWITCH				
Analog Signal Range		V_{SS} to V_{DD}	V	
R_{ON}	20		Ω typ	$V_D = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
	45	45	Ω max	
ΔR_{ON}		5	Ω max	$V_D = \pm 5\text{ V}$, $I_S = -10\text{ mA}$
R_{ON} Match		4	Ω max	$V_D = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
LEAKAGE CURRENTS				
Source OFF Leakage I_S (OFF)	± 0.1		nA typ	$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
	± 0.25	± 3	nA max	$V_D = \pm 15.5\text{ V}$, $V_S = +15.5\text{ V}$
				Figure 15
Channel ON Leakage I_D , I_S (ON)	± 0.1		nA typ	$V_S = V_D = \pm 15.5\text{ V}$
	± 0.4	± 5	nA max	Figure 16
DIGITAL INPUTS				
Input High Voltage, V_{INH}		2.4	V min	
Input Low Voltage, V_{INL}		0.8	V max	
Input Current				
I_{INL} or I_{INH}		± 0.005	μA typ	$V_{IN} = 0\text{ V}$ or V_{DD}
		± 0.5	μA max	
DYNAMIC CHARACTERISTICS²				
t_{ON}	90		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
		175	ns max	$V_S = \pm 10\text{ V}$; Figure 17
t_{OFF}	80		ns typ	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
		145	ns max	$V_S = \pm 10\text{ V}$; Figure 17
Break-Before-Make Delay, t_{OPEN}	10		ns min	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$;
Charge Injection	2		pC typ	$V_D = 0\text{ V}$, $R_D = 0\ \Omega$, $C_L = 10\text{ nF}$;
	10		pC max	$V_{DD} = +15\text{ V}$, $V_{SS} = -15\text{ V}$; Figure 19
OFF Isolation	72		dB typ	$R_L = 75\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$;
				$V_S = 2.3\text{ V rms}$; Figure 20
Channel-to-Channel Crosstalk	85		dB typ	$R_L = 75\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$;
				$V_S = 2.3\text{ V rms}$; Figure 21
C_S (OFF)	7		pF typ	
C_D , C_S (ON)	26		pF typ	
POWER REQUIREMENTS				
I_{DD}	0.05		mA typ	Digital inputs = 0 V or 5 V
	0.25	0.35	mA max	
I_{SS}	0.01		μA typ	
	1	5	μA max	
V_{DD}/V_{SS}		$\pm 3/\pm 20$	V min/V max	$ V_{DD} = V_{SS} $

¹ Bバージョンの温度範囲は-40°C~+85°C。

² 設計上保証しますが、出荷テストは行いません。

単電源

特に指定がない限り、 $V_{DD} = +12\text{ V}$ 、 $V_{SS} = 0\text{ V} \pm 10\%$ 、 $GND = 0\text{ V}$ ¹。

表 2.

Parameter	+25°C	-40°C to +85°C	Unit	Test Conditions/Comments
ANALOG SWITCH				
Analog Signal Range		0 V to V_{DD}	V	
RON	35	75	Ω typ Ω max	$V_D = 1\text{ V}$, 10 V, $I_S = -1\text{ mA}$
LEAKAGE CURRENTS				
Source OFF Leakage I_S (OFF)	± 0.1 ± 0.25	± 3	nA typ nA max	$V_{DD} = 13.2\text{ V}$ $V_D = 12.2\text{ V}/1\text{ V}$, $V_S = 1\text{ V}/12.2\text{ V}$ Figure 15
Channel ON Leakage I_D , I_S (ON)	± 0.1 ± 0.4	± 5	nA typ nA max	$V_S = V_D = 12.2\text{ V}/1\text{ V}$ Figure 16
DIGITAL INPUTS				
Input High Voltage, V_{INH}		2.4	V min	
Input Low Voltage, V_{INL}		0.8	V max	
Input Current I_{INL} or I_{INH}		± 0.005 ± 0.5	μA typ μA max	$V_{IN} = 0\text{ V}$ or V_{DD}
DYNAMIC CHARACTERISTICS ²				
t_{ON}	110	200	ns typ ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_S = 8\text{ V}$; Figure 17
t_{OFF}	100	180	ns typ ns max	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_S = 8\text{ V}$; Figure 17
Break-Before-Make Delay, t_{OPEN}	10		ns min ns min	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$; $V_S = 5\text{ V}$; Figure 18
Charge Injection	5		pC typ	$V_D = 6\text{ V}$, $R_D = 0\text{ W}$, $C_L = 10\text{ nF}$; $V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$; Figure 19
OFF Isolation	72		dB typ	$R_L = 75\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; $V_S = 1.15\text{ V rms}$; Figure 20
Channel-to-Channel Crosstalk	85		dB typ	$R_L = 75\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; $V_S = 1.15\text{ V rms}$; Figure 21
C_S (OFF)	12		pF typ	
C_D , C_S (ON)	25		pF typ	
POWER REQUIREMENTS				
I_{DD}	0.05 0.25	0.35	mA typ mA max	$V_{DD} = 13.5\text{ V}$ Digital inputs = 0 V or 5 V
V_{DD}		$\pm 3/\pm 30$	V min/V max	

¹ B バージョンの温度範囲は-40°C~+85°C。

² 設計上保証しますが、出荷テストは行いません。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Min
V_{DD} to V_{SS}	+44 V
V_{DD} to GND	-0.3 V to +30 V
V_{SS} to GND	+0.3 V to -30 V
Analog, Digital Inputs ¹	$V_{SS} - 2\text{ V}$ to $V_{DD} + 2\text{ V}$ or 20 mA, whichever occurs first
Continuous Current, S or D	20 mA
Peak Current, S or D (Pulsed at 1 ms, 10% Duty Cycle Max)	40 mA
Operating Temperature Range	
Industrial (B Version)	-40°C to +85°C
Storage Temperature Range	-65°C to +125°C
Junction Temperature	150°C
θ_{JA} , Thermal Impedance	
PDIP Package	103°C/W
SOIC Package	74°C/W
SSOP Package	130°C/W
Lead Temperature, Soldering (10 sec)	260°C
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

¹ IN、S、または D での過電圧は内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

表 4. 真理値表

Logic	Switch A	Switch B
0	Off	On
1	On	Off

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

用語

R_{ON}

D-S 間の抵抗

ΔR_{ON}

一定負荷電流でのアナログ入力電圧変化に起因する R_{ON} の変動。

R_{ON} マッチ

任意の 2 チャンネル間での R_{ON} の差。

IS (OFF)

スイッチ・オフ時のソース・リーク電流。

ID (OFF)

スイッチ・オフ時のドレイン・リーク電流。

I_D 、 I_S (ON)

スイッチ・オン時のチャンネル・リーク電流。

V_D (V_S)

D、S ピンのアナログ電圧。

C_S (OFF)

スイッチ・オフ時のソース容量。

C_D (OFF)

スイッチ・オフ時のドレイン容量。

C_D 、 C_S (ON)

スイッチ・オン時の容量。

t_{ON}

デジタル・コントロール入力の入力から出力スイッチ・オンまでの遅延。

t_{OFF}

デジタル・コントロール入力の入力から出力スイッチ・オフまでの遅延。

t_{OPEN}

スイッチをマルチプレクサに構成したときのブレーク・ビフォー・メーカー遅延。

V_{INL}

ロジック 0 の最大入力電圧。

V_{INH}

ロジック 1 の最小入力電圧。

I_{INL} (I_{INH})

デジタル入力の入力電流。

クロストーク

寄生容量に起因して 1 つのチャンネルから別のチャンネルに混入する不要信号の大きさ。

オフ時アイソレーション

オフ状態のスイッチを通過する不要信号の大きさ。

チャージ・インジェクション

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルス大きさ。

ピン配置およびピン機能説明

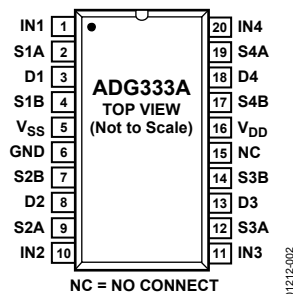


図 2.PDIP のピン配置

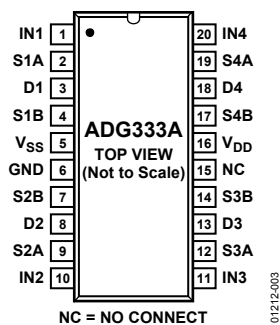


図 3.SOIC のピン配置

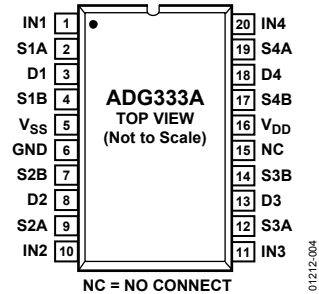


図 4.SSOP のピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1、10、11、20	IN1、IN2、IN3、IN4	ロジック・コントロール入力。
2、4、7、9、 12、14、17、19	S1A、S1B、S2B、S2A、 S3A、S3B、S4B、S4A	ソース・ピン。入力または出力。
3、8、13、18	D1、D2、D3、D4	ドレイン・ピン。入力または出力。
5	V _{SS}	両電源で最も負側の電源電位。単電源アプリケーションでは、グラウンドへ接続可能。
6	GND	グラウンドリファレンス(0 V)。
15	NC	未接続。
16	V _{DD}	最も正側の電源電位。

代表的な性能特性

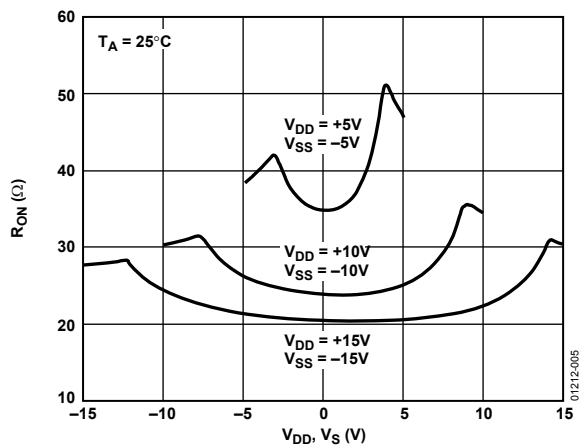


図 5. V_D (V_S) の関数としての R_{ON} 、両電源

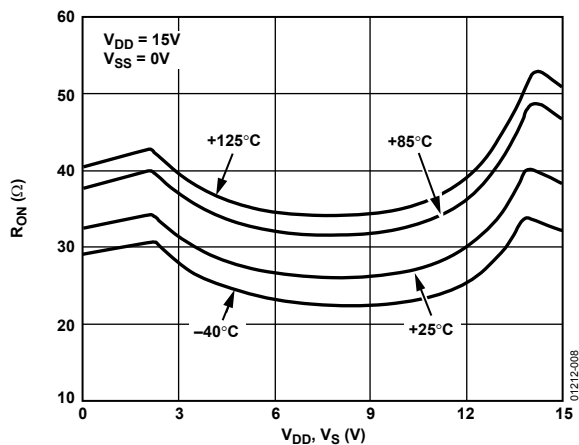


図 8. V_D (V_S) の関数としてのさまざまな温度での R_{ON} 、単電源

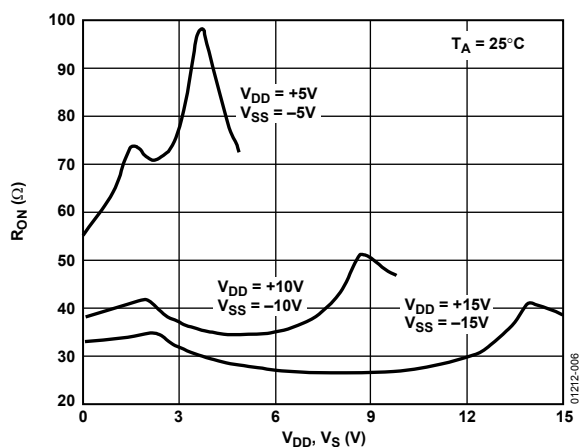


図 6. V_D (V_S) の関数としての R_{ON} 、単電源

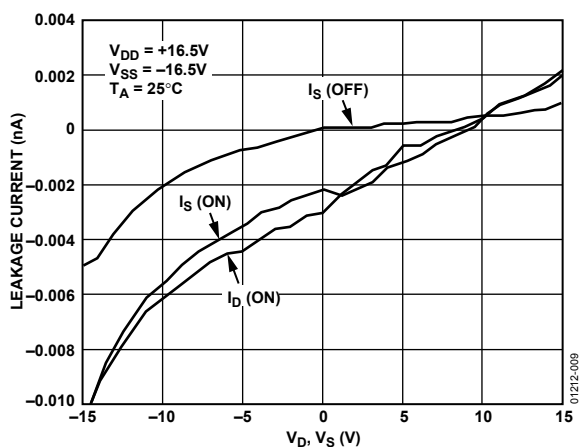


図 9. V_D (V_S) の関数としてのリーク電流、両電源

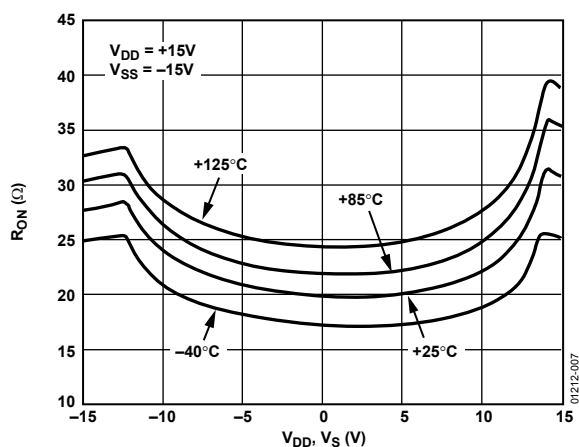


図 7. V_D (V_S) の関数としてのさまざまな温度での R_{ON} 、両電源

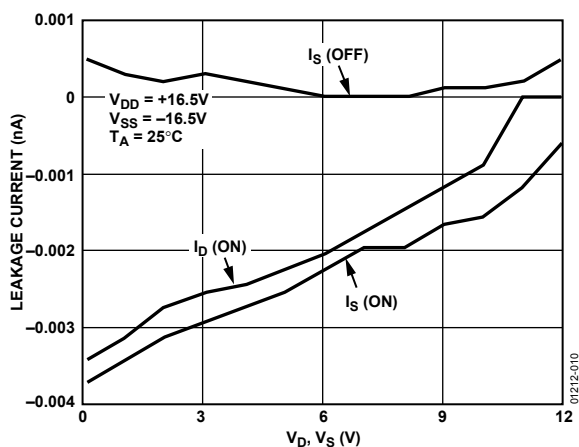


図 10. V_D (V_S) の関数としてのリーク電流、単電源

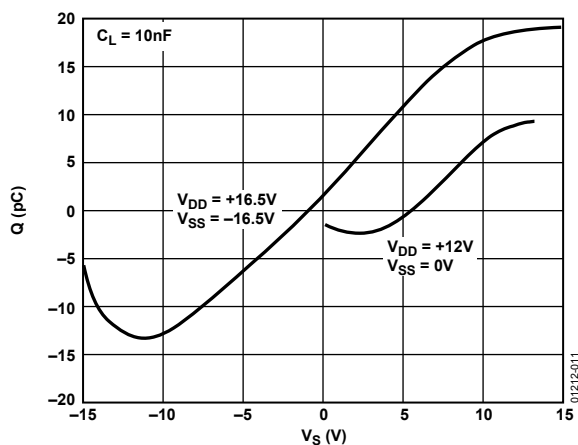


図 11. V_S の関数としてのチャージ・インJECTION

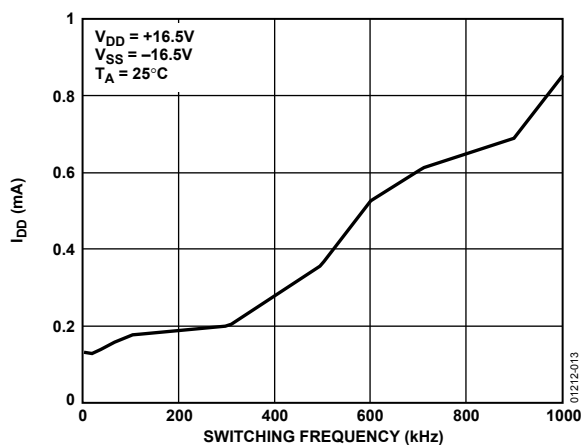


図 13. スイッチング周波数の関数としての I_{DD}

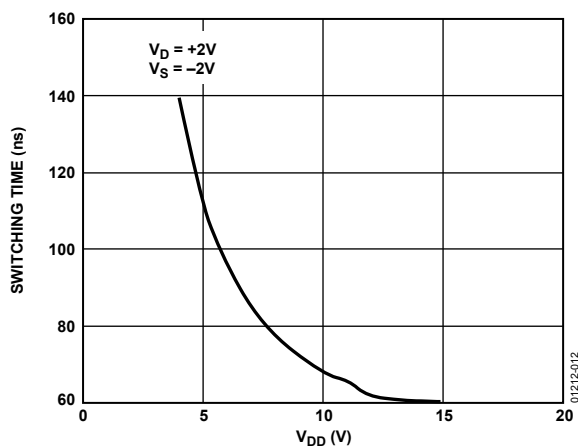


図 12. V_D の関数としてのスイッチング時間

テスト回路

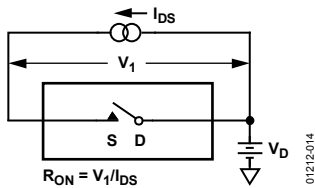


図 14. オン抵抗

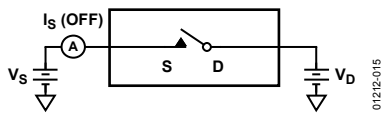


図 15. オフ時リーク

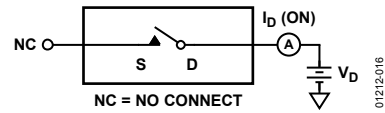


図 16. オン時リーク

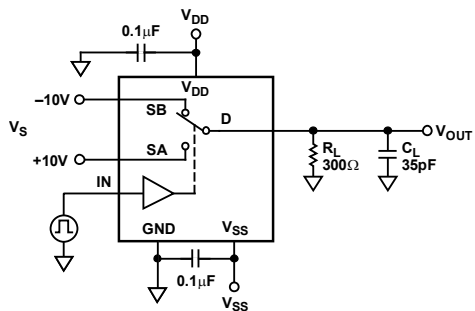


図 17. スイッチング時間

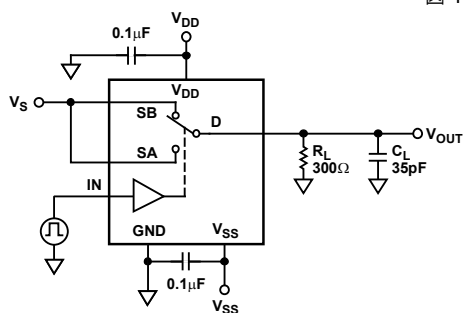


図 18. ブレーク・ビフォ・メーク時間遅延 t_{OPEN}

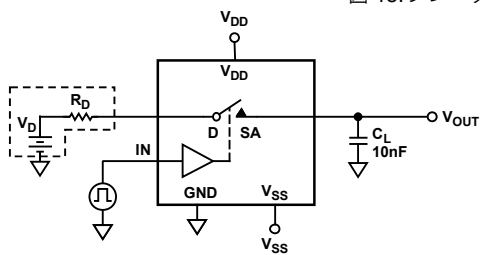


図 19. チャージ・インジェクション

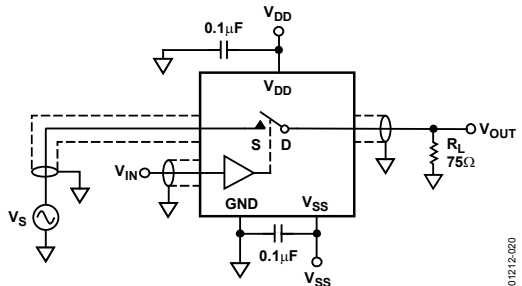


図 20. オフ時アイソレーション

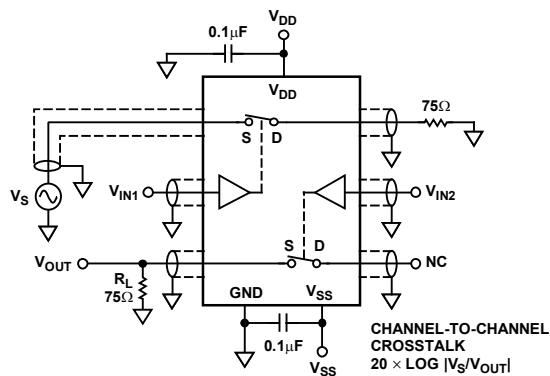


図 21. チャンネル間クロストーク

アプリケーション情報

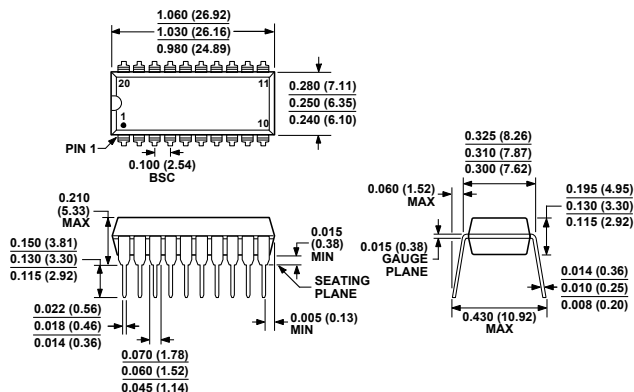
ADG333Aの電源電圧

ADG333Aは、両電源または単電源で動作することができます。単電源で動作するときは V_{SS} をGNDに接続します。両電源を使う場合は、ADG333Aは不平衡電源(例えば $V_{DD} = 20\text{ V}$ 、 $V_{SS} = -5\text{ V}$)で動作することもできます。制約は、GNDを基準とする V_{DD} が30 Vを超えないこと、かつGNDを基準とする V_{SS} が-30 Vを下回らないこと、かつ V_{SS} を基準とする V_{DD} が+44 Vを超えないことです。ADG333Aの電源電圧が、入力信号範囲、スイッチのオン抵抗、デバイスのスイッチング時間に直接影響することを覚えておくことは重要です。これらの特性に対する電源の影響は、代表的な性能特性のカーブから知ることができます。

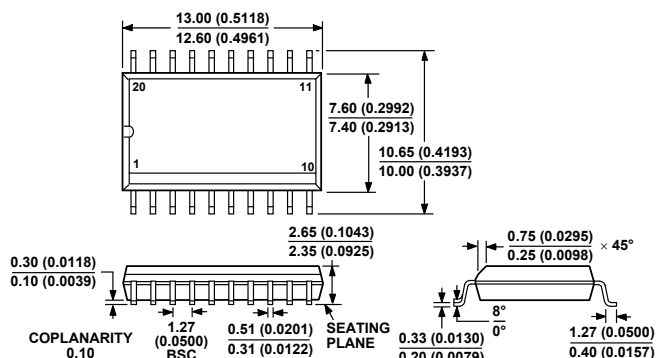
電源シーケンシング

CMOSデバイスを使うときは、電源シーケンスに注意する必要があります。電源シーケンスを誤ると、絶対最大定格に記載する値を超えたストレスがデバイスに加わる可能性があります。これは、ADG333Aの場合にも当てはまります。必ず V_{DD} を先にターンオンし、その後に V_{SS} とロジック信号をターンオンします。最大定格内の外部信号をスイッチのソースまたはドレインに安全に加えることができます。

外形寸法



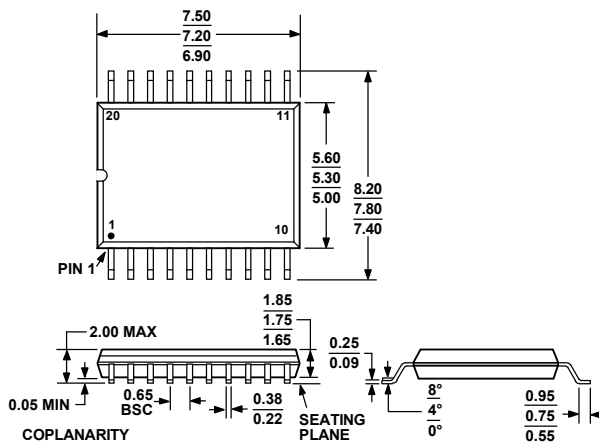
COMPLIANT TO JEDEC STANDARDS MS-001-AD
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.



COMPLIANT TO JEDEC STANDARDS MS-013AC
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

図 22.20 ピン・プラスチック・デュアルインライン・パッケージ[PDIP]
ナロー・ボディ(N-20)
寸法:インチ(mm)

図 23.20 ピン標準スモール・アウトライン・パッケージ[SOIC]
ワイド・ボディ(R-20)
寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-150AE

図 24.20 ピン・シュリンク・スモール・アウトライン・パッケージ[SSOP]
(RS-20)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
ADG333ABN	-40°C to +85°C	20-Lead Plastic Dual In-Line Package (PDIP)	N-20
ADG333ABR	-40°C to +85°C	20-Lead Standard Small Outline Package (SOIC)	R-20
ADG333ABR-REEL	-40°C to +85°C	20-Lead Standard Small Outline Package (SOIC)	R-20
ADG333ABRZ ¹	-40°C to +85°C	20-Lead Standard Small Outline Package (SOIC)	R-20
ADG333ABRZ-REEL ¹	-40°C to +85°C	20-Lead Standard Small Outline Package (SOIC)	R-20
ADG333ABRS	-40°C to +85°C	20-Lead Shrink Small Outline Package (SSOP)	RS-20
ADG333ABRS-REEL	-40°C to +85°C	20-Lead Shrink Small Outline Package (SSOP)	RS-20
ADG333ABRSZ ¹	-40°C to +85°C	20-Lead Shrink Small Outline Package (SSOP)	RS-20
ADG333ABRSZ-REEL ¹	-40°C to +85°C	20-Lead Shrink Small Outline Package (SSOP)	RS-20

¹ Z = 鉛フリー・デバイス