

特長

低い挿入損失と低いオン抵抗: 4 (Typ)

オン抵抗平坦性 < 2 V

帯域幅 > 200 MHz

3 V/5 V単電源動作

レールtoレール動作が可能

超低歪み: < 1%

小さい静止電源電流: 100 nA (Typ)

高速スイッチング時間

t_{ON} 10 ns

t_{OFF} 4 ns

TTL/CMOS互換

アプリケーション

10/100ベース-TX/T4

100VG-AnyLAN

トークン・リング4 Mbps/16 Mbps

ATM25/155

NICアダプタ / ハブ

オーディオとビデオのスイッチング

リレー部品の置換え

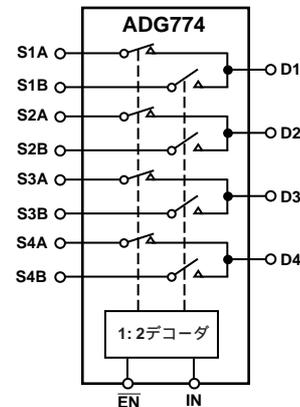
概要

ADG774は、高インピーダンス出力を持つ4個の2:1マルチプレクサ/ディマルチプレクサから構成されるモノリシックCMOSデバイスです。CMOSプロセスは、低消費電力、高速スイッチング、低いオン抵抗を可能にします。オン抵抗の変化は、0 ~ 5 Vの入力信号範囲で0.5 (typ)未満に抑えられています。

ADG774の帯域幅は200 MHzより広く、この高帯域と低歪み(0.5% typ)の組み合わせにより、高速イーサネット信号のスイッチングに最適です。

オン抵抗特性は全アナログ入力範囲で非常に平坦であり、オーディオ信号のスイッチングでは優れた直線性と低歪みを保証します。高速スイッチングと広い信号帯域幅を兼ね備えているのでビデオ信号スイッチングにも最適です。CMOS構造により超低消費電力が保証されているため、ポータブル機器とバッテリー駆動の機器にも最適です。

ADG774は3.3 V/5 Vの単電源で動作し、TTLロジックと互換性を持ってしています。各スイッチの制御ロジックを後述の真理値表に示します。

機能ブロック図


これらのスイッチは、閉じているとき両方向に同じ特性で導通し、入力信号範囲は電源電圧まで可能です。スイッチが開いているときは、電源電圧までの信号レベルを阻止することができます。ADG774スイッチは、“ブレイク・ピフォア・メイク”スイッチング動作が可能です。

製品のハイライト

1. 広帯域幅データ・レート > 200 MHz。
2. 超低消費電力。
3. 広い信号範囲。

ADG774はCMOSプロセスで製造されているため、電源電圧まで駆動可能な広い信号範囲を持っています。

4. 全温度範囲での低いリーク電流。
5. “ブレイク・ピフォア・メイク”スイッチング機能。

この機能により、スイッチをマルチプレクサとして使用する際にチャンネルのショートを防止することができます。

6. クロストーク: - 70 dB (typ) @ 30 MHz。
7. オフ時のアイソレーション: - 60 dB (typ) @ 10 MHz。

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

ADG774 仕様

単電源($V_{DD} = +5V \pm 10\%$ 、 $GND = 0V$ 。特に指定のない限り、 $T_{MIN} \sim T_{MAX}$ で全仕様を規定。)

パラメータ	+25	Bバージョン $T_{MIN} \sim T_{MAX}$	単位	テスト条件 / 備考
アナログ・スイッチ				
アナログ信号範囲		$0V \sim V_{DD}$	V	
オン抵抗(R_{ON})	2.2		typ	$V_D = 0V \sim V_{DD}$ 、 $I_S = -10mA$
		5	max	
チャンネル間オン抵抗マッチ(R_{ON})	0.15		typ	$V_D = 0V \sim V_{DD}$ 、 $I_S = -10mA$
		0.5	typ	
オン抵抗平坦性($R_{FLAT(ON)}$)	0.5		typ	$V_D = 0V \sim V_{DD}$ 、 $I_S = -1mA$
		1	max	
リーク電流				
ソースOFFリーク I_S (OFF)	± 0.01		nA typ	$V_D = 4.5V$ 、 $V_S = 1V$ ； $V_D = 1V$ 、 $V_S = 4.5V$ ； テスト回路2
	± 0.5	± 1	nA max	
ドレインOFFリーク I_D (OFF)	± 0.01		nA typ	$V_D = 4.5V$ 、 $V_S = 1V$ ； $V_D = 1V$ 、 $V_S = 4.5V$ ； テスト回路2
	± 0.5	± 1	nA max	
チャンネルONリーク $I_{D、I_S}$ (ON)	± 0.01		nA typ	$V_D = V_S = 4.5V$ ； $V_D = V_S = 1V$ ； テスト回路3
	± 0.5	± 1	nA max	
デジタル入力				
入力ハイ電圧、 V_{INH}		2.4	V min	
入力ロー電圧、 V_{INL}		0.8	V max	
入力電流 I_{INL} または I_{INH}	0.001		μA typ	$V_{IN} = V_{INL}$ または V_{INH}
		± 0.5	μA max	
ダイナミック性能²				
t_{ON}		10	ns typ	$R_L = 100$ 、 $C_L = 35pF$ 、 $V_S = +3V$ ； テスト回路4
		20	ns max	
t_{OFF}		4	ns typ	$R_L = 100$ 、 $C_L = 35pF$ 、 $V_S = +3V$ ； テスト回路4
		8	ns max	
ブレイク・ピフォア・メイク時間遅延、 t_D		5	ns typ	$R_L = 100$ 、 $C_L = 35pF$ 、 $V_{S1} = V_{S2} = +5V$ ； テスト回路5
		1	ns min	
オフ時のアイソレーション		-65	dB typ	$R_L = 100$ 、 $f = 10MHz$ ； テスト回路7
チャンネル間クロストーク		-75	dB typ	$R_L = 100$ 、 $f = 10MHz$ ； テスト回路8
-3dB帯域幅		240	MHz typ	$R_L = 100$ ； テスト回路6
歪み		0.5	% typ	$R_L = 100$
電荷注入		10	pC typ	$C_L = 1nF$ ； テスト回路9
C_S (OFF)		10	pF typ	$f = 1kHz$
C_D (OFF)		20	pF typ	$f = 1kHz$
$C_D、C_S$ (ON)		30	pF typ	$f = 1MHz$
電源条件				$V_{DD} = +5.5V$ デジタル入力=0VまたはV_{DD}
I_{DD}	0.001	1	μA max	
			μA typ	
I_{IN}		1	μA typ	$V_{IN} = +5V$
I_O		100	mA max	$V_S/V_D = 0V$

注

- 1 温度範囲: Bバージョンは $-40 \sim +85$ 。
- 2 設計上保証しますが、製造時テストは行いません。

仕様は予告無く変更されることがあります。

単電源($V_{DD} = +3V \pm 10\%$ 、 $GND = 0V$ 。特に指定のない限り、 $T_{MIN} \sim T_{MAX}$ で全仕様を規定。)

パラメータ	+25	Bバージョン $T_{MIN} \sim T_{MAX}$	単位	テスト条件 / 備考
アナログ・スイッチ				
アナログ信号範囲		$0V \sim V_{DD}$	V	
オン抵抗(R_{ON})	4	8	typ max	$V_D = 0V \sim V_{DD}$, $I_S = -10mA$
チャンネル間オン抵抗マッチ(R_{ON})	0.15	0.5	typ max	$V_D = 0V \sim V_{DD}$, $I_S = -10mA$
オン抵抗平坦性($R_{FLAT(ON)}$)	2	4	typ max	$V_D = 0V \sim V_{DD}$, $I_S = -10mA$
リーク電流				
ソースOFFリーク I_S (OFF)	± 0.01	± 1	nA typ nA max	$V_D = 3V$, $V_S = 1V$; $V_D = 1V$, $V_S = 3V$; テスト回路2
ドレインOFFリーク I_D (OFF)	± 0.01	± 1	nA typ nA max	$V_D = 3V$, $V_S = 1V$; $V_D = 1V$, $V_S = 3V$; テスト回路2
チャンネルONリーク I_D , I_S (ON)	± 0.01	± 1	nA typ nA max	$V_D = V_S = 3V$; $V_D = V_S = 1V$; テスト回路3
デジタル入力				
入力ハイ電圧、 V_{INH}		2.0	V min	
入力ロー電圧、 V_{INL}		0.4	V max	
入力電流 I_{INL} または I_{INH}	0.001	± 0.5	μA typ μA max	$V_{IN} = V_{INL}$ または V_{INH}
動的特性²				
t_{ON}		12 25	ns typ ns max	$R_L = 100$ 、 $C_L = 35pF$; $V_S = +1.5V$; テスト回路4
t_{OFF}		5 10	ns typ ns max	$R_L = 100$ 、 $C_L = 35pF$; $V_S = +1.5V$; テスト回路4
ブレイク・ピフォア・メイク時間遅延、 t_D		5 1	ns typ ns min	$R_L = 100$ 、 $C_L = 35pF$; $V_{S1} = V_{S2} = 3V$; テスト回路5
オフ時のアイソレーション		-65	dB typ	$R_L = 50$ 、 $f = 10MHz$; テスト回路7
チャンネル間クロストーク		-75	dB typ	$R_L = 50$ 、 $f = 10MHz$; テスト回路8
-3dB帯域幅		240	MHz typ	$R_L = 50$; テスト回路6
歪み		2	% typ	$R_L = 50$
電荷注入		3	pC typ	$C_L = 1nF$; テスト回路9
C_S (OFF)		10	pF typ	$f = 1kHz$
C_D (OFF)		20	pF typ	$f = 1kHz$
C_D , C_S (ON)		30	pF typ	$f = 1MHz$
電源条件				$V_{DD} = +3.3V$ デジタル入力=0VまたはV_{DD}
I_{DD}	0.001	1	μA max μA typ	
I_{IN}		1	μA typ	$V_{IN} = +3V$
I_O		100	mA max	$V_S/V_D = 0V$

注
1 温度範囲: Bバージョンは $-40 \sim +85$ 。
2 設計上保証しますが、製造時テストは行いません。

仕様は予告無く変更されることがあります。

表I. 真理値表

\overline{EN}	IN	D1	D2	D3	D4	機能
1	X	Hi-Z	Hi-Z	Hi-Z	Hi-Z	ディスエーブル
0	0	S1A	S2A	S3A	S4A	IN=0
0	1	S1B	S2B	S3B	S4B	IN=1

ADG774

絶対最大定格¹

(特に指定のない限り、 $T_A = +25$)

$V_{DD} \sim GND$	- 0.3 ~ +6 V
アナログ、デジタル入力 ²	- 0.3 V ~ $V_{DD} + 0.3$ Vまたは 30 mAの先に発生する方
連続電流、SまたはD	100 mA
ピーク電流、SまたはD	300 mA
(1 ms、デューティ・サイクル最大10%のパルス)	

動作温度範囲

工業用(Bバージョン)	- 40 ~ +85
保存温度範囲	- 65 ~ +150
接合温度	+ 150
SOICパッケージ、消費電力	600 mW
熱インピーダンス _{JA}	100 /W

ピン温度、ハンダ処理

蒸着(60 sec)	+ 215
赤外線(15 sec)	+ 220
QSOPパッケージ、消費電力	566 mW
熱インピーダンス _{JA}	149.97 /W

ピン温度、ハンダ処理

蒸着(60 sec)	+ 215
赤外線(15 sec)	+ 220
ESD	2 kV

注

- 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。同時に複数の絶対最大定格項目を加えることはできません。
- IN、SまたはD上の過電圧は内部ダイオードによりクランプされます。電流は最大定格値に制限する必要があります。

ピン配置
(SOIC/QSOP)



オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション
ADG774BR	- 40 ~ +85	R = 0.15" スモール・アウトラインIC (SOIC)	R-16A
ADG774BRQ	- 40 ~ +85	RQ = 0.15" クォータ・サイズ・アウトライン・パッケージ (QSOP)	RQ-16

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このADG774には当社独自のESD保護回路が備えられていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

用語

V_{DD}	正電源電位
GND	グラウンド(0 V)リファレンス
S	ソース・ピン。入力または出力
D	ドレイン・ピン。入力または出力
IN	ロジック制御入力
EN	ロジック制御入力
R_{ON}	DとSの間の抵抗オーム値
R_{ON}	任意の2チャンネル間のオン抵抗のマッチ度 すなわち $R_{ON\ max} - R_{ON\ min}$
$R_{FLAT(ON)}$	平坦性は、規定アナログ信号範囲で測定され オン抵抗の最大値と最小値の間の差と定義 されます
I_S (OFF)	スイッチ“OFF”時のソース・リーク電流
I_D (OFF)	スイッチ“OFF”時のドレイン・リーク電流
I_D 、 I_S (ON)	スイッチ“ON”時のチャンネル・リーク電流
V_D (V_S)	ピンDとピンSのアナログ電圧
C_S (OFF)	スイッチ“OFF”時のソース容量
C_D (OFF)	スイッチ“OFF”時のドレイン容量
C_D 、 C_S (ON)	スイッチ“ON”時の容量
t_{ON}	デジタル制御入力から出力スイッチングがON になるまでの遅延。テスト回路4を参照
t_{OFF}	デジタル制御入力から出力スイッチングが OFFになるまでの遅延
t_D	1つのアドレス状態から別のアドレス状態に切 り替える際に、両スイッチの90%値で測定した “OFF”時間または“ON”時間。回路5を参照
クロストーク	1つのチャンネルから別のチャンネルに寄生容 量を経由して混入する不要な信号の大きさ
オフ・アイソ レーション	“OFF”状態のスイッチを通過して混入する 不要信号の大きさ
帯域幅	ON状態にあるスイッチの周波数応答、3 dB減衰 のところで測定
歪み	$R_{FLAT(ON)}/R_L$



代表的な性能特性 ADG774

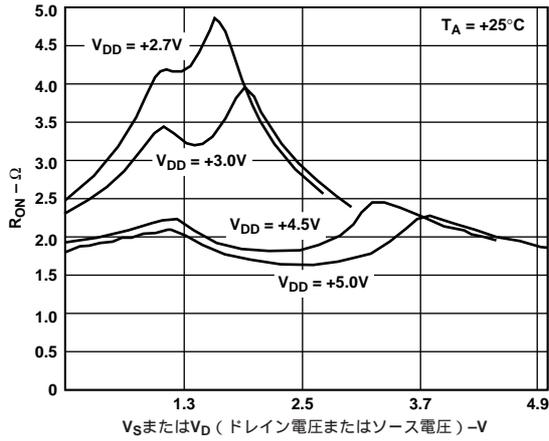


図1. 各単電源に対する V_D (V_S)の関数としてのオン抵抗

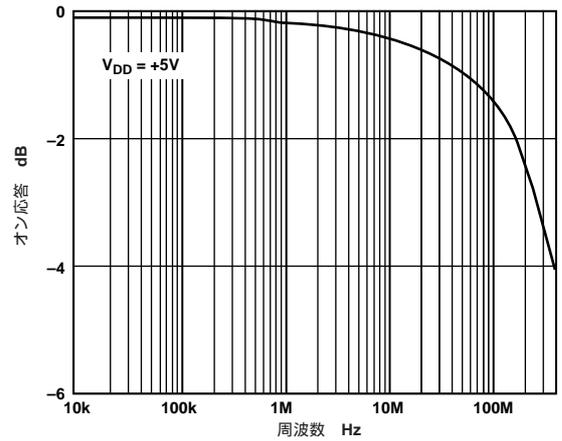


図4. オン応答 対 周波数

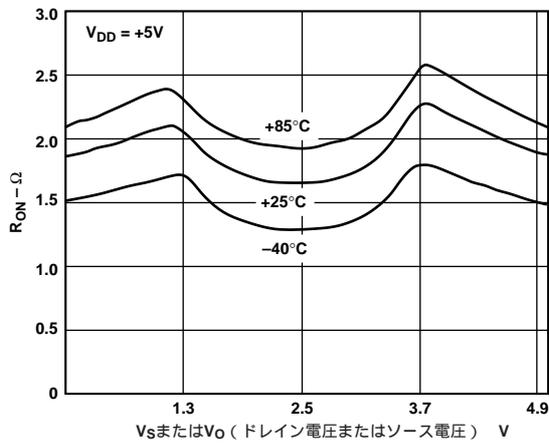


図2. 各温度における V_D (V_S)の関数としてのオン抵抗 (5V単電源)

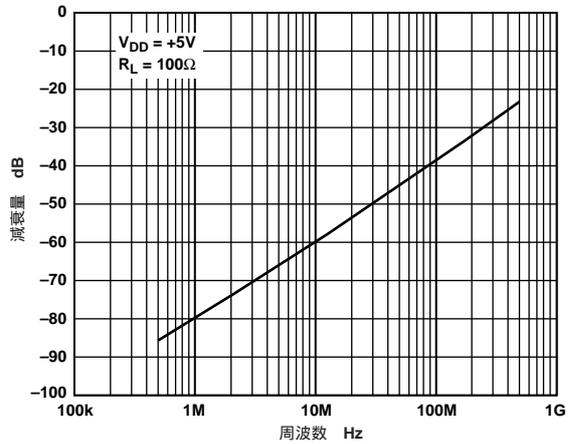


図5. オフ・アイソレーション 対 周波数

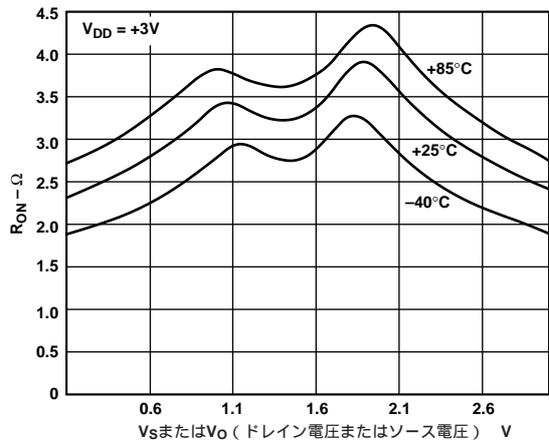


図3. 各温度における V_D (V_S)の関数としてのオン抵抗 (3V単電源)

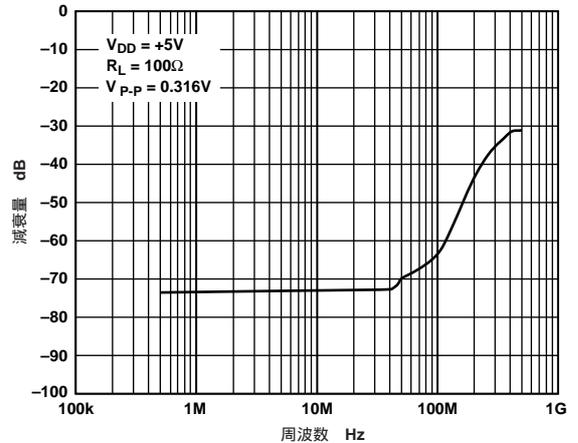


図6. クロストーク 対 周波数

ADG774

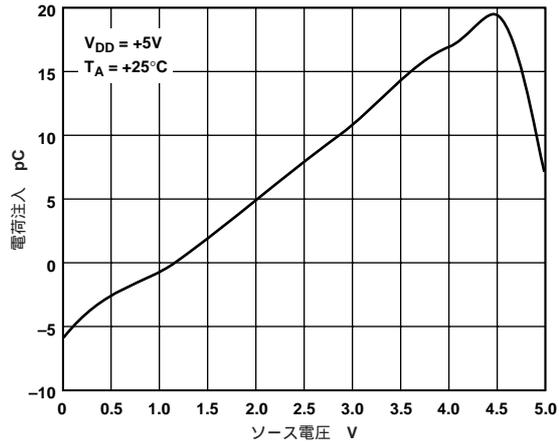


図7. 電荷注入対電源電圧

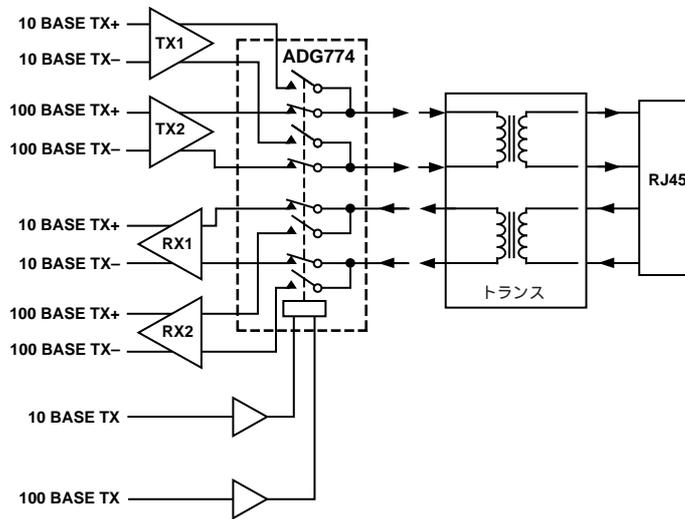


図8. 全二重トランシーバ

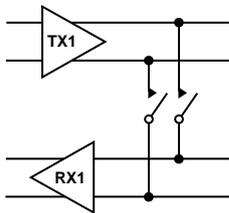


図9. ループバック

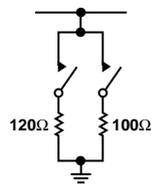


図10. ライン終端

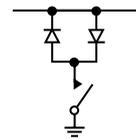
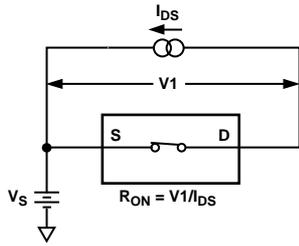
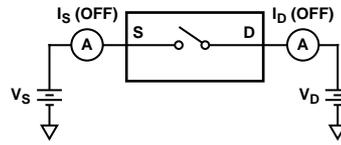


図11. ライン・クランプ

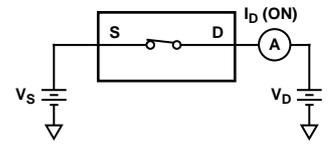
テスト回路



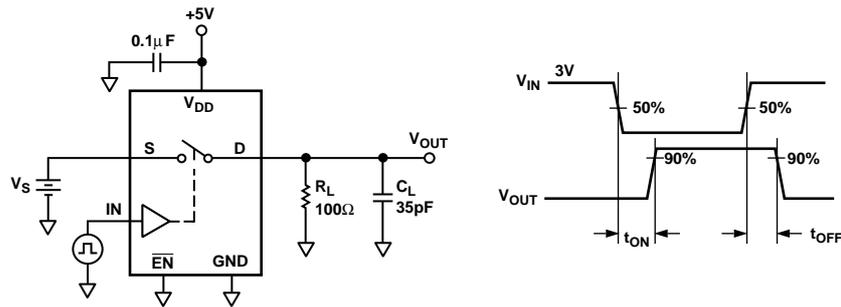
テスト回路1. オン抵抗



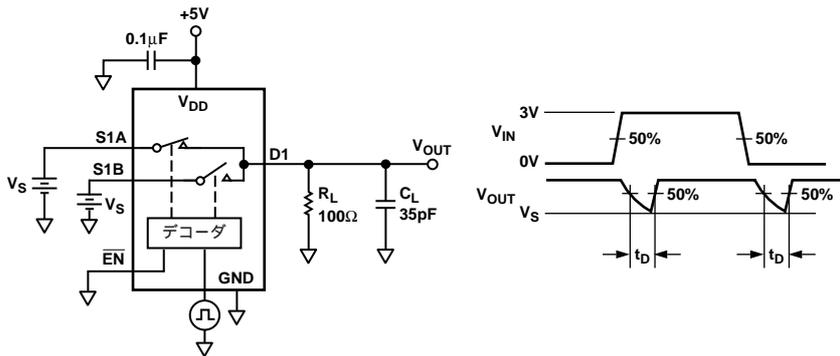
テスト回路2. オフ時のリーク電流



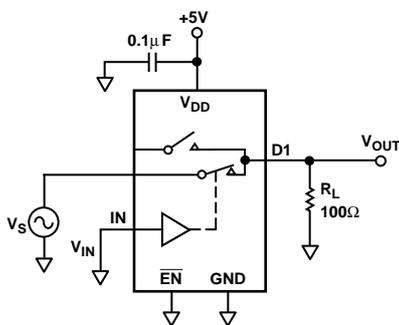
テスト回路3. オン時のリーク電流



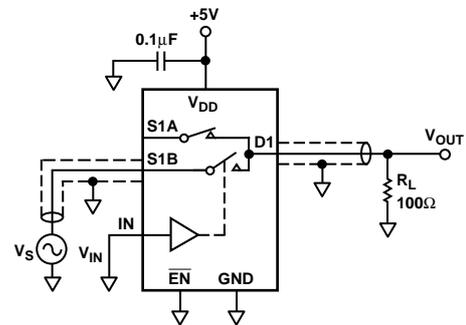
テスト回路4. スイッチング時間



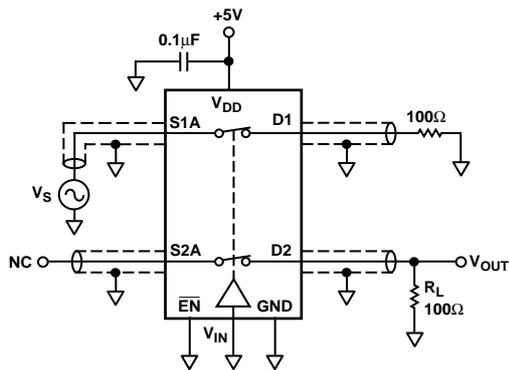
テスト回路5. ブレーク・ビフォア・メイク時間遅延



テスト回路6. 帯域幅

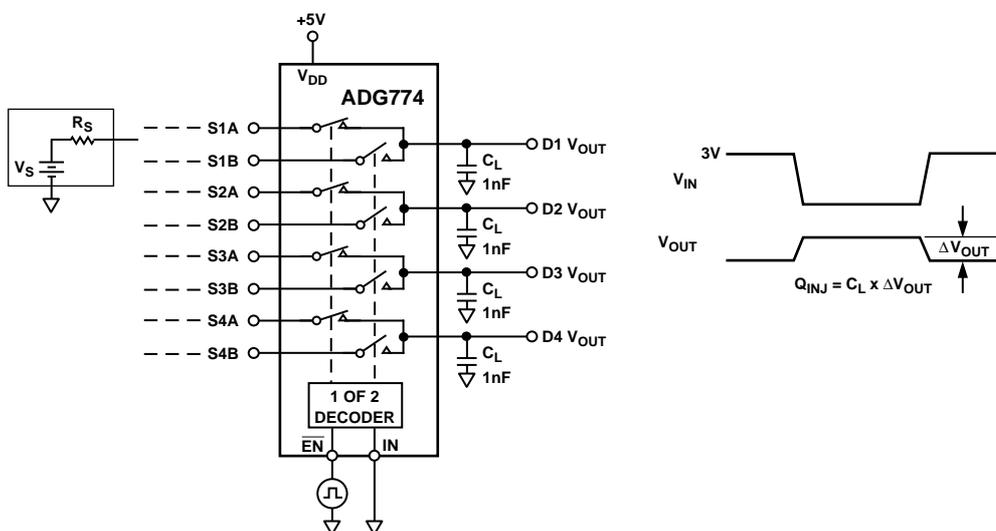


テスト回路7. オフ・アイソレーション



チャンネル間クロストーク
 $= 20 \times \text{LOG} |V_S/V_{OUT}|$

テスト回路8. チャンネル間のクロストーク

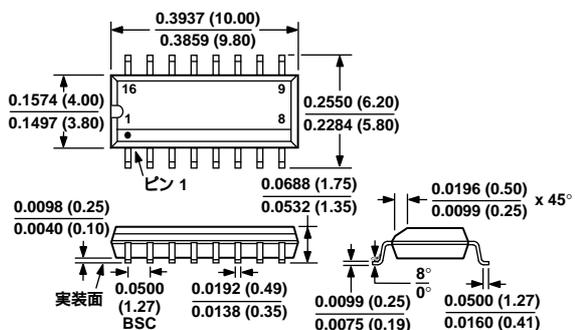


テスト回路9. 電荷注入

外形寸法

サイズはインチと(mm)で示します。

16ピンSOIC
(R-16A)



16ピンQSOP
(RQ-16)

