

ADM2582E/ADM2587E

特長

半二重または全二重に設定可能な絶縁型 RS-485/RS-422 トランシーバ

isoPower® 内蔵の絶縁型 DC/DC コンバータ

±15 kV ESD 保護機能付きの RS-485 入力/出力ピン

ANSI/TIA/EIA-485-A-98 と ISO 8482:1987(E)に準拠

ADM2582E データレート: 16 Mbps

ADM2587E データレート: 500 kbps

5 V または 3.3 V 動作

1本のバスに最大 256 ノード接続可能

断線/短絡でフェイルセーフなレシーバ入力

高い同相モード・トランジェント耐性: 25 kV/μs 以上

サーマル・シャットダウン保護機能を内蔵

安全性規制の認定

UL 認定: 2,500 V rms 1 分間の UL 1577 規格

安全性規制の認定

VDE の適合性認定済み

DIN EN 60747-5-2 (VDE 0884 Rev. 2): 2003-01

$V_{IORM} = 560 \text{ V peak}$

動作温度範囲: $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$

高集積度の 20 ピン SOIC ワイド・ボディ・パッケージを採用

機能ブロック図

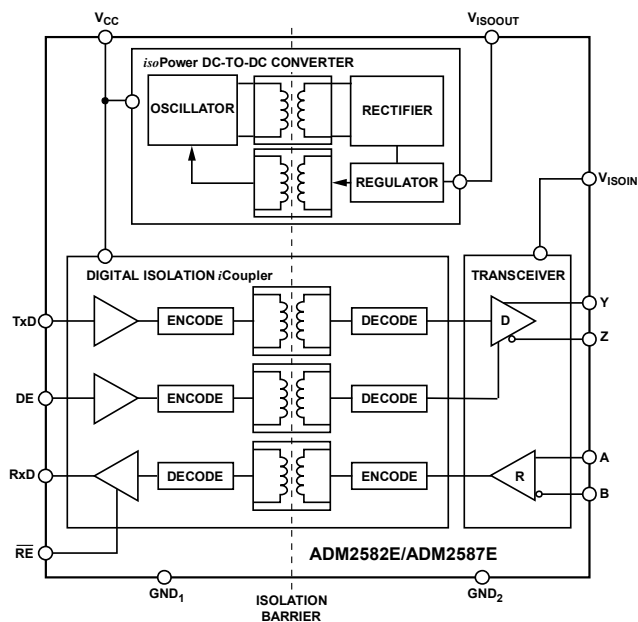


図 1.

アプリケーション

絶縁型 RS-485/RS-422 インターフェース

工業用回路

マルチポイント・データ伝送システム

概要

ADM2582E/ADM2587E は、±15 kV の ESD 保護を持つフル統合の信号および電源絶縁型データ・トランシーバで、マルチポイント伝送線を使った高速通信に適しています。ADM2582E/ADM2587E は、外付け DC/DC アイソレーション・ブロックを不要にする絶縁型 DC/DC 電源を内蔵しています。

平衡伝送線向けにデザインされ、ANSI/TIA/EIA-485-A-98 と ISO 8482:1987(E)に準拠しています。

両デバイスはアナログ・デバイセズの iCoupler® 技術を採用して、3 チャンネル・アイソレータ、スリー・ステート差動ライン・ドライバ、差動入力レシーバ、アナログ・デバイセズの isoPower DC/DC コンバータをシングル・パッケージに組込んだものです。これらのデバイスは 5 V または 3.3 V の単電源で動作し、フル統合された信号および電源絶縁型 RS-485 ソリューションを実現しています。

ADM2582E/ADM2587E ドライバはアクティブ・ハイのインエーブルを持っています。アクティブ・ローのレシーバ・インエーブルも持っており、ディスエーブル時にレシーバ出力をハイ・インピーダンス状態にします。

これらのデバイスは、電流制限機能とサーマル・シャットダウン機能も持っているため、出力の短絡とバス転換時に消費電力が大きくなるように保護されています。これらのデバイスは工業温度範囲仕様であり、高集積度 20 ピンのワイド・ボディ SOIC パッケージを採用しています。

ADM2582E/ADM2587E は、トランスを介して電力を転送するために高周波スイッチング・エレメントを使う isoPower 技術を採用しています。プリント回路ボード(PCB)のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの詳細については、アプリケーション・ノート AN-0971 「Control of Radiated Emissions with isoPower Devices, for details on board layout considerations」を参照してください。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2009–2011 Analog Devices, Inc. All rights reserved.

Rev. B

目次

特長.....	1	スイッチング特性.....	13
アプリケーション.....	1	回路説明.....	14
機能ブロック図.....	1	信号アイソレーション.....	14
概要.....	1	電源アイソレーション.....	14
改訂履歴.....	2	真理値表.....	14
仕様.....	3	サーマル・シャットダウン.....	14
ADM2582E タイミング仕様.....	4	断線/短絡でフェイルセーフなレシーバ入力.....	14
ADM2587E タイミング仕様.....	4	DC 精度と磁界耐性.....	15
ADM2582E/ADM2587E パッケージ特性.....	4	アプリケーション情報.....	16
ADM2582E/ADM2587E 規制について.....	5	PCB レイアウト.....	16
ADM2582E/ADM2587E の絶縁および安全性関連の仕様.....	5	EMI の注意事項.....	16
ADM2582E/ADM2587E の VDE 0884 絶縁特性.....	5	絶縁寿命.....	16
絶対最大定格.....	6	絶縁型電源の注意事項.....	17
ESD の注意.....	6	代表的なアプリケーション.....	19
ピン配置およびピン機能説明.....	7	外形寸法.....	20
代表的な性能特性.....	8	オーダー・ガイド.....	20
テスト回路.....	12		

改訂履歴

3/11—Rev. A to Rev. B

Removed Pending from Safety and Regulatory Approvals.....	Throughout
Changed Minimum External Air Gap (Clearance) Value and Minimum External Tracking (Creepage) Value.....	5
Added Text to the ADM2582E/ADM2587E VDE 0884 Insulation Characteristics Section.....	5

9/10—Rev. 0 to Rev. A

Changes to Features Section.....	1
Changes to Differential Output Voltage、Loaded Parameter、Table 1.....	3
Changes to Table 5.....	5
Added Table 6; Renumbered Sequentially.....	5
Change to Pin 8 Description、Table 11.....	7
Changes to Figure 5 and Figure 6.....	8
Changes to Table 13 and Table 14.....	14

9/09—Revision 0: Initial Version

仕様

すべての電圧はそれぞれのグラウンドを基準とします。 $3.0 \leq V_{CC} \leq 5.5$ V。特に指定のない限り、すべての最小/最大仕様は推奨動作範囲に適用。特に指定のない限り、すべての typ 仕様は、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5$ V で規定します。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
ADM2587E SUPPLY CURRENT Data Rate ≤ 500 kbps	I_{CC}		90 72 125 98		mA mA mA mA mA	$V_{CC} = 3.3$ V, 100 Ω load between Y and Z $V_{CC} = 5$ V, 100 Ω load between Y and Z $V_{CC} = 3.3$ V, 54 Ω load between Y and Z $V_{CC} = 5$ V, 54 Ω load between Y and Z 120 Ω load between Y and Z
ADM2582E SUPPLY CURRENT Data Rate = 16 Mbps	I_{CC}			150 230	mA mA	120 Ω load between Y and Z 54 Ω load between Y and Z
ISOLATED SUPPLY VOLTAGE	V_{ISOUT}		3.3			
DRIVER						
Differential Outputs						
Differential Output Voltage, Loaded	$ V_{OD2} $	2.0		3.6	V	$R_L = 100$ Ω (RS-422), see Figure 23
		1.5		3.6	V	$R_L = 54$ Ω (RS-485), see Figure 23
	$ V_{OD3} $	1.5		3.6	V	-7 V $\leq V_{TEST1} \leq 12$ V, see Figure 24
$\Delta V_{OD} $ for Complementary Output States	$\Delta V_{OD} $			0.2	V	$R_L = 54$ Ω or 100 Ω , see Figure 23
Common-Mode Output Voltage	V_{OC}			3.0	V	$R_L = 54$ Ω or 100 Ω , see Figure 23
$\Delta V_{OC} $ for Complementary Output States	$\Delta V_{OC} $			0.2	V	$R_L = 54$ Ω or 100 Ω , see Figure 23
Short-Circuit Output Current	I_{OS}			200	mA	
Output Leakage Current (Y, Z)	I_O			30	μA	$DE = 0$ V, $\overline{RE} = 0$ V, $V_{CC} = 0$ V or 3.6 V, $V_{IN} = 12$ V
		-30			μA	$DE = 0$ V, $\overline{RE} = 0$ V, $V_{CC} = 0$ V or 3.6 V, $V_{IN} = -7$ V
Logic Inputs DE, \overline{RE} , TxD						
Input Threshold Low	V_{IL}	$0.3 \times V_{CC}$			V	DE, \overline{RE} , TxD
Input Threshold High	V_{IH}			$0.7 \times V_{CC}$	V	DE, \overline{RE} , TxD
Input Current	I_I	-10	0.01	10	μA	DE, \overline{RE} , TxD
RECEIVER						
Differential Inputs						
Differential Input Threshold Voltage	V_{TH}	-200	-125	-30	mV	-7 V $< V_{CM} < +12$ V
Input Voltage Hysteresis	V_{HYS}		15		mV	$V_{OC} = 0$ V
Input Current (A, B)	I_I			125	μA	$DE = 0$ V, $V_{CC} = 0$ V or 3.6 V, $V_{IN} = 12$ V
		-100			μA	$DE = 0$ V, $V_{CC} = 0$ V or 3.6 V, $V_{IN} = -7$ V
Line Input Resistance	R_{IN}	96			k Ω	-7 V $< V_{CM} < +12$ V
Logic Outputs						
Output Voltage Low	V_{OL}		0.2	0.4	V	$I_O = 1.5$ mA, $V_A - V_B = -0.2$ V
Output Voltage High	V_{OH}	$V_{CC} - 0.3$	$V_{CC} - 0.2$		V	$I_O = -1.5$ mA, $V_A - V_B = 0.2$ V
Short-Circuit Current				100	mA	
COMMON-MODE TRANSIENT IMMUNITY ¹		25			kV/ μs	$V_{CM} = 1$ kV, transient magnitude = 800 V

¹ CM は、仕様に準拠した動作をしている間に維持できる同相モード電圧の最大スルーレートです。 V_{CM} は、ロジック側とバス側との間の同相モード電位差です。過渡電圧振幅は、同相モードの平衡が失われる範囲を表します。同相モード電圧スルーレートは、立上がりとし下がりの両同相モード電圧エッジに適用されます。

ADM2582E タイミング仕様

$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$.

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DRIVER						
Maximum Data Rate		16			Mbps	
Propagation Delay, Low to High	t_{DPLH}		63	100	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Propagation Delay, High to Low	t_{DPHL}		64	100	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Output Skew	t_{SKEW}		1	8	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Rise Time/Fall Time	t_{DR} , t_{DF}			15	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Enable Time	t_{ZL} , t_{ZH}			120	ns	$R_L = 110 \Omega$, $C_L = 50 \text{ pF}$, see Figure 26 and Figure 31
Disable Time	t_{LZ} , t_{HZ}			150	ns	$R_L = 110 \Omega$, $C_L = 50 \text{ pF}$, see Figure 26 and Figure 31
RECEIVER						
Propagation Delay, Low to High	t_{RPLH}		94	110	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Propagation Delay, High to Low	t_{RPHL}		95	110	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Output Skew ¹	t_{SKEW}		1	12	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Enable Time	t_{ZL} , t_{ZH}			15	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 28 and Figure 32
Disable Time	t_{LZ} , t_{HZ}			15	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 28 and Figure 32

¹ デザインで保証します。

ADM2587E タイミング仕様

$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$.

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DRIVER						
Maximum Data Rate		500			kbps	
Propagation Delay, Low to High	t_{DPLH}	250	503	700	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Propagation Delay, High to Low	t_{DPHL}	250	510	700	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Output Skew	t_{SKEW}		7	100	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Rise Time/Fall Time	t_{DR} , t_{DF}	200		1100	ns	$R_L = 54 \Omega$, $C_{L1} = C_{L2} = 100 \text{ pF}$, see Figure 25 and Figure 29
Enable Time	t_{ZL} , t_{ZH}			2.5	μs	$R_L = 110 \Omega$, $C_L = 50 \text{ pF}$, see Figure 26 and Figure 31
Disable Time	t_{LZ} , t_{HZ}			200	ns	$R_L = 110 \Omega$, $C_L = 50 \text{ pF}$, see Figure 26 and Figure 31
RECEIVER						
Propagation Delay, Low to High	t_{RPLH}		91	200	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Propagation Delay, High to Low	t_{RPHL}		95	200	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Output Skew	t_{SKEW}		4	30	ns	$C_L = 15 \text{ pF}$, see Figure 27 and Figure 30
Enable Time	t_{ZL} , t_{ZH}			15	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 28 and Figure 32
Disable Time	t_{LZ} , t_{HZ}			15	ns	$R_L = 1 \text{ k}\Omega$, $C_L = 15 \text{ pF}$, see Figure 28 and Figure 32

ADM2582E/ADM2587E パッケージ特性

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
Resistance (Input-to-Output) ¹	R_{I-O}		10^{12}		Ω	
Capacitance (Input-to-Output) ¹	C_{I-O}		3		pF	$f = 1 \text{ MHz}$
Input Capacitance ²	C_I		4		pF	
Input IC Junction-to-Case Thermal Resistance	θ_{JCI}		33		$^\circ\text{C/W}$	Thermocouple located at center of package underside
Output IC Junction-to-Case Thermal Resistance	θ_{JCO}		28		$^\circ\text{C/W}$	Thermocouple located at center of package underside

¹ デバイスは 2 ピン・デバイスと見なします。すなわち、ピン 1~ピン 10 を相互に接続し、ピン 11~ピン 20 を相互に接続します。

² 入力容量は任意の入力データ・ピンとグラウンド間で測定。

ADM2582E/ADM2587E 規制について

表 5.ADM2582E/ADM2587E 認定

Organization	Approval Type	Notes
UL	Recognized under the Component Recognition Program of Underwriters Laboratories, Inc.	In accordance with UL 1577, each ADM2582E/ADM2587E is proof tested by applying an insulation test voltage ≥ 3000 V rms for 1 second.

表 6.ADM2582E/ADM2587E 認定

Organization	Approval Type	Notes
VDE	To be certified according to DIN EN 60747-5-2 (VDE 0884 Rev. 2): 2003-01	In accordance with DIN EN 60747-5-2, each ADM2582E/ADM2587E is proof tested by applying an insulation test voltage ≥ 1050 V _{PEAK} for 1 second.

ADM2582E/ADM2587Eの絶縁および安全性関連の仕様

表 7.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		2500	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.7	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	7.6	mm	Measured from input terminals to output terminals, shortest distance along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303-1
Isolation Group		IIIa		Material Group (DIN VDE 0110: 1989-01, Table 1)

ADM2582E/ADM2587E のVDE 0884 絶縁特性

このアイソレータは、安全性制限値データ以内での基本的な電氣的アイソレーションに対して有効です。安全性データの維持は、保護回路を使って確実にする必要があります。

パッケージ表面の*マークは、VDE 0884 Rev. 2 認定済みであることを表示します。

表 8.

Description	Conditions	Symbol	Characteristic	Unit
CLASSIFICATIONS				
Installation Classification per DIN VDE 0110 for Rated Mains Voltage			I to IV	
≤ 150 V rms			I to III	
≤ 300 V rms			I to II	
≤ 400 V rms			40/85/21	
Climatic Classification			2	
Pollution Degree	DIN VDE 0110, see Table 1			
VOLTAGE				
Maximum Working Insulation Voltage		V _{IORM}	560	V peak
Input-to-Output Test Voltage		V _{PR}	1050	V peak
Method b1	V _{IORM} \times 1.875 = V _{PR} , 100% production tested, t _m = 1 sec, partial discharge < 5 pC			
Method a				
After Environmental Tests, Subgroup 1	V _{IORM} \times 1.6 = V _{PR} , t _m = 60 sec, partial discharge < 5 pC		896	V peak
After Input and/or Safety Test, Subgroup 2/Subgroup 3	V _{IORM} \times 1.2 = V _{PR} , t _m = 60 sec, partial discharge < 5 pC		672	V peak
Highest Allowable Overvoltage	Transient overvoltage, t _{TR} = 10 sec	V _{TR}	4000	V peak
SAFETY-LIMITING VALUES	Maximum value allowed in the event of a failure			
Case Temperature		T _S	150	°C
Input Current		I _{S, INPUT}	265	mA
Output Current		I _{S, OUTPUT}	335	mA
Insulation Resistance at T _S	V _{IO} = 500 V	R _S	>10 ⁹	Ω

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。すべての電圧はそれぞれのグラウンドを基準とします。

表 9.

Parameter	Rating
V_{CC}	-0.5 V to +7 V
Digital Input Voltage (DE, $\overline{\text{RE}}$, TxD)	-0.5 V to $V_{DD} + 0.5$ V
Digital Output Voltage (RxD)	-0.5 V to $V_{DD} + 0.5$ V
Driver Output/Receiver Input Voltage	-9 V to +14 V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-55°C to +150°C
ESD (Human Body Model) on A, B, Y, and Z pins	± 15 kV
ESD (Human Body Model) on Other Pins	± 2 kV
Lead Temperature	
Soldering (10 sec)	260°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

表 10.最大連続動作電圧¹

Parameter	Max	Unit	Reference Standard
AC Voltage			
Bipolar Waveform	424	V peak	50-year minimum lifetime
Unipolar Waveform			
Basic Insulation	600	V peak	Maximum approved working voltage per IEC 60950-1 (pending)
Reinforced Insulation	560	V peak	Maximum approved working voltage per IEC 60950-1 and VDE V 0884-10 (pending)
DC Voltage			
Basic Insulation	600	V peak	Maximum approved working voltage per IEC 60950-1 (pending)
Reinforced Insulation	560	V peak	Maximum approved working voltage per IEC 60950-1 and VDE V 0884-10 (pending)

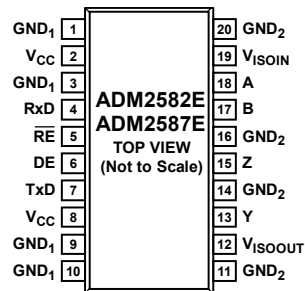
¹アイソレーション障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



NOTES
1. PIN 12 AND PIN 19 MUST BE
CONNECTED EXTERNALLY.

08111-002

図 2. ピン配置

表 11. ピン機能の説明

ピン番号	記号	説明
1	GND ₁	グラウンド(ロジック側)。
2	V _{CC}	電源、ロジック側。ピン 2 とピン 1 の間に 0.1 μF と 10 μF のデカップリング・コンデンサを接続することが推奨されます。
3	GND ₁	グラウンド(ロジック側)。
4	RxD	レシーバの出力データ。この出力は(A - B) > 200 mVのときハイ・レベルに、(A - B) < -200 mVのとき、ロー・レベルにそれぞれなります。レシーバがディスエーブルされたとき、すなわちREがハイ・レベルに駆動されたとき、この出力はスリー・ステート状態になります。
5	$\overline{\text{RE}}$	レシーバのイネーブル入力。アクティブ・ロー入力。この入力をロー・レベルにするとレシーバがイネーブルされ、ハイ・レベルにするとレシーバがディスエーブルされます。
6	DE	ドライバのイネーブル入力。この入力をハイ・レベルにするとドライバがイネーブルされ、ロー・レベルにするとドライバがディスエーブルされます。
7	TxD	ドライバ入力。ドライバから送信するデータがこの入力に入力されます。
8	V _{CC}	電源、ロジック側。ピン 8 とピン 9 の間に 0.1 μF と 0.01 μF のデカップリング・コンデンサを接続することが推奨されます。
9	GND ₁	グラウンド(ロジック側)。
10	GND ₁	グラウンド(ロジック側)。
11	GND ₂	グラウンド、バス側。
12	V _{ISOOUT}	絶縁電源出力。このピンは、外部でV _{ISOIN} へ接続する必要があります。ピン 12 とピン 11 の間に 10 μF のリザーバ・コンデンサと 0.1 μF のデカップリング・コンデンサを接続することが推奨されます。
13	Y	ドライバ非反転出力。
14	GND ₂	グラウンド、バス側。
15	Z	ドライバ反転出力。
16	GND ₂	グラウンド、バス側。
17	B	レシーバ反転入力。
18	A	レシーバ非反転入力。
19	V _{ISOIN}	絶縁型電源入力。このピンは、外部でV _{ISOOUT} へ接続する必要があります。ピン 19 とピン 20 の間に 0.1 μF と 0.01 μF のデカップリング・コンデンサを接続することが推奨されます。
20	GND ₂	グラウンド、バス側。

代表的な性能特性

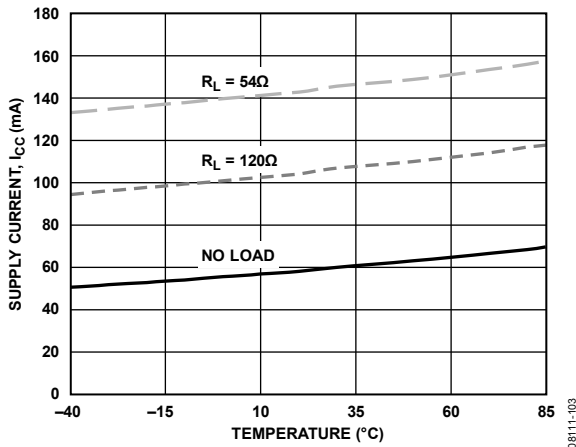


図 3.ADM2582E 電源電流 (I_{CC})の温度特性
(データレート = 16 Mbps、DE = 3.3 V、 V_{CC} = 3.3 V)

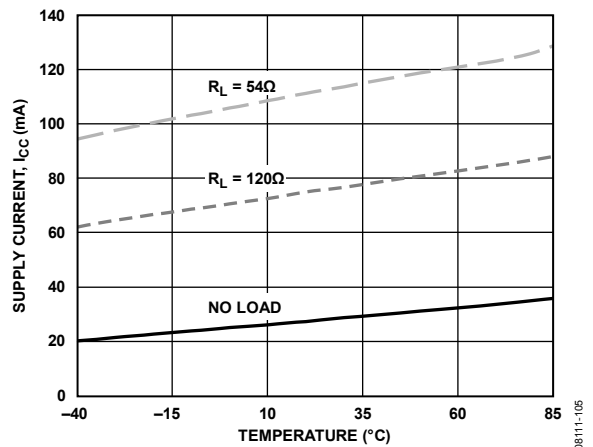


図 6.ADM2587E 電源電流 (I_{CC})の温度特性
(データレート = 500 kbps、DE = 3.3 V、 V_{CC} = 3.3 V)

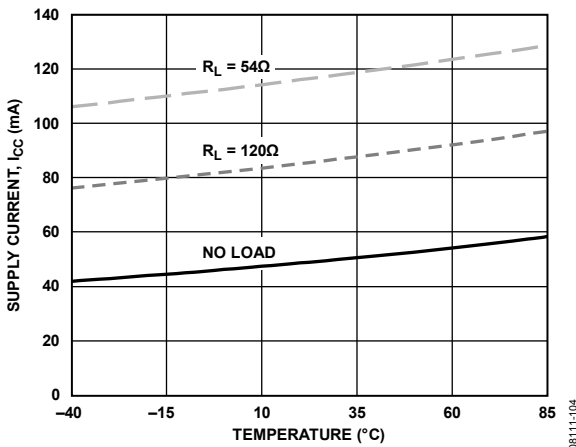


図 4.ADM2582E 電源電流 (I_{CC})の温度特性
(データレート = 16 Mbps、DE = 5 V、 V_{CC} = 5 V)

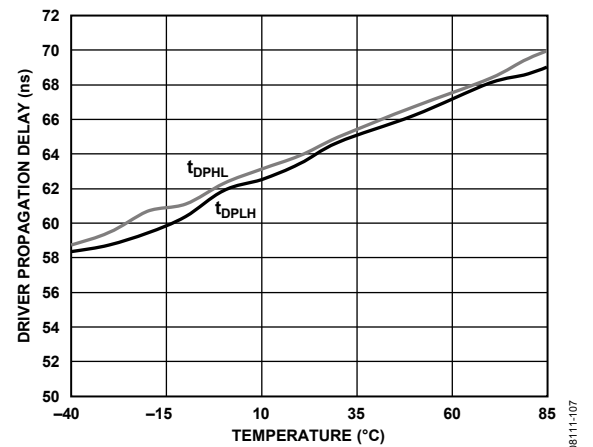


図 7.ADM2582E 差動ドライバ伝搬遅延の温度特性

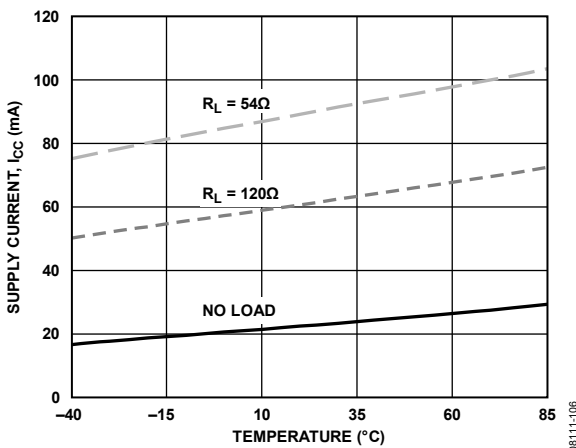


図 5.ADM2587E 電源電流 (I_{CC})の温度特性
(データレート = 500 kbps、DE = 5 V、 V_{CC} = 5 V)

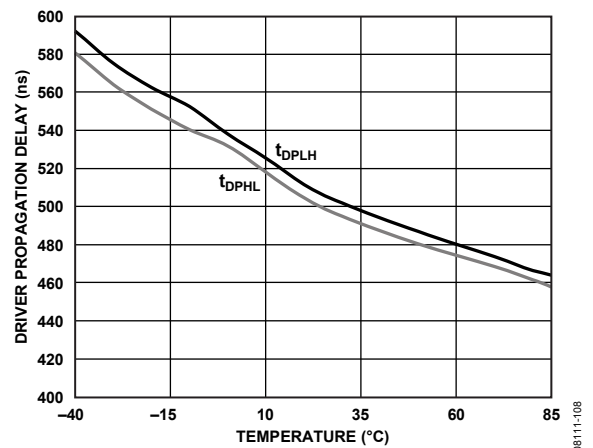


図 8.ADM2587E 差動ドライバ伝搬遅延の温度特性

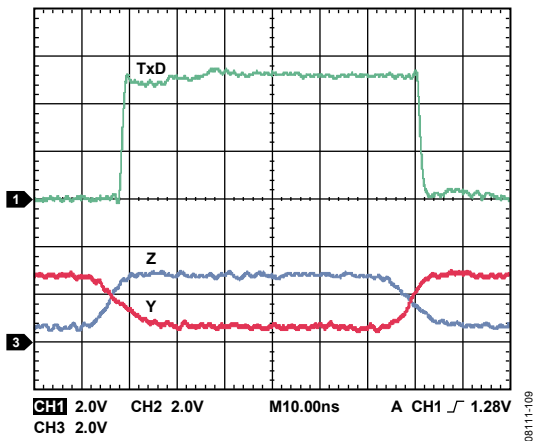


図 9.ADM2582E ドライバの伝搬遅延

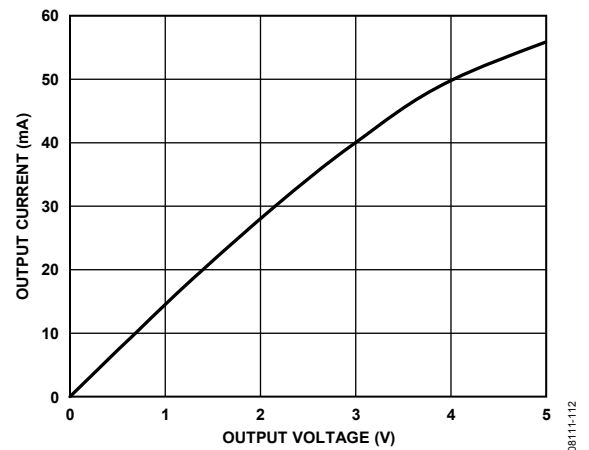


図 12.レシーバ出力ロー・レベル電圧対レシーバ出力電流

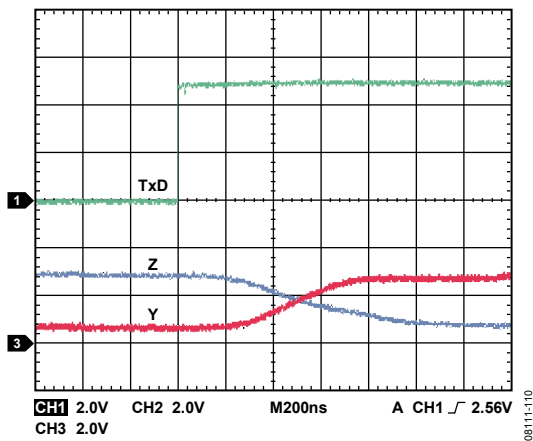


図 10.ADM2587E ドライバの伝搬遅延

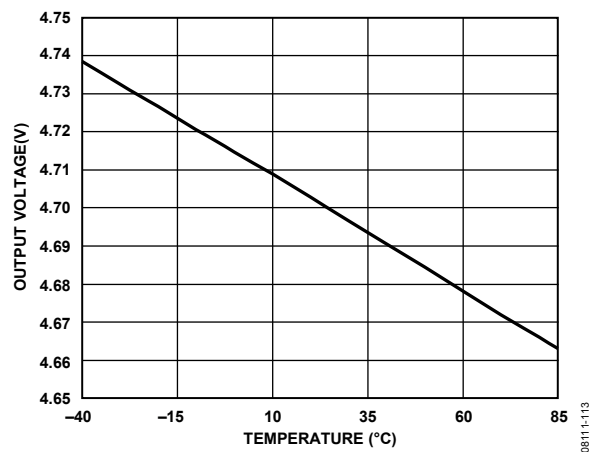


図 13.レシーバ出力ハイ・レベル電圧の温度特性

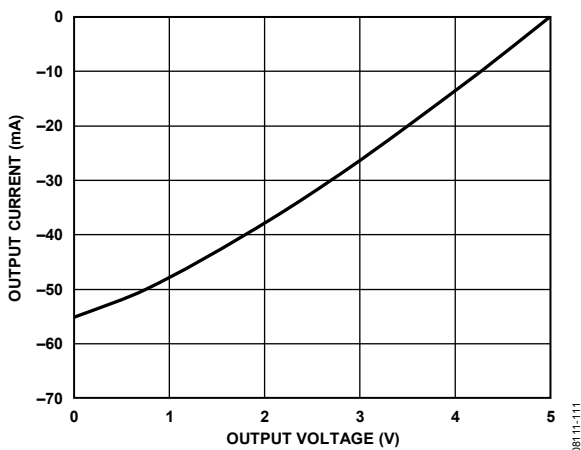


図 11.レシーバ出力高電圧対レシーバ出力電流

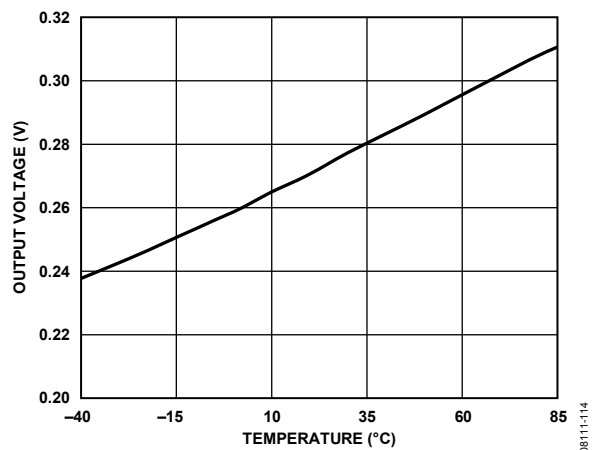


図 14.レシーバ出力ロー・レベル電圧の温度特性

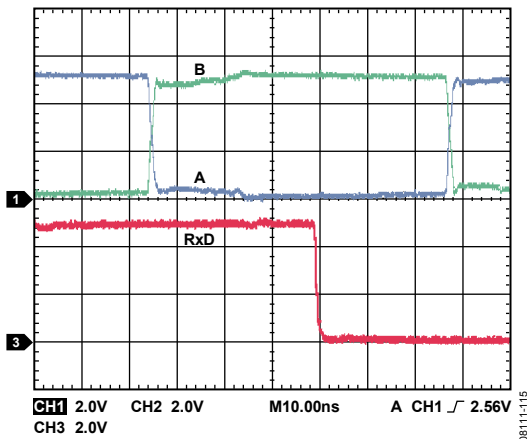


図 15.ADM2582E レシーバの伝搬遅延

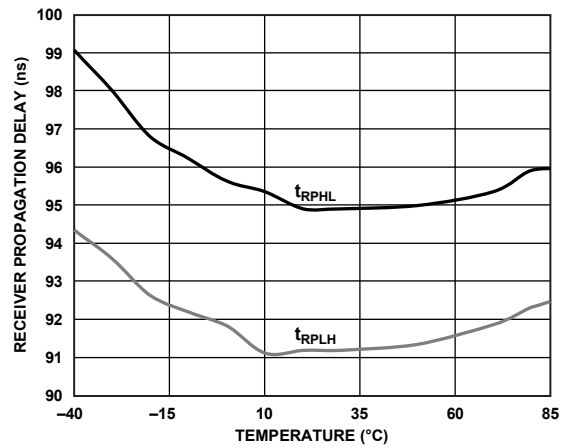


図 18.ADM2587E レシーバ伝搬遅延の温度特性

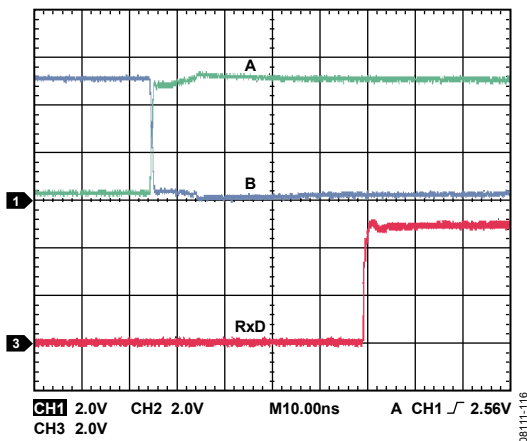


図 16.ADM2587E レシーバの伝搬遅延

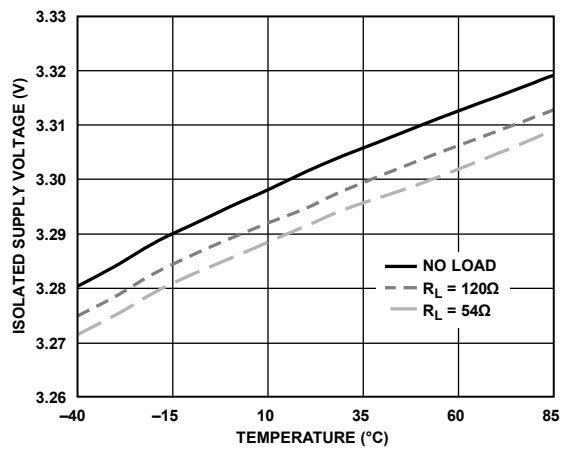


図 19.ADM2582E 絶縁型電源電圧の温度特性
($V_{CC} = 3.3V$ 、データレート = 16 Mbps)

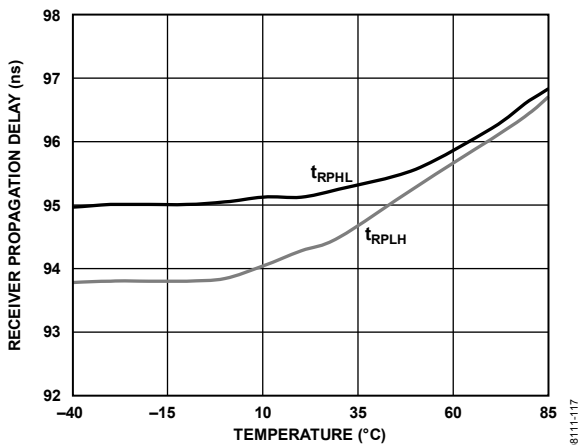


図 17.ADM2582E レシーバ伝搬遅延の温度特性

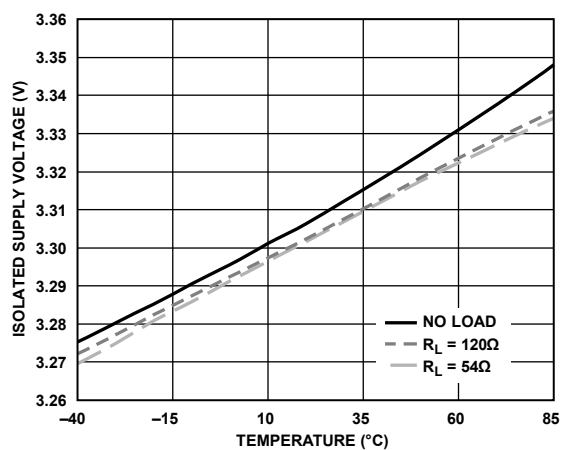


図 20.ADM2582E 絶縁型電源電圧の温度特性
($V_{CC} = 5V$ 、データレート = 16 Mbps)

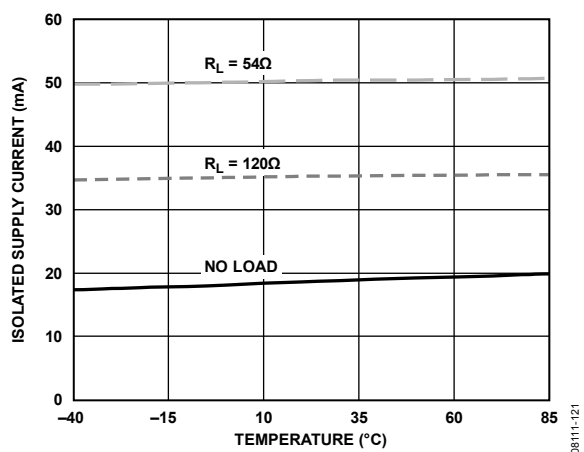


図 21.ADM2582E 絶縁型電源電流の温度特性
($V_{CC} = 3.3\text{ V}$ 、データレート = 16 Mbps)

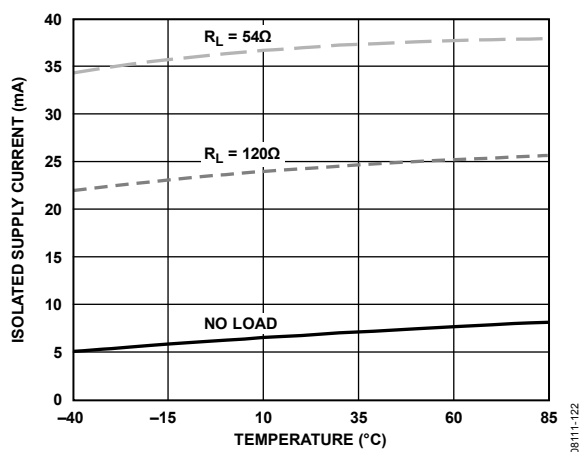


図 22.ADM2587E 絶縁型電源電流の温度特性
($V_{CC} = 3.3\text{ V}$ 、データレート = 500 kbps)

テスト回路

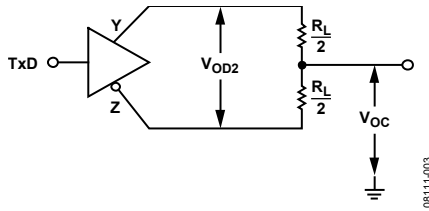


図 23. ドライバ電圧測定

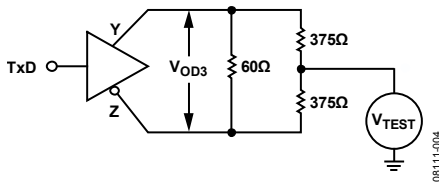


図 24. ドライバ電圧測定

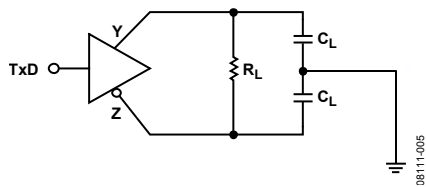


図 25. ドライバ伝搬遅延

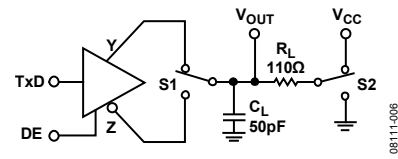


図 26. ドライバ・イネーブル/ディスエーブル

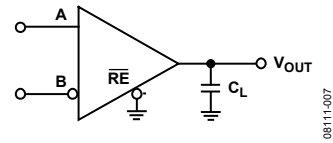


図 27. レシーバ伝搬遅延

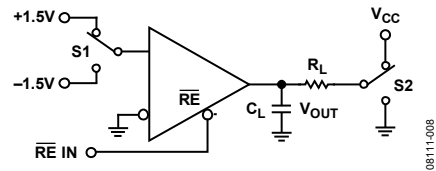


図 28. レシーバ・イネーブル/ディスエーブル

スイッチング特性

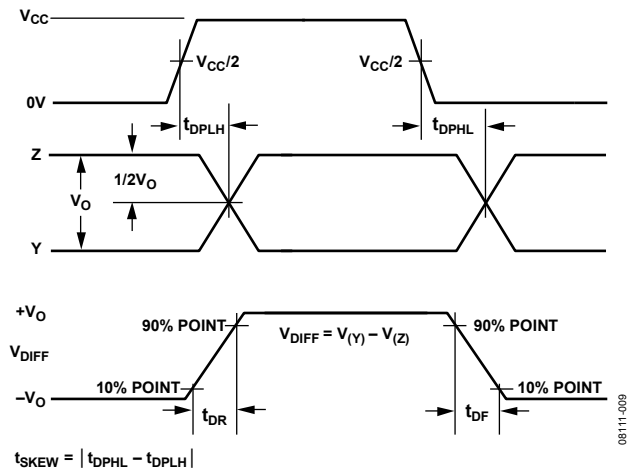


図 29. ドライバ伝搬遅延、立上がり/立下がりタイミング

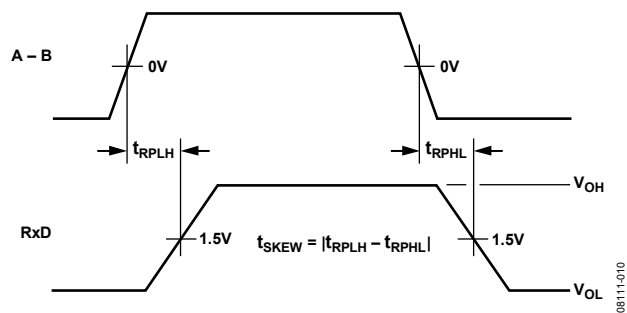


図 30. レシーバ伝搬遅延

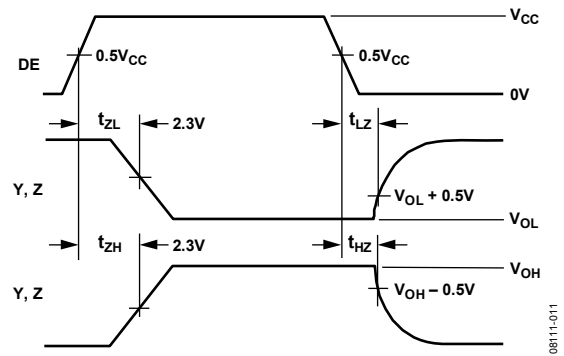


図 31. ドライバ・イネーブル/ディスエーブル・タイミング

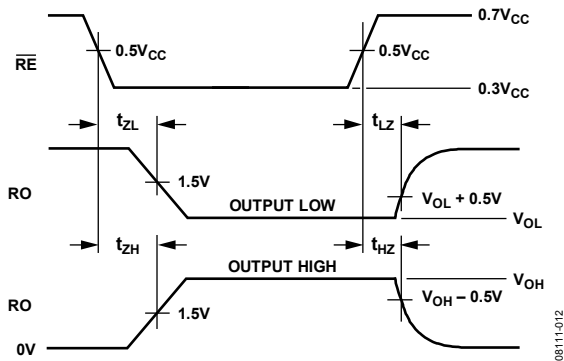


図 32. レシーバ・イネーブル/ディスエーブル・タイミング

回路説明

信号アイソレーション

ADM2582E/ADM2587Eでは、信号の絶縁性はインターフェースのロジック側で実現されています。デバイスの信号アイソレーションは、デジタル・アイソレーション・セクションとトランシーバ・セクションを設けることにより実現されています(図1)。TxDピンとDEピンに入力されるデータはロジック・グラウンド(GND₁)を基準としており、絶縁障壁を超えて絶縁グラウンド(GND₂)を基準とするトランシーバ・セクションに渡されます。同様に、トランシーバ・セクションの絶縁グラウンドを基準とするシングルエンド・レシーバ出力信号は、絶縁障壁を超えて渡され、ロジック・グラウンドを基準とするRXDピンに出力されます。

電源アイソレーション

ADM2582E/ADM2587Eの電源アイソレーションは、内蔵のisoPower絶縁型DC/DCコンバータを使って実現されています。ADM2582E/ADM2587EのDC/DCコンバータ・セクションは、現代の電源で広く採用されている原理に基づいて動作します。これは、絶縁型パルス幅変調(PWM)帰還を持つ二次側コントローラ・アーキテクチャになっています。V_{CC}電源は、チップ・スケールの中空トランスへ流れる電流をスイッチする発振回路に電源を供給します。二次側へ転送される電源は、整流されて3.3Vに安定化されます。二次側(V_{ISO})のコントローラは、専用iCouplerデータ・チャンネルを使って一次側(V_{CC})へ送られるPWM制御信号を発生することにより出力を安定化します。PWMでは発振器回路を変調して、二次側へ送られる電源を制御します。帰還の使用により、非常に高い電力と効率が可能になっています。

真理値表

このセクションの真理値表では表12の省略表示を使っています。

表12.真理値表の省略表示

Letter	Description
H	High level
L	Low level
X	Don't care
Z	High impedance (off)
NC	Disconnected

表13.送信(省略表示については表12を参照)

Inputs		Outputs	
DE	TxD	Y	Z
H	H	H	L
H	L	L	H
L	X	Z	Z
X	X	Z	Z

表14.受信(省略表示については表12を参照)

A - B	Inputs		Output
		RE	RxD
> -0.03 V	L or NC		H
< -0.2 V	L or NC		L
-0.2 V < A - B < -0.03 V	L or NC		X
Inputs open	L or NC		H
X	H		Z

サーマル・シャットダウン

ADM2582E/ADM2587Eはサーマル・シャットダウン回路を内蔵しており、故障時に消費電力が大きくなり過ぎないように保護しています。ドライバ出力を低インピーダンス電源に短絡させると、大きなドライバ電流が流れます。温度検出回路がこの状態でのチップ温度上昇を検出して、ドライバ出力をディスエーブルします。この回路は、チップ温度が150°Cに到達したとき、ドライバ出力をディスエーブルするようにデザインされています。デバイスが冷えて温度140°Cになると、ドライバは再イネーブルされます。

断線/短絡でフェイルセーフなレシーバ入力

レシーバ入力には断線/短絡のフェイル・セーフ機能があるため、入力の断線または短絡時にロジック・ハイのレシーバ出力レベルが保証されます。ライン・アイドル状態時、バス上でイネーブルされているドライバがないとき、レシーバ入力終端抵抗の両端の電圧は0Vに向かって減少します。従来型のトランシーバでは、-200mVと+200mVの間に規定されたレシーバ入力スレッショールドは、レシーバ出力を既知状態にするために、AピンとBピンに外付けバイアス抵抗が必要であることを意味していました。レシーバ入力には短絡のフェイル・セーフ機能があるため、レシーバ入力スレッショールドを-30mV~-200mVの間に指定すると、バイアス抵抗が不要になります。負のスレッショールドを保証するということは、AとBの間の電圧が0Vに減少したとき、レシーバ出力がハイ・レベルになることが保証されることを意味します。

DC精度と磁界耐性

デジタル信号は iCoupler 技術を採用する絶縁障壁を超えて送信されます。この技術では、チップ・サイズのトランス巻線を使って、障壁の一方から他方へデジタル信号を磁氣的に結合します。デジタル入力、トランスの一次巻線を励磁できる能力を持つ波形にエンコードされます。二次巻線では、誘導された波形が送信された元のバイナリ値にデコードされます。

アイソレータ入力での正および負のロジック変化により、狭いパルス(約 1 ns)がトランスを経由してデコーダに送られます。デコーダは双安定であるため、パルスによるセットまたはリセットにより入力ロジックの変化が表されます。1 μs 以上入力にロジック変化がない場合、正常な入力状態を表す周期的なリフレッシュ・パルスのセットを送信して、出力での DC を正常に維持します。デコーダが約 5μs 間以上この内部パルスを受信しないと、入力側が電源オフであるか非動作状態にあると見なされ、ウォッチドッグ・タイマ回路によりアイソレータ出力が強制的にデフォルト状態にされます。

この状況は、ADM2582E/ADM2587E デバイスではパワーアップ動作とパワーダウン動作時にのみ発生します。ADM2582E/ADM2587E の磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなって、デコーダをセットまたはリセットさせる誤動作の発生により決まります。この状態が発生する条件を以下の解析により求めます。

ADM2582E/ADM2587E の 3.3 V 動作は最も感度の高い動作モードであるため、この条件を調べます。トランス出力でのパルスは 1.0 V 以上の振幅を持っています。デコーダは約 0.5 V の検出スレッショールドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。受信側コイルへの誘導電圧は次式で与えられます。

$$V = (-d\beta/dt)\Sigma\pi r_n^2; n = 1, 2, \dots, N$$

ここで、 β は磁束密度 (gauss)。

N = 受信側コイルの巻数。

r_n = 受信側コイルの n 回目の半径(cm)。

ADM2582E/ ADM2587E 受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大 50% であるという条件が与えられると、最大許容磁界は図 33 のように計算されます。

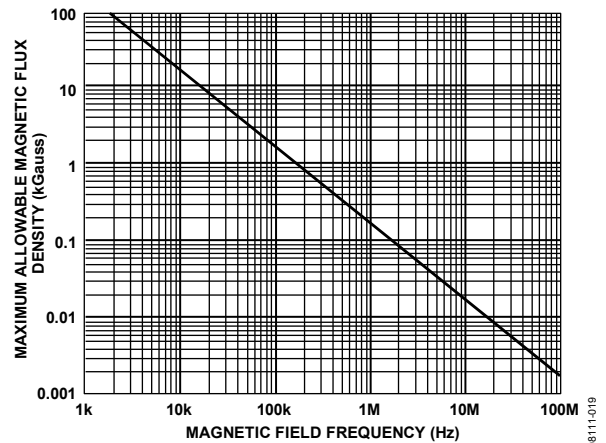


図 33.最大許容外部磁束密度

例えば、磁界周波数 = 1 MHz で、最大許容磁界 = 0.2 k Gauss の場合、受信側コイルでの誘導電圧は 0.25V になります。これは検出スレッショールドの約 50% であるため、出力変化の誤動作はありません。同様に、仮にこのような条件が送信パルス内に存在しても(さらに最悪ケースの極性であっても)、受信パルスが 1.0 V 以上から 0.75V へ減少されるため、デコーダの検出スレッショールド 0.5 V に対してなお余裕を持っています。

前述の磁束密度値は、ADM2582E/ADM2587E トランスから与えられた距離だけ離れた特定の電流値に対応します。図 34 に、周波数の関数としての許容電流値を与えられた距離に対して示します。図 34 から読み取れるように、ADM2582E/ ADM2587E の耐性は極めて高く、影響を受けるのは、高周波でかつ部品に非常に近い極めて大きな電流の場合に限られます。1 MHz の例では、デバイス動作に影響を与えるためには、0.5 kA の電流を ADM2582E/ADM2587E から 5 mm の距離まで近づける必要があります。

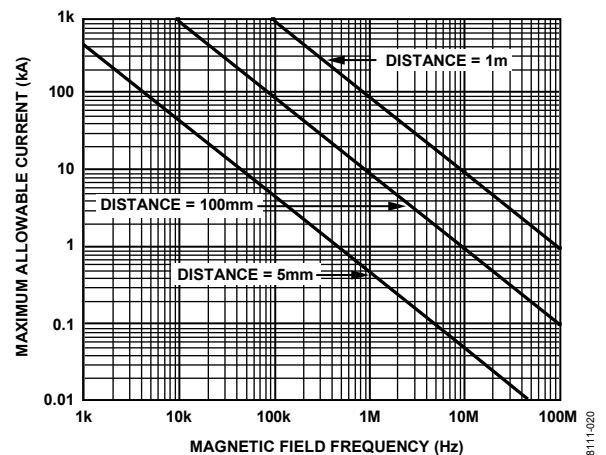


図 34.様々な電流値と ADM2582E/ADM2587E までの距離に対する最大許容電流

強い磁界と高周波が組合わさると、プリント回路ボード(PCB)のパターンで形成されるループに十分大きな誘導電圧が誘導されて、後段回路のスレッショールドがトリガされてしまうことに注意が必要です。パターンのレイアウトでは、このようなことが発生しないように注意する必要があります。

アプリケーション情報

PCBレイアウト

ADM2582E/ADM2587E 絶縁型 RS-422/RS-485 トランシーバには *isoPower* 絶縁型 DC/DC コンバータが内蔵されているため、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力電源ピンと出力電源ピンには電源バイパスが必要です(図 35 参照)。ADM2582E/ADM2587E の電源セクションでは、非常に高周波数の高い発振器を使って、チップ・スケール・トランスを介して効率良く電力を渡しています。さらに、iCoupler のデータ・セクションの通常動作により、スイッチング過渡電圧が電源ピンに発生します。

複数の動作周波数に対してバイパス・コンデンサが必要になります。ノイズの抑圧には、低インダクタンス高周波のコンデンサが必要です。リップル抑圧と適切なレギュレーションには大きな値のコンデンサが必要です。これらのコンデンサは、 V_{CC} についてはピン 1 (GND₁)、ピン 2 (V_{CC})、ピン 8 (V_{CC})、ピン 9 (GND₁) の間に接続します。 V_{ISOIN} と V_{ISOOUT} のコンデンサは、ピン 11 (GND₂)、ピン 12 (V_{ISOOUT})、ピン 19 (V_{ISOIN})、ピン 20 (GND₂) の間に接続します。ノイズとリップルを抑圧するときは、少なくとも 2 個のコンデンサの並列組み合わせが必要です。推奨コンデンサ値は、0.1 μ F と 10 μ F です。非常に低いインダクタンスを持つセラミックまたは同等のコンデンサの使用が推奨されます。コンデンサの両端と入力電源ピンとの間の合計リード長は 20 mm 以下にする必要があります。

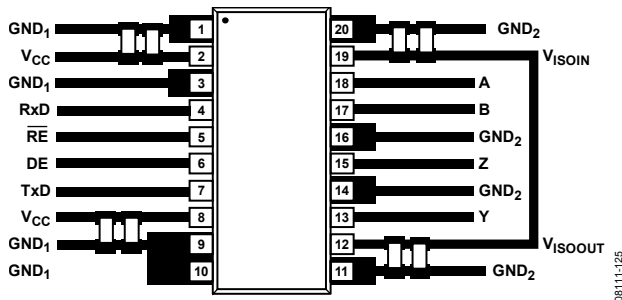


図 35. 推奨 PCB レイアウト

高い同相モード過渡電圧が発生するアプリケーションでは、アイソレーション障壁を通過するボード結合が最小になるように注意する必要があります。さらに、如何なる結合もデバイス側のすべてのピンで等しく発生するようにボード・レイアウトをデザインしてください。この注意を怠ると、ピン間で発生する電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

ADM2582E/ADM2587E の消費電力はフル負荷で約 650 mW です。アイソレーション・デバイスにヒートシンクを使うことができないため、デバイスは基本的に PCB から GND ピンへの熱放散に依存しています。デバイスを高い周囲温度で使用する場合には、GND ピンから PCB グ라운드・プレーンへの熱パスを用意してください。図 35 のボード・レイアウトに、ピン 1、ピン 3、ピン 9、ピン 10、ピン 11、ピン 14、ピン 16、ピン 20 の拡大したパッドを示します。パッドからグラウンド・プレーンへ複数のビアを設けて、チップ内部の温度を下げてください。パッド拡大寸法は、設計者と使用可能なボード・スペースによって決定されます。

EMI の注意事項

ADM2582E/ADM2587E の DC/DC コンバータ・セクションは、非常に高い周波数で動作して、小型のトランスを経由して効率の良い電力転送を行う必要があります。このため高周波電流が発生して回路ボード・グラウンドと電源プレーンに混入して、エッジ放射とダイポール放射が発生します。これらのデバイスを使用するアプリケーションでは接地した筐体の使用が推奨されます。接地した筐体を使用できない場合は、RF デザイン技術を採用した PCB レイアウトを行う必要があります。詳細については、アプリケーション・ノート AN-0971、「Control of Radiated Emissions with *isoPower* Devices, for more information」を参照してください。

絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレークダウンします。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、広範囲なセットの評価を実施して ADM2582E/ADM2587E の絶縁構造の寿命を測定しています。

定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対して加速ファクタを定めて、実際の動作電圧での故障までの時間を計算できるようにしています。表 10 に、複数の動作条件での 50 年サービス寿命に対するピーク電圧の一覧を示します。多くのケースで、当局のテストにより認定された動作電圧は 50 年サービス寿命の電圧より高くなっています。記載されたサービス寿命電圧より高い動作電圧で動作させると、早期絶縁故障が発生します。

ADM2582E/ADM2587E の絶縁寿命は、アイソレーション障壁に加えられる電圧波形のタイプに依存します。iCoupler 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 36、図 37、図 38 に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命から、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 10 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 37 または図 38 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 10 に示す 50 年寿命電圧値に制限する必要があります。

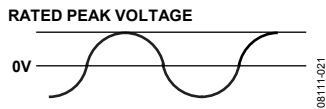


図 36.バイポーラ AC 波形

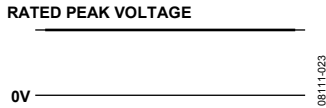
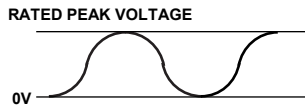


図 37.DC 波形



NOTES
 1. THE VOLTAGE IS SHOWN AS SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0 AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

図 38.ユニポーラ AC 波形

120°C 以下に維持したとき 55 mA の電流 を供給することができます。V_{ISOOUT} ピンから供給できる電流は合計電流であり、内部 RS-485 回路へ供給する電流が含まれていることに注意することは重要です。

ドライバが 54 Ω 負荷で、500 kbps でスイッチングし、かつデバイスのジャンクション温度が 120°C 以下の場合、ADM2587E は V_{ISOOUT} から外部へ 15 mA (typ) を供給することができます。

表 15.V_{ISOOUT} から供給できる最大外部電流

External Load Current (mA)	R _T	System Configuration
15	54 Ω	Double terminated bus with R _T = 110 Ω
29	120 Ω	Single terminated bus
46	Unloaded	Unterminated bus

ADM2582E は一般に V_{ISOOUT} から外部へ電流を供給できません。

V_{ISOOUT} ピンから外部電流が流れると、isoPower DC/DC コンバータで使用される高周波スイッチング・エレメントに起因して電磁放射が増える危険性があります。PCB のレイアウトでは、ノイズ放出規格を満たすように特別な注意が必要です。ボード・レイアウトの詳細については、アプリケーション・ノート AN-0971 「Control of Radiated Emissions with isoPower Devices, for details on board layout considerations」を参照してください。

絶縁型電源の注意事項

内蔵 isoPower DC/DC 絶縁型電源の出力電圧 は 3.3 V(typ)です。ADM2587E の絶縁型電源は、デバイスのジャンクション温度を

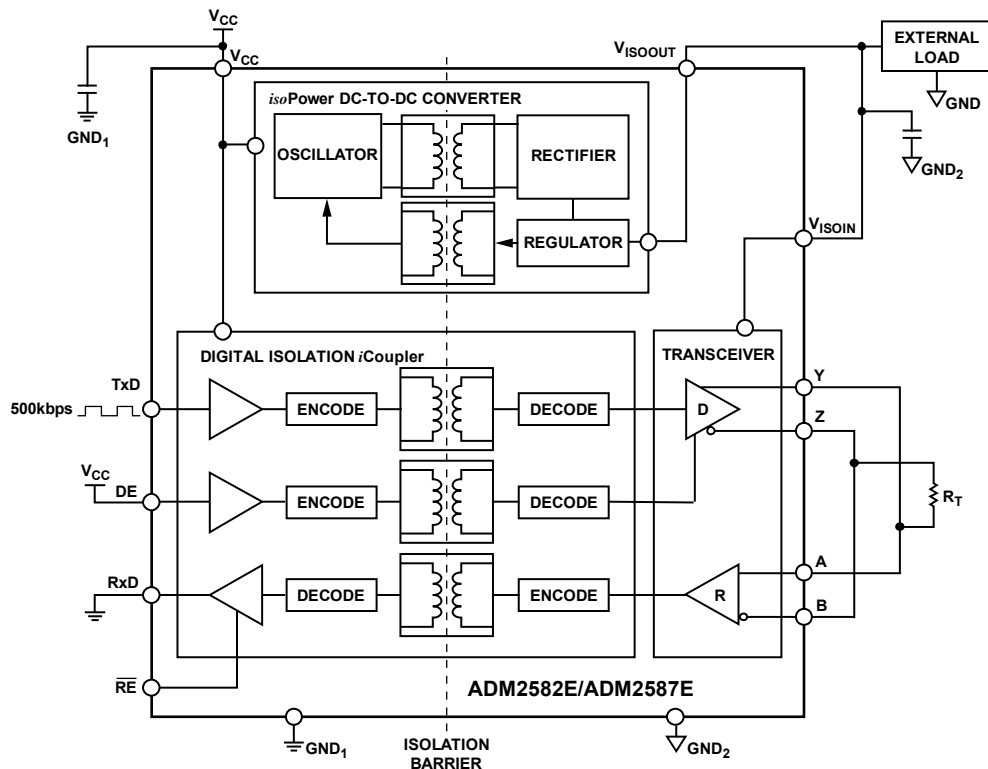


図 39.ADM2587E の最大外部電流の代表的な測定

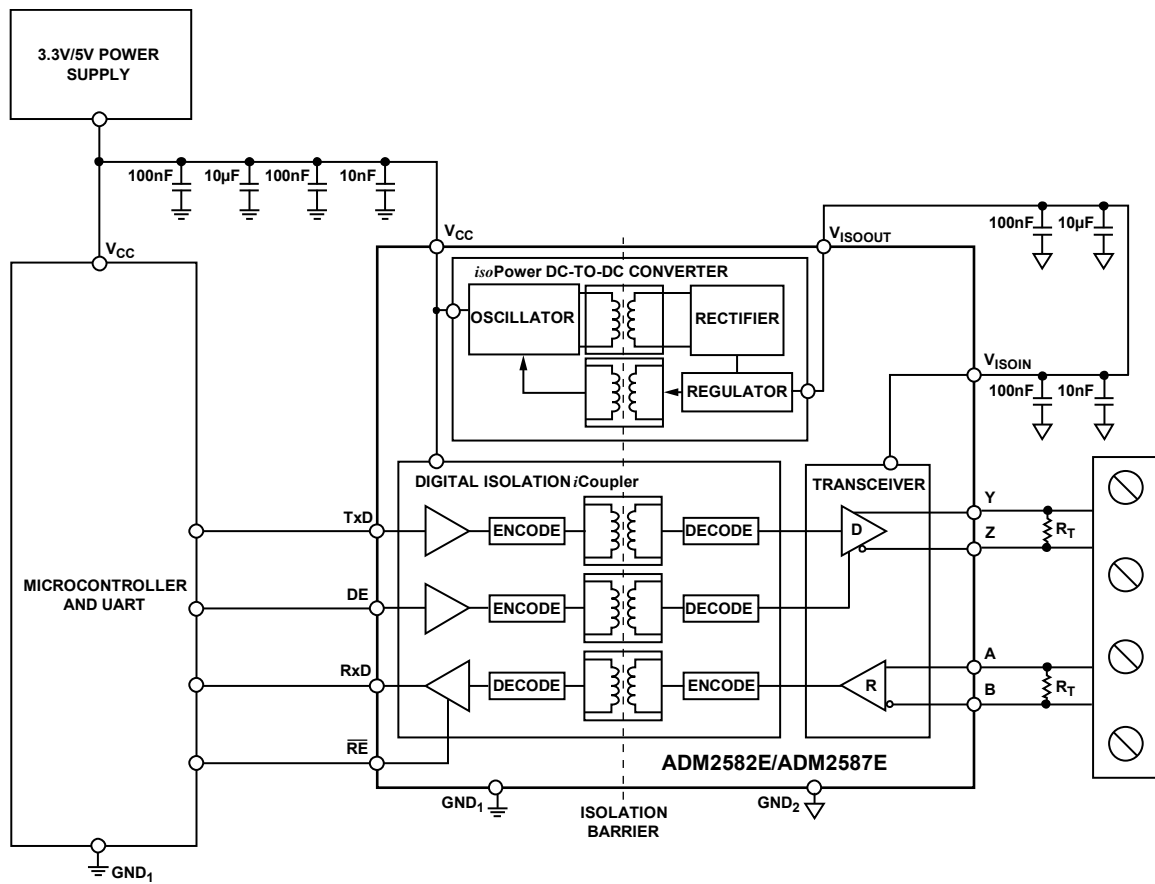


図 40.ADM2582E/ADM2587E を使用する回路例

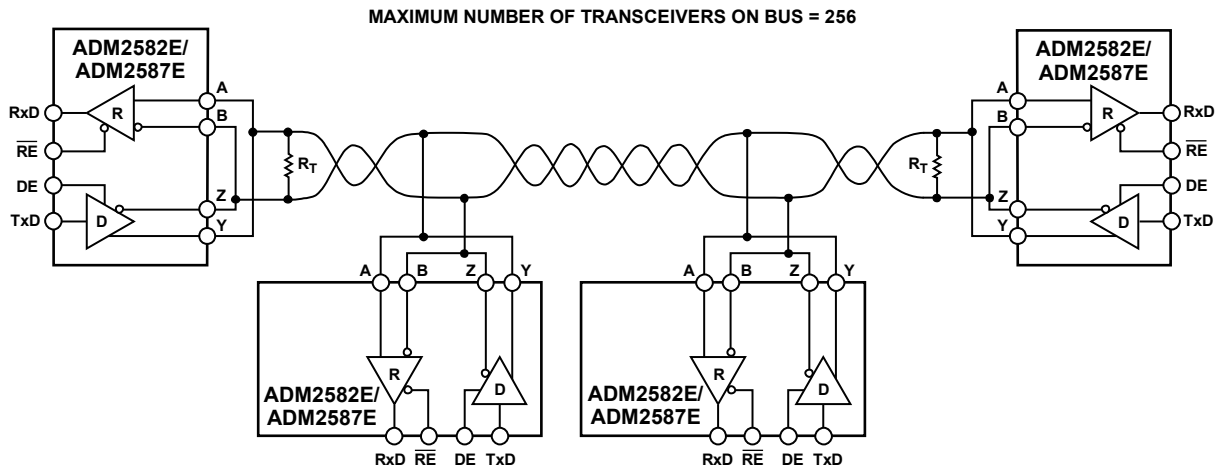
図 40 に、ADM2582E/ADM2587Eを使用する回路図の例を示します。

08111-124

代表的なアプリケーション

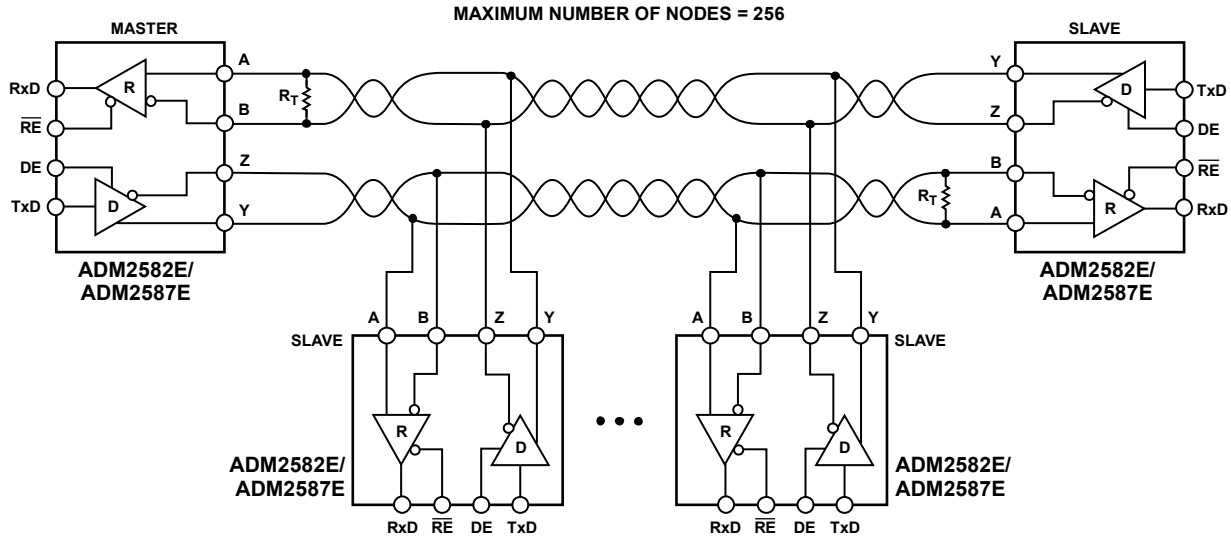
図 41 と図 42 に、半二重と全二重 RS-485 ネットワーク構成の ADM2582E/ADM2587E の代表的なアプリケーションを示します。最大 256 個のトランシーバを RS-485 バスに接続することができます。反射を小さくするため、受信端を特性インピーダンスで

終端し、メイン・ラインからの分岐をできるだけ短くする必要があります。半二重動作では、ケーブルの両端を終端する必要があります。これは両端が受信端になるためです。



- NOTES**
 1. R_T IS EQUAL TO THE CHARACTERISTIC IMPEDANCE OF THE CABLE.
 2. ISOLATION NOT SHOWN.

図 41. ADM2582E/ADM2587E による代表的な半二重 RS-485 ネットワーク



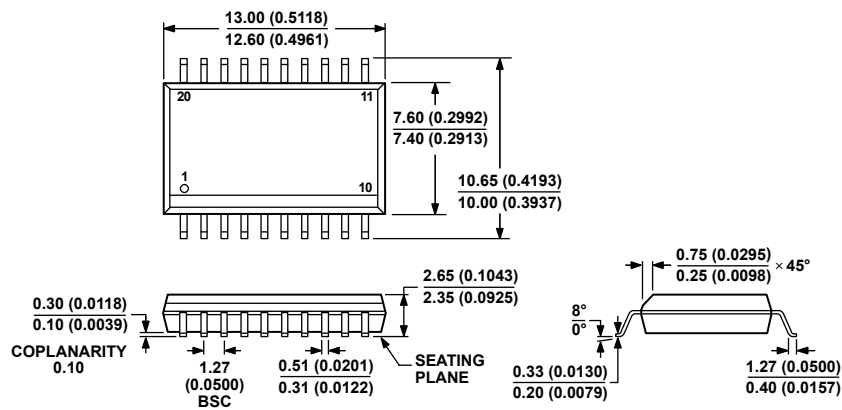
- NOTES**
 1. R_T IS EQUAL TO THE CHARACTERISTIC IMPEDANCE OF THE CABLE.
 2. ISOLATION NOT SHOWN.

図 42. ADM2582E/ADM2587E による代表的な全二重 RS-485 ネットワーク

08111-027

08111-028

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AC
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

06-07-2006-A

図 43.20 ピン標準スモール・アウトライン・パッケージ [SOIC_W]
ワイドボディ (RW-20)
寸法: mm (インチ)

オーダー・ガイド

Model ¹	Data Rate (Mbps)	Temperature Range	Package Description	Package Option
ADM2582EBRWZ	16	-40°C to +85°C	20-Lead SOIC_W	RW-20
ADM2582EBRWZ-REEL7	16	-40°C to +85°C	20-Lead SOIC_W	RW-20
ADM2587EBRWZ	0.5	-40°C to +85°C	20-Lead SOIC_W	RW-20
ADM2587EBRWZ-REEL7	0.5	-40°C to +85°C	20-Lead SOIC_W	RW-20
EVAL-ADM2582EEBZ			ADM2582E Evaluation Board	
EVAL-ADM2587EEBZ			ADM2587E Evaluation Board	

¹ Z = RoHS 準拠製品。