

LMC6032

LMC6032 CMOS Dual Operational Amplifier



Literature Number: JAJS745

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2000年8月

LMC6032 CMOS デュアルオペアンプ

LMC6032

CMOS デュアルオペアンプ

概要

LMC6032 は単一電源または両電源のいずれでも動作することができる CMOS デュアルオペアンプです。その性能上の特長としては、入力コモンモード電圧範囲がグラウンドをカバーしていること、入力バイアス電流が低いこと、および 2k および 600 などの現実的な負荷に対する電圧利得が高いことなどがあります。

このチップはナショナルセミコンダクター社の最新のダブルポリ・シリコン・ゲート CMOS プロセスで作られています。

同じ機能の CMOS クワッドオペアンプ LMC6034 のデータシートを参照して下さい。高性能が必要な場合は、LMC662 を参照して下さい。

特長

2k および 600 の負荷に対して規定

高電圧利得

126dB

低オフセット電圧ドリフト

2.3 μ V/

超低入力バイアス電流

40 fA

V^- を含む入力コモンモード電圧範囲

+ 5V ~ + 15V の電源電圧での動作が保証

$I_{SS} = 400 \mu A$ / アンプ 1 個あたり; 電源電圧での依存性がない

低歪み

0.01% at 10kHz

スレーレート

1.1 V/ μ s

TLC272 の特性を改善

アプリケーション

高インピーダンスのバッファまたはプリアンプ

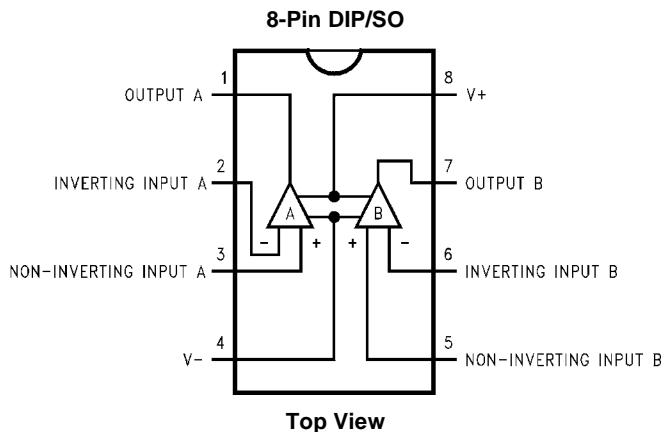
電流電圧コンバータ

長時間設定の積分器

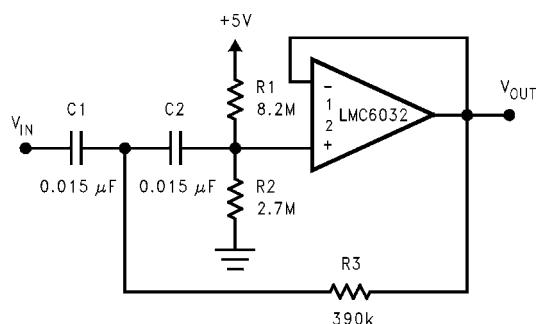
サンプルホールド回路

医用計測器

ピン配置図



10 Hz High-Pass Filter



絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

差動入力電圧	\pm 電源電圧	入出力ピン電圧	$(V^+) + 0.3V$
電源電圧 ($V^+ - V^-$)	16V		$(V^-) - 0.3V$
V^+ への出力短絡	(Note 10)	出力ピン電流	$\pm 18 mA$
V^- への出力短絡	(Note 2)	入力ピン電流	$\pm 5 mA$
リード温度		電源ピン電流	35 mA
(ハンダ付け、10秒)	260	動作定格 (Note 1)	
保存温度範囲	- 65 ~ + 150	温度範囲	- 40 T_J + 85
最大接合部温度	150	電源電圧範囲	4.75V ~ 15.5V
ESD 耐圧 (Note 4)	1000V	消費電力	(Note 11)
消費電力	(Note 3)	熱抵抗 (J_A) (Note 12)	
		8Pin DIP	101 /W
		8Pin SO	165 /W

DC 電気的特性

特記のない限り、全ての規格値は $T_J = 25^\circ C$ にて保証されます。太文字にて表記される規格値は全温度範囲にて適用されます。特記のない限り、 $V^+ = 5V$ 、 $V^- = GND = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_{OUT} = 2.5V$ 、および $R_L > 1M\Omega$ です。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6032I Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		1	9 11	mV max
V_{OS}/T	Input Offset Voltage Average Drift		2.3		$\mu V/^\circ C$
I_B	Input Bias Current		0.04	200	pA max
I_{OS}	Input Offset Current		0.01	100	pA max
R_{IN}	Input Resistance		> 1		Tera
CMRR	Common Mode Rejection Ratio	0V V_{CM} 12V $V^+ = 15V$	83	63 60	dB min
+ PSRR	Positive Power Supply Rejection Ratio	5V V^+ 15V $V_O = 2.5V$	83	63 60	dB min
- PSRR	Negative Power Supply Rejection Ratio	0V V^- - 10V	94	74 70	dB min
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 5V \& 15V$ For CMRR 50 dB	- 0.4 $V^+ - 1.9$	- 0.1 $V^+ - 2.3$ V^+ - 2.6	V max V min
A_V	Large Signal Voltage Gain	$R_L = 2 k\Omega$ (Note 7)	2000	200 100	V/mV min
		Sourcing	500	90 40	V/mV min
		Sinking			
	$R_L = 600 \Omega$ (Note 7)		1000	100 75	V/mV min
		Sourcing	250	50 20	V/mV min
		Sinking			

DC 電気的特性 (つづき)

特記のない限り、全ての規格値は $T_J = 25^\circ\text{C}$ にて保証されます。太文字にて表記される規格値は全温度範囲にて適用されます。特記のない限り、 $V^+ = 5\text{V}$ 、 $V^- = \text{GND} = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_{OUT} = 2.5\text{V}$ 、および $R_L > 1\text{M}\Omega$ です。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6032I Limit (Note 6)	Units
V_O	Output Voltage Swing	$V^+ = 5\text{V}$ $R_L = 2\text{k}\Omega$ to 2.5V	4.87	4.20	V
			0.10	4.00	min
		$V^+ = 5\text{V}$ $R_L = 600\Omega$ to 2.5V	4.61	0.25	V
			0.30	0.35	max
		$V^+ = 15\text{V}$ $R_L = 2\text{k}\Omega$ to 7.5V	14.63	4.00	V
			0.26	3.80	min
		$V^+ = 15\text{V}$ $R_L = 600\Omega$ to 7.5V	13.90	0.63	V
			0.79	0.75	max
		$V^+ = 5\text{V}$ Sourcing, $V_O = 0\text{V}$	22	13.50	V
			21	13.00	min
I_O	Output Current	Sinking, $V_O = 5\text{V}$	22	0.45	mA
			21	0.55	max
		$V^+ = 15\text{V}$ Sourcing, $V_O = 0\text{V}$	40	12.50	V
			39	12.00	min
		Sinking, $V_O = 13\text{V}$ (Note 10)	0.79	1.45	V
				1.75	max
I_S	Supply Current	Both Amplifiers $V_O = 1.5\text{V}$	0.75	1.6	mA
				1.9	max

AC 電気的特性

特記のない限り、全ての規格値は $T_J = 25^\circ\text{C}$ にて保証されます。太文字にて表記される規格値は全温度範囲にて適用されます。特記のない限り、 $V^+ = 5\text{V}$ 、 $V^- = \text{GND} = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_{OUT} = 2.5\text{V}$ 、および $R_L > 1\text{M}\Omega$ です。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6032I Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	1.1	0.8 0.4	$\text{V}/\mu\text{s}$ min
GBW	Gain-Bandwidth Product		1.4		MHz
M	Phase Margin		50		Deg
G_M	Gain Margin		17		dB
	Amp-to-Amp Isolation	(Note 9)	130		dB
e_n	Input-Referred Voltage Noise	$F = 1\text{ kHz}$	22		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Input-Referred Current Noise	$F = 1\text{ kHz}$	0.0002		$\text{pA}/\sqrt{\text{Hz}}$
THD	Total Harmonic Distortion	$F = 10\text{ kHz}$, $A_V = -10$ $R_L = 2\text{ k}\Omega$, $V_O = 8\text{ V}_{PP}$ $\pm 5\text{V}$ Supply	0.01		%

Note 1: 絶対最大定格とは、IC に破壊が発生する可能性のある制限値をいいます。推奨動作条件は IC が機能を有するための条件を示していますが、特定の性能の規格値を保証するものではありません。保証される規格値とテスト条件については電気的特性を参照して下さい。保証される規格項目は記載されるテスト条件に対してのみ適用されます。

Note 2: 単一電源と両電源での動作に適用されます。周囲温度が高い状態で連続的に短絡して動作させるか、あるいは複数のオペアンプを短絡すると、最大許容接合部温度の 150°C を超えるおそれがあります。 $\pm 30\text{mA}$ を超える出力電流を長時間流すと、信頼性が低下します。

Note 3: 最大消費電力は、 $T_{J(max)}$ 、 J_A 、 T_A の関数です。周囲温度に対する最大許容消費電力は、 $P_D = (T_{J(max)} - T_A)/J_A$ で求められます。

Note 4: 使用した試験回路は、人体モデルにモーピング、直列抵抗 150Ω と 100pF のコンデンサから成る回路を使用し、各端子に放電させます。

Note 5: 代表値 (Typical) は $T_A = +25^\circ\text{C}$ で得られる最も多い数値です。

Note 6: 規格値はすべて室温 (標準文字表記) または全動作温度範囲 (太字表記) において保証されます。

Note 7: $V^+ = 15\text{V}$ 、 $V_{CM} = 7.5\text{V}$ 、および R_L は 7.5V に接続します。ソース試験の場合、 $7.5\text{V} \leq V_O \leq 11.5\text{V}$ です。シンク試験の場合、 $2.5\text{V} \leq V_O \leq 7.5\text{V}$ 。

Note 8: $V^+ = 15\text{V}$ 、 10V のステップ入力で電圧フォロワとして接続します。規定される値は正または負のスルーレートのうち遅い方です。

Note 9: 基準入力。 $V^+ = 15\text{V}$ 、および $R_L = 10\text{k}\Omega$ で $V^+/2$ に接続します。各アンプは順番に 1kHz で励振されて $V_O = 13\text{V}_{PP}$ を出力します。

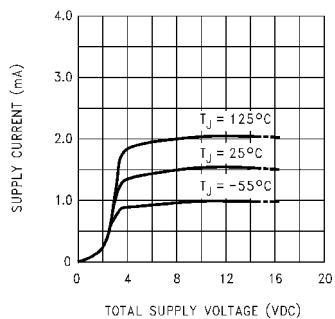
Note 10: 13V を超える V^+ に出力を短絡することは、信頼性を劣化させるため避けて下さい。

Note 11: 高温動作の場合、熱抵抗 J_A 、 $P_D = (T_J - T_A)/J_A$ に基づいて定格を下げる必要があります。

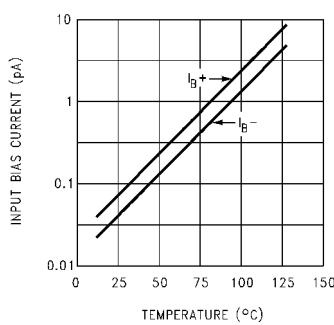
Note 12: すべての数値はプリント基板に直接ハンダ付けするパッケージに適用します。

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ C$ です。

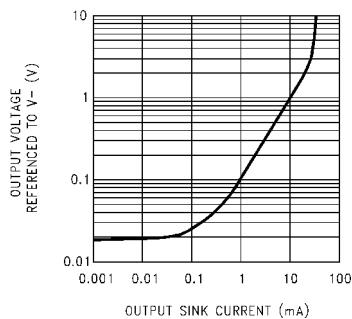
Supply Current vs Supply Voltage



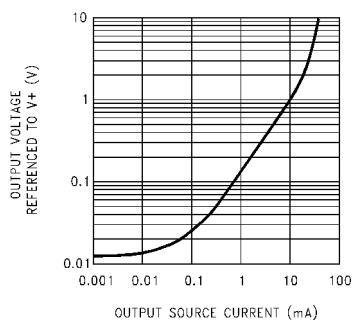
Input Bias Current



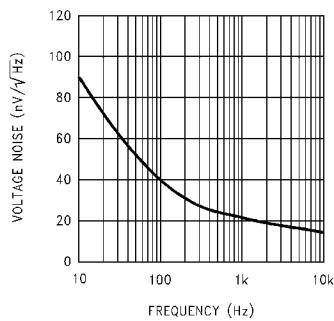
Output Characteristics Current Sinking



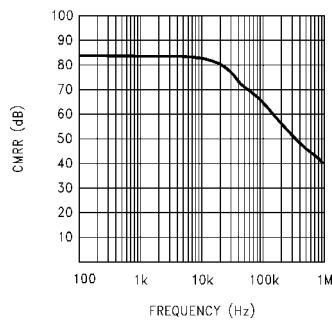
Output Characteristics Current Sourcing



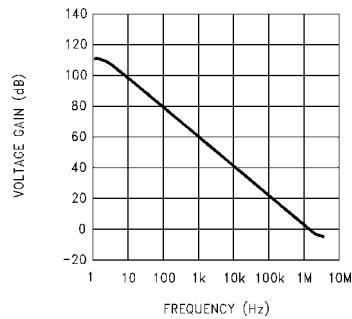
Input Voltage Noise vs Frequency



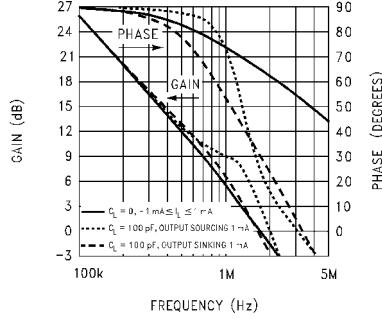
CMRR vs Frequency



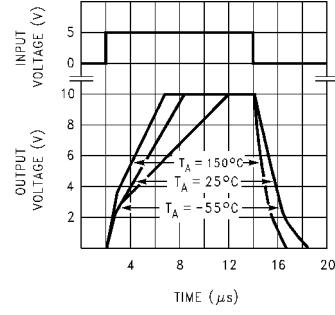
Open-Loop Frequency Response



Frequency Response vs Capacitive Load

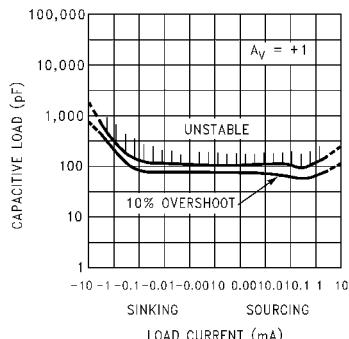


Non-Inverting Large Signal Pulse Response

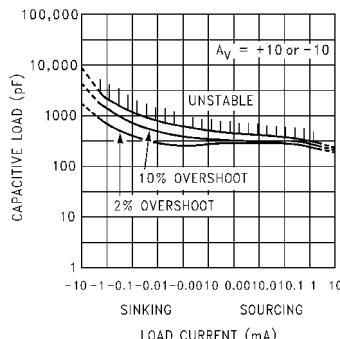


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ C$ です。(つづき)

Stability vs Capacitive Load



Stability vs Capacitive Load



Note 13: 500 pF以下の抵抗性負荷は使わないで下さい。不安定になる場合があります。

アプリケーション・ヒント

アンプの回路技術

LMC6032 に対して選定された回路技術 (Figure 1 参照) は従来のものと異なっています(汎用のオペアンプに比べて)。すなわち、従来のユニティゲインバッファ出力段が使われず、その代わりに出力振幅を大きくするために、出力が積分器の出力から直接取られています。従来の方法ではバッファが電力を負荷に供給するので、オペアンプの利得と安定性を高く保ちながら、どちらかの電源に対する短絡に耐えなければなりません。このオペアンプでは、これらの役割を積分器が担います。

このような必要性から、積分器は専用のユニティゲイン補償ドライバによって、順方向に (C_f および C_{ff} を介して) 2 倍でフィードされる組込み型利得段を備えた複合構造になっています。さらに、積分器の出力段は大きな負荷に給電するためにブッシュル構成になっています。電流をシンクしている時は、このアンプ全体の経路は 1 段のフィードフォワードとなった 3 つの利得段から構成され、電流をソースしている時は 2 つのフィードフォワードを伴う 4 つの利得段を含みます。

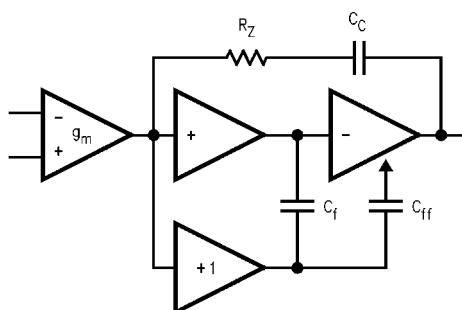


FIGURE 1. LMC6032 Circuit Topology (Each Amplifier)

電流ソース時の大信号電圧利得は、600。負荷が接続されても、従来のバイポーラオペアンプと同程度です。電流シンク時の利得は、利得段が追加されているので、ほとんどの CMOS オペアンプより高くなっています。しかし、大きな負荷 (600 pF) を接続した場合、利得は電気的特性で示すように減少します。

入力容量の補償

LMC6032 オペアンプの高入力抵抗により、負荷の接続による利得精度を損なうことなく、大きなフィードバック抵抗およびソース抵抗値を使うことができます。しかし、大きな値の抵抗を使用する場合は、特に回路レイアウトが重要になります。

どのオペアンプも各入力、およびグラウンドの間に若干の容量を持ち、また入力間にもいくらかの差動容量があります。アンプの回りのフィードバック回路網が抵抗性である時、この入力容量 (回路ボードのトレース、ソケットなどによる容量が付け加わった) およびフィードバック抵抗によってフィードバック経路の中にポールが発生します。次の一般的なオペアンプ回路 (Figure 2) において、このポールの周波数は次の式で表されます。

$$f_p = \frac{1}{2\pi C_S R_p}$$

ここで、 C_S は反転入力での合計容量であり、アンプの入力容量および IC ソケット (使用していれば)、回路ボードのトレースなどからの浮遊容量を含み、 R_p は R_F と R_{IN} を並列に組合せた抵抗値です。この式は以下で求めるすべての式と同様に、反転および非反転のオペアンプ構成に適用されます。

フィードバック抵抗が数 k 以下の場合、このフィードバックポールの周波数は、 C_S が通常 10 pF 以下なので、かなり高くなります。フィードバックポールの周波数が “理想的な” 閉ループ帯域幅 (C_S がない場合の定格の閉ループ帯域幅) よりかなり高い場合、ポールにはわずかな位相変移しかないので、安定度にはほとんど影響を与えません。

しかし、このフィードバックポールが “理想的な” -3dB 周波数の約 6 ~ 10 倍以下の場合、フィードバックコンデンサ C_F を出力とオペアンプの反転入力との間に接続する必要があります。この状態は、アンプの低周波ノイズ利得の観点から説明することができます。安定性を維持するために、次の条件が成立する場合にフィードバックコンデンサがおそらく必要となります。

$$\left(\frac{R_F}{R_{IN}} + 1 \right) \leq \sqrt{6 \times 2\pi \times GBW \times R_F \times C_S}$$

アプリケーション・ヒント (つづき)

ここで

$$\left(\frac{R_F}{R_{IN}} + 1 \right)$$

はアンプの低周波ノイズ利得であり、GBW はアンプの利得帯域幅積です。一般にアンプの低周波ノイズ利得は次の式で表されます。

$$\left(\frac{R_F}{R_{IN}} + 1 \right)$$

この式はアンプが反転または非反転のいずれのモードで使われているかには無関係です。ノイズ利得が低い時および / またはフィードバック抵抗が大きい時にフィードバックコンデンサが必要となる傾向があります。

上記の条件が満足されている場合 (フィードバックコンデンサがあそらく必要となることを示している)、そしてノイズ利得が次のように十分大きい場合

$$\left(\frac{R_F}{R_{IN}} + 1 \right) \geq 2\sqrt{GBW \times R_F \times C_S},$$

次の値のフィードバックコンデンサが推奨されます。

$$C_F = \frac{C_S}{2 \left(\frac{R_F}{R_{IN}} + 1 \right)}$$

次の条件が成立する場合、

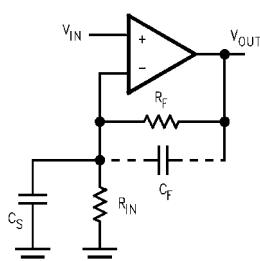
$$\left(\frac{R_F}{R_{IN}} + 1 \right) < 2\sqrt{GBW \times R_F \times C_S},$$

フィードバックコンデンサを次の値とする必要があります。

$$C_F = \sqrt{\frac{C_S}{GBW \times R_F}}$$

これらの容量値は従来のより保守的な次の式で与えられる値よりも極めて小さくなるのが普通です。

$$C_F = \frac{C_S R_{IN}}{R_F}.$$



C_S はアンプの入力容量および回路ボードとソケットの浮遊容量から構成されます。 C_F は C_S およびフィードバック抵抗によって発生するポールを補償します。

FIGURE 2. General Operational Amplifier Circuit

コンデンサの値を小さくすると、過渡応答がほとんど劣化せず広い帯域幅が得られます。上記のいずれの場合においても、やや大きめのフィードバックコンデンサを使う必要があります。これは予期しない浮遊容量を許容するため、ループ内に発生する余分な位相変移、あるいは過剰な容量性負荷を許容するため、ノイズまたは帯域幅を減らすため、あるいは単に特定の回路を実現する上で十分な安定性を得るために、より大きなフィードバック容量を必要とするからです。たとえば、PC ボードの浮遊容量はプリントボードの場合より大きいことも小さいこともありますので、 C_F の実際の最適値はプリントボードを使って評価した値と異なる可能性があります。ほとんどの場合、 C_F の値は実際の回路で、計算値をもとにしてチェックする必要があります。

容量性負荷許容差

他の多くのオペアンプの場合と同様に、LMC6032 は負荷が容量性を帯びる時に発振することがあります。この発振のスレッショルドは負荷および回路の利得の両方によって変わります。発振に対して最も敏感な構成はユニティゲインフォロワです。「代表的な性能特性」を参照して下さい。

負荷容量はオペアンプの出力抵抗と組み合わざって別のポールを発生します。このポールの周波数が低い場合、オペアンプの位相マージンが低下し、そのアンプは低利得においても安定動作が行えなくなります。Figure 3 に示すように、オペアンプの出力に直列に小さな抵抗 (50 ~ 100) を追加し、コンデンサ (5pF ~ 10pF) を反転入力と出力ピンとの間に接続すると、回路の低周波動作を妨げることなく、位相マージンを安全な値に戻します。このようにすると、大きな値の容量でも発振を引き起こすことなく許容できます。どんな場合でも、負荷容量を発振のスレッショルドに近づけると、出力ドリーリングが発生するので注意して下さい。

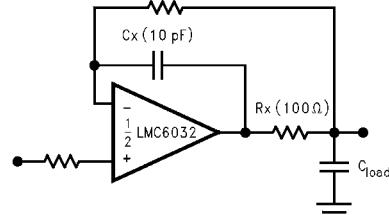


FIGURE 3. Rx, Cx Improve Capacitive Load Tolerance

V^+ へのプルアップ抵抗を使用することで容量性負荷の駆動能力を上げることができます (Figure 4 を参照)。一般的に 500 μA またはそれ以上の電流を流すプルアップ抵抗によって、容量性負荷応答は著しく改善されます。そのプルアップ抵抗の値は、要求される出力振幅アンプの電流シンク能力を元に決定してください。またアンプのオープンループゲインはプルアップ抵抗によって影響をうけます。(電気的特性を参照)

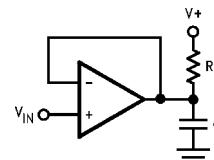


FIGURE 4. Compensating for Large Capacitive Loads with a Pull Up Resistor

高インピーダンスワーク用 PC ボードレイアウト

1000pA 以下のリーク電流で動作しなければならない回路が、特殊なPC ボードレイアウトを必要とすることは一般的に知られています。

アプリケーション・ヒント (つづき)

す。LMC6032 の超低入力バイアス電流（一般に 0.04pA 以下）を利用したい場合には、優れたレイアウトが不可欠です。幸いにも、低リーケを得るために手法はきわめて簡単です。第一に、ユーザは、例えば許容し得るほど低く思われる場合でも、PC ボードの表面リーケを無視してはなりません。というのも、高い湿度またはほこりや汚れの状態下では、表面リーケがかなりの量になるからです。

表面リーケの影響を最小限に抑えるためには、Figure 5 に示すように、LMC6032 の入力のまわりや、オペアンプの入力に接続したコンデンサ、ダイオード、導体、抵抗器、リレー端子等の端子のまわりを完全に覆う箔リングを配置します。すぐれた効果をあげるために、PC ボードの上下にガードリンクを置いて下さい。同じ電位の 2 ポイント間にリーケ電流は流れないので、この PC 箔はアンプの入力と同じ電圧に接続しなければなりません。例えば、一般に非常に大きな抵抗とみなされる PC ボードのトレースツーパッド抵抗 $10^{12}\Omega$ は、トレースが、入力パッドに隣接する 5V バスである場合、 5pA をリーケします。これは、LMC6032 の実際の性能が、100 分の 1 に低下します。しかし、ガードリングを入力の 5mV 以内にすると、 $10^{11}\Omega$ の抵抗でわずか 0.05pA のリーケ電流、またはおそらくわずか (2:1) なアンプ性能の低下にとどめることができます。標準オペアンプ構成におけるガードリングの代表的な接続については Figure 6 a, Figure 6 b, Figure 6 c を参照して下さい。両入力がアクティブかつハイインピーダンスの場合、ガードリングは GND に接続でき、リーケ電流を多少防ぐことが出来ます。Figure 6 d を参照して下さい。

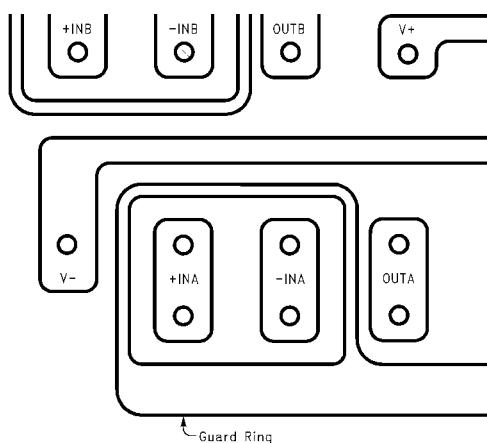
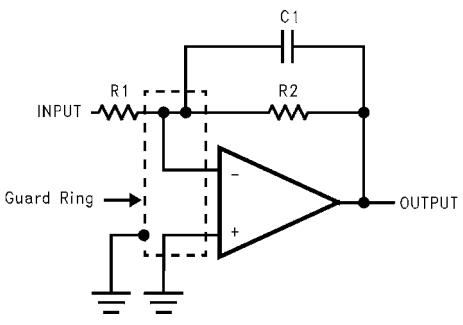
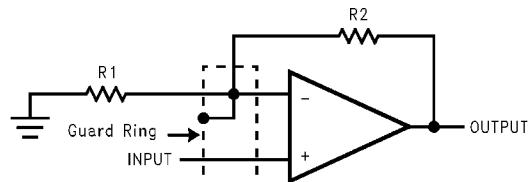


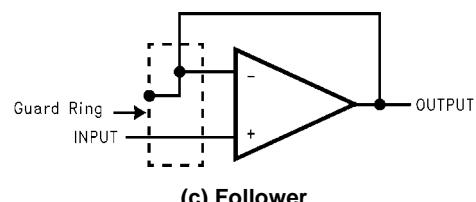
FIGURE 5. Example of Guard Ring in P.C. Board Layout



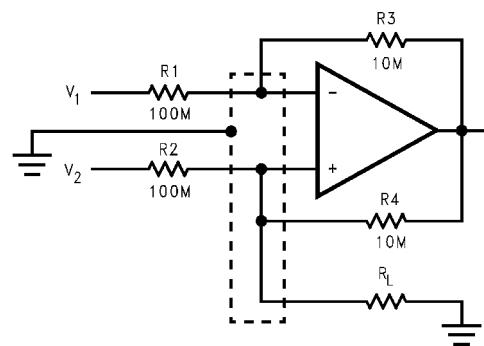
(a) Inverting Amplifier



(b) Non-Inverting Amplifier



(c) Follower

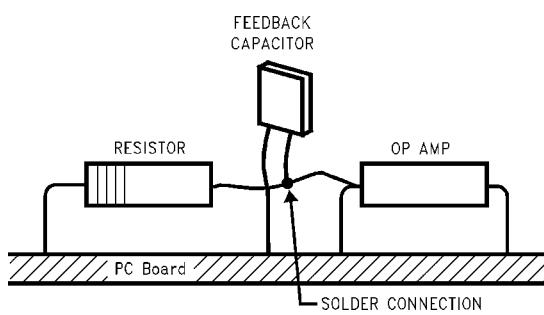


(d) Howland Current Pump

FIGURE 6. Guard Ring Connections

2、3 の回路のためにだけ PC ボードをレイアウトすることが不適切である場合、PC ボード上のガードリングよりもずっと優れたもう一つのテクニックがあります。それは、ボード内にアンプの入力ピンを挿入せずに、空中で折り曲げて空気を絶縁体として利用することができます。空気は優れた絶縁体です。この場合、PC ボード構築における利点のいくつかを放棄しなければなりませんが、時にはポイント間の空中結線を使用する価値は十分にあります。これについては Figure 7 を参照下さい。

アプリケーション・ヒント (つづき)



(入力pinはPCボードから持上げられて部品に直接ハンダ付けされています。他pinは全てPCボードに接続されています。)

FIGURE 7. Air Wiring

バイアス電流のテスト

Figure 8 のテスト方法は程良い精度でバイアス電流のベンチテストを行なうのに適しています。その動作を理解するには、まずスイッチ S2 を一時的に閉じます。S2 が開放された時、次の式が成立します。

$$I_{b^-} = \frac{dV_{OUT}}{dt} \times C_2.$$

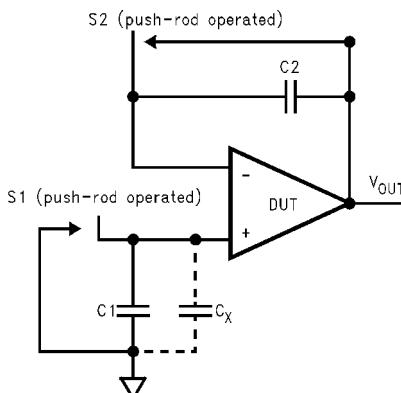


FIGURE 8. Simple Input Bias Current Test Circuit

C2としてはシルバマイカ、NPO セラミック、または空気絶縁の 5pF または 10pF のコンデンサが適しています。 I_{b^-} の大きさを求める時、コンデンサおよびソケットのリーケを考慮しなければなりません。スイッチ S2 はほとんどの時間、短絡されたままにしておく必要があります。そうしなかった場合、コンデンサ C2 の誘電吸収による誤差が生じる可能性があります。

同様に、S1 が一時的に短絡された場合 (S2 を短絡したままで) 次の式が成立します。

$$I_{b^+} = \frac{dV_{OUT}}{dt} \times (C_1 + C_x)$$

ここで C_x は+の入力における浮遊容量です。

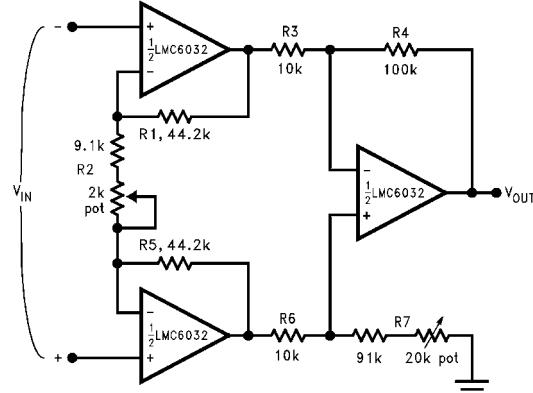
単一電源での代表的なアプリケーション

($V^+ = 5.0 \text{ V}_{DC}$)

単一電源での他のアプリケーション例は LM358 のデータシートに記載されています。LMC6032 は LM358 とピンコンパチブルであり、LM358 より帯域幅が広く、入力抵抗が大きくなっています。こ

れらの特長によって既存の多くの単一電源アプリケーションの性能が改善されています。しかし、LMC6032 の電源範囲は LM358 の場合より狭いことに注意して下さい。

Instrumentation Amplifier

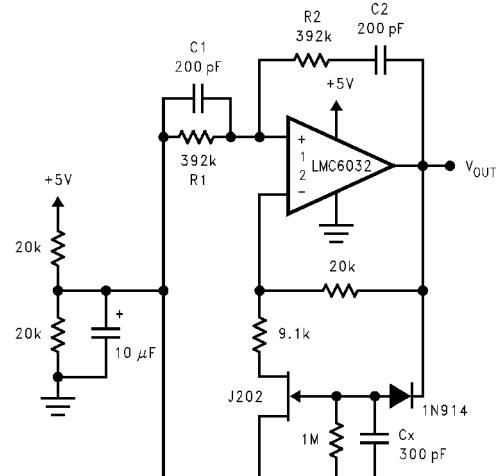


$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

if $R1 = R5$;
 $R3 = R6$,
and $R4 = R7$.
= 100 for circuit shown.

すべての抵抗の誤差は 1% 以下でなければなりません。R3 と R6 および R4 と R7 との整合が CMRR に影響します。R2 によって利得を調整することができます。また、R7 によって CMRR を調整することができます。

Sine-Wave Oscillator



発振周波数は $R1$ 、 $R2$ 、 $C1$ 、および $C2$ によって次のように求められます。

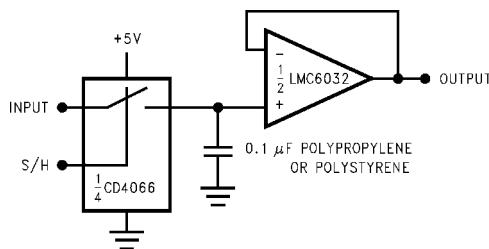
$$f_{OSC} = 1/2 \pi RC$$

ここで、 $R = R1 = R2$ であり、 $C = C1 = C2$ です。

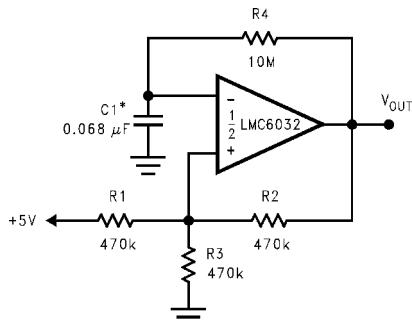
この回路は 4.0V の P-P 出力振幅で 2.0kHz で発振します。

単一電源での代表的なアプリケーション ($V^+ = 5.0 \text{ V}_{\text{DC}}$) (つづき)

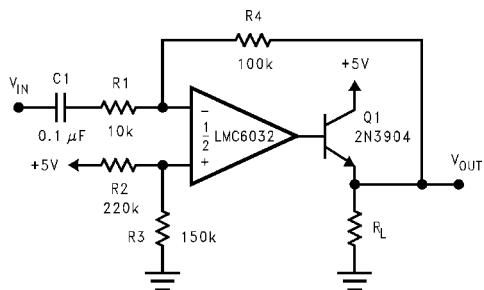
Low-Leakage Sample-and-Hold



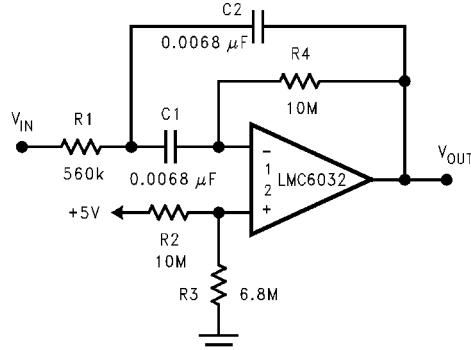
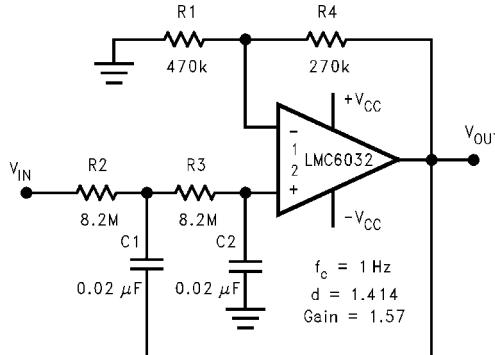
1 Hz Square-Wave Oscillator



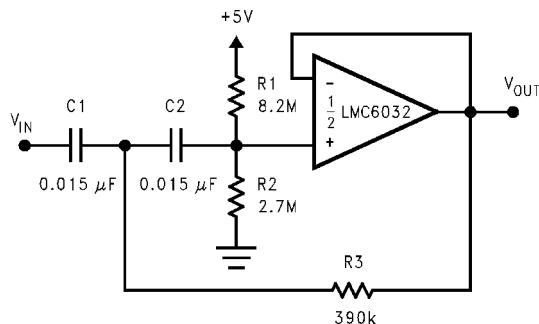
Power Amplifier



10 Hz Bandpass Filter

1 Hz Low-Pass Filter
(Maximally Flat, Dual Supply Only)

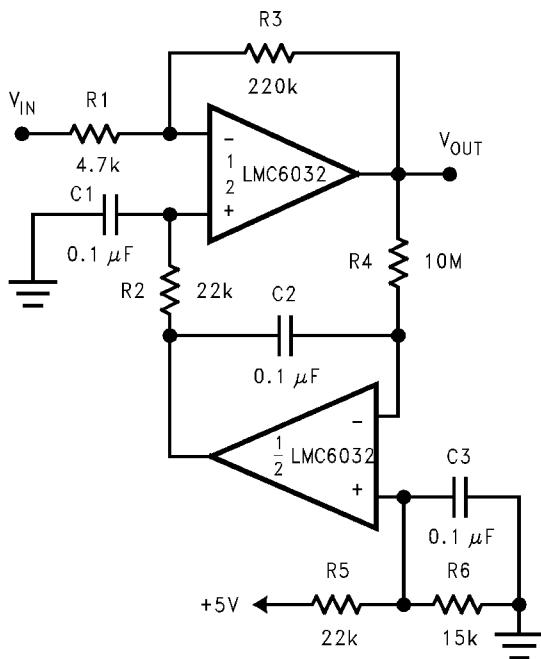
10 Hz High-Pass Filter



$f_c = 10 \text{ Hz}$
 $d = 0.895$
 Gain = 1
 2 dB passband ripple

単一電源での代表的なアプリケーション ($V^+ = 5.0 \text{ V}_{\text{DC}}$) (つづき)

High Gain Amplifier with
Offset Voltage Reduction



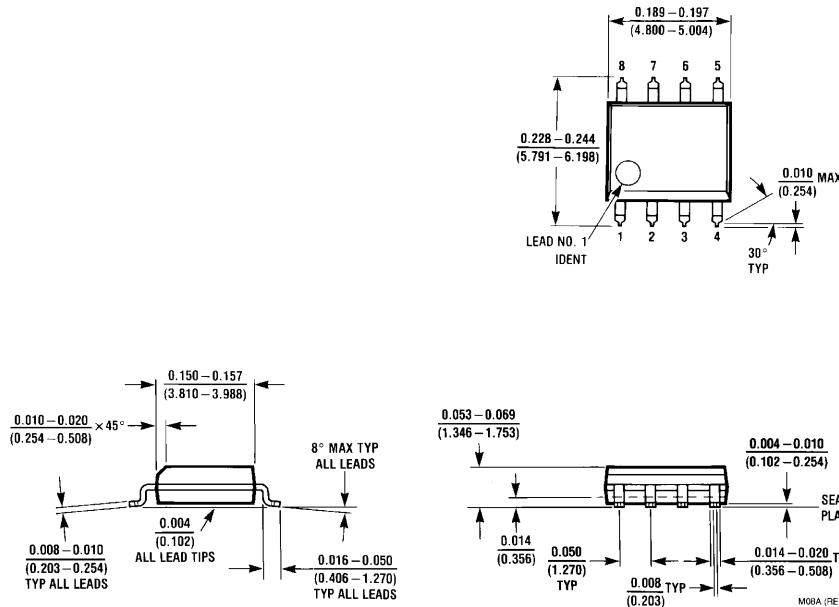
Gain = - 46.8

出力オフセット電圧は下側のアンプの入力オフセット電圧のレベル (Typical 1mV) まで減少します。

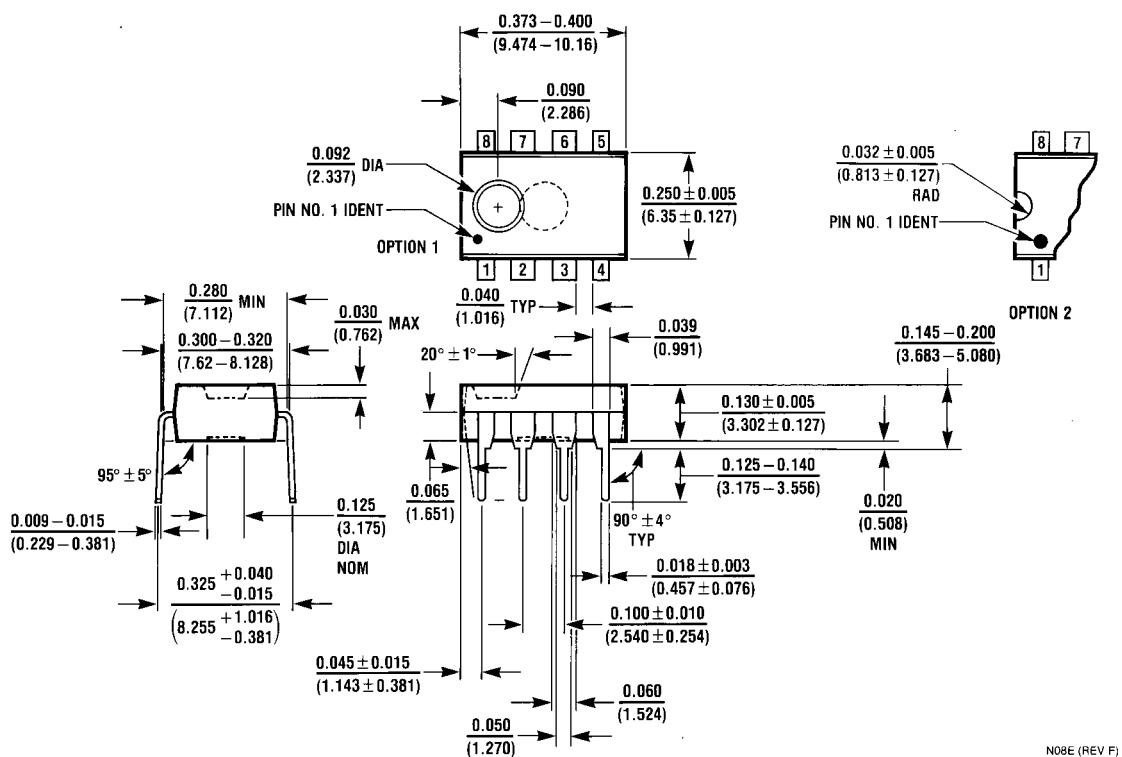
製品情報

Temperature Range	Package	NSC Drawing	Transport Media
Industrial - 40 T_J + 85			
LMC6032IN	8-Pin Molded DIP	N08E	Rail
LMC6032IM	8-Pin Small Outline	M08A	Rail
LMC6032IMX	8-Pin Small Outline	M08A	2.5K Units Tape and Reel

外形寸法図 特記のない限り inches(millimeters)



Small Outline Dual-In-Line Package (M)
Order Number LMC6032IM, LMC6032IMX
NS Package Number M08A



Molded Dual-In-Line Package (N)
Order Number LMC6032IN
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、この不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語／英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

 0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明しておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの默示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任も負いません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 溫・湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上