

LMC6492,LMC6494

LMC6492 Dual/LMC6494 Quad CMOS Rail-to-Rail Input and Output Operational Amplifier



Literature Number: JAJ814

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2000年8月

LMC6492(デュアル)/LMC6494(クワッド) フルシング入出力、CMOS オペアンプ

概要

LMC6492/LMC6494 は、単一電源アプリケーション向けに特別設計されたオペアンプです。動作温度範囲が $-40 \sim +125$ と広いため、車載用システムに最適です。独自の設計手法により、同相電圧範囲は電源電圧を上回る入力信号に対応しており、入力信号が同相電圧範囲を超えた場合でも非直線性の出力誤差は生じません。LMC6492/LMC6494 は CMRR が 82dB と高く、高精度の非反転回路を構成することができます。

LMC6492/LMC6494 では、フルシングの入力信号に対してフルシングの出力振幅が得られるので、5V システムに特に必要な最大のダイナミック・レンジを確保することができます。

150fA の超低入力電流と 120dB の開ループ利得により、高精度のシステムを実現でき、ハイ・インピーダンス源との直接インタフェースが可能です。

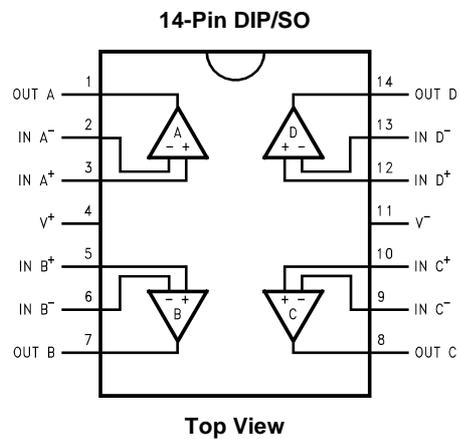
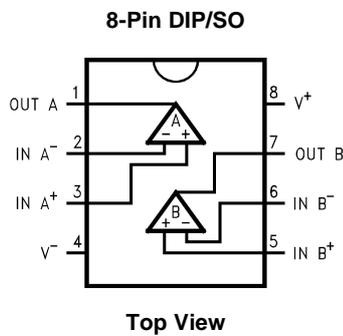
特長 (特記のない限り代表値)

フルシングの入力同相電圧範囲 (全温度範囲に適用)	
20mV の電源電圧範囲にてフルシングの出力振幅 (100k 負荷時)	
5V ~ 15V の動作電源電圧範囲	
優れた CMRR および PSRR	82dB
超低入力電流	150fA
高電圧利得 ($R_L = 100k \Omega$)	120dB
低消費電流 ($V_S = 5V$ 時)	500 μ A (1 アンプあたり)
低オフセット電圧ドリフト	1.0 μ V/

アプリケーション

エアバッグセンサ
車載用トランスデューサ・アンプ
圧力センサ
O₂ センサ
温度センサ
スピードセンサ

ピン配置図



LMC6492(デュアル)/LMC6494(クワッド) フルシング入出力、CMOS オペアンプ

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

ESD 耐圧 (Note 2)	2000V
差動入力電圧	± 電源電圧
入出力ピン電圧	(V ⁺) + 0.3V、(V ⁻) - 0.3V
電源電圧 (V ⁺ - V ⁻)	16V
入力ピン電流	± 5mA
出力ピン電流 (Note 3)	± 30mA
電源ピン電流	40mA
リード温度 (ハンダ付け、10 秒)	260
保存温度範囲	- 65 ~ + 150

接合部温度 (Note 4)

150

動作条件 (Note 1)

電源電圧	2.5V	V ⁺	15.5V
接合部温度範囲			
LMC6492AE、LMC6492BE	- 40	T _J	+ 125
LMC6494AE、LMC6494BE	- 40	T _J	+ 125
熱抵抗 (J _A)			
N パッケージ、8 ピン・モールド DIP	108	/W	
M パッケージ、8 ピン表面実装	171	/W	
N パッケージ、14 ピン・モールド DIP	78	/W	
M パッケージ、14 ピン表面実装	118	/W	

DC 電気的特性

特記のない限り、全てのリミット値は T_J = 25 °C、V⁺ = 5V、V⁻ = 0V、V_{CM} = V_O = V⁺ / 2 および R_L > 1M Ω にて適用されます。
太字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6492AE	LMC6492BE	Units
				LMC6494AE Limit (Note 6)	LMC6494BE Limit (Note 6)	
V _{OS}	Input Offset Voltage		0.11	3.0 3.8	6.0 6.8	mV max
TCV _{OS}	Input Offset Voltage Average Drift		1.0			µV/
I _B	Input Bias Current	(Note 11)	0.15	200	200	pA max
I _{OS}	Input Offset Current	(Note 11)	0.075	100	100	pA max
R _{IN}	Input Resistance		> 10			Tera
C _{IN}	Common-Mode Input Capacitance		3			pF
CMRR	Common-Mode Rejection Ratio	0V V _{CM} 15V V ⁺ = 15V	82	65 60	63 58	dB min
		0V V _{CM} 5V	82	65 60	63 58	
+ PSRR	Positive Power Supply Rejection Ratio	5V V ⁺ 15V, V _O = 2.5V	82	65 60	63 58	dB min
- PSRR	Negative Power Supply Rejection Ratio	0V V ⁻ - 10V, V _O = 2.5V	82	65 60	63 58	dB min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 5V and 15V For CMRR 50 dB	V ⁻ - 0.3	- 0.25 0	- 0.25 0	V max
			V ⁺ + 0.3	V ⁺ + 0.25 V⁺	V ⁺ + 0.25 V⁺	V min
A _V	Large Signal Voltage Gain	R _L = 2 k Ω : Sourcing (Note 7) Sinking	300			V/mV
			40			min

DC 電気的特性 (つづき)

特記のない限り、全てのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ および $R_L > 1\text{M}$ にて適用されます。
太字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6492AE	LMC6492BE	Units
				LMC6494AE Limit (Note 6)	LMC6494BE Limit (Note 6)	
V_O	Output Swing	$V^+ = 5\text{V}$ $R_L = 2\text{k}$ to $V^+ / 2$	4.9	4.8	4.8	V
				4.7	4.7	min
		$V^+ = 15\text{V}$ $R_L = 600$ to $V^+ / 2$	0.1	0.18	0.18	V
				0.24	0.24	max
		$V^+ = 5\text{V}$ $R_L = 600$ to $V^+ / 2$	4.7	4.5	4.5	V
				4.24	4.24	min
		$V^+ = 15\text{V}$ $R_L = 2\text{k}$ to $V^+ / 2$	0.3	0.5	0.5	V
				0.65	0.65	max
		$V^+ = 15\text{V}$ $R_L = 2\text{k}$ to $V^+ / 2$	14.7	14.4	14.4	V
				14.0	14.0	min
$V^+ = 15\text{V}$ $R_L = 600$ to $V^+ / 2$	0.16	0.35	0.35	V		
		0.5	0.5	max		
I_{SC}	Output Short Circuit Current	Sourcing, $V_O = 0\text{V}$	25	16	16	mA
		$V^+ = 5\text{V}$		10	10	
I_{SC}	Output Short Circuit Current	Sinking, $V_O = 5\text{V}$	22	11	11	
		$V^+ = 15\text{V}$		8	8	
I_{SC}	Output Short Circuit Current	Sourcing, $V_O = 0\text{V}$	30	28	28	min
		$V^+ = 15\text{V}$		20	20	
I_S	Supply Current	Sinking, $V_O = 5\text{V}$ (Note 8)	30	30	30	
		$V^+ = 15\text{V}$		22	22	
I_S	Supply Current	LMC6492 $V^+ = +5\text{V}$, $V_O = V^+ / 2$	1.0	1.75	1.75	mA
				2.1	2.1	max
		LMC6492 $V^+ = +15\text{V}$, $V_O = V^+ / 2$	1.3	1.95	1.95	mA
				2.3	2.3	max
I_S	Supply Current	LMC6494 $V^+ = +5\text{V}$, $V_O = V^+ / 2$	2.0	3.5	3.5	mA
				4.2	4.2	max
I_S	Supply Current	LMC6494 $V^+ = +15\text{V}$, $V_O = V^+ / 2$	2.6	3.9	3.9	mA
				4.6	4.6	max

AC 電气的特性

特記のない限り、全てのリミット値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ および $R_L > 1\text{M}\Omega$ にて適用されます。太字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC6492AE	LMC6492BE	Units
				LMC6494AE	LMC6494BE	
				Limit (Note 6)	Limit (Note 6)	
SR	Slew Rate	(Note 9)	1.3	0.7	0.7	$\text{V}/\mu\text{s min}$
				0.5	0.5	
GBW	Gain-Bandwidth Product	$V^+ = 15\text{V}$	1.5			MHz
ϕ_m	Phase Margin		50			Deg
G_m	Gain Margin		15			dB
	Amp-to-Amp Isolation	(Note 10)	150			dB
e_n	Input-Referred Voltage Noise	$F = 1\text{ kHz}$ $V_{\text{CM}} = 1\text{V}$	37			$\frac{\text{nV}}{\sqrt{\text{Hz}}}$
i_n	Input-Referred Current Noise	$F = 1\text{ kHz}$	0.06			$\frac{\text{pA}}{\sqrt{\text{Hz}}}$
T.H.D.	Total Harmonic Distortion	$F = 1\text{ kHz}$, $A_V = -2$ $R_L = 10\text{ k}\Omega$, $V_O = -4.1\text{ V}_{\text{PP}}$	0.01			%
		$F = 10\text{ kHz}$, $A_V = -2$ $R_L = 10\text{ k}\Omega$, $V_O = 8.5\text{ V}_{\text{PP}}$ $V^+ = 10\text{V}$	0.01			

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作条件」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電气的特性」を参照下さい。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5kΩ を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作にて適用されます。周囲温度上昇時に連続短絡状態になると、150°C の最大許容接合部温度を超えることがあります。±30mA を超える出力短絡電流が長時間続くと信頼性が低下することがあります。

Note 4: 最大消費電力は、最大接合部温度 $T_{\text{J(max)}}$ 、接合部・周囲温度間熱抵抗 θ_{JA} 、および周囲温度 T_{A} により決まります。任意の周囲温度における最大許容消費電力は、 $P_{\text{D}} = (T_{\text{J(max)}} - T_{\text{A}}) / \theta_{\text{JA}}$ から求められます。全ての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は $T_{\text{A}} = +25^\circ\text{C}$ で得られる最も標準的な数値です。

Note 6: 全てのリミット値 (Limit) は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 7: $V^+ = 15\text{V}$ 、 $V_{\text{CM}} = 7.5\text{V}$ 、および R_L を 7.5V に接続します。電流ソース試験では 7.5V V_O 11.5V、電流シンク試験では 3.5V V_O 7.5V が適用されます。

Note 8: 13V を超える V^+ に出力を短絡すると、信頼性が低下するため避けて下さい。

Note 9: $V^+ = 15\text{V}$ 、10V のステップ入力を持つ電圧フォロワーとして接続します。規定される数値は正および負のスルーレートのいずれか遅いほうです。

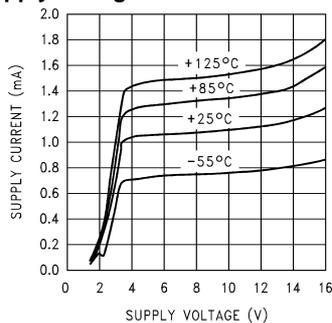
Note 10: 入力についての記述。 $V^+ = 15\text{V}$ および $R_L = 100\text{k}\Omega$ を 7.5V に接続します。各アンプは順に 1kHz で励起され、出力電圧 $V_O = 12\text{V}_{\text{PP}}$ が生成されます。

Note 11: 保証されるリミット値は、テスターによる測定値を示すもので、デバイスの性能を示すものではありません。実際の性能は代表値 (Typical) に反映されます。

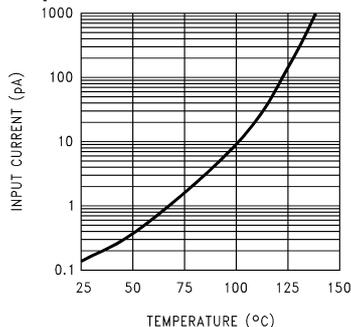
代表的な性能特性

特記のない限り、 $V_{\text{S}} = +15\text{V}$ 、単一電源、 $T_{\text{A}} = 25^\circ\text{C}$ にて適用

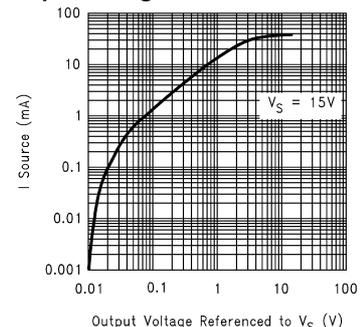
Supply Current vs Supply Voltage



Input Current vs Temperature



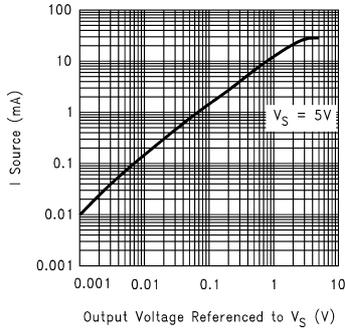
Sourcing Current vs Output Voltage



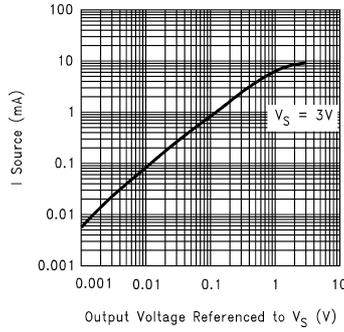
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

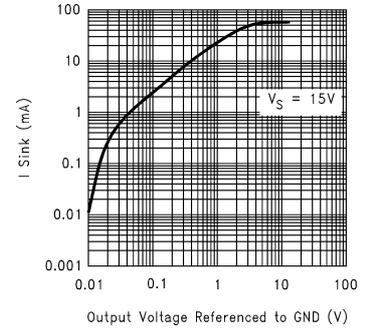
Sourcing Current vs Output Voltage



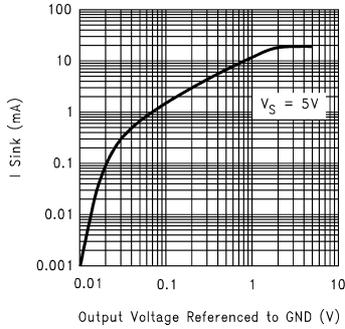
Sourcing Current vs Output Voltage



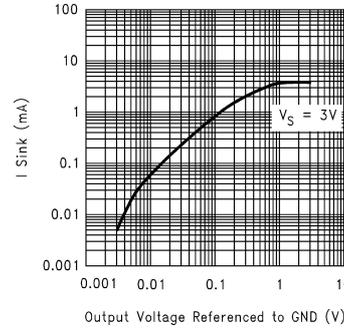
Sinking Current vs Output Voltage



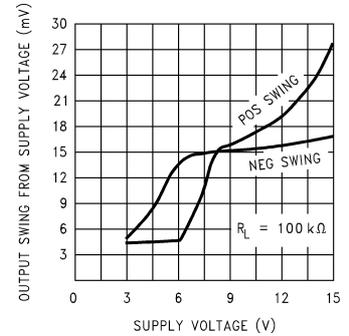
Sinking Current vs Output Voltage



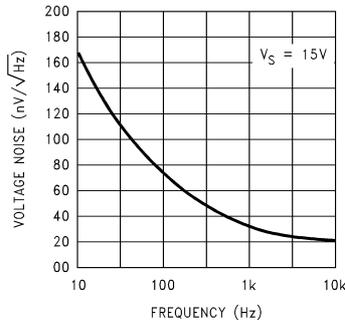
Sinking Current vs Output Voltage



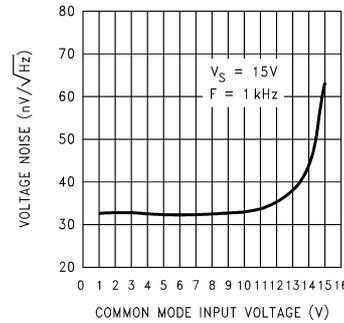
Output Voltage Swing vs Supply Voltage



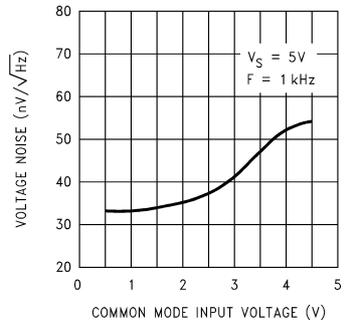
Input Voltage Noise vs Frequency



Input Voltage Noise vs Input Voltage



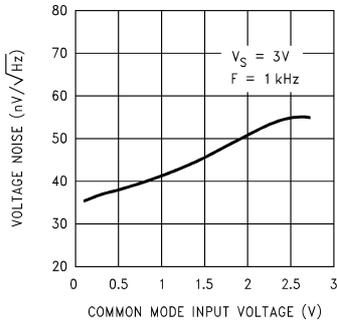
Input Voltage Noise vs Input Voltage



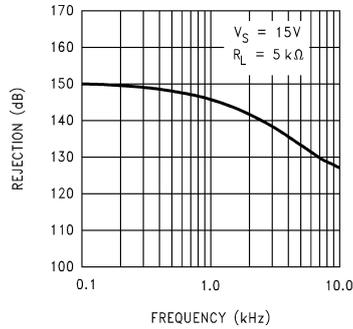
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

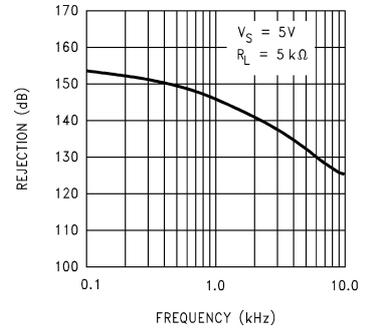
Input Voltage Noise vs Input Voltage



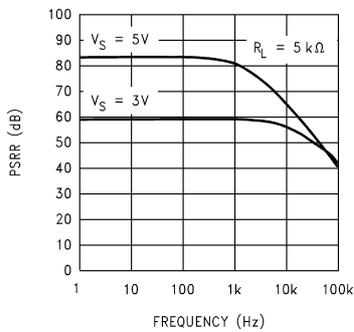
Crosstalk Rejection vs Frequency



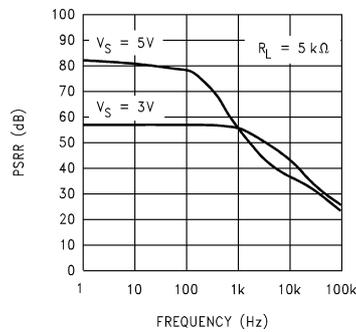
Crosstalk Rejection vs Frequency



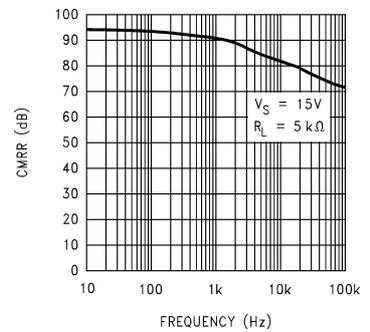
Positive PSRR vs Frequency



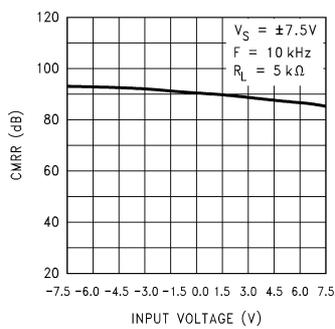
Negative PSRR vs Frequency



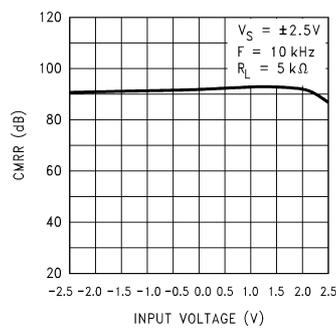
CMRR vs Frequency



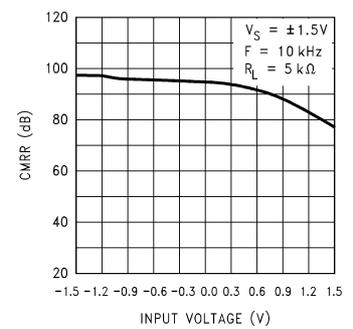
CMRR vs Input Voltage



CMRR vs Input Voltage



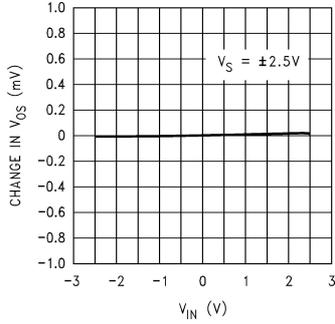
CMRR vs Input Voltage



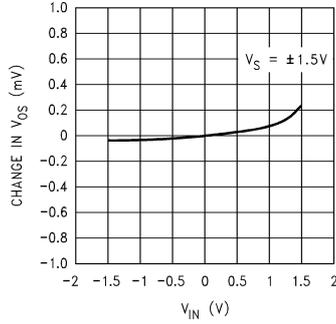
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

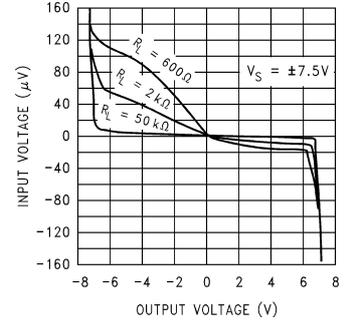
V_{OS} vs CMR



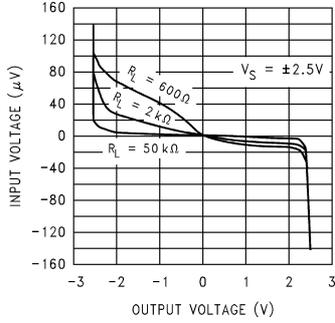
V_{OS} vs CMR



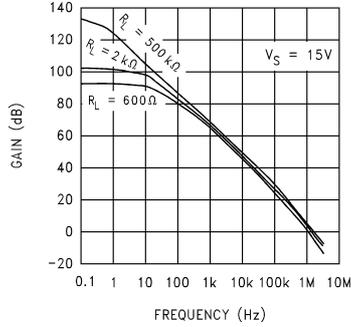
Input Voltage vs Output Voltage



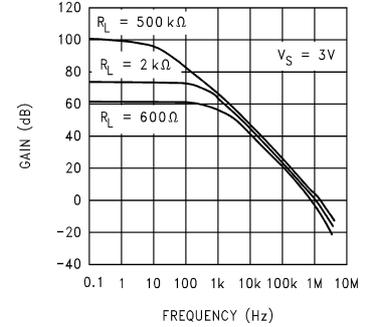
Input Voltage vs Output Voltage



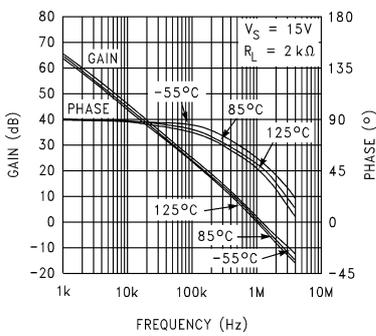
Open Loop Frequency Response



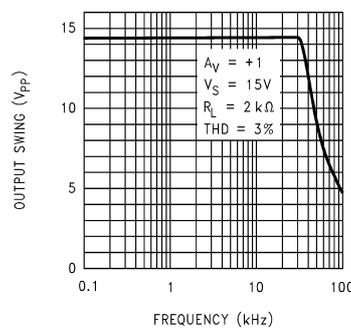
Open Loop Frequency Response



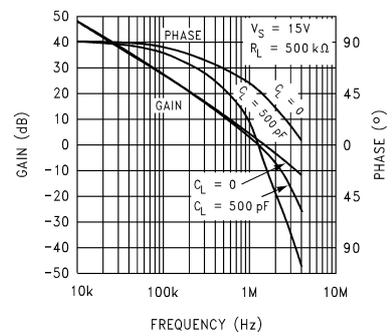
Open Loop Frequency Response vs Temperature



Maximum Output Swing vs Frequency



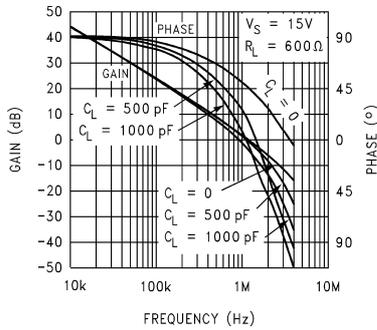
Gain and Phase vs Capacitive Load



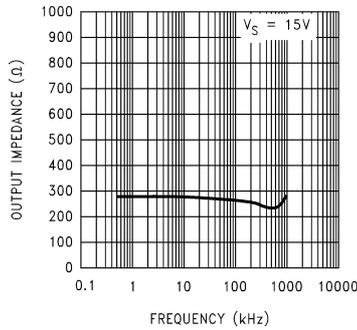
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

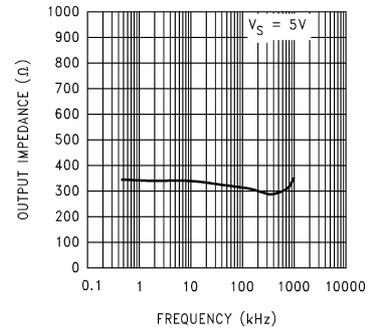
Gain and Phase vs Capacitive Load



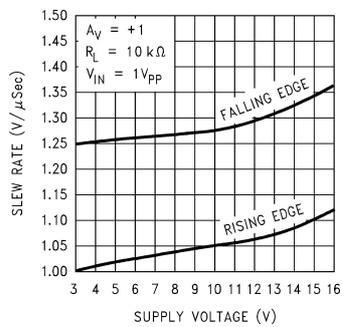
Open Loop Output Impedance vs Frequency



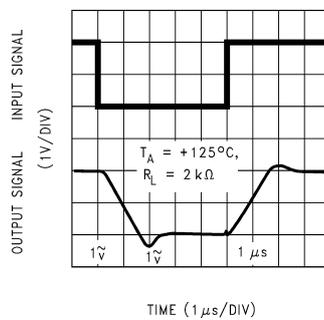
Open Loop Output Impedance vs Frequency



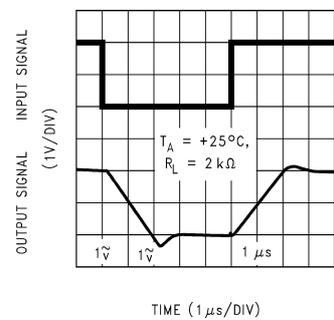
Slew Rate vs Supply Voltage



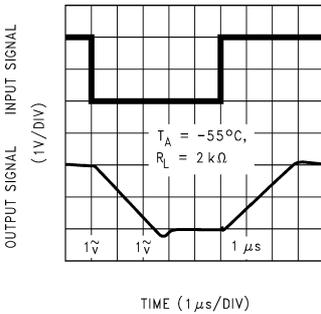
Non-Inverting Large Signal Pulse Response



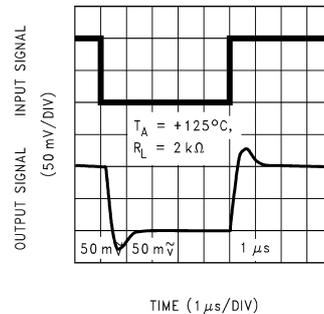
Non-Inverting Large Signal Pulse Response



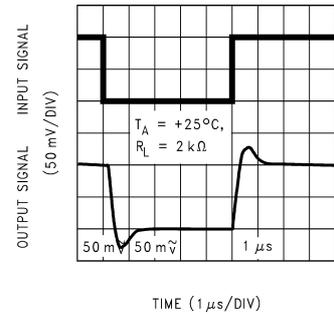
Non-Inverting Large Signal Pulse Response



Non-Inverting Small Signal Pulse Response



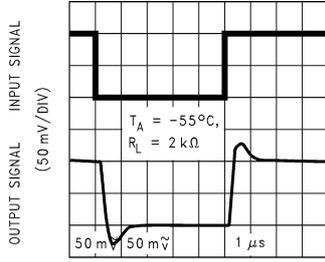
Non-Inverting Small Signal Pulse Response



代表的な性能特性 (つづき)

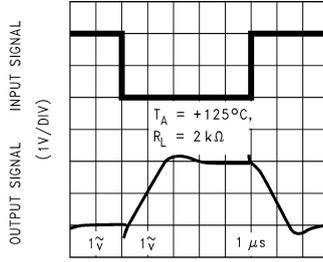
特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

Non-Inverting Small Signal Pulse Response



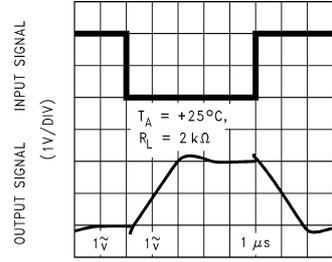
TIME (1 μs/DIV)

Inverting Large Signal Pulse Response



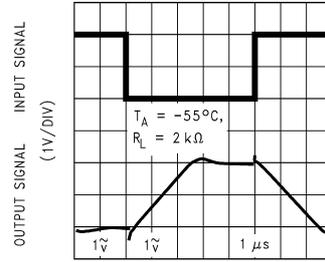
TIME (1 μs/DIV)

Inverting Large Signal Pulse Response



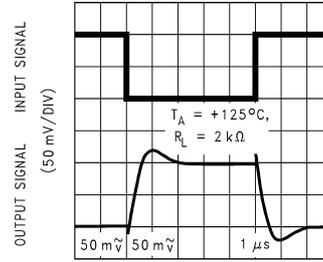
TIME (1 μs/DIV)

Inverting Large Signal Pulse Response



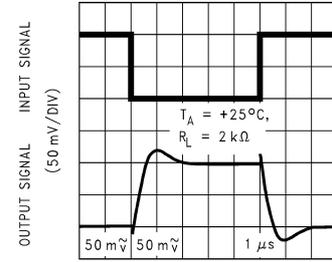
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response



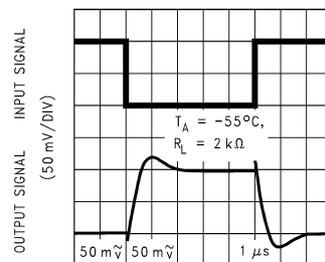
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response



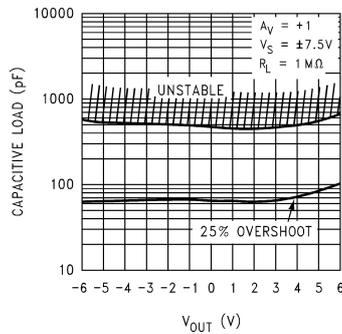
TIME (1 μs/DIV)

Inverting Small Signal Pulse Response

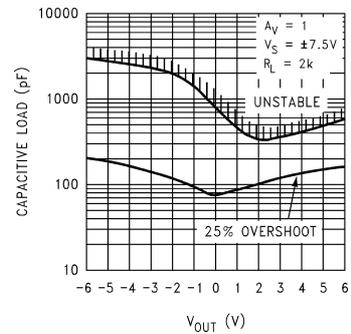


TIME (1 μs/DIV)

Stability vs Capacitive Load



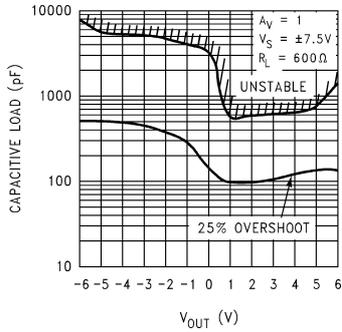
Stability vs Capacitive Load



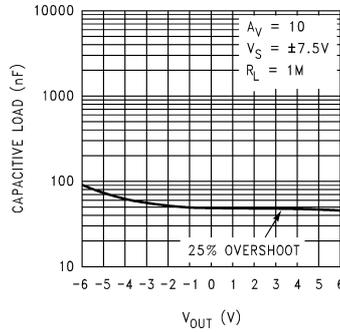
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +15V$ 、単一電源、 $T_A = 25$ にて適用

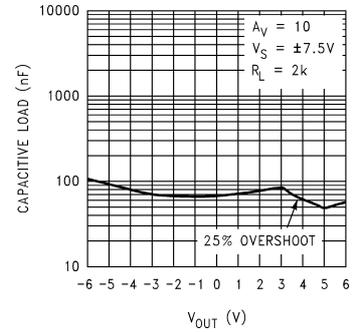
Stability vs Capacitive Load



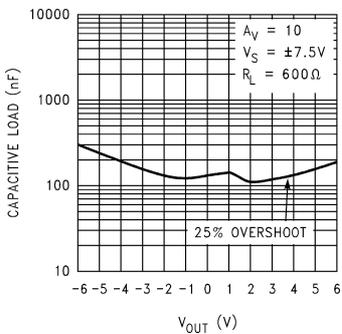
Stability vs Capacitive Load



Stability vs Capacitive Load



Stability vs Capacitive Load



アプリケーション・ヒント

入力同相電圧範囲

Bi-FET アンプと異なり、LMC6492/4 は入力電圧が負側の電源電圧を超えても、出力の位相が反転することはありません。Figure 1 の波形写真は、入力電圧が正側および負側の両電源を超えても出力の位相が反転しないことを示しています。

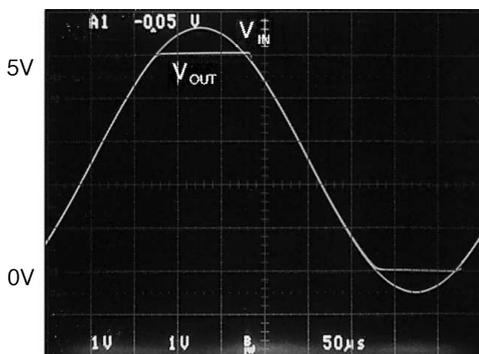


FIGURE 1. An Input Voltage Signal Exceeds the LMC6492/4 Power Supply Voltages with No Output Phase Inversion

室温での絶対最大入力電圧は、正側および負側の電源電圧プラス 300mV です。この絶対最大定格を大幅に超える電圧が印加されると、Figure 2 に示すように入力端子に過剰電流が流れ、信頼性の低下原因となります。

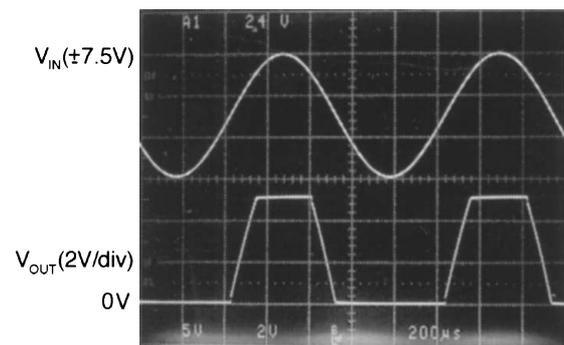


FIGURE 2. A $\pm 7.5V$ Input Signal Greatly Exceeds the 5V Supply in Figure 3 Causing No Phase Inversion Due to R_I

入力電流がこの定格を超える場合は、Figure 3 に示すように入力抵抗 (R_I) を付加し、最大入力電流を $\pm 5mA$ に外部的に制限しなければなりません。

アプリケーション・ヒント (つづき)

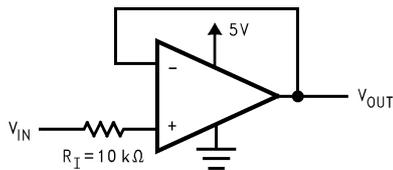


FIGURE 3. R_1 Input Current Protection for Voltages Exceeding the Supply Voltages

フルスイング出力

LMC6492/4 の出力抵抗は、 $V_S = 5V$ の場合でソース時に約 110、シンク時に約 80 となります。この出力抵抗値を用いれば、負荷の関数として最大出力電圧振幅を概算することができます。

入力容量の補償

一般に、LMC6492/4 などの超低入力電流アンプでは、大きな値のフィードバック抵抗を使用します。

LMC6492/4 は幅広い動作条件範囲で非常に安定して動作しますが、大きな値のフィードバック抵抗を用いて必要なパルス応答を得る場合は、特別な注意が必要です。フィードバック抵抗値が大きいと、トランスデューサ、フォトダイオード、および回路基板の寄生容量によって小さな値の入力容量でも反応してしまい、位相マージンが減少します。

ハイ入力インピーダンスを必要とする場合は、LMC6492/4 を保護して下さい。入力ラインを保護することでリーク電流を低減できるほか、浮遊入力容量も低く抑えることができます。（“ハイ・インピーダンス仕様のプリント基板レイアウト”の項を参照）

入力容量の影響は、フィードバック抵抗の近くにフィードバック・コンデンサ (C_f) を付加することによって補償することができます (Figure 1 参照)。フィードバック・コンデンサを付加する場合は、まず次のように C_f の値を概算します：

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

または

$$R_1 C_{IN} \leq R_2 C_f$$

通常、正確な C_{IN} 値を求めることは困難なので、希望のパルス特性が得られるように試行的に C_f を調整します。入力容量の補償に関する詳細は、LMC660 および LMC662 のデータシートを参照して下さい。

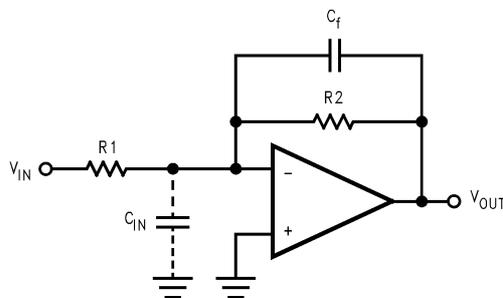


FIGURE 4. Cancelling the Effect of Input Capacitance

容量性負荷の許容範囲

全てのフルスイング出力振幅オペアンプは、出力段に電圧利得を持っていません。通常、この積分回路段には補償コンデンサが内蔵されています。ドミナント・ポールの周波数位置はアンプの抵抗負荷によって影響されます。適切な抵抗負荷を容量性負荷に並列接続することで、容量性負荷に対するドライブ能力を最適化することができます（“代表的な性能特性”の特性曲線を参照）。

多くのオペアンプの場合、容量性負荷を直接接続すると位相マージンが減少します。この容量性負荷とオペアンプの出力インピーダンスが組み合わさると、フィードバック・ループにポールが形成されます。このポールはアンプのユニティ・ゲイン・クロスオーバー周波数において位相遅れを引き起こし、結果として発振やアンダーダンプ・パルス応答の原因になります。オペアンプによる容量性負荷のドライブは、2、3 の外付け部品を用いて間接的に行うことができます (Figure 5 参照)。

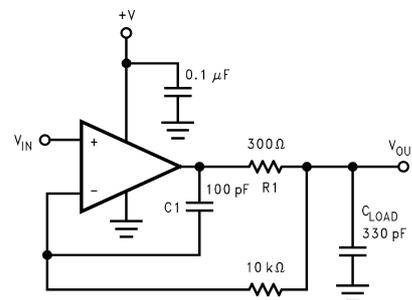


FIGURE 5. LMC6492/4 Noninverting Amplifier, Compensated to Handle Capacitive Loads

ハイ・インピーダンス仕様のプリント基板レイアウト

一般に知られているように、リーク電流を 1000pA 以下に抑えて動作させなければならない回路では、プリント基板レイアウトの最適化が必要です。150fA (代表値) の超低バイアス電流を規定している LMC6492/4 の場合も例外ではありません。幸い、リーク電流を抑える方法は簡単です。まず、たとえ許容できるほど少ないと思ってもプリント基板の表面リーク電流を無視しないことです。高湿状態に置かれていたり、ほこりや汚れが多いとリーク量がかなり大きくなるからです。

表面リークの影響を最小限に抑えるためには、LMC6492/4 の入力部と入力部に接続されている部品の端子をガードリングで完全に囲みます (Figure 6 参照)。ただし、さらに効果を上げるためには、プリント基板の両面にガードリングを取り付け、銅箔をアンプの入力部と同じ電圧に接続します (これにより、同一電位の 2 ポイント間にリーク電流は流れません)。例えば、プリント基板のパターンパッド間抵抗が 10^{12} (一般に非常に大きな抵抗値と見なされる) の場合、パターンが入力部パッドに隣接している 5V バスであれば、5pA のリーク電流が発生します。

この結果、LMC6492/4 の実際の性能が 1/33 に低下します。ただし、ガードリングを入力部の 5mV 以内に保てば、 10^{11} の抵抗でもリーク電流は 0.05pA に過ぎません。標準オペアンプ構成におけるガードリングの代表的な接続方法については、Figure 7a ~ c を参照して下さい。

アプリケーション・ヒント (つづき)

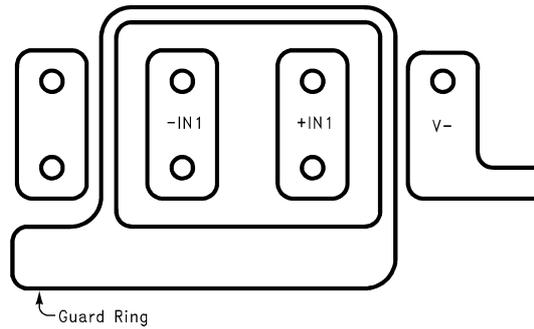
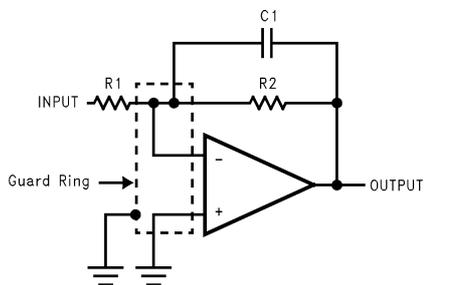
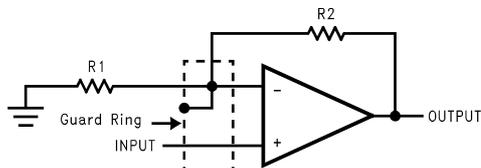


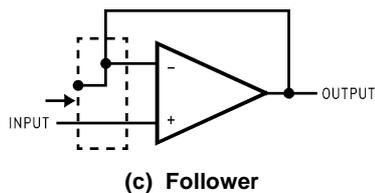
FIGURE 6. Examples of Guard Ring in PC Board Layout



(a) Inverting Amplifier



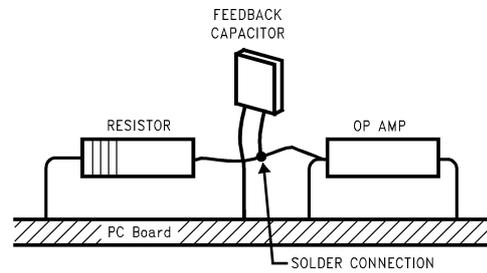
(b) Non-Inverting Amplifier



(c) Follower

FIGURE 7. Typical Connections of Guard Rings

2、3の回路のためにプリント基板のレイアウトを行わなくても、プリント基板のガードリングより先さらに良い方法があります。基板にアンプの入力端子を挿入せずに、空中で折り曲げて空気を絶縁体として利用することです。空気は優れた絶縁体です。この場合、プリント基板構成における利点をいくつか放棄しなければなりません。場合によってはポイント・ツー・ポイントの空中結線 (Figure 8 参照) を用いる価値は十分にあります。

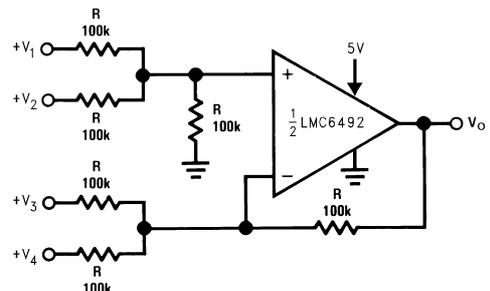


(入力端子はプリント基板から持ち上げ、構成部品に直接ハンダ付けします。他の端子は、すべてプリント基板に接続します。)

FIGURE 8. Air Wiring

アプリケーション回路例

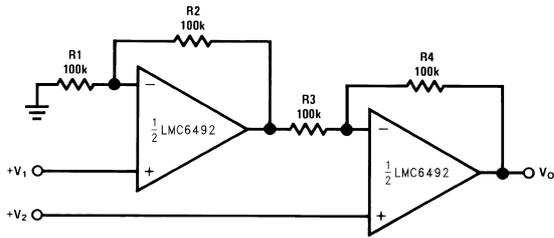
DC 加算アンプ ($V_{IN} = 0V_{DC}$ 、 $V_O = V_{DC}$)



ここで、 $V_O = V_1 + V_2 - V_3 - V_4$
 $V_1 + V_2 > (V_3 + V_4)$ 、したがって $V_O > 0V_{DC}$

アプリケーション回路例 (つづき)

ハイ入力Z、DC 差動アンプ



For

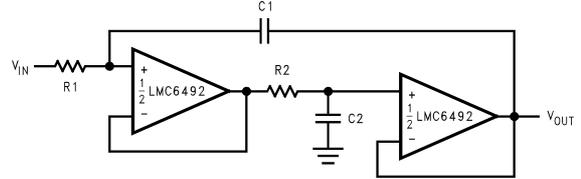
$$\frac{R1}{R2} = \frac{R4}{R3}$$

(CMRR はこの抵抗比のマッチングに依存) の場合、

$$V_O = 1 + \frac{R4}{R3} (V_2 - V_1)$$

したがって、 $V_O = 2 (V_2 - V_1)$

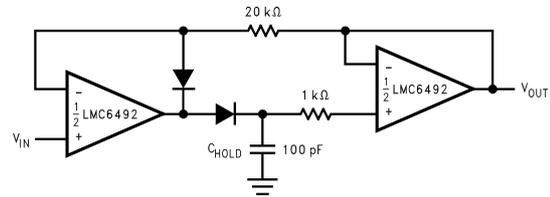
フルシング単一電源ローパス・フィルタ減衰率



$$R1 = R2, C1 = C2; f = \frac{1}{2\pi R1 C1}; \text{Damping Factor} = \frac{1}{2} \sqrt{\frac{C2}{C1}} \sqrt{\frac{R2}{R1}}$$

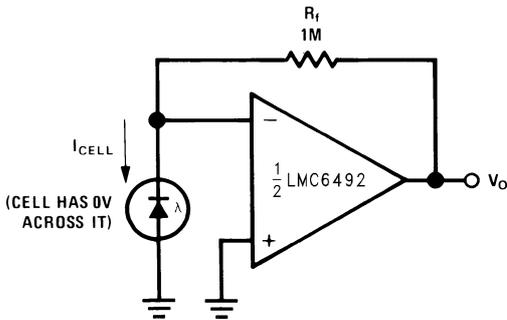
このローパス・フィルタは、A/D コンバータと同一電源のアンチエイリアス・フィルタとして使用することができます。また、LMC6492/4 の超低入力電流の利点を活かし、フィルタの設計を行うことができます。この場合、大きな値の抵抗を用いても、超低入力電流によって僅かなオフセット誤差が生じます。その代わりに小容量のコンデンサが使用可能になり、基板面積の削減と低コスト化を実現することができます。

フルシング・ピークキャプチャ・レンジ、低電圧ピークディテクタ

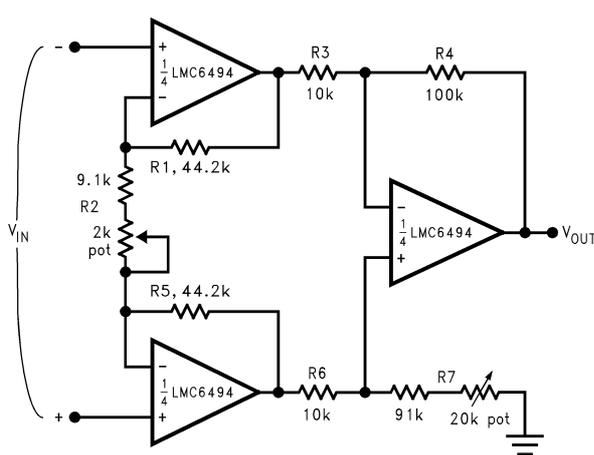


誘電吸収とリークは、ポリスチレンまたはポリプロピレンのホールド・コンデンサ (CH) を使用し、最小限に抑えることができます。ドレープ・レートは、主に CH 値とダイオードのリーク電流によって決まります。ドレープを最小にするには、低リーク電流のダイオードを選択して下さい。

光電池アンプ



インストルメンテーション・アンプ



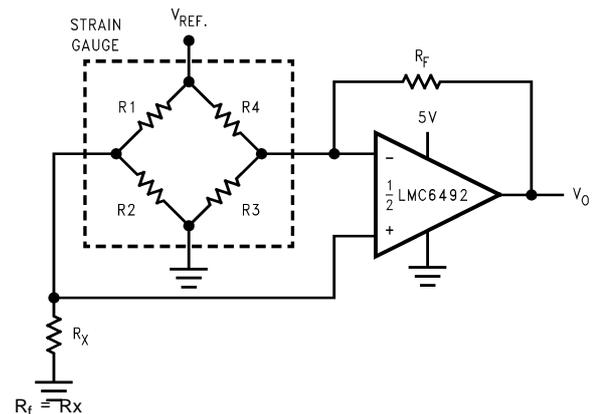
$R1 = R5, R3 = R6, R4 = R7$ とすると

$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

この回路 ($R2 = 9.3k$) の場合、

$$A_V \approx 100$$

圧力センサ



$$R_f = R_x$$

$$R_f \gg R1, R2, R3, \text{ and } R4$$

$$V_O = \left(\frac{R2}{R1 + R2} - \frac{R3}{R4 + R3} \right) \frac{R_f (R3 + R4)}{R3 R4} V_{REF}$$

マニホールド絶対圧力センサのアプリケーションでは、ひずみ計をエンジン・ユニット内の吸気マニホールドに取り付けます。吸気圧力により、センス抵抗 $R1, R2, R3, R4$ の抵抗値が変動します。 $R2$ と $R4$ の値は $R1$ と $R3$ の減少量に比例して増加し、この結果、アンプ入力に差動電圧が生じます。アンプの利得は R_f で調整します。

SPICE マクロモデル

LMC6492/4 用に SPICE マクロモデルが用意されています。このモデルでは、以下の正確なシミュレーションを行うことができます：

- 入力同相電圧範囲
- 周波数・過渡応答特性
- GBW(ゲイン帯域幅)と負荷条件の関係

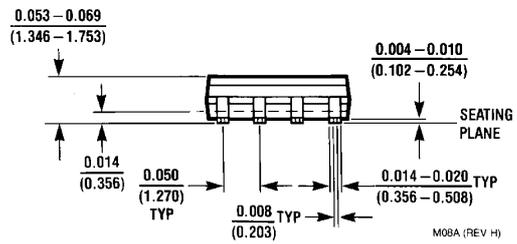
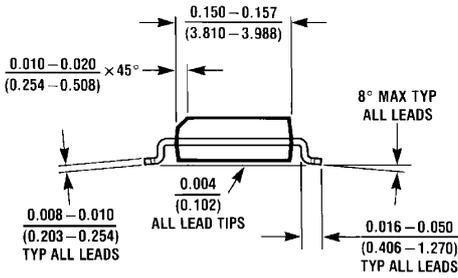
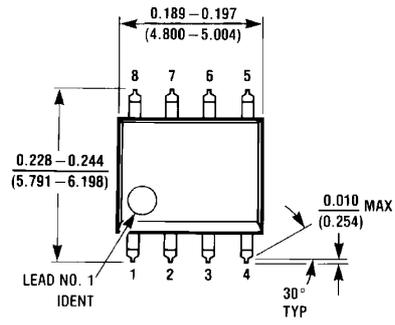
- 待機時および動作時の消費電流
- 出力振幅と負荷条件の関係

さらに、マクロモデル・ディスクにリストされているその他の各特性。オペンプ・スライス・モデルのライブラリ・ディスクの入手については、最寄りのナショナル セミコンダクター 社販売代理店および営業担当までお問い合わせ下さい。

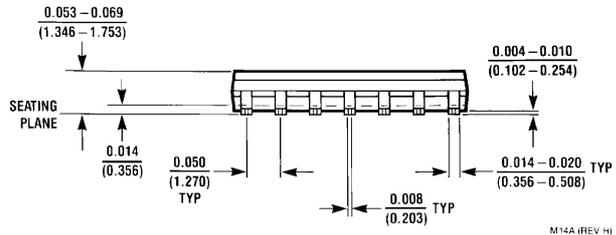
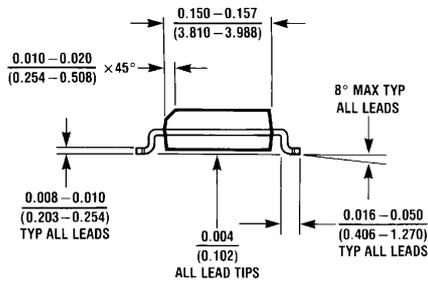
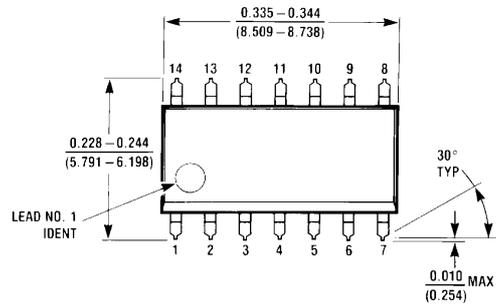
製品情報

Package	Temperature Range	Transport Media	NSC Drawing
	Extended - 40 ~ + 125		
8-Pin Small Outline	LMC6492AEM	Rails	M08A
	LMC6492BEM	Tape and Reel	
	LMC6492AEMX		Tape and Reel
	LMC6492BEMX		
8-Pin Molded DIP	LMC6492AEN	Rails	N08A
	LMC6492BEN		
14-Pin Small Outline	LMC6494AEM	Rails	M14A
	LMC6494BEM	Tape and Reel	
	LMC6494AEMX		Tape and Reel
	LMC6494BEMX		
14-Pin Molded DIP	LMC6494AEN	Rails	N14A
	LMC6494BEN		

外形寸法図 特記のない限り inches (millimeters)

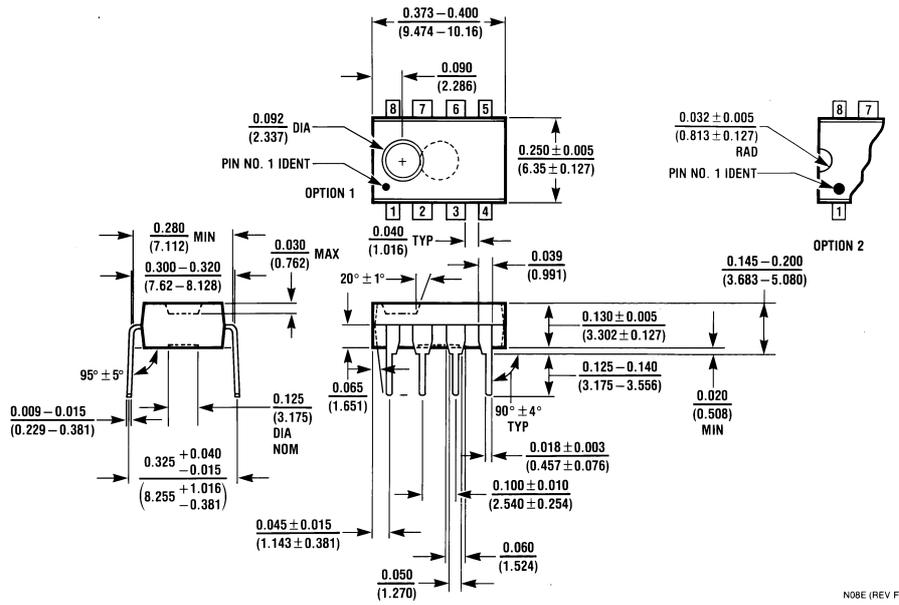


8-Pin Small Outline Package
Order Number LMC6492AEM or LMC6492BEM
NS Package Number M08A



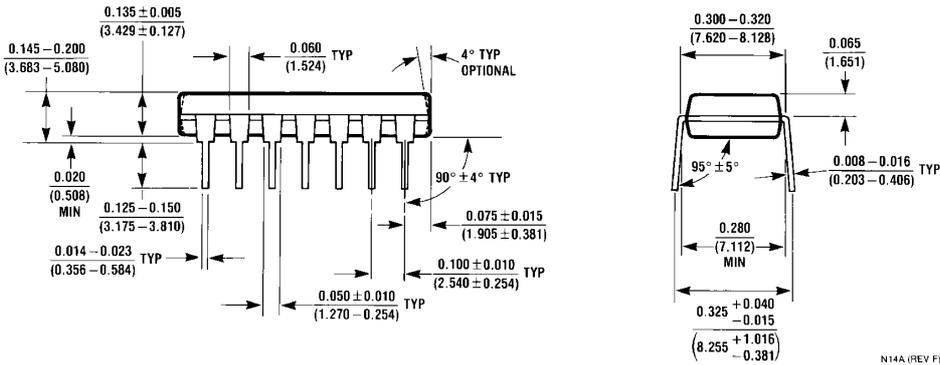
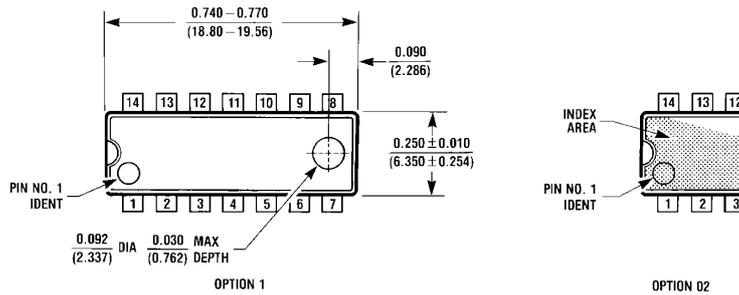
14-Pin Small Outline Package
Order Number LMC6494AEM or LMC6494BEM
NS Package Number M14A

外形寸法図 特記のない限り inches (millimeters) (つづき)



NOBE (REV F)

8-Lead (0.300 Wide) Molded Dual-In-Line Package
 Order Number LMC6492AEN or LMC6492BEN
 NS Package Number N08A



N14A (REV F)

14-Lead Molded Dual-In-Line Package
 Order Number LMC6494AEN or LMC6494BEN
 NS Package Number N14A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

 0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上