

# LMC660

*LMC660 CMOS Quad Operational Amplifier*



Literature Number: JAJSB4

## LMC6660

### CMOS クワッドオペアンプ

#### 概要

LMC6660 は単一電源での動作に最適な CMOS クワッドオペアンプです。特長として、+5V ~ +15.5V の広範な動作電圧、電源電圧 グラウンド間（フルスイング）出力振幅、さらにグラウンドを含む広い同相入力範囲を備えています。新設計技術の採用により、従来 CMOS アンプの性能を制約していた問題点を解消しています。入力オフセット電圧、ドリフト、および広帯域雑音、さらには実際の負荷（2k および 600  $\Omega$ ）に対する電圧利得は、一般に使用されている他のバイポーラ・オペアンプ製品と同じか、またはそれ以上です。

このデバイスはナショナル セミコンダクター社の革新的な Double-Poly Silicon-Gate CMOS プロセス技術を駆使して設計・製造されています。

これと同じ特長をもつオペアンプには、CMOS デュアルオペアンプがあります。詳細については LMC662 のデータシートを参照ください。

#### 特長

フルスイング出力スイング

2k および 600k  $\Omega$  の負荷で特性を規定

高電圧利得

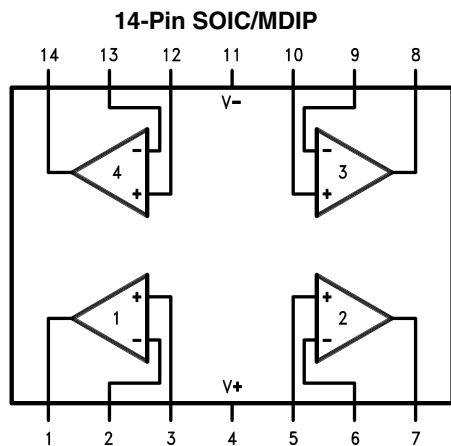
126dB

低入力オフセット電圧	3mV
低オフセット電圧ドリフト	1.3 $\mu$ V/
超低入力バイアス電流	2fA
$V^-$ を含む広い同相入力電圧範囲	
+5V ~ +15.5V の動作電圧範囲	
$I_{SS} = 375 \mu$ A/Amp (電源電圧から独立)	
低歪率	10kHz で 0.01%
スルーレート	1.1V/ $\mu$ s

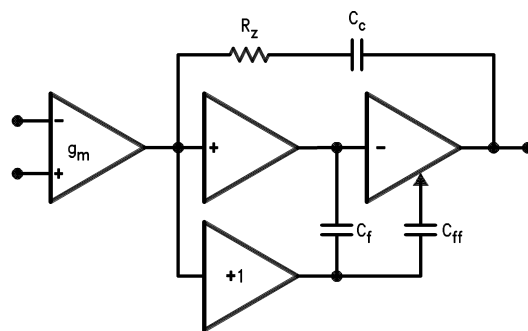
#### アプリケーション

- 高インピーダンスのバッファ、またはプリアンプ
- 高精度電流 / 電圧コンバータ
- 長時間積分器
- サンプル & ホールド回路
- ピークディテクタ
- 医療計測機器
- 工業用制御機器
- 自動車用センサアンプ

#### ピン配置図



#### LMC6660 Circuit Topology (Each Amplifier)



**絶対最大定格** (Note 3)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
 関連する電気的信頼性試験方法の規格を参照ください。

消費電力 (Note 2)  
 接合部温度 150  
 ESD 耐圧 (Note 8) 1000V

差動入力電圧 ±電源電圧  
 電源電圧 16V  
 $V^+$ への出力短絡 (Note 11)  
 $V^-$ への出力短絡 (Note 1)  
 リード温度 (ハンダ付け、10 秒) 260  
 保存温度範囲 - 65 ~ + 150  
 入出力ピン電圧 ( $V^+$ ) + 0.3V、( $V^-$ ) - 0.3V  
 出力ピン電流 ± 18 mA  
 入力ピン電流 ± 5 mA  
 電源ピン電流 35 mA

**動作定格**

温度範囲  
 LMC660AI - 40  $T_J$  + 85  
 LMC660C 0  $T_J$  + 70  
 電源電圧範囲 4.75V ~ 15.5V  
 消費電力 (Note 9)  
 熱抵抗 ( $J_A$ ) (Note 10)  
 14 ピン SOIC 85 /W  
 14 ピン MDIP 115 /W

**DC 電気的特性**

特記のない限り、すべての規格値は  $T_J = + 25$  にて保証されます。太字にて表記される数値は全温度動作範囲にて保証されます。  
 特記のない限り、 $V^+ = + 5V$ 、 $V^- = 0V$ 、 $V_{CM} = + 1.5V$ 、 $V_O = + 2.5V$  および  $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC660AI	LMC660C	Units
			Limit (Note 4)	Limit (Note 4)	
Input Offset Voltage		1	3 <b>3.3</b>	6 <b>6.3</b>	mV max
Input Offset Voltage Average Drift		1.3			$\mu V/^\circ C$
Input Bias Current		0.002	<b>4</b>	<b>2</b>	pA max
Input Offset Current		0.001	<b>2</b>	<b>1</b>	pA max
Input Resistance		>1			Tera $\Omega$
Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 12.0V$ $V^+ = 15V$	83	70 <b>68</b>	63 <b>62</b>	dB min
Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 15V$ $V_O = 2.5V$	83	70 <b>68</b>	63 <b>62</b>	dB min
Negative Power Supply Rejection Ratio	$0V \leq V^- \leq -10V$	94	84 <b>83</b>	74 <b>73</b>	dB min
Input Common-Mode Voltage Range	$V^+ = 5V$ & $15V$ For CMRR $\geq 50$ dB	-0.4	-0.1 <b>0</b>	-0.1 <b>0</b>	V max
		$V^+ - 1.9$	$V^+ - 2.3$ <b><math>V^+ - 2.5</math></b>	$V^+ - 2.3$ <b><math>V^+ - 2.4</math></b>	V min
Large Signal Voltage Gain	$R_L = 2$ k $\Omega$ (Note 5) Sourcing	2000	440 <b>400</b>	300 <b>200</b>	V/mV min
		500	180 <b>120</b>	90 <b>80</b>	V/mV min
	$R_L = 600\Omega$ (Note 5) Sourcing	1000	220 <b>200</b>	150 <b>100</b>	V/mV min
		250	100 <b>60</b>	50 <b>40</b>	V/mV min

## DC 電気的特性 (つづき)

特記のない限り、すべての規格値は  $T_J = +25$  にて保証されます。太字にて表記される数値は全温度動作範囲にて保証されます。  
 特記のない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = +1.5V$ 、 $V_O = +2.5V$  および  $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC660AI	LMC660C	Units	
			Limit (Note 4)	Limit (Note 4)		
Output Swing	$V^+ = 5V$ $R_L = 2\text{ k}\Omega$ to $V^+/2$	4.87	4.82 <b>4.79</b>	4.78 <b>4.76</b>	V min	
		0.10	0.15 <b>0.17</b>	0.19 <b>0.21</b>	V max	
		$V^+ = 5V$ $R_L = 600\Omega$ to $V^+/2$	4.61	4.41 <b>4.31</b>	4.27 <b>4.21</b>	V min
			0.30	0.50 <b>0.56</b>	0.63 <b>0.69</b>	V max
		$V^+ = 15V$ $R_L = 2\text{ k}\Omega$ to $V^+/2$	14.63	14.50 <b>14.44</b>	14.37 <b>14.32</b>	V min
			0.26	0.35 <b>0.40</b>	0.44 <b>0.48</b>	V max
	$V^+ = 15V$ $R_L = 600\Omega$ to $V^+/2$	13.90	13.35 <b>13.15</b>	12.92 <b>12.76</b>	V min	
		0.79	1.16 <b>1.32</b>	1.45 <b>1.58</b>	V max	
	Output Current $V^+ = 5V$	Sourcing, $V_O = 0V$	22	16 <b>14</b>	13 <b>11</b>	mA min
		Sinking, $V_O = 5V$	21	16 <b>14</b>	13 <b>11</b>	mA min
	Output Current $V^+ = 15V$	Sourcing, $V_O = 0V$	40	28 <b>25</b>	23 <b>21</b>	mA min
		Sinking, $V_O = 13V$ (Note 11)	39	28 <b>24</b>	23 <b>20</b>	mA min
Supply Current	All Four Amplifiers $V_O = 1.5V$	1.5	2.2 <b>2.6</b>	2.7 <b>2.9</b>	mA max	

## AC 電気的特性

特記のない限り、すべての規格値は  $T_J = +25$  にて保証されます。太字にて表記される数値は全温度動作範囲にて保証されます。  
 特記のない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = +1.5V$ 、 $V_O = +2.5V$  および  $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC660AI	LMC660C	Units
			Limit (Note 4)	Limit (Note 4)	
Slew Rate	(Note 6)	1.1	0.8 <b>0.6</b>	0.8 <b>0.7</b>	V/ $\mu$ s min
Gain-Bandwidth Product		1.4			MHz
Phase Margin		50			Deg
Gain Margin		17			dB
Amp-to-Amp Isolation	(Note 7)	130			dB
Input Referred Voltage Noise	$F = 1\text{ kHz}$	22			nV/ $\sqrt{\text{Hz}}$
Input Referred Current Noise	$f = 1\text{ kHz}$	0.0002			pA/ $\sqrt{\text{Hz}}$

## AC 電気的特性 (つづき)

特記のない限り、すべての規格値は  $T_J = +25$  にて保証されます。太字にて表記される数値は全温度動作範囲にて保証されます。特記のない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = +1.5V$ 、 $V_O = +2.5V$  および  $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC660AI	LMC660C	Units
			Limit (Note 4)	Limit (Note 4)	
Total Harmonic Distortion	$f = 10 \text{ kHz}$ , $A_V = -10$ $R_L = 2 \text{ k}\Omega$ , $V_O = 8 \text{ V}_{PP}$ $V^+ = 15V$	0.01			%

**Note 1:** 単一電源および±両電源での動作に適用します。周囲温度上昇時に連続短絡状態 (または複数のオペアンプが短絡状態) になると、150 の最大許容接合部温度を超えることがあります。±30mA 以上の出力電流で長時間にわたり IC を使用すると、IC の信頼性に悪影響を及ぼすことがあります。

**Note 2:** 最大消費電力は、 $T_{J(max)}$ 、 $J_A$  および  $T_A$  の関数です。任意の周囲温度における最大許容消費電力は  $P_D = (T_{J(max)} - T_A) / J_A$  です。

**Note 3:** 絶対最大定格とは、IC に破壊が発生する可能性のある制限値をいいますが、動作定格とは IC が機能する条件をいいますが、性能の規格値を保証するものではありません。仕様および試験条件の保証値に関しては電気的特性を参照ください。仕様の保証は、表記の試験条件にのみ適用されます。

**Note 4:** 代表値 (Typical) は、最も標準的な数値です。limit 値は、テストまたは相関により保証されます。

**Note 5:**  $V^+ = +15V$ 、 $V_{CM} = +7.5V$ 、および  $R_L$  を 7.5V に接続します。電流ソース試験では +7.5V  $V_O = +11.5V$ 、電流シンク試験では +2.5V  $V_O = +7.5V$  を適用します。

**Note 6:**  $V^+ = +15V$ 、10V のステップ入力を持つ電圧フォロワーとして接続されます。規定数値は正および負のスレーートのいずれか遅い方です。

**Note 7:** 入力を基準とします。 $V^+ = +15V$  であり、 $R_L = 10k$  は  $V^+ / 2$  に接続されています。各アンプは順番に 1kHz で励起され、 $V_O = 13V_{PP}$  を出力します。

**Note 8:** 使用した試験回路は、人体モデルにもとづき、直列抵抗 1.5k と 100pF のコンデンサからなる回路を使用し、各端子に放電させます。

**Note 9:** 高温時の動作の場合、熱抵抗  $J_A$ 、 $P_D = (T_J - T_A) / J_A$  に基づいて定格を下げる必要があります。

**Note 10:** すべての数値はプリント基板に直接ハンダ付けするパッケージに適用します。

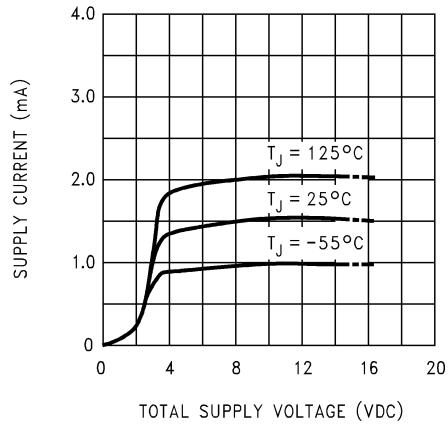
**Note 11:** 13V を超える  $V^+$  に出力を短絡すると信頼性が低下するため、避けてください。

## 製品情報

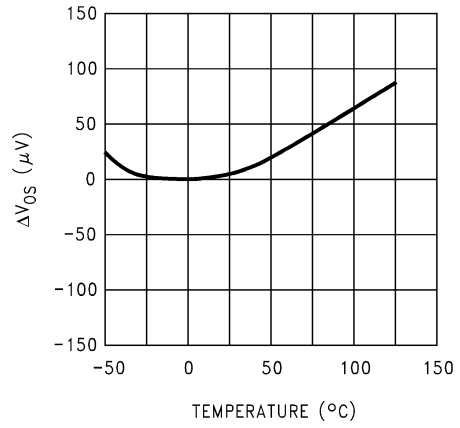
Package	Temperature Range		Transport Media	NSC Drawing
	Industrial -40°C to +85°C	Commercial 0°C to +70°C		
14-Pin SOIC	LMC660AIM	LMC660CM	Rail	M14A
	LMC660AIMX	LMC660CMX	Tape and Reel	
14-Pin M DIP	LMC660AIN	LMC660CN	Rail	N14A

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = +25^\circ C$ 。

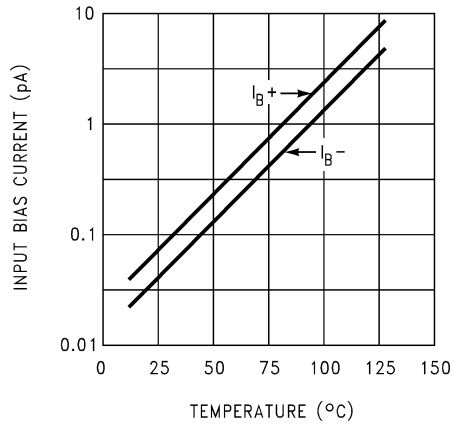
Supply Current vs. Supply Voltage



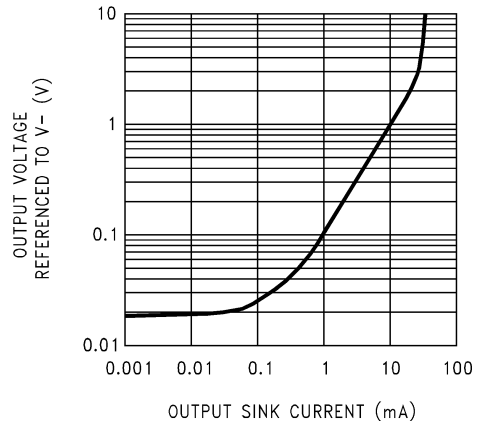
Offset Voltage



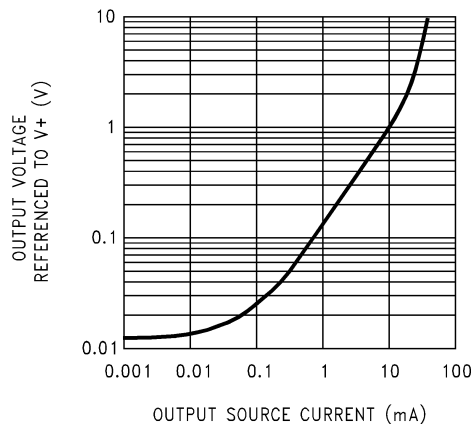
Input Bias Current



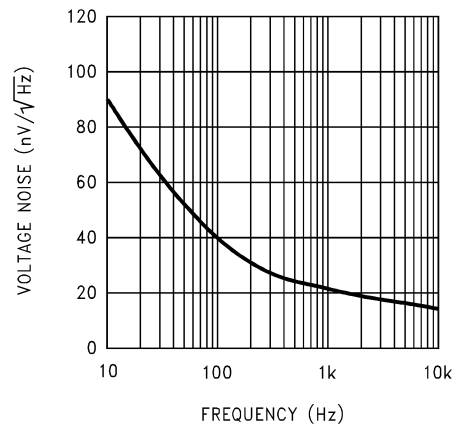
Output Characteristics Current Sinking



Output Characteristics Current Sourcing

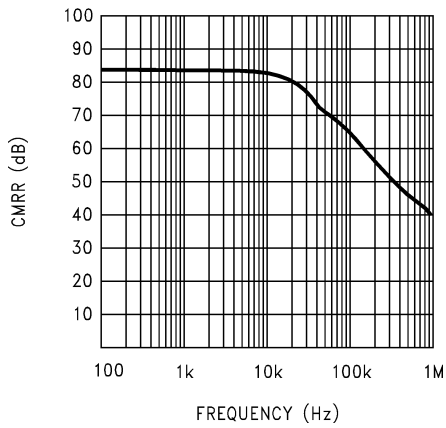


Input Voltage Noise vs. Frequency

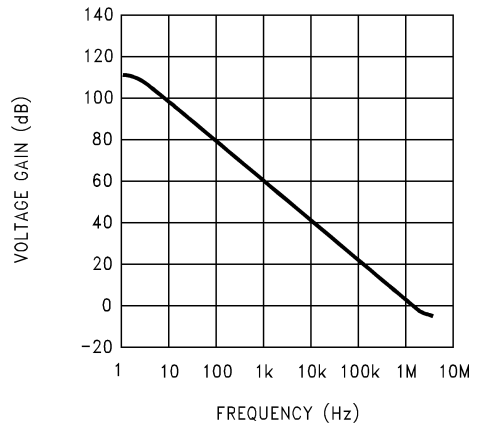


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = +25$ 。 (つづき)

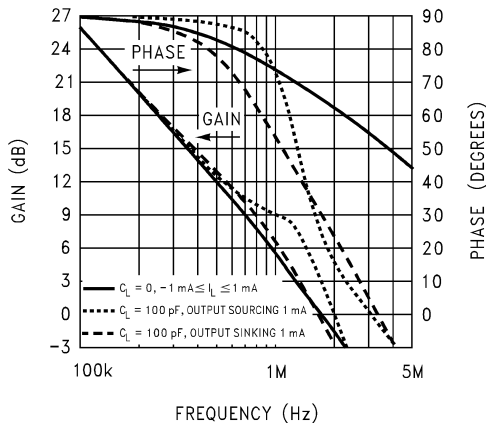
CMRR vs. Frequency



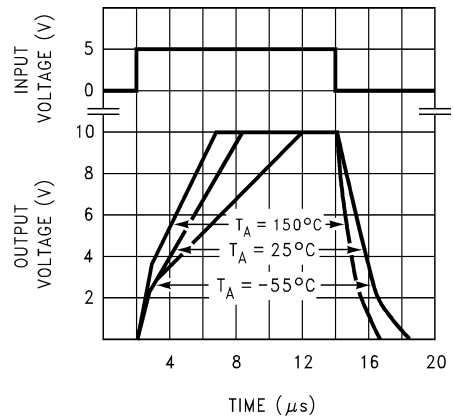
Open-Loop Frequency Response



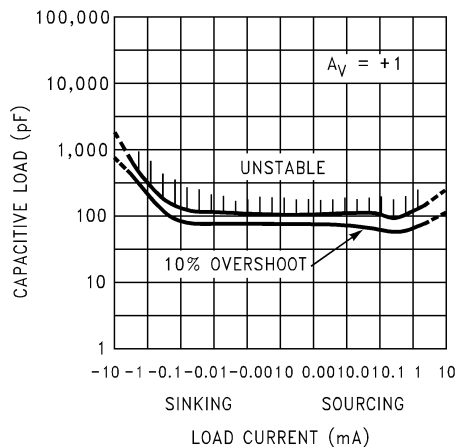
Frequency Response vs. Capacitive Load



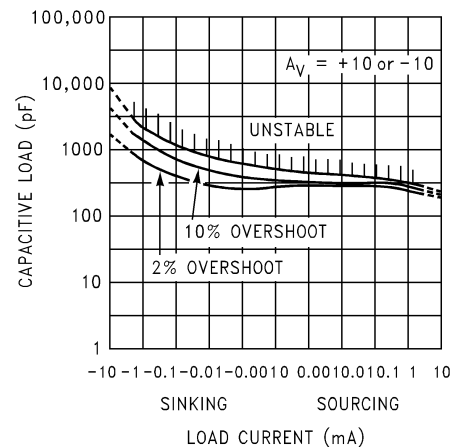
Non-Inverting Large Signal Pulse Response



Stability vs. Capacitive Load



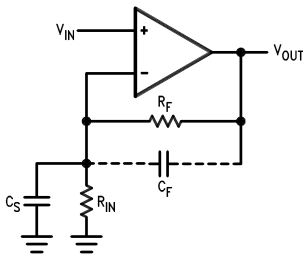
Stability vs. Capacitive Load







## アプリケーション・ヒント (つづき)



$C_S$  はオペアンプの入力容量、および回路ボードとソケットの浮遊容量です。  
 $C_F$  は  $C_S$  およびフィードバック抵抗によって生じたポールを補償します。

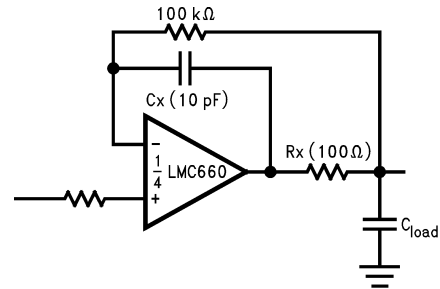
FIGURE 2. 一般的なオペアンプの回路

小さな容量値のフィードバック・コンデンサを使用すると、過渡応答がわずかに劣化しますが、さらに広い帯域幅が得られます。前述のケースではいずれも、若干大きな容量のフィードバック・コンデンサが必要になります。これは、予期しない浮遊容量、ループ中に生じる余分な位相変移、および過度の容量性負荷に対応するために、雑音や帯域幅を低減するために、また単に特定の回路を実現する上で十分な安定性を得るために、より大きなフィードバック容量が必要なためです。例えば、回路基板の浮遊容量は、ブレッド・ボードより大きいこともあり、小さいこともありますので、 $C_F$  の実際の最適値はブレッド・ボードによる概算値と異なることもあります。ほとんどの場合、 $C_F$  の値は、実際の回路における計算値をもとにして求めなければなりません。

## 容量性負荷の許容改善

他の多くのオペアンプと同様に、LMC660 は印加された負荷が容量性のときに発振することがあります。発振のスレッシュホールドは、負荷と回路利得によって異なります。発振に最も敏感な構成は、ユニティ・ゲイン・フォロワです。代表的な性能特性のグラフを参照ください。

負荷容量がオペアンプの出力抵抗と相互作用して、さらにポールが発生します。このポールの周波数が低過ぎるとオペアンプの位相マージンが劣化するため、オペアンプは低利得で安定動作が行えなくなります。Figure 3 に示すように、オペアンプの出力に直列に小さな抵抗 (50 ~ 100  $\Omega$ ) を追加し、反転入力から出力端子にコンデンサ (5pF ~ 10pF) を接続すると、回路の低周波数動作を妨げることなく、位相マージンを安全な値に戻します。したがって、大きな容量値でも発振を起こさずに許容できます。どのようなケースでも、負荷容量を発振のスレッシュホールドに近づけると、出力でリングングが発生しますので注意してください。

FIGURE 3. 容量性負荷の許容を改善する  $R_x/C_x$  回路

容量性負荷のドライブ能力は  $V^+$  にプルアップ抵抗を用いることによって高めることができます (Figure 4)。通常、500 $\mu$ A 以上流すようなプルアップ抵抗は大幅に容量性負荷応答を改善するでしょう。プルアップ抵抗の値は、望む出力振幅に関して、アンプの電流シンク能力に基づいて決定されるべきです。アンプのオープンループ利得もプルアップ抵抗の影響を受けることがあります (電気的特性を参照)。

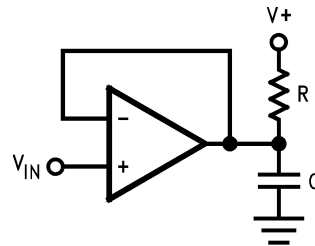


FIGURE 4. プルアップ抵抗により容量性負荷のドライブ能力を改善

## 高インピーダンスにおける PC ボードのレイアウト

一般に、1000pA 以下のリーク電流で回路を動作させる場合、特殊な PC ボードのレイアウトが必要になります。

LMC660 で 0.04pA (代表値) 以下の超低バイアス電流の利点を引き出すには、優れたレイアウトが必要です。しかし、幸いにも、非常に簡単に低いリーク電流を得ることができます。まず、許容できるほど低いと思える場合でも、PC ボードの表面リーク電流を無視してはなりません。なぜなら、高温、ほこり、または汚れ等の状態では表面リーク電流がかなり大きくなるからです。

表面リーク電流の影響を最小限に抑えるためには、LMC660 の入力周辺、およびオペアンプ入力に接続のコンデンサ、ダイオード、コンダクタ、抵抗、リレー端子等の周辺を PC 箔のリングで完全に囲むようにレイアウトします (Figure 5 参照)。最も効果的な方法としては、PC ボードの上下にガードリングを設けます。リーク電流は同じ電位の 2 点間には流れないので、アンプ入力電位と同じ電位に PC 箔を接続します。例えば、PC ボードのトレースとパッド間の抵抗値が通常値より非常に大きな  $10^{12}$  であれば、入力パッドに隣接した 5V パスのトレースでは 5pA がリークします。これは、LMC660 の実際の性能からして 100 倍の劣化に相当します。ただし、ガードリングを使って入力との電位差を 5mV 以内にすれば、 $10^{11}$  の抵抗値でもわずか 0.05pA のリーク電流、またはマイナー (2:1) なアンプ性能の低下にとどめることができます。標準オペアンプ構成でのガードリングの代表的な接続法については、Figure 6a、6b、6c を参照ください。両入力がアクティブで高インピーダンスであれば、ガードリングをグラウンドに接続してある程度低下を防ぐことができます (Figure 6d を参照)。

アプリケーション・ヒント (つづき)

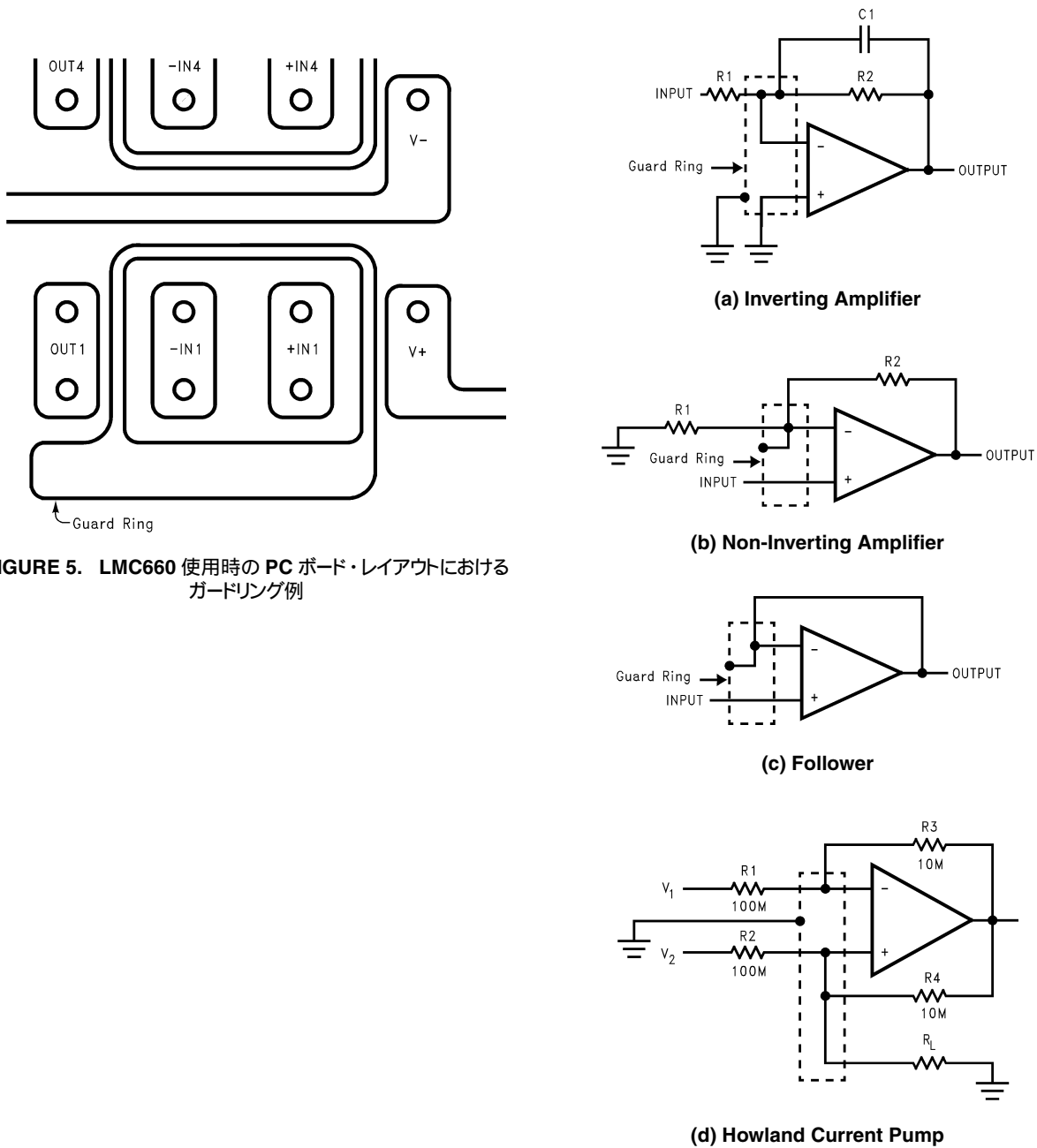


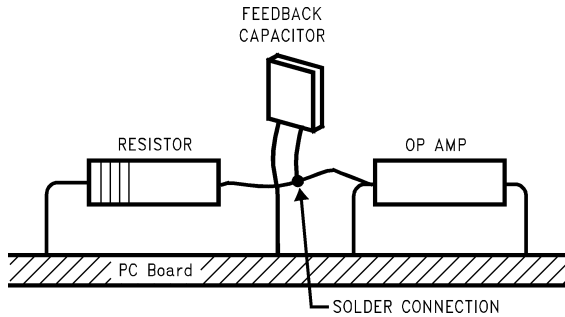
FIGURE 5. LMC660 使用時の PC ボード・レイアウトにおけるガードリング例

(d) Howland Current Pump  
FIGURE 6. ガードリング接続

リーク電流対策として、2、3の回路のためにPCボードのレイアウトを行わなくても、PCボードのガードリングよりさらに優れた方法があります。それは、アンプの入力ピンをボードに挿入せずに、空中で折り曲げて空気を絶縁体として利用することです。空気は優れた絶縁体です。

この場合、PCボードのレイアウト上の利点のいくつかを放棄しなければなりません、ポイント間の空中結線 (Figure 7 参照) を行う方が最適な場合があります。

## アプリケーション・ヒント (つづき)



(入力ピンは PC ボードから浮かし、部品に直接ハンダ付けされています。他のピンはすべて PC ボードに接続されています。)

FIGURE 7. 空中結線

## バイアス電流の試験

Figure 8 に示す試験方法はバイアス電流のベンチ・テストに適しており、十分な精度が得られます。この回路例では、スイッチ S2 が瞬間的にクローズしてオープンすると、

$$I_{b^{-}} = \frac{dV_{OUT}}{dt} \times C_2.$$

になります。

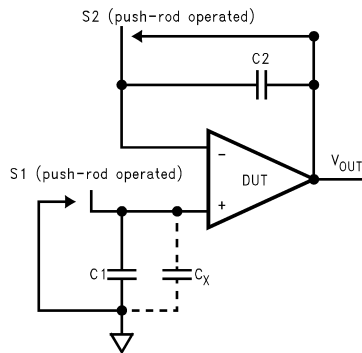


FIGURE 8. 入力バイアス電流試験の簡略回路

C2 に適したコンデンサとして、5pF または 10pF のシルバーマイカ・コンデンサ、NPO セラミック・コンデンサまたは空気高誘電体コンデンサがあります。 $I_{b^{-}}$  の値を求めるには、コンデンサとソケットのリーク量を考慮しなければなりません。コンデンサ C2 の誘電吸収により誤差が生じるため、スイッチ S2 は測定の間短絡させて置きます。また、S2 を短絡させたまま S1 を瞬間的に短絡させると、

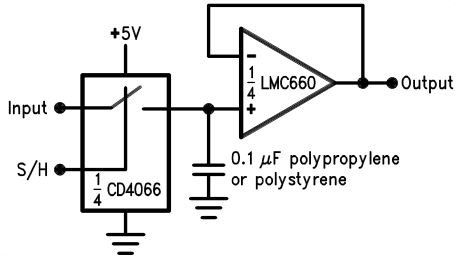
$$I_{b^{+}} = \frac{dV_{OUT}}{dt} \times (C_1 + C_x)$$

になります。ここでは、 $C_x$  は+入力の浮遊容量です。

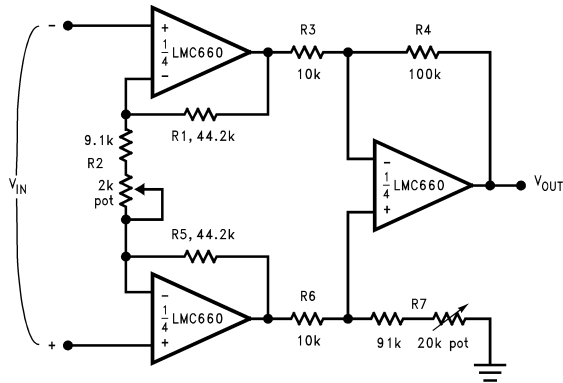
### 単一電源動作回路での応用 (V<sup>+</sup> = 5.0VDC)

LM324 のデータシートには、他の単一電源動作回路におけるアプリケーション例が記載されています。LMC660 は LM324 とピン・コンパチブルで、LM324 を上回る帯域幅と入力抵抗が得られます。LMC660 を使用すると、既存の多くの単一電源アプリケーションの性能が改善できます。ただし、LMC660 の電源電圧範囲は LM324 より狭いので注意してください。

#### ロー・リークage・サンプル & ホールド回路



#### 計測用アンプ



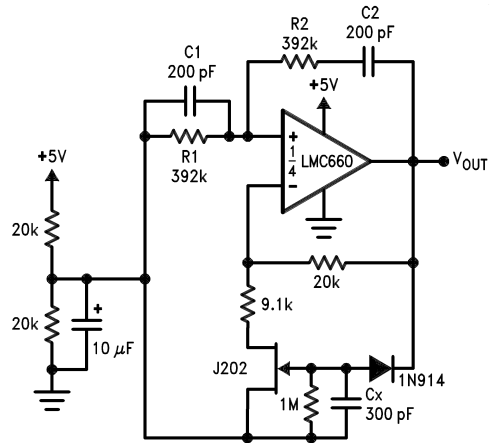
R1 = R5、R3 = R6、R4 = R7 であれば

$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

になり、したがって上記回路では A<sub>V</sub> ≈ 100 になります。

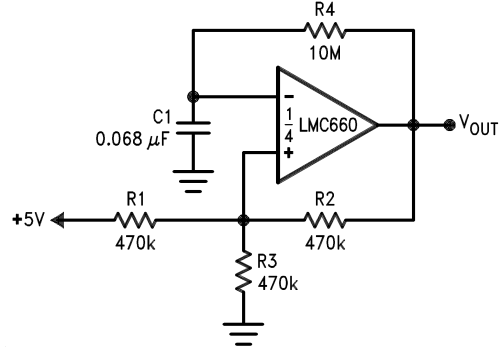
全温度範囲にわたって良好な CMRR を得るためには、低ドリフトの抵抗を使います。R3 と R6、R4 と R7 の間の値の差を最小にすることで CMRR が改善されます。利得は R2 で調整し、CMRR は R7 で調整します。

#### サインウェーブ発振器

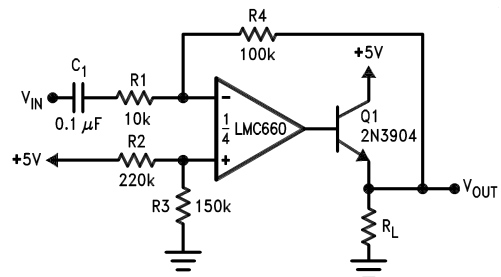


発振周波数は R1、R2、C1、および C2 によって決まります。  
 $f_{osc} = 1/2 RC$ 、ここで、R = R1 = R2、および C = C1 = C2。  
 上記の回路は、4.5V のピーク・ツー・ピーク出力振幅を持ち、2.0kHz で発振します。

#### 1Hz 矩形波発振

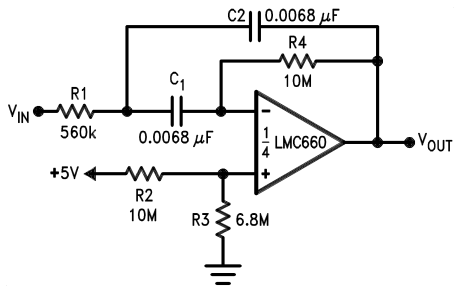


#### パワーアンプ



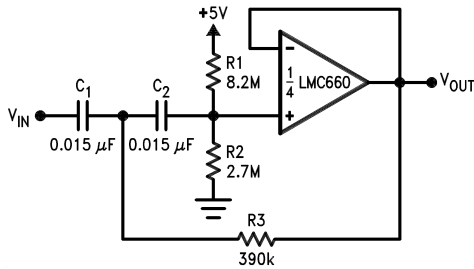
単一電源動作回路での応用 ( $V^+ = 5.0VDC$ ) (つづき)

10 Hz Bandpass Filter



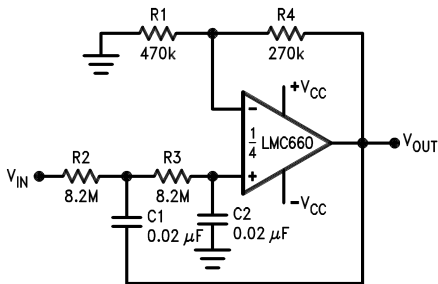
$f_o = 10 \text{ Hz}$   
 $Q = 2.1$   
 Gain = - 8.8

10 Hz High-Pass Filter



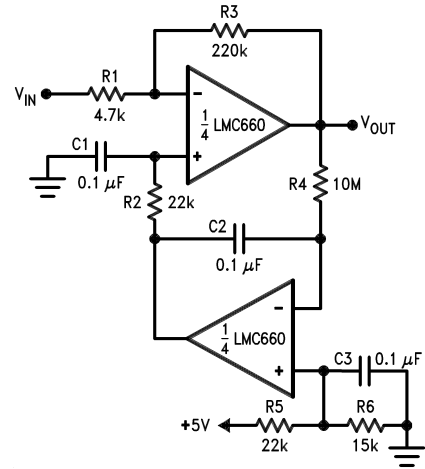
$f_c = 10 \text{ Hz}$   
 $d = 0.895$   
 Gain = 1  
 2dB パスバンド・リップル

1 Hz Low-Pass Filter  
 (Maximally Flat, Dual Supply Only)



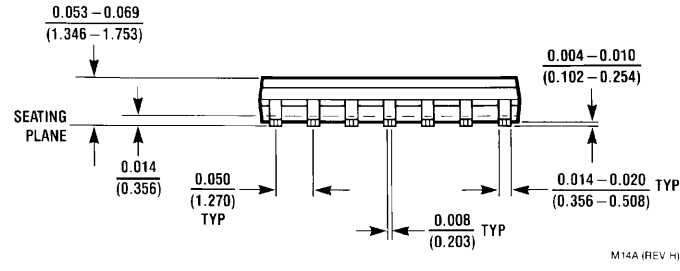
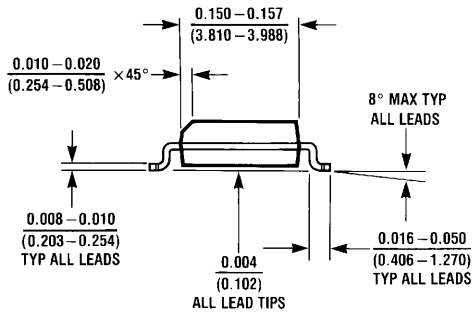
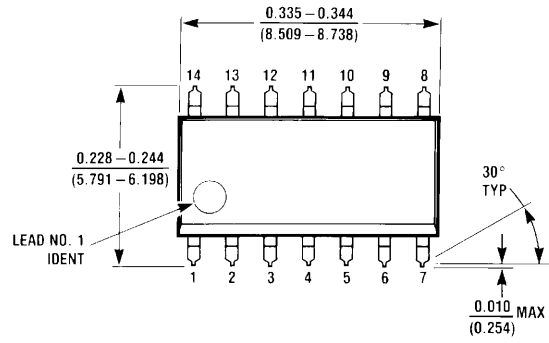
$f_c = 1 \text{ Hz}$   
 $d = 1.414$   
 Gain = 1.57

High Gain Amplifier with Offset  
 Voltage Reduction



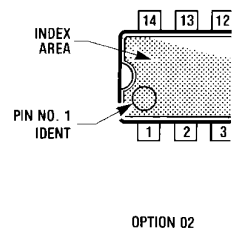
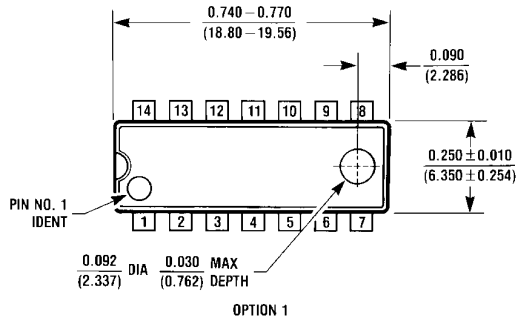
Gain = - 46.8  
 出力オフセット電圧は、 $V_{BIAS}$  を基準にして、下部オペアンプの入力オフセット電圧レベルまで低下します。(代表値は 1mV)。

外形寸法図 特記のない限り inches (millimeters)



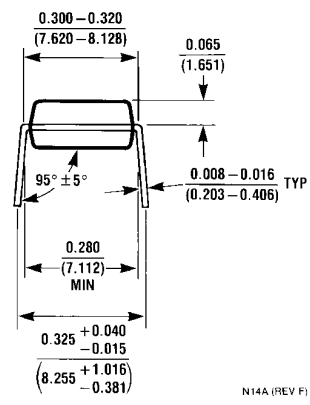
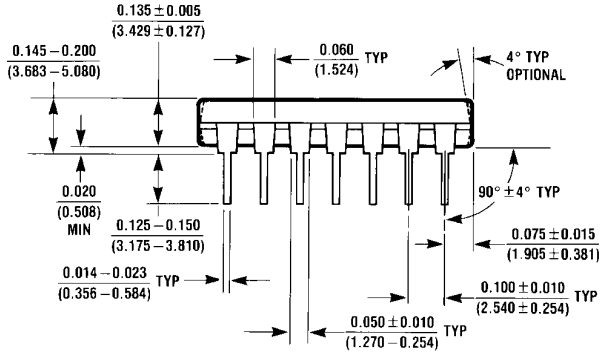
M14A (REV H)

14-Pin SOIC  
NS Package Number M14A



OPTION 1

OPTION 2



N14A (REV F)

14-Pin MDIP  
NS Package Number N14A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

#### 生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation

製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

## ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもいません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもいません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上