

LMC7111

LMC7111 Tiny CMOS Operational Amplifier with Rail-to-Rail Input and Output



Literature Number: JAJ838

LMC7111

タイナー入出力フルスイング CMOS オペアンプ

概要

LMC7111 は省スペースを実現する SOT 23-5 パッケージで供給される超低消費電力タイプの CMOS アンプです。限られたスペースと軽量化の制約の大きい設計に最適です。広い同相入力電圧範囲は単一電源上での信号処理を行うバッテリー・モニタリング回路を簡単に設計できます。タイナー・パッケージの主な特長は PDA、ページャ、携帯電話などのような小型携帯機器に最適です。SOT 23-5 パッケージ 2 個並べて置いても SSOP-8 ピンより 30% もボード面積を削減でき、1 個ごとに最適なレイアウトに配置できるので、ノイズや、クロストークの心配もありません。

特長

- 省スペースの 5 ピン SOT 23 パッケージ
- 電源電圧より (0.1V) 広い同相入力電圧範囲
- 2.7V、5V と 10V でのスペック規定

5V 時の消費電流が 25 μ A (typ)

5V 時の GBW が 50kHz

LMC 6462 の類似品

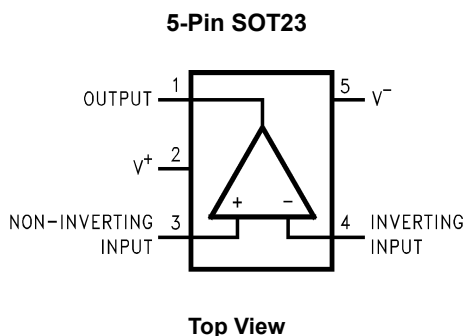
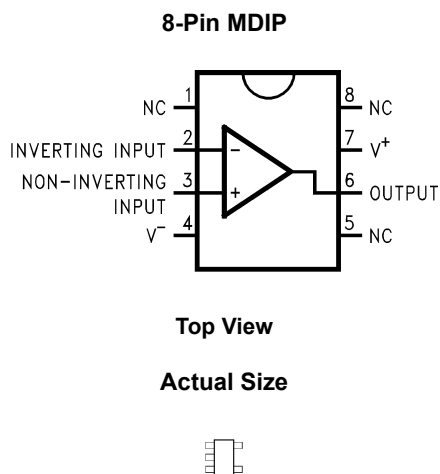
100k Ω 負荷時電源電圧から 20mV 以内の出力振幅が可能

LMC7101 の 3 倍の負荷容量駆動が可能

アプリケーション

- PHS、PDA などの移動帯通信端末
- アマチュア無線、業務用トランシーバの携帯機器
- PDA (ザウルス) や付帯モデムのドライバ
- バッテリー・チャージャやバッテリー・バックの監視回路
- ボルテージ・リファレンスのバッファで使用
- センサ・インタフェース
- GaAs RF アンプの負バイアス回路

アプリケーション



製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
8-Pin MDIP	LMC7111AIN	LMC7111AIN	40 Units/Rail	N08E
	LMC7111BIN	LMC7111BIN	40 Units/Rail	
5-Pin SOT23	LMC7111BIM5	A01B	1k units Tape and Reel	MF05A
	LMC7111BIM5X		3k Units Tape and Reel	

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

保存温度範囲 - 65 ~ + 150
接合部温度 (Note 4) 150

ESD 耐圧 (Note 2)

SOT 23 パッケージ 2000V

MDIP パッケージ 1500V

差動入力電圧 ±電源電圧

入出力ピン電圧 (V⁺) + 0.3V、(V⁻) - 0.3V

電流電圧 (V⁺ - V⁻) 11V

入力ピン電流 ± 5 mA

出力ピン電流 (Note 3) ± 30 mA

電源ピン電流 30 mA

リード温度 (ハンダ付け、10 秒) 260

動作定格 (Note 1)

電源電圧 2.5V V⁺ 11V

接合部温度範囲

LMC7111AI、LMC7111BI - 40 T_J + 85

熱抵抗 (J_A)

8 ピン MDIP 115 /W

5 ピン SOT 23 325 /W

2.7V DC 電気的特性

特記のない限り、以下の規格値は T_J = 25 °C、V⁺ = 2.7V、V⁻ = 0V、V_{CM} = V_O = V⁺ / 2、R_L > 1M Ω に対して適用されます。
太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V _{OS}	Input Offset Voltage	V ⁺ = 2.7V	0.9	3 5	7 9	mV max
TCV _{OS}	Input Offset Voltage Average Drift		2.0			μV/°C
I _B	Input Bias Current	(Note 9)	0.1	1 20	1 20	pA max
I _{OS}	Input Offset Current	(Note 9)	0.01	0.5 10	0.5 10	pA max
R _{IN}	Input Resistance		>10			Tera Ω
+PSRR	Positive Power Supply Rejection Ratio	2.7V ≤ V ⁺ ≤ 5.0V, V ⁻ = 0V, V _O = 2.5V	60	55 50	55 50	dB min
-PSRR	Negative Power Supply Rejection Ratio	-2.7V ≤ V ⁻ ≤ -5.0V, V ⁺ = 0V, V _O = 2.5V	60	55 50	55 50	dB min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 2.7V For CMRR ≥ 50 dB	-0.10	0.0 0.40	0.0 0.40	V min
			2.8	2.7 2.25	2.7 2.25	V max
C _{IN}	Common-Mode Input Capacitance		3			pF
V _O	Output Swing	V ⁺ = 2.7V R _L = 100 kΩ	2.69	2.68 2.4	2.68 2.4	V min
			0.01	0.02 0.08	0.02 0.08	V max
		V ⁺ = 2.7V R _L = 10 kΩ	2.65	2.6 2.4	2.6 2.4	V min
			0.03	0.1 0.3	0.1 0.3	V max
I _{SC}	Output Short Circuit Current	Sourcing, V _O = 0V	7	1 0.7	1 0.7	mA min
		Sinking, V _O = 2.7V	7	1 0.7	1 0.7	mA min

2.7V DC 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 2.7V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
A_{VOL}	Voltage Gain	Sourcing	400			V/mv min
		Sinking	150			V/mv min
I_S	Supply Current	$V^+ = +2.7V$, $V_O = V^+ / 2$	20	45 60	50 65	μA max

2.7V AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 2.7V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	0.015			V/ μs
GBW	Gain-Bandwidth Product		40			kHz

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5K を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越える場合があります。

Note 4: 最大消費電力は、最大接合部温度 $T_{J(max)}$ 、接合部周囲温度間抵抗 J_A 、周囲温度 T_A によります。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A) / J_A$ から求められます。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は最も標準的な数値です。

Note 6: すべてのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 7: $V^+ = 2.7V$ 、 $V_{CM} = 1.35V$ 、 R_L を 1.35V に接続します。電流ソース試験では $1.35 V_O$ 、2.7V、電流シンク試験では $0.5 V_O$ 、1.35V が適用されます。

Note 8: 1.0V のステップ入力を持つ電圧フォロワとして接続します。規定される数値は正と負のスルーレートのいずれか遅いほうです。 $V^+ = 2.7V$ と $R_L = 100k$ を 1.35V に接続します。 $V_O = 1V_{pp}$ を得るために 1kHz を入力します。

Note 9: バイアス電流は設計値と工程管理により保証されています。

3V DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 3V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 3V$ For CMRR ≥ 50 dB	-0.25	0.0	0.0	V min
			3.2	3.0	3.0	V
				2.8	2.8	max

3.3V DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 3.3V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 3.3V$ For CMRR ≥ 50 dB	-0.25	-0.1 0.00	-0.1 0.00	V min
			3.5	3.4 3.2	3.4 3.2	V max

5V DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{OS}	Input Offset Voltage	$V^+ = 5V$	0.9			mV max
TCV_{OS}	Input Offset Voltage Average Drift		2.0			$\mu V/^{\circ}C$
I_B	Input Bias Current	(Note 9)	0.1	1 20	1 20	μA max
I_{OS}	Input Offset Current	(Note 9)	0.01	0.5 10	0.5 10	μA max
R_{IN}	Input Resistance		>10			Tera Ω
CMRR	Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 5V$	85	70	60	dB min
+PSRR	Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 10V$, $V^- = 0V$, $V_O = 2.5V$	85	70	60	dB min
-PSRR	Negative Power Supply Rejection Ratio	$-5V \leq V^- \leq -10V$, $V^+ = 0V$, $V_O = -2.5V$	85	70	60	dB min
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 5V$ For CMRR ≥ 50 dB	-0.3	-0.20 0.00	-0.20 0.00	V min
			5.25	5.20 5.00	5.20 5.00	V max
C_{IN}	Common-Mode Input Capacitance		3			pF
V_O	Output Swing	$V^+ = 5V$ $R_L = 100$ k Ω	4.99	4.98	4.98	Vmin
			0.01	0.02	0.02	Vmax
		$V^+ = 5V$ $R_L = 10$ k Ω	4.98	4.9	4.9	Vmin
			0.02	0.1	0.1	Vmin
I_{SC}	Output Short Circuit Current	Sourcing, $V_O = 0V$	7	5 3.5	5 3.5	mA min
			7	5 3.5	5 3.5	mA min
		Sinking, $V_O = 3V$				
A_{VOL}	Voltage Gain	Sourcing	500			V/mv min
		Sinking	200			V/mv min
I_S	Supply Current	$V^+ = +5V$, $V_O = V^+ / 2$	25			μA max

5V AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	Positive Going Slew Rate (Note 8)	0.027	0.015	0.010	V/ μ s
GBW	Gain-Bandwidth Product		50			kHz

Note 10: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 11: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k を通して各端子に放電させます。

Note 12: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越える場合があります。

Note 13: 最大消費電力は、最大接合部温度 $T_{J(max)}$ 、接合部周囲温度間抵抗 J_A 、周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A) / J_A$ から求められます。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 14: 代表値 (Typical) は最も標準的な数値です。

Note 15: すべてのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 16: $V^+ = 5V$ 、 $V_{CM} = 2.5V$ 、 R_L を 2.5V に接続します。電流ソース試験では $2.5 V_O$ 、5V、電流シンク試験では $0.5 V_O$ 、2.5V が適用されます。

Note 17: 1.0V のステップ入力を持つ電圧フォロワとして接続します。規定される数値は正と負のスレーートのいずれかが遅いほうです。 $R_L = 100k$ を 1.5V に接続します。 $V_O = 1.0V_{PP}$ になるようにアンプを 100kHz で励起させます。

Note 18: バイアス・カレントは設計と工程管理によって保証されます。

10V DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 10V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{OS}	Input Offset Voltage	$V^+ = 10V$	0.9	3 5	7 9	mV max
TCV_{OS}	Input Offset Voltage Average Drift		2.0			μ V/ $^{\circ}$ C
I_B	Input Bias Current		0.1	1 20	1 20	pA max
I_{OS}	Input Offset Current		0.01	0.5 10	0.5 10	pA max
R_{IN}	Input Resistance		>10			Tera Ω
+PSRR	Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 10V$, $V^- = 0V$, $V_O = 2.5V$	80			dB min
-PSRR	Negative Power Supply Rejection Ratio	$-5V \leq V^- \leq -10V$, $V^+ = 0V$, $V_O = 2.5V$	80			dB min
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 10V$ For CMRR ≥ 50 dB	-0.2 10.2	-0.15 10.15 10.00	-0.15 10.15 10.00	V min V max
C_{IN}	Common-Mode Input Capacitance		3			pF
I_{SC}	Output Short Circuit Current (Note 9)	Sourcing, $V_O = 0V$	30	20 7	20 7	mA min
		Sinking, $V_O = 10V$	30	20 7	20 7	mA min

10V DC 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 10V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
A_{VOL}	Voltage Gain 100 k Ω Load	Sourcing	500			V/mv min
		Sinking	200			V/mv min
I_S	Supply Current	$V^+ = +10V$, $V_O = V^+ / 2$	25	50 65	60 75	μA max
V_O	Output Swing	$V^+ = 10V$	9.99	9.98	9.98	Vmin
		$R_L = 100 k\Omega$	0.01	0.02	0.02	Vmax
		$V^+ = 10V$	9.98	9.9	9.9	Vmin
		$R_L = 10 k\Omega$	0.02	0.1	0.1	Vmin

10V AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 10V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M$ に対して適用されます。太文字表記のリミット値は全動作温度範囲で適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	0.03			V/ μs
GBW	Gain-Bandwidth Product		50			kHz
ϕ_m	Phase Margin		50			deg
G_m	Gain Margin		15			dB
	Input-Referred Voltage Noise	$f = 1$ kHz $V_{CM} = 1V$	110			$\frac{nV}{\sqrt{Hz}}$
	Input-Referred Current Noise	$f = 1$ kHz	0.03			$\frac{pA}{\sqrt{Hz}}$

Note 19: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 20: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k を通して各端子に放電させます。

Note 21: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越える場合があります。

Note 22: 最大消費電力は、最大接合部温度 $T_{J(max)}$ 、接合部周囲温度間抵抗 J_A 、周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A) / J_A$ から求められます。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 23: 代表値 (Typical) は最も標準的な数値です。

Note 24: すべてのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

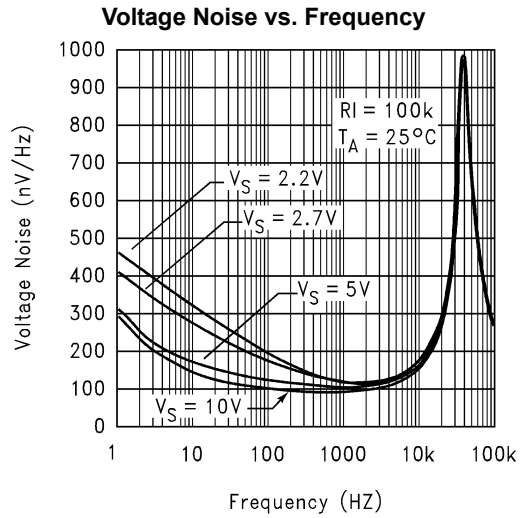
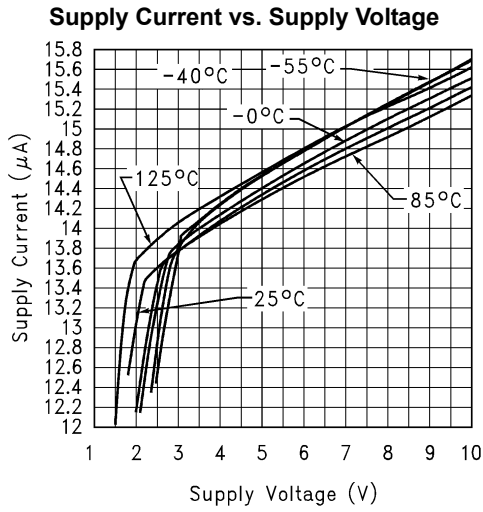
Note 25: $V^+ = 10V$ 、 $V_{CM} = 5V$ 、 $R_L = 5V$ に接続します。電流ソース試験では $5V$ $V_O = 10V$ 、電流シンク試験では 0.5 $V_O = 5.0V$ が適用されます。

Note 26: 1.0V のステップ入力を持つ電圧フォロワとして接続します。規定される数値は正と負のスレーートのいずれか遅いほうです。 $R_L = 100k$ を 5.0V に接続。 $V_O = 2.0V_{pp}$ になるようにアンプを 100kHz で励起させます。

Note 27: 「絶対最大定格」に近い動作をさせると信頼性に影響を与えます。

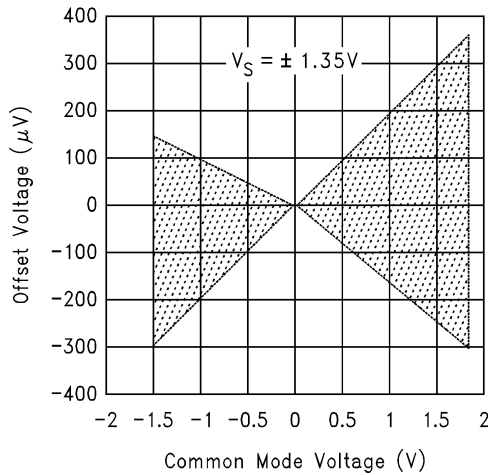
代表的な性能特性

特記のない限り $T_A = 25^\circ\text{C}$ 、単一電源

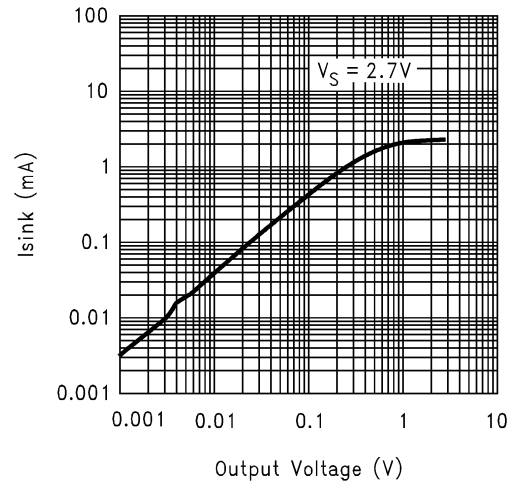


2.7V Performance

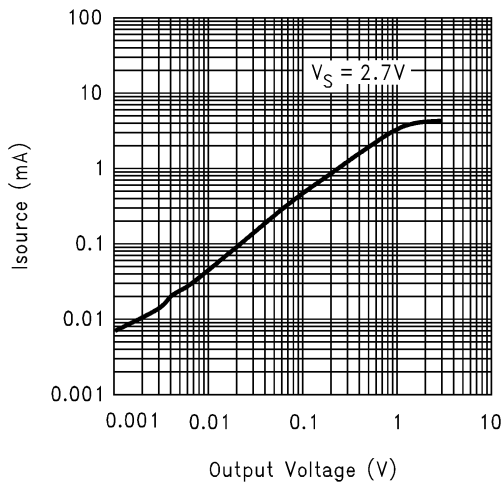
Offset Voltage vs. Common Mode Voltage @ 2.7V



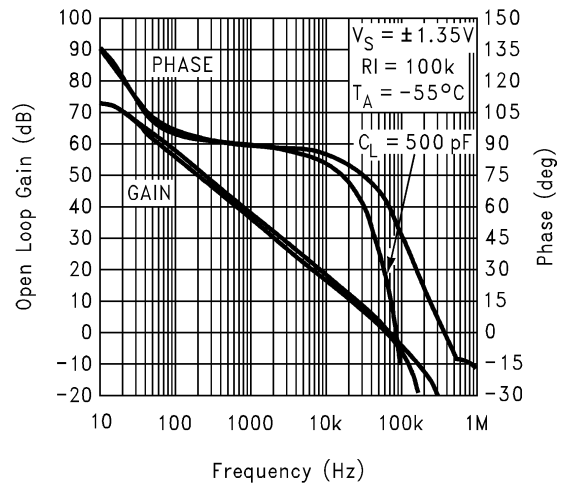
Sinking Output vs. Output Voltage



Sourcing Output vs. Output Voltage

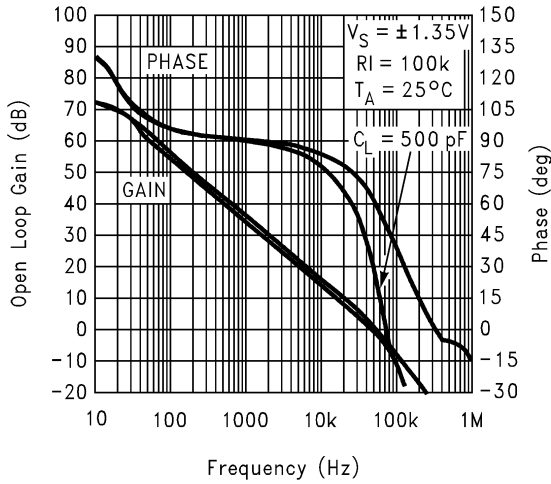


Gain and Phase vs. Capacitive Load @ 2.7V

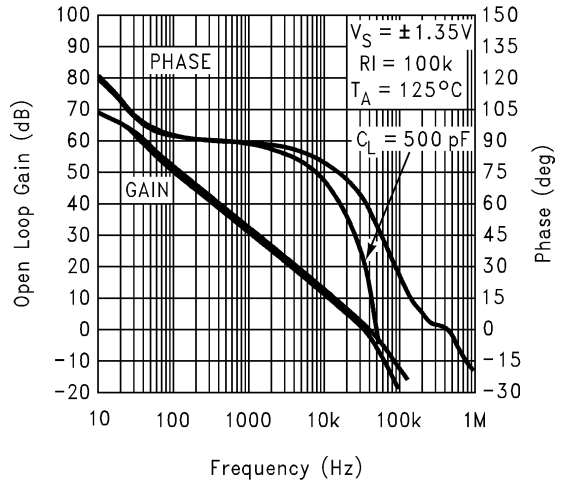


2.7V Performance (つづき)

Gain and Phase vs. Capacitive Load @ 2.7V

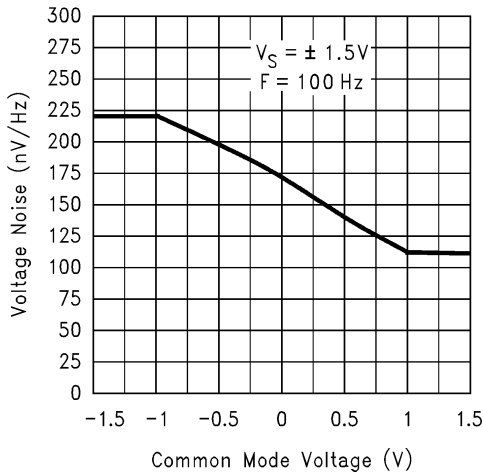


Gain and Phase vs. Capacitive Load @ 2.7V

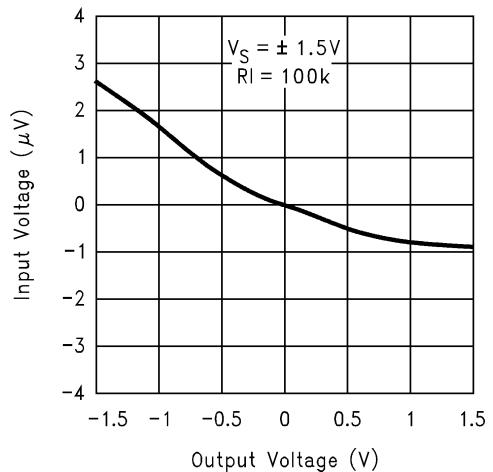


3V Performance

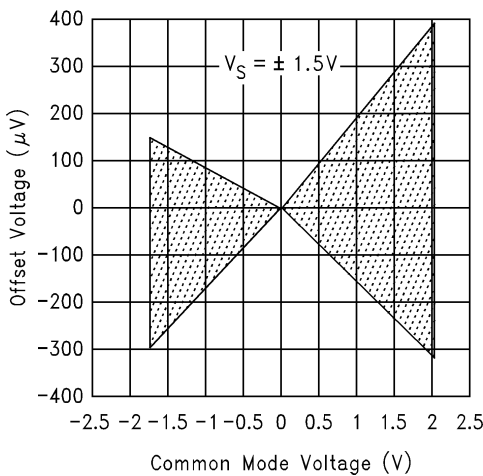
Voltage Noise vs. Common Mode Voltage @ 3V



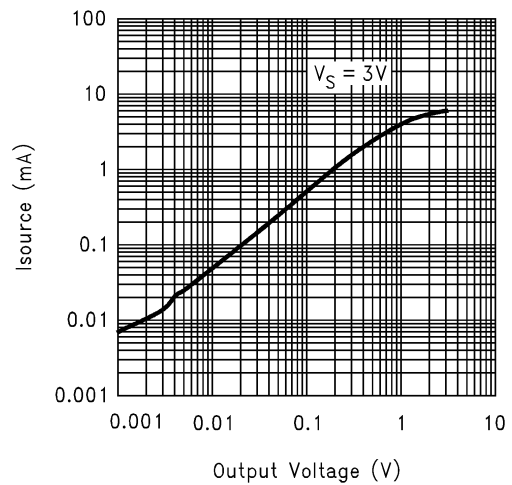
Output Voltage vs. Input Voltage @ 3V



Offset Voltage vs. Common Mode Voltage @ 3V

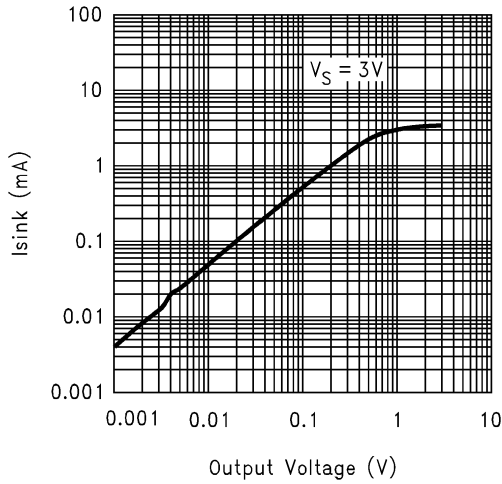


Sourcing Output vs. Output Voltage

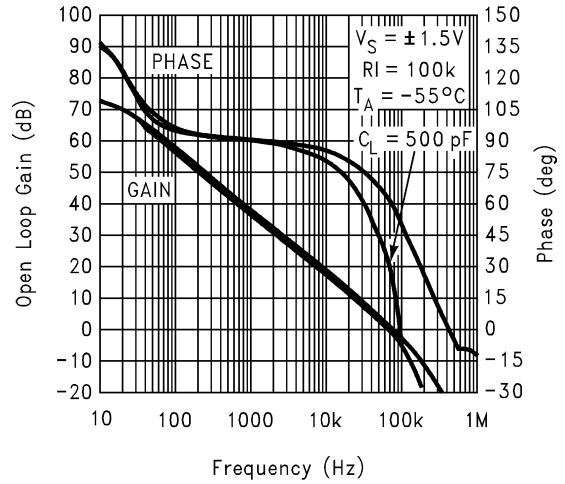


3V Performance (つづき)

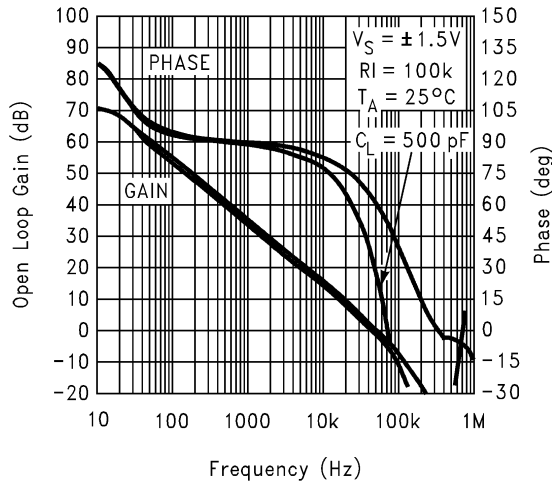
Sinking Output vs. Output Voltage



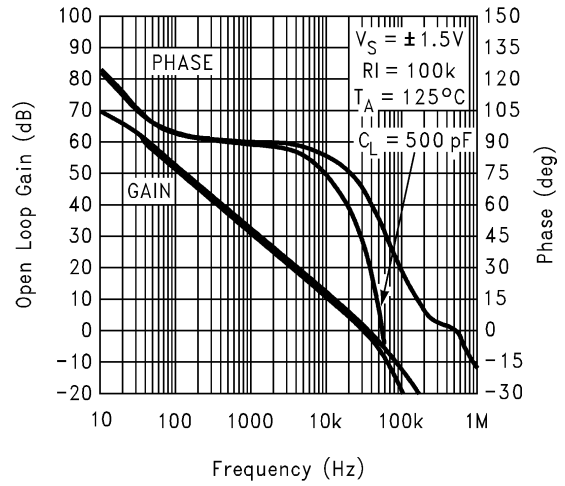
Gain and Phase vs. Capacitive Load @ 3V



Gain and Phase vs. Capacitive Load @ 3V

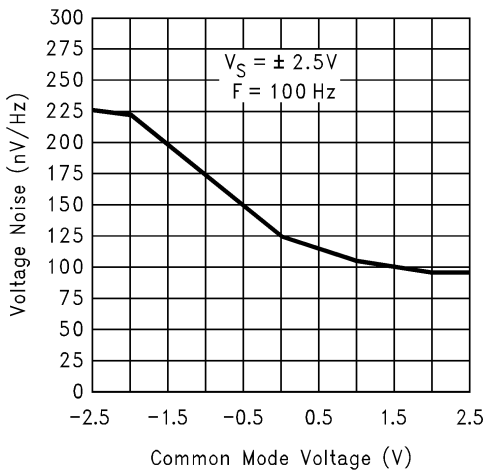


Gain and Phase vs. Capacitive Load @ 3V

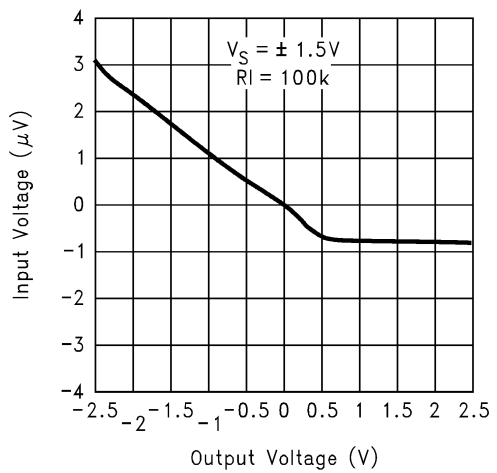


5V Performance

Voltage Noise vs. Common Mode Voltage @ 5V

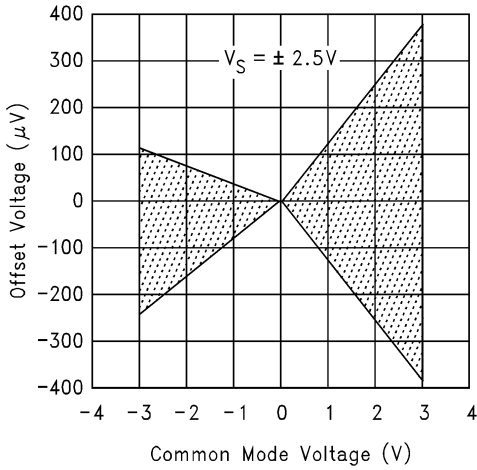


Output Voltage vs. Input Voltage @ 5V

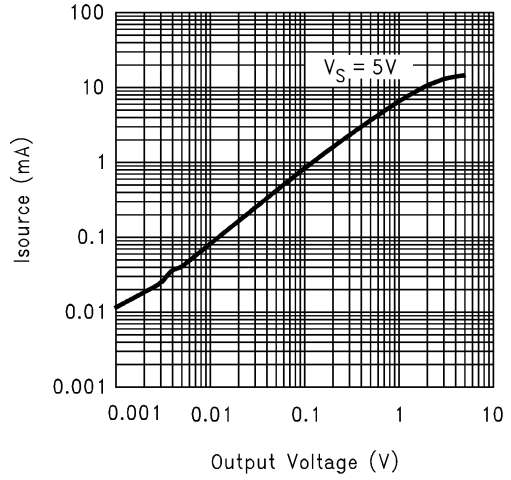


5V Performance (つづき)

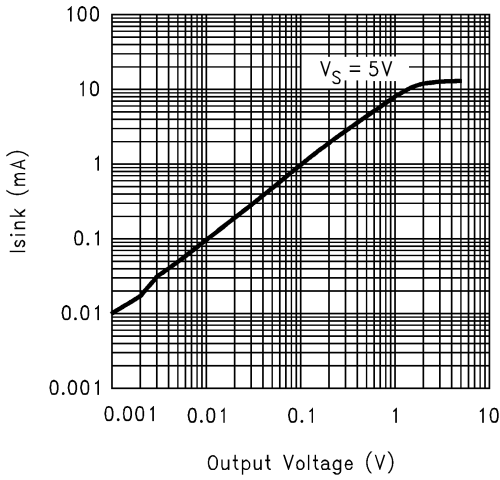
Offset Voltage vs. Common Mode Voltage @ 5V



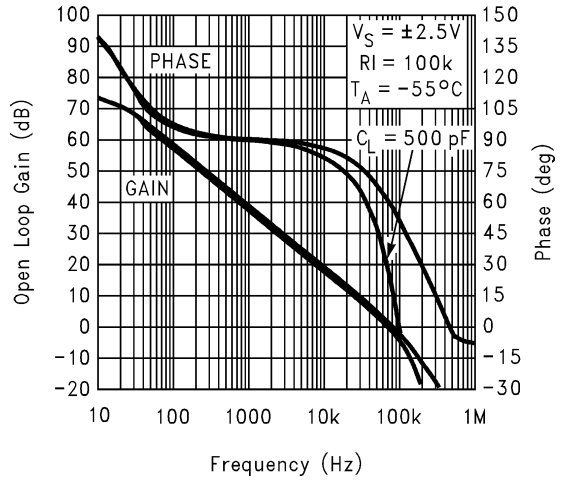
Sourcing Output vs. Output Voltage



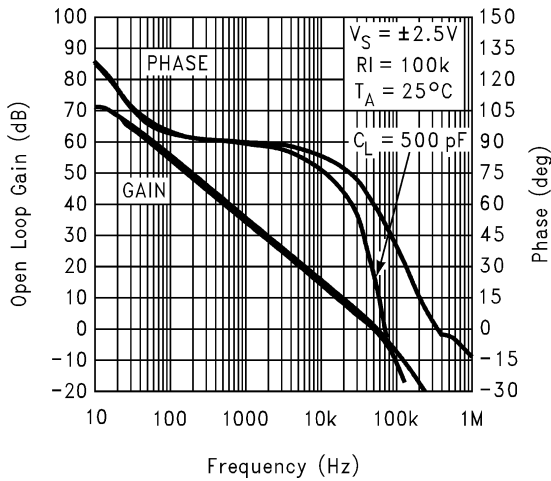
Sinking Output vs. Output Voltage



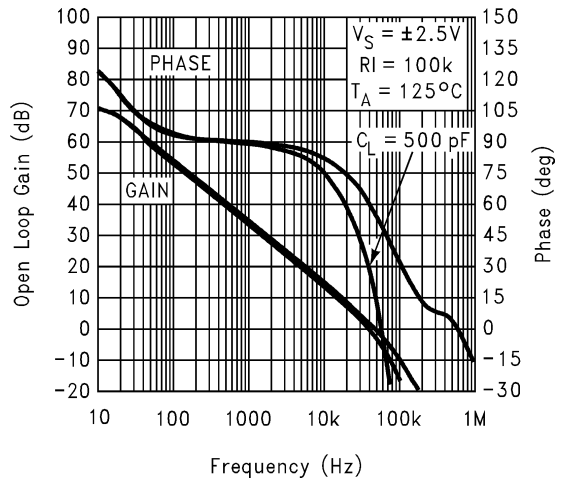
Gain and Phase vs. Capacitive Load @ 5V



Gain and Phase vs. Capacitive Load @ 5V

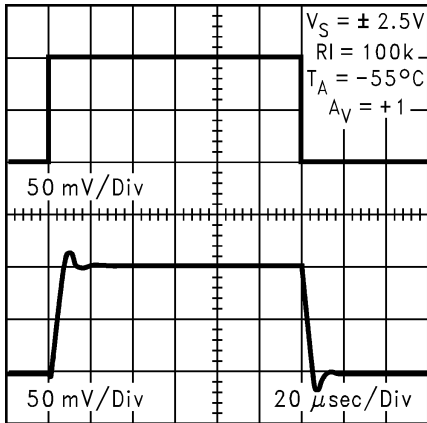


Gain and Phase vs. Capacitive Load @ 5V

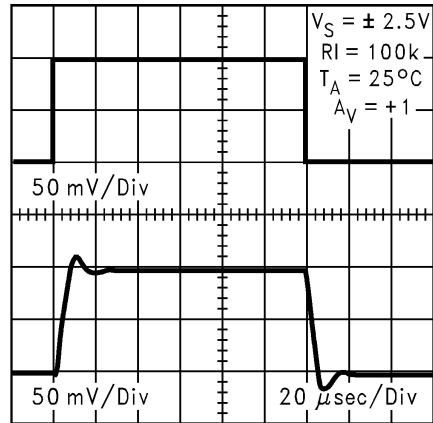


5V Performance (つづき)

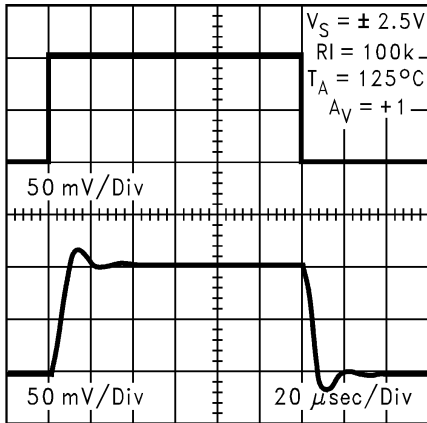
Non-Inverting Small Signal Pulse Response at 5V



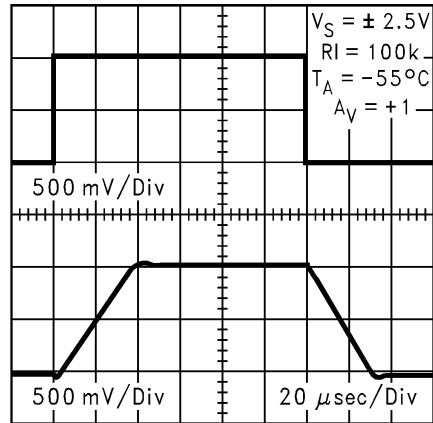
Non-Inverting Small Signal Pulse Response at 5V



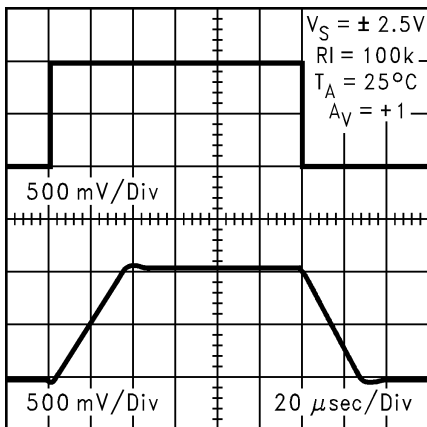
Non-Inverting Small Signal Pulse Response at 5V



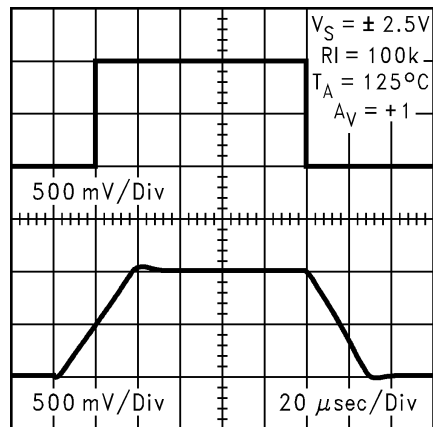
Non-Inverting Large Signal Pulse Response at 5V



Non-Inverting Large Signal Pulse Response at 5V

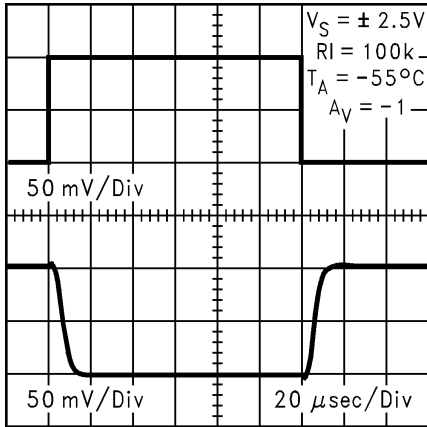


Non-Inverting Large Signal Pulse Response at 5V

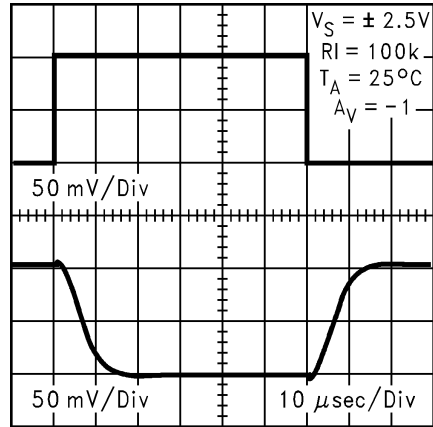


5V Performance (つづき)

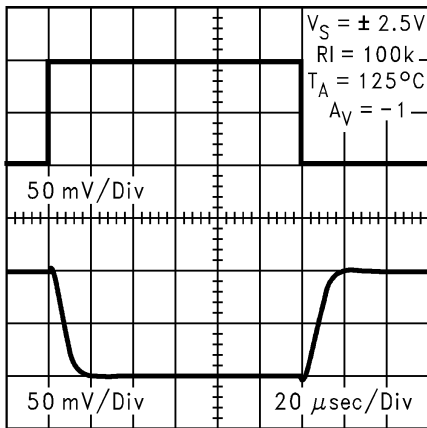
Inverting Small Signal Pulse Response at 5V



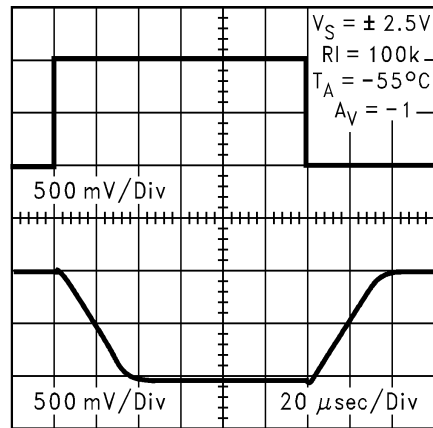
Inverting Small Signal Pulse Response at 5V



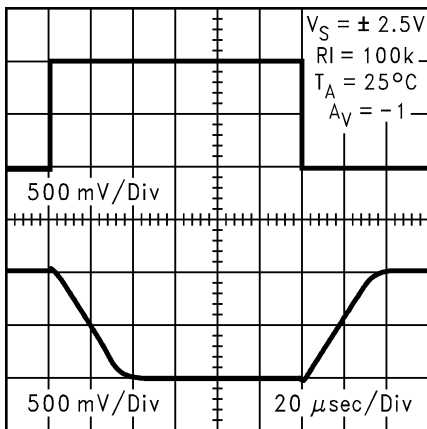
Inverting Small Signal Pulse Response at 5V



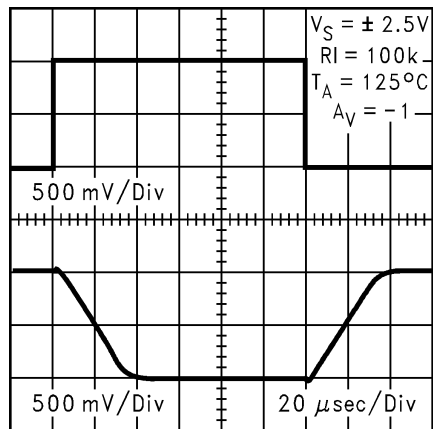
Inverting Large Signal Pulse Response at 5V



Inverting Large Signal Pulse Response at 5V

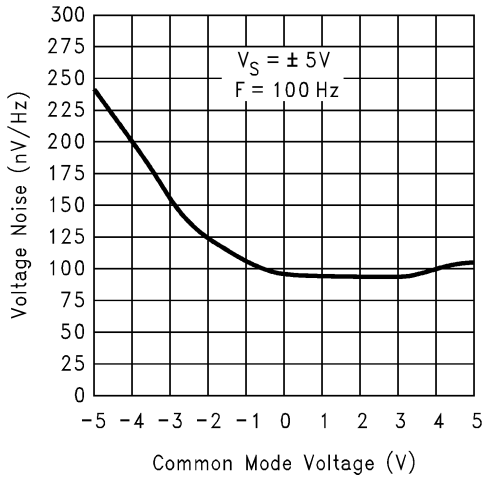


Inverting Large Signal Pulse Response at 5V

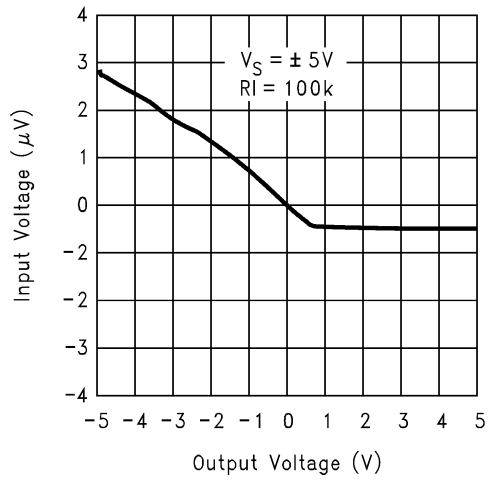


10V Performance

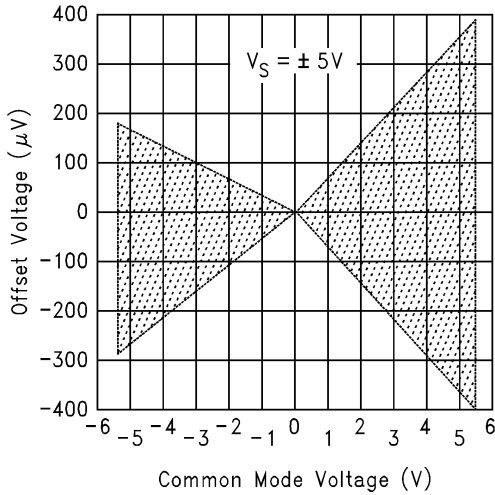
Voltage Noise vs. Common Mode Voltage @ 10V



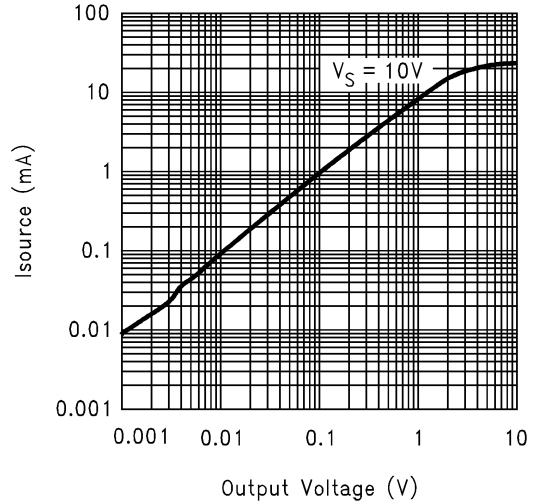
Output Voltage vs. Input Voltage @ 10V



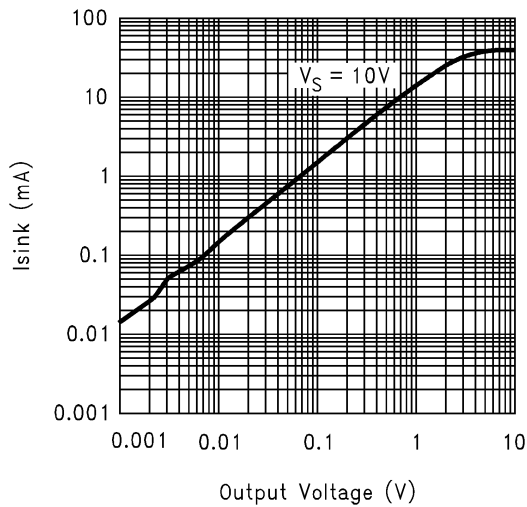
Offset Voltage vs. Common Mode Voltage @ 10V



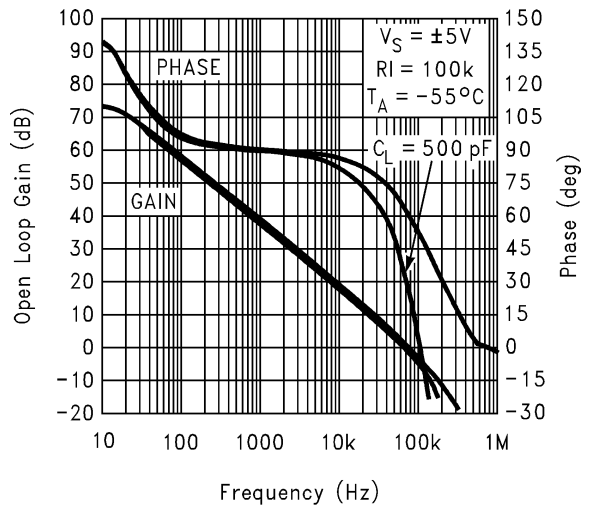
Sourcing Output vs. Output Voltage



Sinking Output vs. Output Voltage

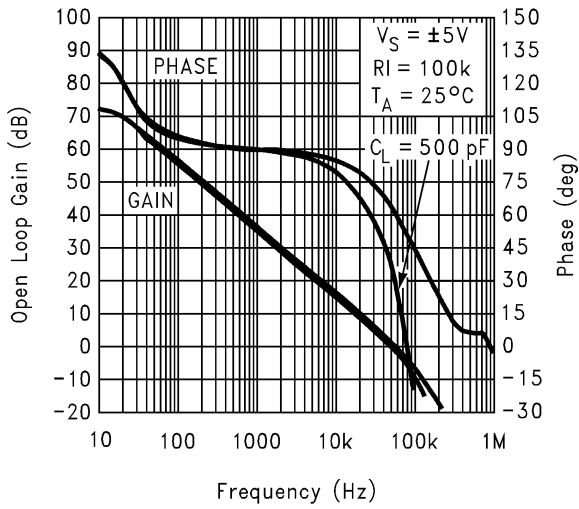


Gain and Phase vs. Capacitive Load @ 10V

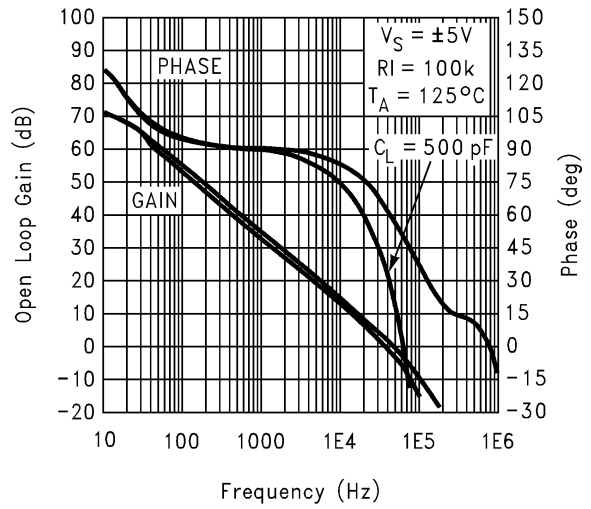


10V Performance (つづき)

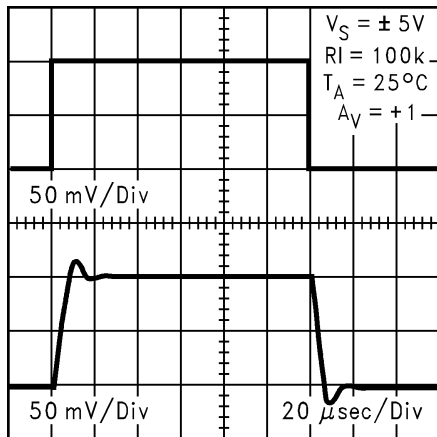
Gain and Phase vs. Capacitive Load @ 10V



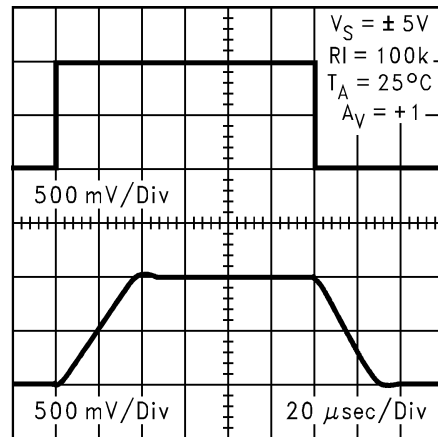
Gain and Phase vs. Capacitive Load @ 10V



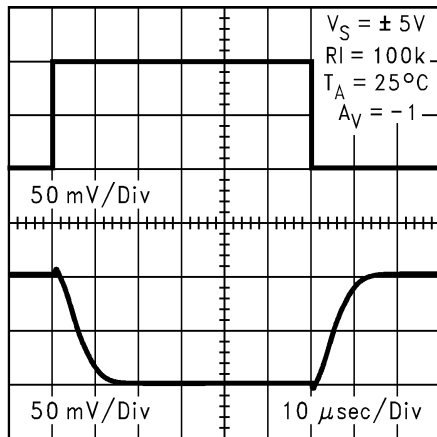
Non-Inverting Small Signal Pulse Response at 10V



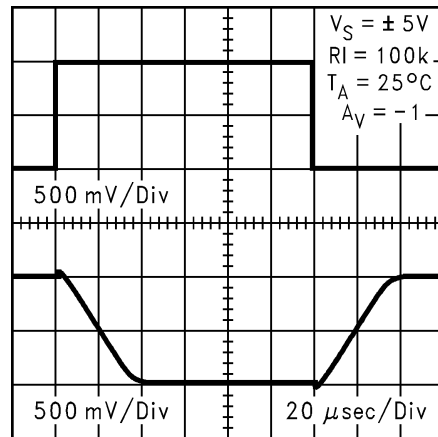
Non-Inverting Large Signal Pulse Response at 10V



Inverting Small Signal Pulse Response at 10V



Inverting Large Signal Pulse Response at 10V



アプリケーション情報

1.0 LMC7111 の特長

サイズ

SOT23-5 ピンパッケージは (3.05 × 3.00mm) のフット・レイアウトで、プリント基板を省スペース化するために超小型機器には必需品です。SSOP8 ピンに対して、SOT 23-5 を 2 個並べて配置してもスペースが 30%削減できます。

高さ

高さは 1.43mm なので、PCMCIA タイプ カードでも充分収納できます。

入力信号の忠実度

従来信号は入力信号とアンプの間のノイズを拾ってしまいます。物理的に小さなパッケージを使えば、タイニーアンプは入力信号の忠実度を上げ、またノイズを拾わないように入力信号の直近に配置できます。これは、AD コンバータの基準電圧のための入力バッファを入力直近に配置できることを意味します。

ボード・レイアウト

いくつかの方法によって簡単にレイアウトができます。初めにデュアルやクワッドだと長いパターン・レイアウトになるので、SOT 23-5 を使うことによって、最短最適なレイアウトが可能です。

また、デュアルやクワッドの代わりに SOT 23-5 を数個配置すれば、クロストークや複雑な信号経路を減せます。

DIP パッケージについて

試作などには扱いやすい DIP パッケージでの評価が可能です。

低消費電流

25 μA (Typ) の消費電流は、携帯機器のバッテリーの動作寿命を長くし、それによりバッテリーバックの小型化や低電圧化も可能にします。

広い電源電圧範囲

LMC7111 は 2.7V、3.0V、3.3V、5V と 10V でスペックが規定されています。それにより、多様な電源に対して安心して設計できます。

2.0 入力同相電圧範囲

LMC7111 はグラウンドより低い入力電圧が入ったとき、出力が位相反転しません。

入力電圧の最大定格は室温で電源レールの 300mV を超えています。最大定格を越えた電圧は入力ピンの入出に過度の電流が流れる原因になり、信頼性に影響を与えます。

最大定格を越えた電圧アプリケーションになる場合、Figure 1 のように入力抵抗を挿入し、± 5mA 以内にしなければなりません。

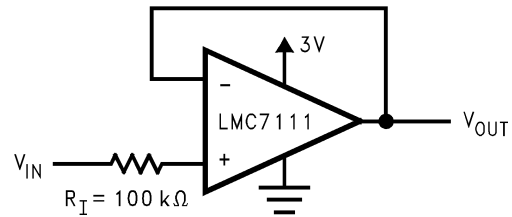


FIGURE 1. R_I Input Current Protection for Voltages Exceeding the Supply Voltage

3.0 負荷容量耐性

LMC7111 は発振なしにユニティ・ゲイン 10V で 300pF を直接駆動できます。ユニティ・ゲイン・フォロアは特に発振しやすい使い方です。直接容量性負荷を駆動するとアンプの位相マージンが低下します。オペアンプの出力インピーダンスと容量性負荷は合まって、位相遅延を引き起こします。これによりアンダーダンピング・パルス応答か発振のいずれかが起こってしまいます。

負荷容量の補償は Figure 2 のように絶縁抵抗を挿入すると可能になります。このようなシンプルな方法は、A/D コンバータとマルチプレクサの入力容量を絶縁するために役立ちます。

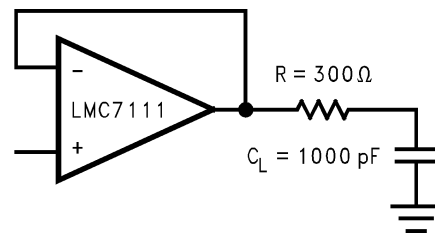


FIGURE 2. Resistive Isolation of a 330 pF Capacitive Load

4.0 大きな帰還抵抗を使った場合の入力容量による補償

非常に大きな値の帰還抵抗を使用した場合 (500k 以上)、この抵抗はプリント基板の寄生容量、フォトダイオードやトランスデューサによる入力容量と互いに作用し合い位相マージンを減らします。

入力容量の影響は帰還コンデンサの追加により、補償ができます。帰還コンデンサ C_f は次式で計算されます。

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

あるいは

$$R_1 C_{IN} \leq R_2 C_f$$

プリント基板の浮遊容量は、ブレッドボードの浮遊容量より大きい小さいかのいずれかなので、 C_f の値は状況に対応させて変える必要があります。 C_f の値は実際の回路上で確認すべきです。

アプリケーション情報 (つづき)

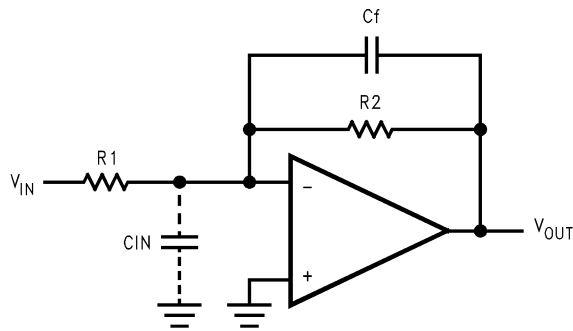


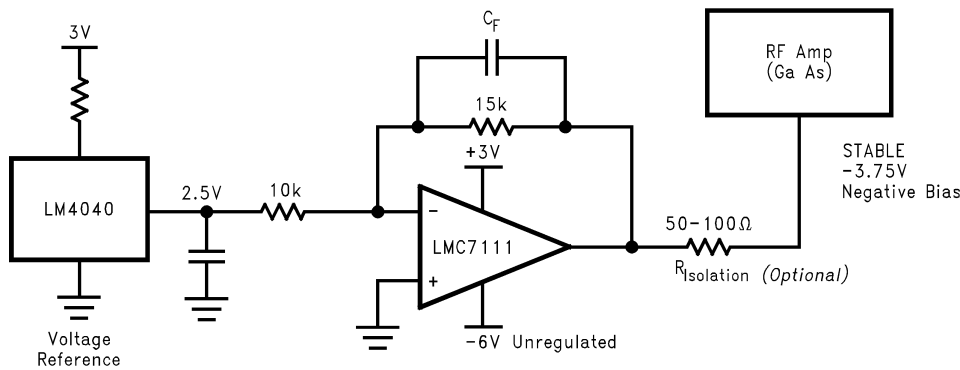
FIGURE 3. Cancelling the Effect of Input Capacitance

5.0 出力振幅

LMC7111 の出力は 10k 負荷時、電源電圧レールの 100mV 以内、100k で 20mV 以内のドロップだけとなります。例えば、電源電圧が 3V の時、10k で出力の振幅が $V_O = 2.9V$ 、100k で $V_O = 2.98V$ になります。LMC7111 は同じ電源電圧に接続されているトランジスタを駆動するために有効です。

6.0 GaAs RF アンプのバイアス回路

容量性負荷ドライブ能力、低消費電流、SOT 23-5 サイズの LMC7111 は、他の回路へ安定した負バイアスも供給できます。LM4040 (基準電源) と組み合わせ、GaAs RF アンプに -3.75V の安定した負バイアスを供給する回路を Figure 4 に示します。



C_f and $R_{isolation}$ prevent oscillations when driving capacitive loads.

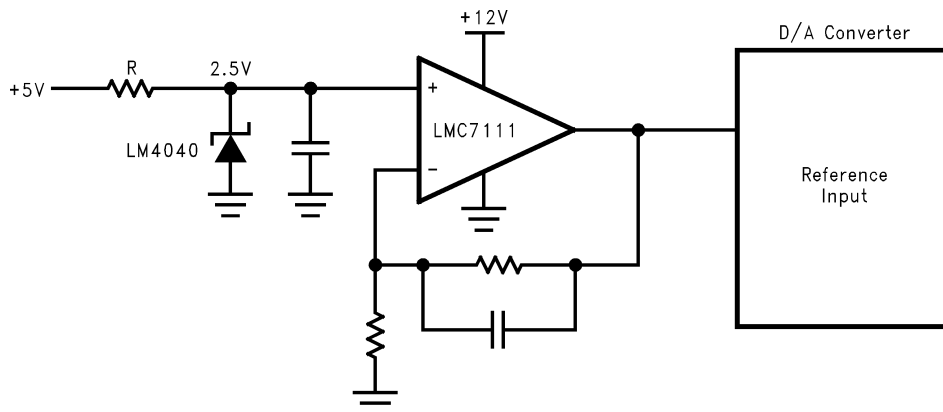
FIGURE 4. Stable Negative Bias

7.0 A/D コンバータのための基準バッファ

LMC7111 は A/D コンバータの基準電源バッファとして使用できます。デュアル・スロープ積分型 A/D コンバータのような基準入力にスタティック負荷のタイプのバッファとして有効です。基準入力にダイナミック負荷の A/D コンバータには、LM7131 や LMC7101 のようなより高速なアンプが必要とされます。

SOT 23-5 の LMC7111 は A/D コンバータの基準入力の直近に配置でき、25 μ A の低消費電流によるセーブパワーも期待できます。

高精度と低オフセット電圧が要求される A/D コンバータの基準入力には LMC6462 のデータシートをご覧ください。LMC6462 は LMC7111 のデュアル版です。



アプリケーション情報 (つづき)

8.0 LMC7111 のデュアル版とクワッド版

LMC6462とLMC6464はLMC7111のデュアル版とクワッド版で、類似した性能を備えています。DIPとSOPで供給されます。詳細については、LMC6462/4のデータシートを参照してください。

9.0 SPICE マクロモデル

LMC7111にはSPICEマクロモデルが用意されています。このモデルは以下のシミュレーションを正確に行います。

- 入力同相電圧範囲
- 周波数特性および過渡応答特性
- 待機時消費電流およびダイナミック電源電流
- 負荷条件による出力振幅変動

この他、マクロモデル・ディスクにリストされている諸特性。

オペアンプ SPICE マクロモデルのライブラリ・ディスクが必要な場合には、ナショナル セミコンダクター社の営業代理店にご連絡ください。

10.0 その他の SOT23-5 タイニー製品

ナショナル セミコンダクター社では、このほかにも省スペース用 SOT23 タイニーパッケージで部品を提供しています。アンプ、基準電圧源、ボルテージレギュレータなどのタイニー・パッケージとして、次のものがあります。

LMC7101

1MHz 利得帯域幅、入出力フルスイング・アンプ。高入力インピーダンス、高利得、2.7V、3V、5V、15V で 700 μ A 電流 (代表値) のスペック

LM7131

70MHz 利得帯域幅、タイニー・ビデオアンプ。3V、5V、 \pm 5V スペック

LMC7211

入力フルスイング、プッシュプル出力、タイニー・パッケージ・コンパレータ。電源電流 7 μ A (代表値)、プロパゲーション・ディレイ 7 μ s (代表値)。2.7V、5V、15V 電源のスペック

LMC7221

多電圧システム向けオープンドレイン出力コンパレータ。電源電圧以外の電圧にプルアップ抵抗を使用しての出力が可能な点を除き、LMC7211と同様の特性

LP2980

マイクロパワー SOT 50mA 超低ドロップアウト・レギュレータ

LM4040

高精度マイクロパワー、シャント電圧リファレンス。2.5000V、4.096V、5.000V、8.192V、10.000V の固定電圧

LM4041

高精度マイクロパワー、シャント電圧リファレンス。1.225V および調整可能

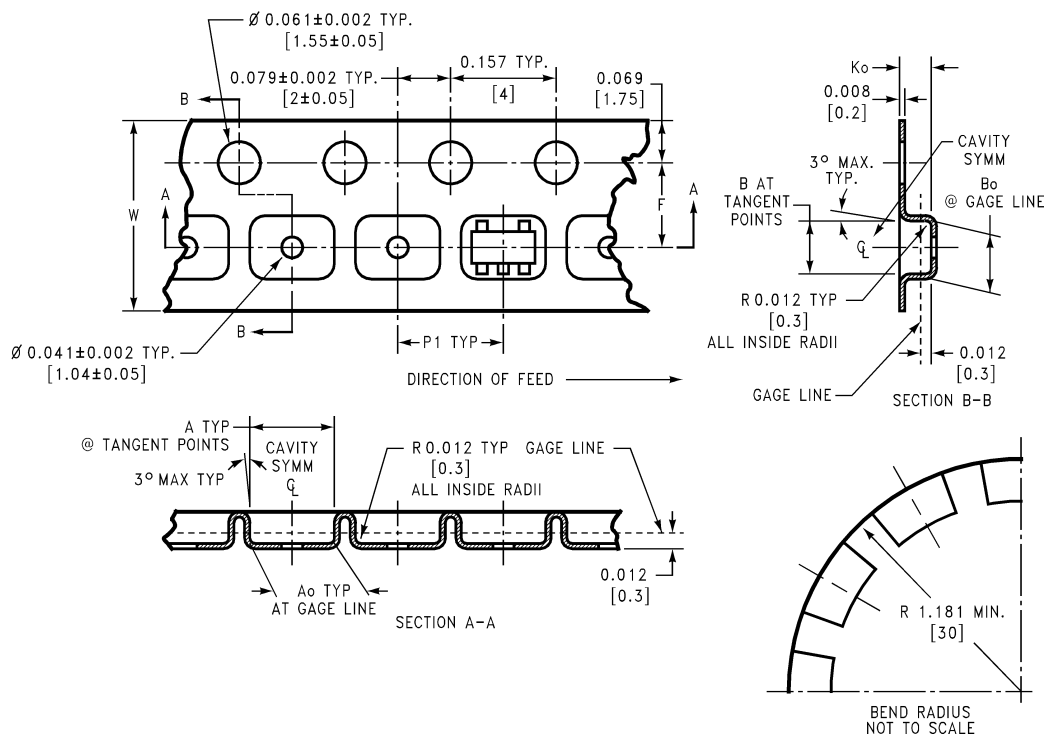
最新の情報については、ナショナル セミコンダクター社にお問い合わせください。

SOT-23-5 Tape and Reel Specification

TAPE FORMAT

Tape Section	# Cavities	Cavity Status	Cover Tape Status
Leader (Start End)	0 (min)	Empty	Sealed
	75 (min)	Empty	Sealed
Carrier	3000	Filled	Sealed
	1000	Filled	Sealed
Trailer (Hub End)	125 (min)	Empty	Sealed
	0 (min)	Empty	Sealed

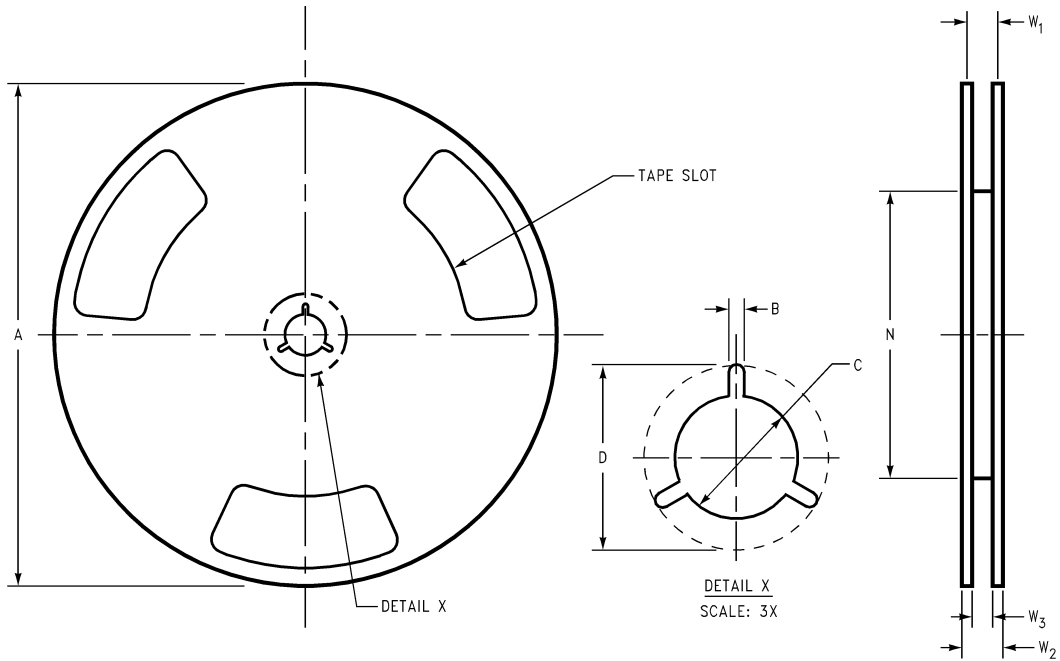
TAPE DIMENSIONS



8 mm	0.130	0.124	0.130	0.126	0.138 ± 0.002	0.055 ± 0.004	0.157	0.315 ± 0.012
	(3.3)	(3.15)	(3.3)	(3.2)	(3.5 ± 0.05)	(1.4 ± 0.11)	(4)	(8 ± 0.3)
Tape Size	DIM A	DIM Ao	DIM B	DIM Bo	DIM F	DIM Ko	DIM P1	DIM W

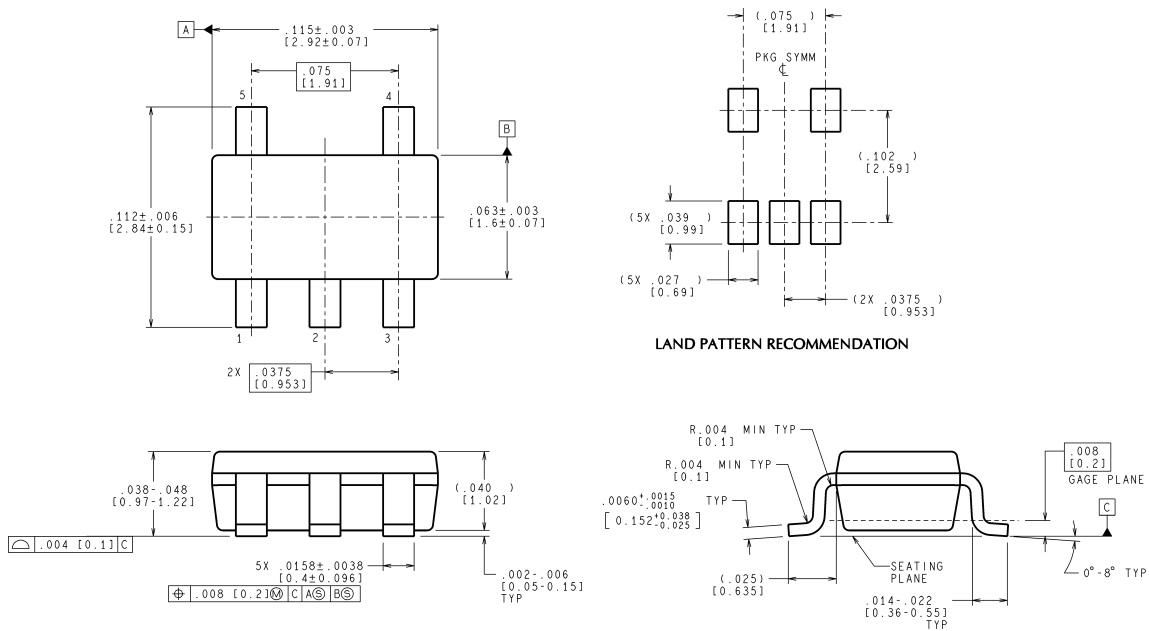
SOT-23-5 Tape and Reel Specification (つづき)

REEL DIMENSIONS



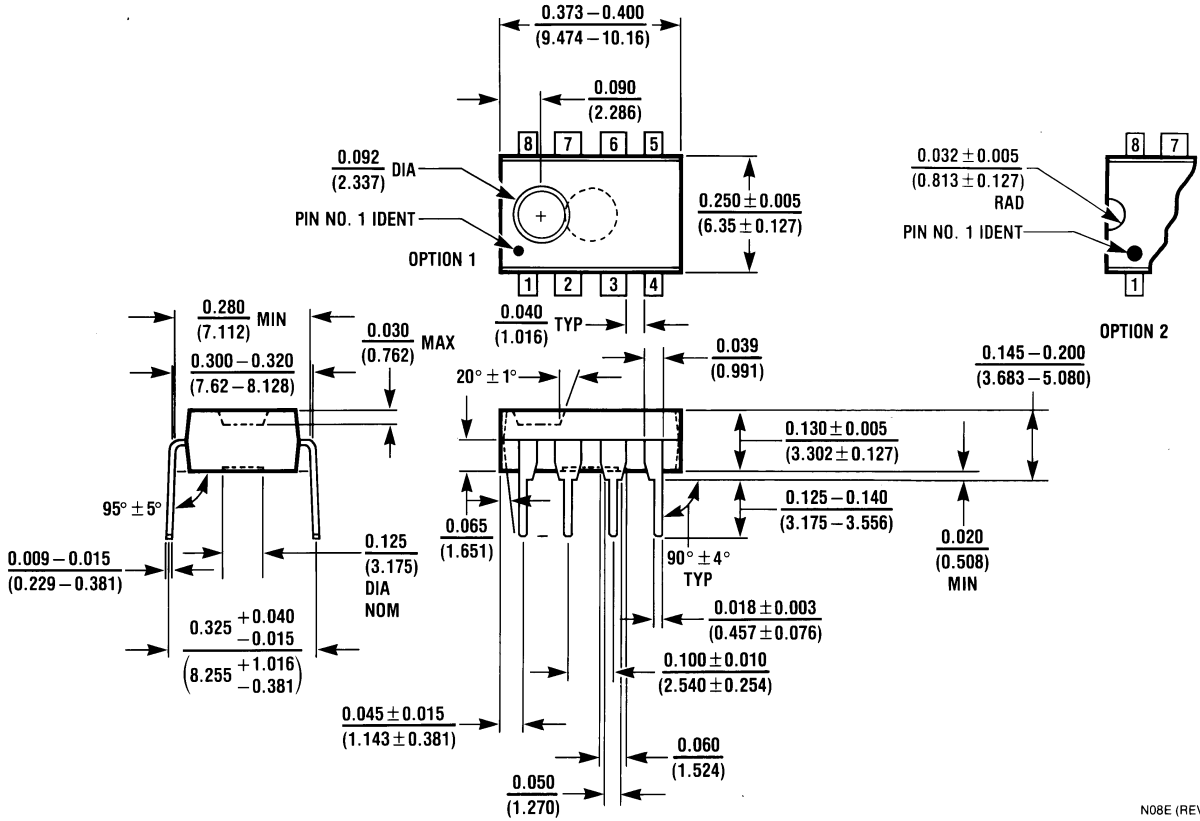
8 mm	7.00	0.059	0.512	0.795	2.165	0.331 + 0.059/-0.000	0.567	W1 + 0.078/-0.039
	330.00	1.50	13.00	20.20	55.00	8.40 + 1.50/-0.00	14.40	W1 + 2.00/-1.00
Tape Size	A	B	C	D	N	W1	W2	W3

外形寸法図 特記のない限り inches (millimeters)



MF05A (Rev C)

5-Pin SOT Package
NS Package Number MF05A



N08E (REV F)

8-Pin Molded DIP
8-Lead (0.300" Wide) Molded Dual-In-Line Package
NS Package Number N08E

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上