

# LMH6321

*LMH6321 300 mA High Speed Buffer with Adjustable Current Limit*



Literature Number: JAJ SAC3

## LMH6321

### 可変電流制限機能内蔵、300mA 高速バッファ

#### 概要

LMH6321 は、ユニティ・ゲインの高速バッファで、そのスルーレートは 1800 V/ $\mu$ s であり、50 負荷駆動時の小信号帯域幅は 110MHz です。± 300mA を連続して駆動可能で、大容量負荷の駆動時も発振しません。

LMH6321 は、可変電流制限機能を備えています。電流制限値は、10mA ~ 300mA の範囲にわたって ± 5mA ± 5% の精度で連続的に調整できます。電流制限値の設定は、外付け抵抗を接続して、外部リファレンス電流を調整することにより行います。電流制限値は、必要に応じて抵抗を DAC に接続してリファレンス電流を発生させることにより、容易かつ即座に調整できます。ソース電流とシンク電流にも同じ電流制限値が適用されます。

LMH6321 は、省スペース型の 8 ピン PSOP パッケージまたは 7 ピン TO-263 パワー・パッケージで供給されます。PSOP パッケージの特長は、パッケージの放熱特性を向上させるためにパッケージ底面に配置されている露出型パッドです。LMH6321 は、電流出力を増加させるためにオペアンプのフィードバック・ループ内に組み込んで使用することも、バッファ単体として使用することもできます。

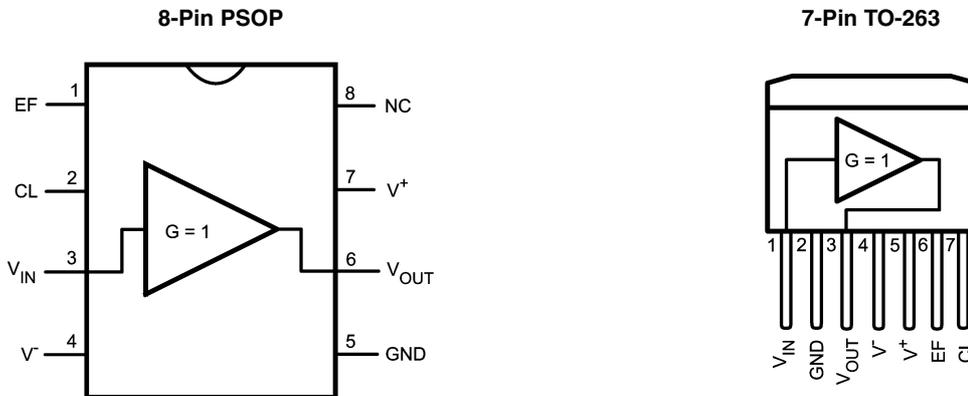
#### 特長

スルーレート	1800V/ $\mu$ s
広い帯域幅	110MHz
連続出力電流	± 300mA
出力電流制限値の許容誤差	± 5mA ± 5%
広い電源電圧範囲	5V ~ ± 15V
広い動作温度範囲	- 40 ~ + 125
調整可能な電流制限値	
大容量の容量性負荷を駆動可能	
サーマル・シャットダウンのエラー・フラグ出力	

#### アプリケーション

- ライン・ドライバ
- ピン・ドライバ
- ソナー・ドライバ
- モータ制御

#### ピン配置図



**Note:** V<sup>+</sup> ピンは、各パッケージの裏面にあるタブに接続されています。

## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照ください。

 $C_L$  Pin - GND Pin間電圧

± 1.2V

## ESD 耐圧 (Note 2)

人体モデル	2.5kV
マシン・モデル	250V
電源電圧	36V ( ± 18V)
入出力間電圧 (Note 3)	± 5V
入力電圧	± $V_{SUPPLY}$
出力 - GND 間の短絡 (Note 4)	連続
保存温度範囲	- 65 ~ + 150
接合部温度 ( $T_{JMAX}$ )	+ 150
リード温度 (ハンダ付け、10 秒)	260
消費電力	(Note 8)

## 動作定格

動作温度範囲	- 40 ~ + 125
動作電源電圧範囲	5V ~ ± 16V
熱抵抗 ( $J_A$ ) PSOP パッケージ (Note 6)	180 /W
熱抵抗 ( $J_C$ ) TO-263 パッケージ	4 /W
熱抵抗 ( $J_A$ ) TO-263 パッケージ	80 /W

## ± 15V 時の電気的特性

以下の仕様は、特記のない限り、電源電圧 = ± 15V、 $V_{CM} = 0V$ 、 $R_L = 100k$ 、 $R_S = 50$ 、 $C_L$  開放の場合に適用されます。太字表記のリミット値は、 $T_A = T_J = T_{MIN} \sim T_{MAX}$  で適用され、それ以外のすべてのリミット値は  $T_A = T_J = 25$  の場合に適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$A_V$	Voltage Gain	$R_L = 1 k\Omega$ , $V_{IN} = \pm 10V$	0.99 <b>0.98</b>	0.995		V/V
		$R_L = 50\Omega$ , $V_{IN} = \pm 10V$	0.86 <b>0.84</b>	0.92		V/V
$V_{OS}$	Input Offset Voltage	$R_L = 1 k\Omega$ , $R_S = 0V$		±4	±35 <b>±52</b>	mV
$I_B$	Input Bias Current	$V_{IN} = 0V$ , $R_L = 1 k\Omega$ , $R_S = 0V$		±2	±15 <b>±17</b>	µA
$R_{IN}$	Input Resistance	$R_L = 50\Omega$		250		kΩ
$C_{IN}$	Input Capacitance			3.5		pF
$R_O$	Output Resistance	$I_O = \pm 10 mA$		5		Ω
$I_S$	Power Supply Current	$R_L = \infty$ , $V_{IN} = 0$		11	14.5 <b>16.5</b>	mA
		750 µA into $C_L$ Pin		14.9	18.5 <b>20.5</b>	
$V_{O1}$	Positive Output Swing	$I_O = 300 mA$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	11.2 <b>10.8</b>	11.9		V
	Negative Output Swing	$I_O = 300 mA$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-11.3	-10.3 <b>-9.8</b>	
$V_{O2}$	Positive Output Swing	$R_L = 1 k\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	13.1 <b>12.9</b>	13.4		V
	Negative Output Swing	$R_L = 1 k\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-13.4	-12.9 <b>-12.6</b>	
$V_{O3}$	Positive Output Swing	$R_L = 50\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	11.6 <b>11.2</b>	12.2		V
	Negative Output Swing	$R_L = 50\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-11.9	-10.9 <b>-10.6</b>	
$V_{EF}$	Error Flag Output Voltage	$R_L = \infty$ , $V_{IN} = 0$ , EF pulled up with 5 kΩ to +5V	Normal	5.00		V
			During Thermal Shutdown	0.25		
$T_{SH}$	Thermal Shutdown Temperature	Measure Quantity is Die (Junction) Temperature		168		°C
		Hysteresis		10		

## ± 15V 時の電気的特性 (つづき)

以下の仕様は、特記のない限り、電源電圧 = ± 15V、 $V_{CM} = 0V$ 、 $R_L = 100k$ 、 $R_S = 50$ 、 $C_L$  開放の場合に適用されます。太字表記の値は、 $T_A = T_J = T_{MIN} \sim T_{MAX}$  で適用され、それ以外のすべての値は  $T_A = T_J = 25$  の場合に適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
$I_{SH}$	Supply Current at Thermal Shutdown	EF pulled up with 5 k $\Omega$ to +5V		3		mA	
PSSR	Power Supply Rejection Ratio	$R_L = 1 k\Omega$ , $V_{IN} = 0V$ , $V_S = \pm 5V$ to $\pm 15V$	Positive	58 <b>54</b>	66		dB
			Negative	58 <b>54</b>	64		
SR	Slew Rate	$V_{IN} = \pm 11V$ , $R_L = 1 k\Omega$		2900		V/ $\mu$ s	
		$V_{IN} = \pm 11V$ , $R_L = 50\Omega$		1800			
BW	-3 dB Bandwidth	$V_{IN} = \pm 20 mV_{PP}$ , $R_L = 50\Omega$		110		MHz	
LSBW	Large Signal Bandwidth	$V_{IN} = 2 V_{PP}$ , $R_L = 50\Omega$		48		MHz	
HD2	2 <sup>nd</sup> Harmonic Distortion	$V_O = 2 V_{PP}$ , $f = 100 kHz$	$R_L = 50\Omega$		-59	dBc	
			$R_L = 100\Omega$		-70		
		$V_O = 2 V_{PP}$ , $f = 1 MHz$	$R_L = 50\Omega$		-57		
			$R_L = 100\Omega$		-68		
HD3	3 <sup>rd</sup> Harmonic Distortion	$V_O = 2 V_{PP}$ , $f = 100 kHz$	$R_L = 50\Omega$		-59	dBc	
			$R_L = 100\Omega$		-70		
		$V_O = 2 V_{PP}$ , $f = 1 MHz$	$R_L = 50\Omega$		-62		
			$R_L = 100\Omega$		-73		
$e_n$	Input Voltage Noise	$f \geq 10 kHz$		2.8		nV/ $\sqrt{Hz}$	
$i_n$	Input Current Noise	$f \geq 10 kHz$		2.4		pA/ $\sqrt{Hz}$	
$I_{SC1}$	Output Short Circuit Current Source (Note 7)	$V_O = 0V$ , Program Current into $C_L = 25 \mu A$	Sourcing $V_{IN} = +3V$	4.5 <b>4.5</b>	10	15.5 <b>15.5</b>	mA
			Sinking $V_{IN} = -3V$	4.5 <b>4.5</b>	10	15.5 <b>15.5</b>	
		$V_O = 0V$ Program Current into $C_L = 750 \mu A$	Sourcing $V_{IN} = +3V$	280 <b>273</b>	295	308 <b>325</b>	mA
			Sinking $V_{IN} = -3V$	280 <b>275</b>	295	310 <b>325</b>	
$I_{SC2}$	Output Short Circuit Current Source	$R_S = 0V$ , $V_{IN} = +3V$ (Notes 5, 7)	320 <b>300</b>	570	750 <b>920</b>	mA	
	Output Short Circuit Current Sink	$R_S = 0V$ , $V_{IN} = -3V$ (Notes 5, 7)	300 <b>305</b>	515	750 <b>910</b>		
<b>V/I Section</b>							
$CLV_{OS}$	Current Limit Input Offset Voltage	$R_L = 1 k\Omega$ , GND = 0V		$\pm 0.5$	$\pm 4.0$ <b><math>\pm 8.0</math></b>	mV	
$CL_I_B$	Current Limit Input Bias Current	$R_L = 1 k\Omega$	-0.5 <b>-0.8</b>	-0.2		$\mu A$	
CL CMRR	Current Limit Common Mode Rejection Ratio	$R_L = 1 k\Omega$ , GND = -13 to +14V	60 <b>56</b>	69		dB	

## ± 5V 時の電気的特性

以下の仕様は、特記のない限り、電源電圧 = ± 5V、 $V_{CM} = 0V$ 、 $R_L = 100k$ 、 $R_S = 50$ 、 $C_L$  開放の場合に適用されます。太字表記のリミット値は、 $T_A = T_J = T_{MIN} \sim T_{MAX}$  で適用され、それ以外のすべてのリミット値は  $T_A = T_J = 25$  の場合に適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
$A_V$	Voltage Gain	$R_L = 1 k\Omega$ , $V_{IN} = \pm 3V$	0.99 <b>0.98</b>	0.994		V/V	
		$R_L = 50\Omega$ , $V_{IN} = \pm 3V$	0.86 <b>0.84</b>	0.92			
$V_{OS}$	Offset Voltage	$R_L = 1 k\Omega$ , $R_S = 0V$		±2.5	±35 <b>±50</b>	mV	
$I_B$	Input Bias Current	$V_{IN} = 0V$ , $R_L = 1 k\Omega$ , $R_S = 0V$		±2	±15 <b>±17</b>	µA	
$R_{IN}$	Input Resistance	$R_L = 50\Omega$		250		kΩ	
$C_{IN}$	Input Capacitance			3.5		pF	
$R_O$	Output Resistance	$I_{OUT} = \pm 10 mA$		5		Ω	
$I_S$	Power Supply Current	$R_L = \infty$ , $V_{IN} = 0V$		10	13.5 <b>14.7</b>		
		750 µA into CL Pin		14	17.5 <b>19.5</b>		
$V_{O1}$	Positive Output Swing	$I_O = 300 mA$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	1.3 <b>0.9</b>	1.9		V	
	Negative Output Swing	$I_O = 300 mA$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-1.3	-0.5 <b>-0.1</b>		
$V_{O2}$	Positive Output Swing	$R_L = 1 k\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	3.2 <b>2.9</b>	3.5		V	
	Negative Output Swing	$R_L = 1 k\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-3.5	-3.1 <b>-2.9</b>	V	
$V_{O3}$	Positive Output Swing	$R_L = 50\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$	2.8 <b>2.5</b>	3.1		V	
	Negative Output Swing	$R_L = 50\Omega$ , $R_S = 0V$ , $V_{IN} = \pm V_S$		-3.0	-2.6 <b>-2.4</b>	V	
PSSR	Power Supply Rejection Ratio	$R_L = 1 k\Omega$ , $V_{IN} = 0$ , $V_S = \pm 5V$ to $\pm 15V$	Positive	58 <b>54</b>	66		dB
			Negative	58 <b>54</b>	64		
$I_{SC1}$	Output Short Circuit Current	$V_O = 0V$ , Program Current into $C_L = 25 \mu A$	Sourcing $V_{IN} = +3V$	4.5 <b>4.5</b>	9	14.0 <b>15.5</b>	mA
			Sinking $V_{IN} = -3V$	4.5 <b>4.5</b>	9	14.0 <b>15.5</b>	
		$V_O = 0V$ , Program Current into $C_L = 750 \mu A$	Sourcing $V_{IN} = +3V$	275 <b>270</b>	290	305 <b>320</b>	
			Sinking $V_{IN} = -3V$	275 <b>270</b>	290	310 <b>320</b>	
$I_{SC2}$	Output Short Circuit Current Source	$R_S = 0V$ , $V_{IN} = +3V$ (Notes 5, 7)	300	470		mA	
	Output Short Circuit Current Sink	$R_S = 0V$ , $V_{IN} = -3V$ (Notes 5, 7)	300	400			
SR	Slew Rate	$V_{IN} = \pm 2 V_{PP}$ , $R_L = 1 k\Omega$		450		V/µs	
		$V_{IN} = \pm 2 V_{PP}$ , $R_L = 50\Omega$		210			
BW	-3 dB Bandwidth	$V_{IN} = \pm 20 mV_{PP}$ , $R_L = 50\Omega$		90		MHz	
LSBW	Large Signal Bandwidth	$V_{IN} = 2 V_{PP}$ , $R_L = 50\Omega$		39		MHz	

## ± 5V 時の電気的特性 (つづき)

以下の仕様は、特記のない限り、電源電圧 = ± 5V、 $V_{CM} = 0V$ 、 $R_L = 100k$ 、 $R_S = 50$ 、 $C_L$  開放の場合に適用されます。太字表記のリミット値は、 $T_A = T_J = T_{MIN} \sim T_{MAX}$  で適用され、それ以外のすべてのリミット値は  $T_A = T_J = 25$  の場合に適用されます。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T <sub>SD</sub>	Thermal Shutdown	Temperature		170		°C
		Hysteresis		10		

## V/I Section

CLV <sub>OS</sub>	Current Limit Input Offset Voltage	$R_L = 1 k\Omega$ , GND = 0V		2.7	+5 ±5.0	mV
CL <sub>I<sub>B</sub></sub>	Current Limit Input Bias Current	$R_L = 1 k\Omega$ , $C_L = 0V$	-0.5 -0.6	-0.2		μA
CL CMRR	Current Limit Common Mode Rejection Ratio	$R_L = 1 k\Omega$ , GND = -3V to +4V	60 56	65		dB

**Note 1:** 絶対最大定格とはデバイスが損傷する可能性があるリミット値のことです。動作定格とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。保証されている仕様およびその試験条件については、「電気的特性」を参照してください。

**Note 2:** 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k を通して各ピンに放電させます。マシン・モデルでは 200pF のみを接続し、抵抗は接続しません (0 )。

**Note 3:** 入出力間電圧差が ± 5V を超えると、内蔵のクランプ・ダイオードが導通します。クランプ・ダイオードを流れる電流は、最大 5mA に制限する必要があります。このため、入力電圧が ± 15V で出力をグラウンドに短絡する場合には、2k 以上の抵抗を入力と直列に接続してください。

**Note 4:** 連続電流の最大値は、300mA に制限する必要があります。詳細については、「アプリケーション・ヒント」を参照してください。

**Note 5:**  $C_L$  ピンを開放状態のままにする条件の場合は、出力電流が連続でなくても構いませんが、その代わりに、出力電流の RMS 値が 300mA 以下になるように、低デューティ・サイクル・パルス・モードに制限してください。

**Note 6:** 占有面積が DAP と同じサイズの銅箔領域を持つプリント基板にハンダ付けし、自然対流方式 (空気流量なし) で測定します。基板の材質は FR-4 です。

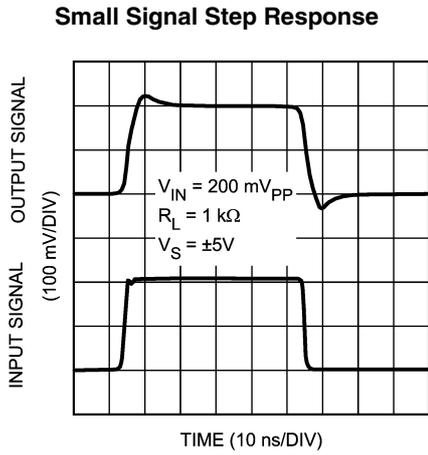
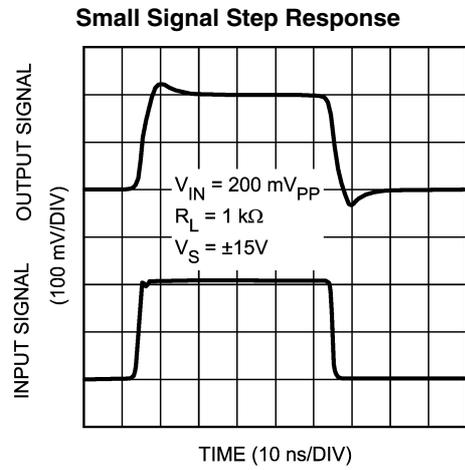
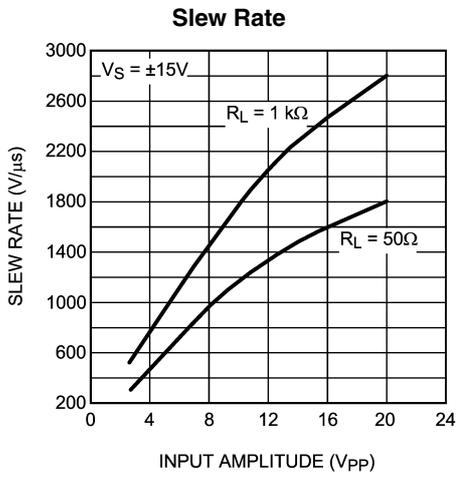
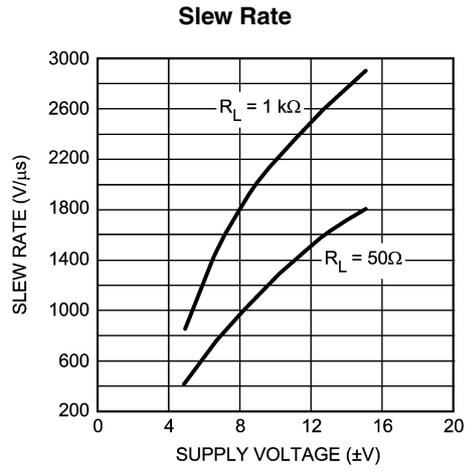
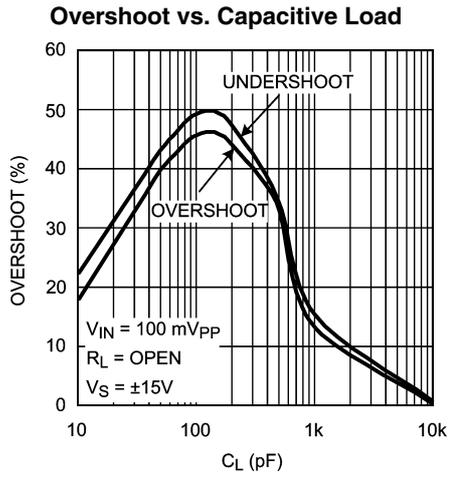
**Note 7:**  $V_{IN} = +4V$  または  $-4V$ 、 $T_J = -40$  の条件です。

**Note 8:** 最大消費電力は、最大接合部温度  $T_{J(max)}$ 、接合部 - 周囲温度間熱抵抗  $\theta_{JA}$ 、および周囲温度  $T_A$  によります。ある周囲温度における最大許容消費電力は、 $P_D = (T_{J(MAX)} - T_A) / \theta_{JA}$  から求められます。「アプリケーション・ヒント」の「熱の管理」を参照してください。

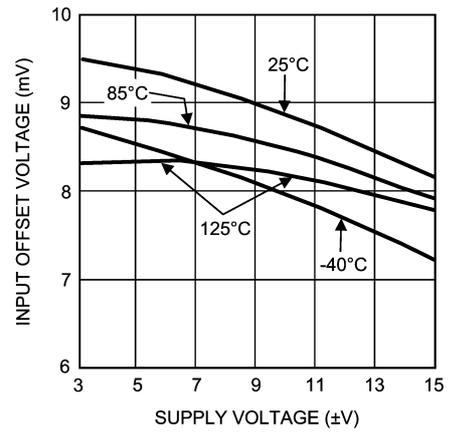
## 製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
8-Pin PSOP	LMH6321MR	LMH6321MR	95 Units/Rail	MRA08A
	LMH6321MRX		2.5k Units Tape and Reel	
7-Pin TO-263	LMH6321TS	LMH6321TS	45 Units/Rail	TS7B
	LMH6321TSX		500 Units Tape and Reel	

代表的な性能特性

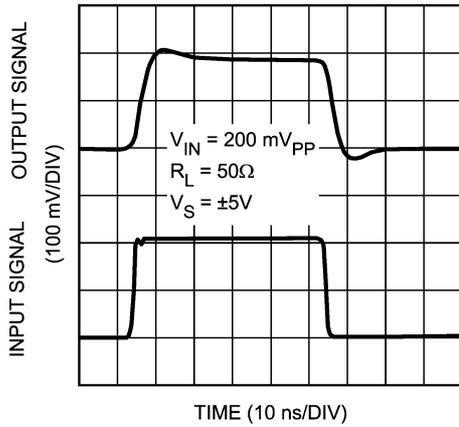


### Input Offset Voltage of Amplifier vs. Supply Voltage

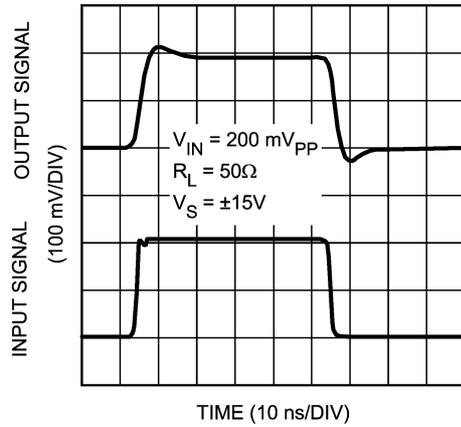


代表的な性能特性 (つづき)

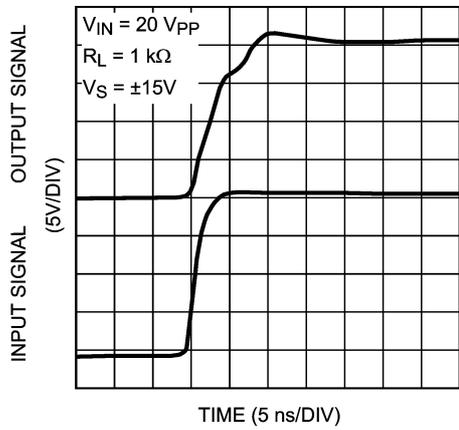
Small Signal Step Response



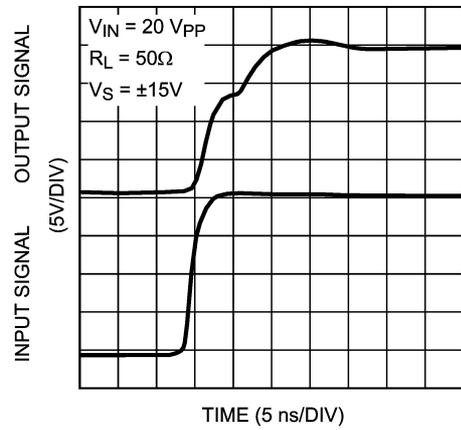
Small Signal Step Response



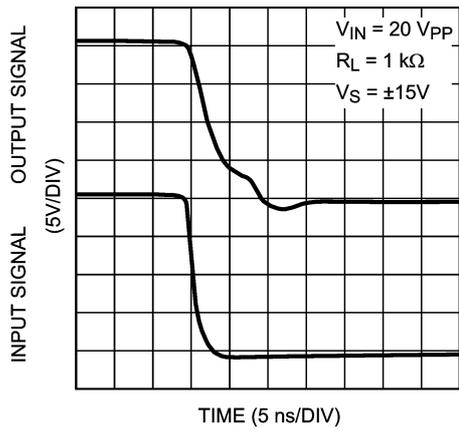
Large Signal Step Response—Leading Edge



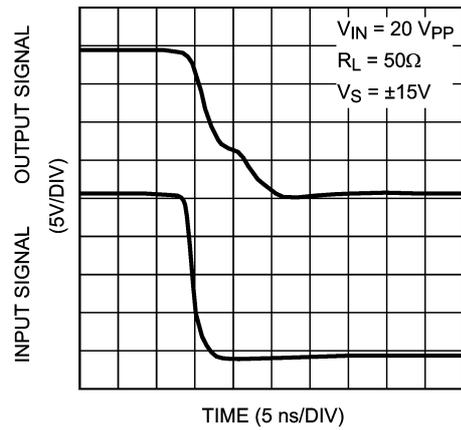
Large Signal Step Response—Leading Edge



Large Signal Step Response — Trailing Edge

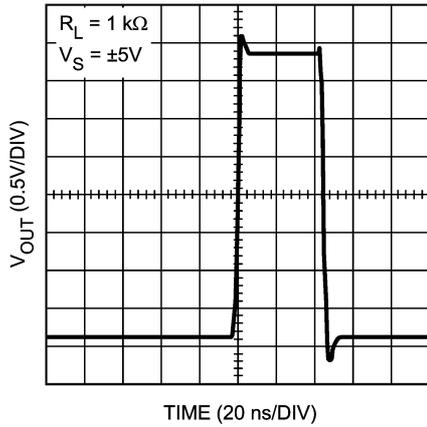


Large Signal Step Response — Trailing Edge

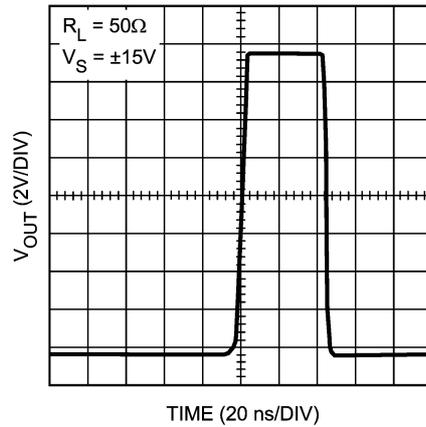


代表的な性能特性 (つぎ)

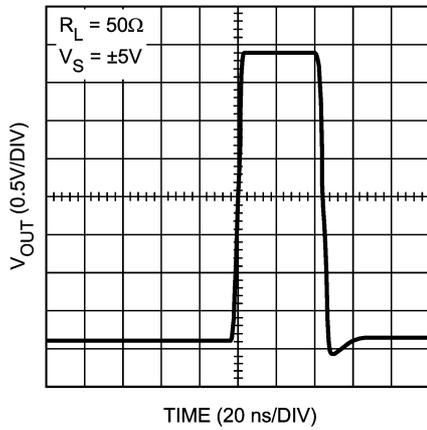
Large Signal Step Response



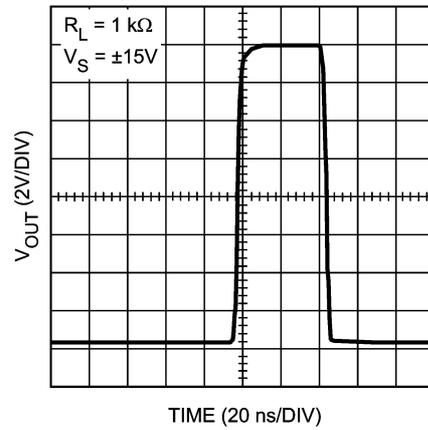
Large Signal Step Response



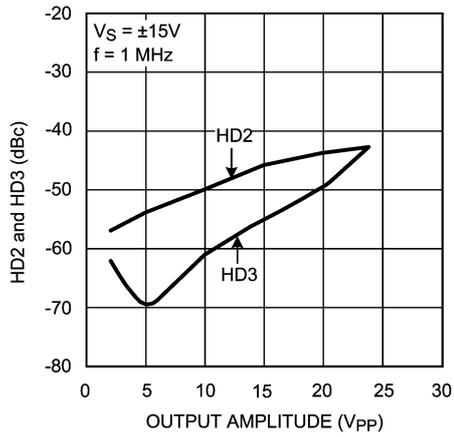
Large Signal Step Response



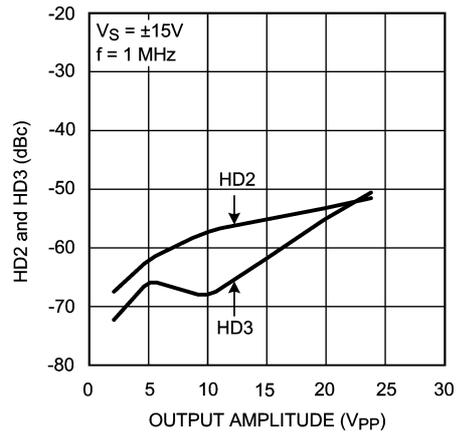
Large Signal Step Response



Harmonic Distortion with 50 Load

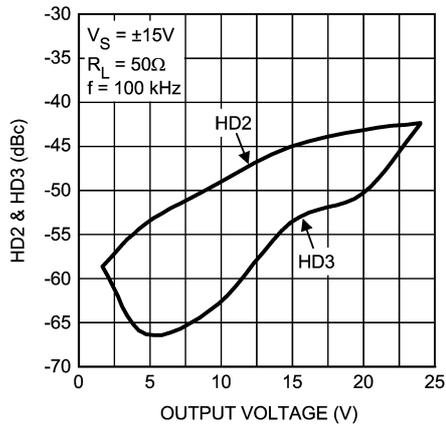


Harmonic Distortion with 100 Load

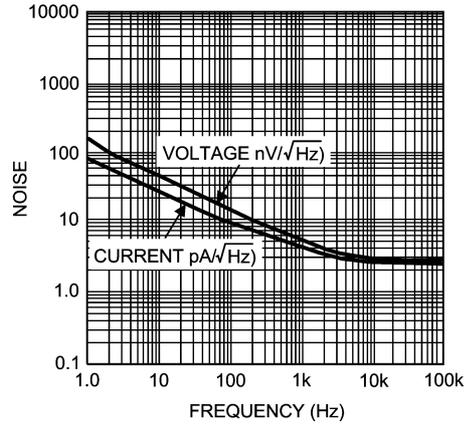


代表的な性能特性 (つづき)

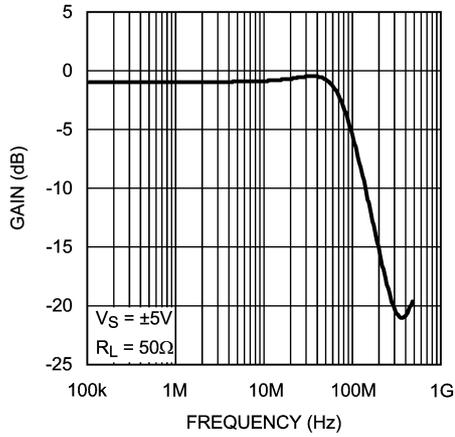
Harmonic Distortion with 50 Load



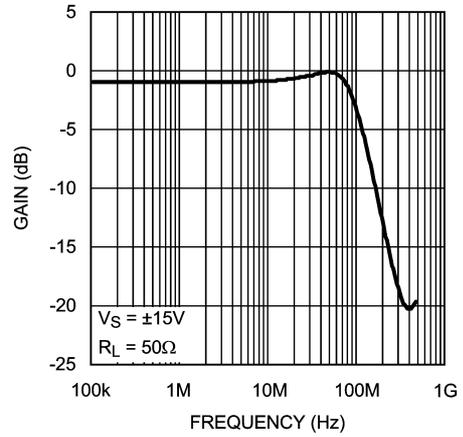
Noise vs. Frequency



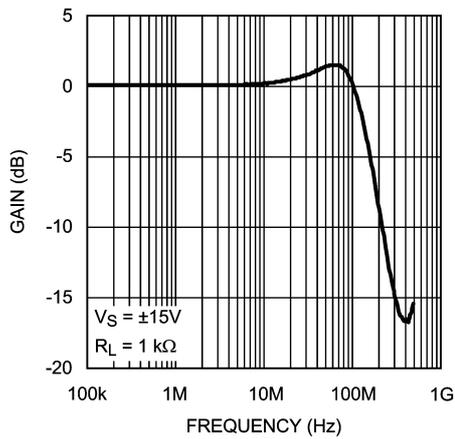
Gain vs. Frequency



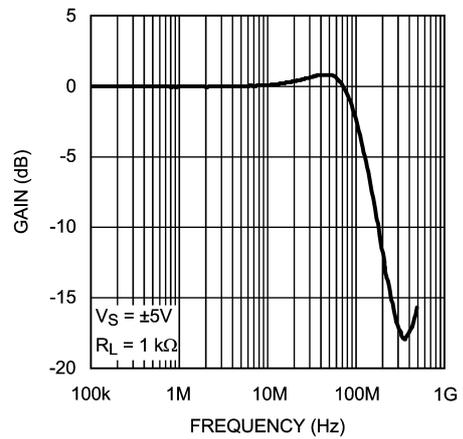
Gain vs. Frequency



Gain vs. Frequency

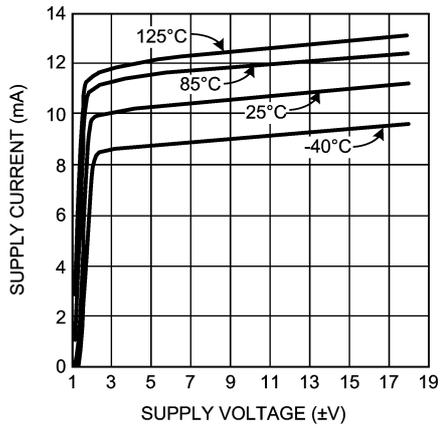


Gain vs. Frequency

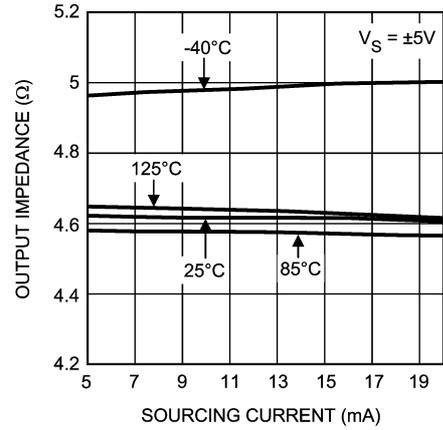


代表的な性能特性 (つぎ)

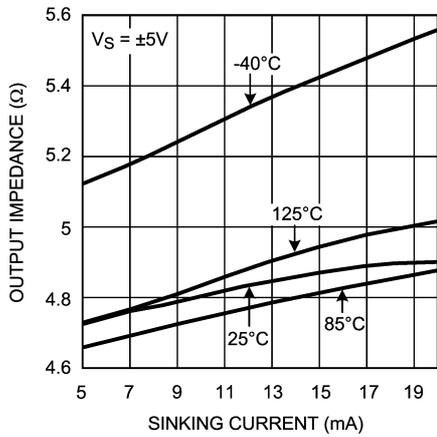
Supply Current vs. Supply Voltage



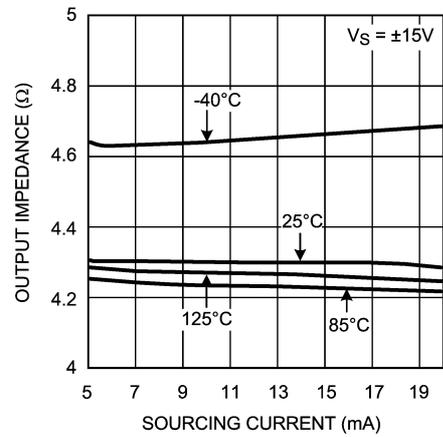
Output Impedance vs. Sourcing Current



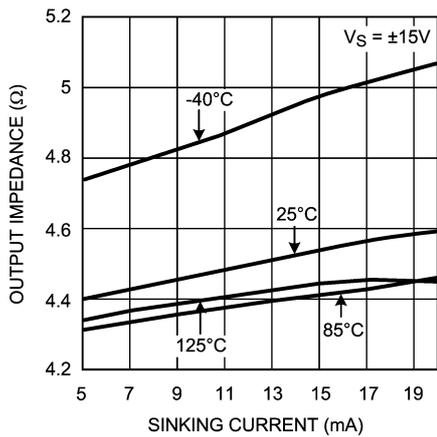
Output Impedance vs. Sinking Current



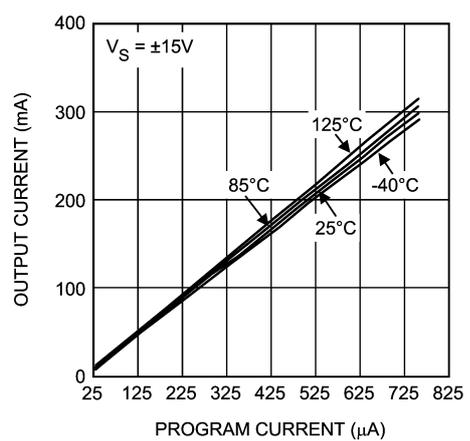
Output Impedance vs. Sourcing Current



Output Impedance vs. Sinking Current

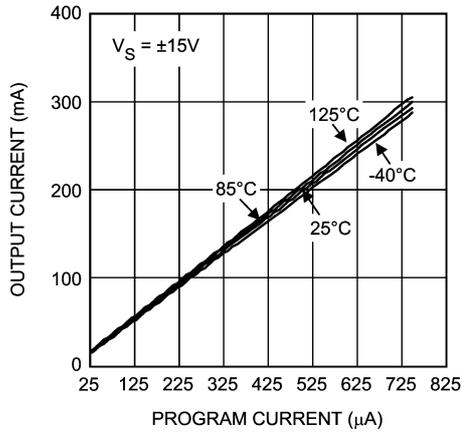


Output Short Circuit Current—Sourcing vs. Program Current

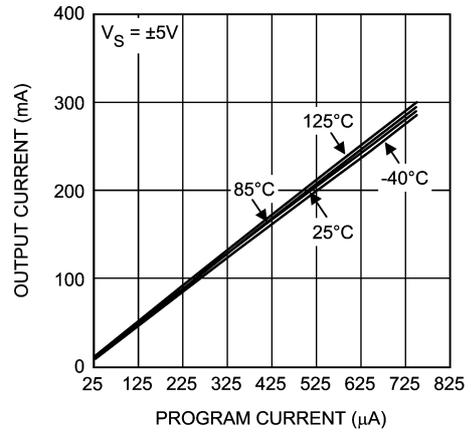


代表的な性能特性 (つぎ)

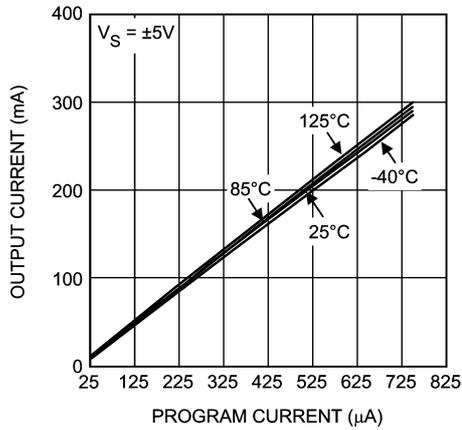
Output Short Circuit Current—Sinking vs. Program Current



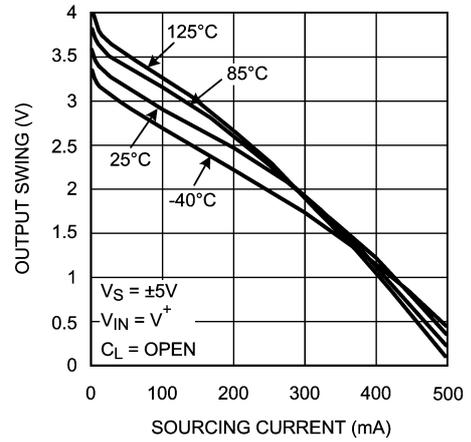
Output Short Circuit Current—Sourcing vs. Program Current



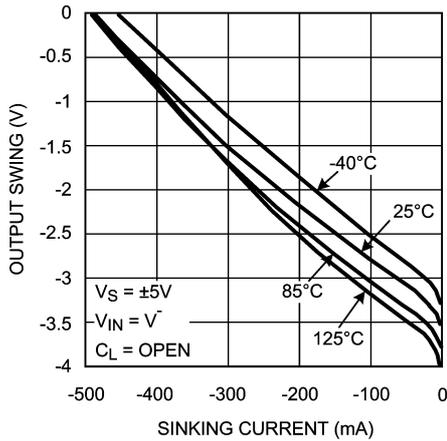
Output Short Circuit Current—Sinking vs. Program Current



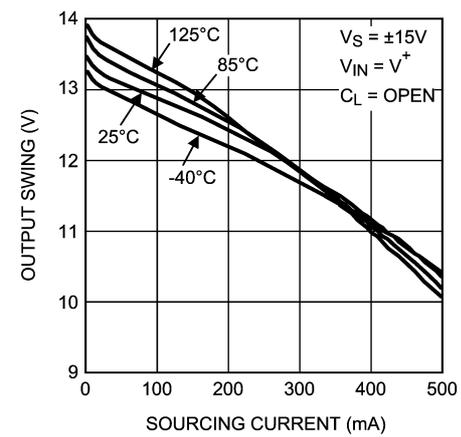
Positive Output Swing vs. Sourcing Current



Negative Output Swing vs. Sinking Current

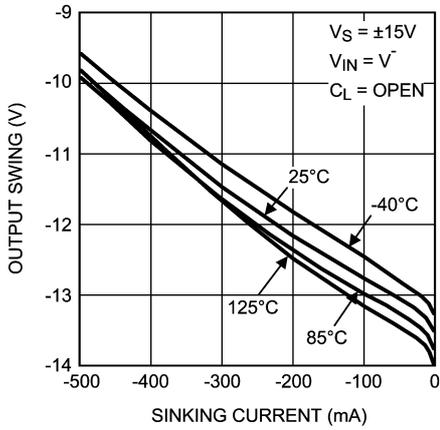


Positive Output Swing vs. Sourcing Current

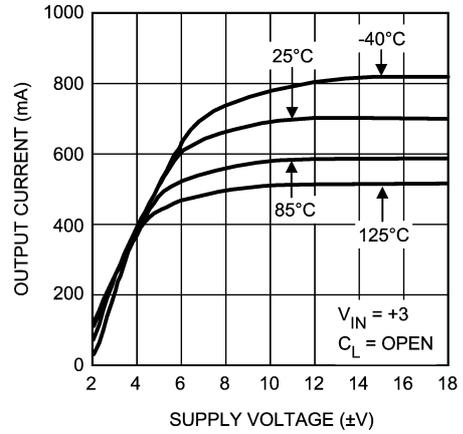


代表的な性能特性 (つぎ)

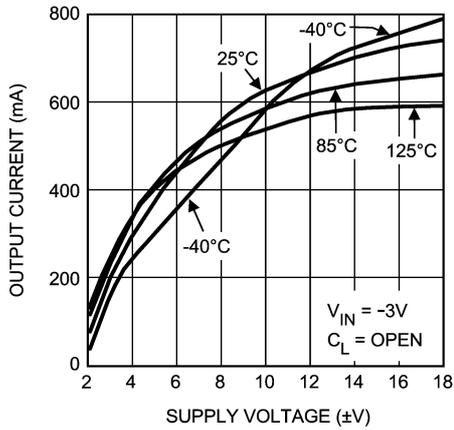
Negative Output Swing vs. Sinking Current



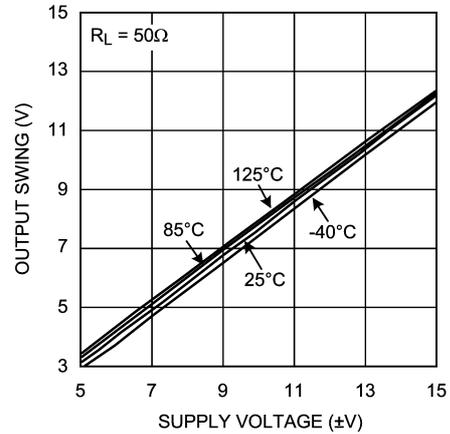
Output Short Circuit Current—Sourcing vs. Supply Voltage



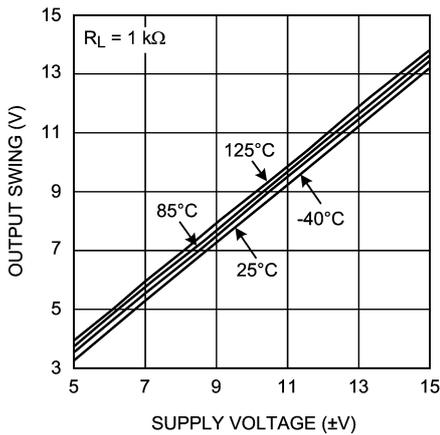
Output Short Circuit Current—Sinking vs. Supply Voltage



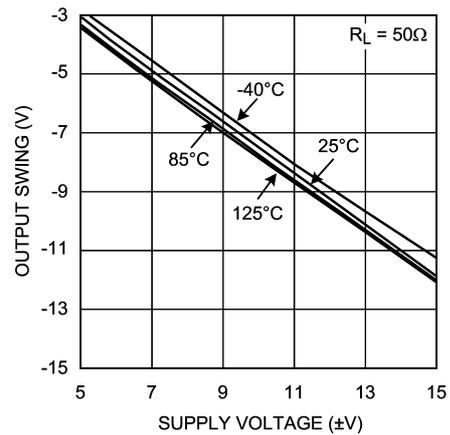
Positive Output Swing vs. Supply Voltage



Positive Output Swing vs. Supply Voltage

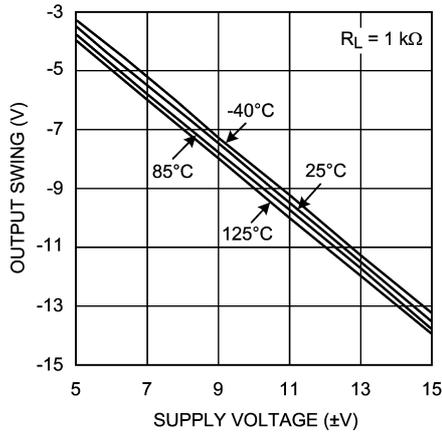


Negative Output Swing vs. Supply Voltage

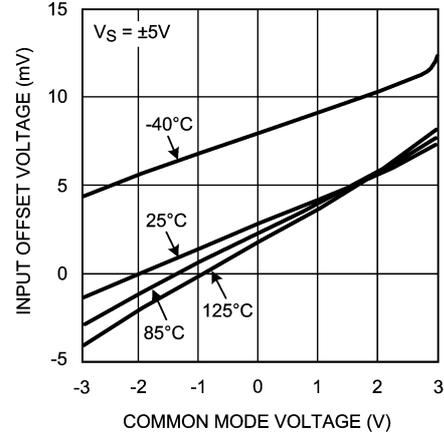


代表的な性能特性 (つづき)

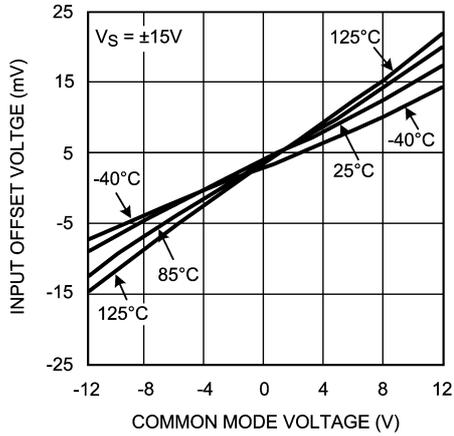
**Negative Output Swing vs. Supply Voltage**



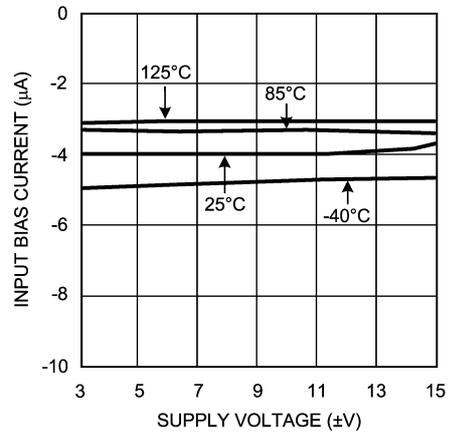
**Input Offset Voltage of Amplifier vs. Common Mode Voltage**



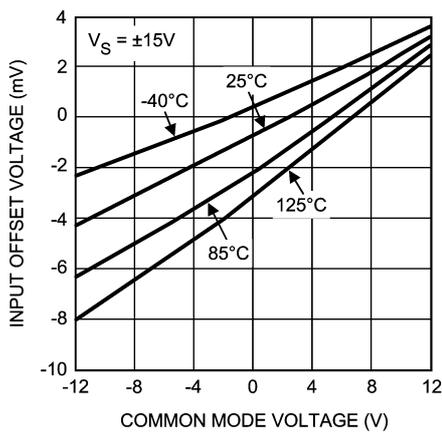
**Input Offset Voltage of Amplifier vs. Common Mode Voltage**



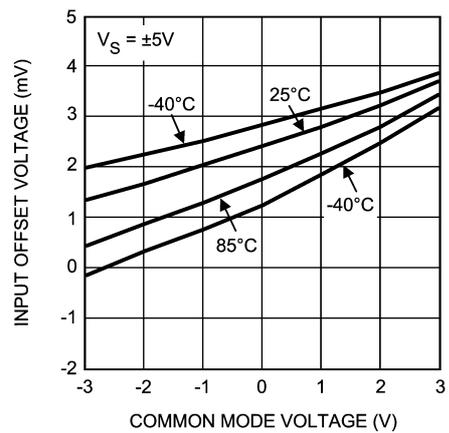
**Input Bias Current of Amplifier vs. Supply Voltage**



**Input Offset Voltage of V/I Section vs. Common Mode Voltage**



**Input Offset Voltage of V/I Section vs. Common Mode Voltage**



## アプリケーション・ヒント

## バッファ

バッファの大半は、その電圧ゲインが 1 であるため、多くの場合にボルテージ・フォロワと呼ばれます。このため、この名前は、一般的には電圧ゲインではなく電流ゲインを供給するデバイスという意味になります。バッファは、電圧源と負荷との分離、つまり高い入力インピーダンス、低い出力インピーダンス(高出力電流駆動)が要求されるアプリケーションで、その機能を果たします。さらに、ゲイン・フラットネスおよび、帯域幅が広いという特性を備えています。

特定のアプリケーションで他の所定要件を満たすオペアンプの大半は、バッファとして構成可能ですが、通常は構成が複雑で、一般的にユニティ・ゲイン動作に合うように最適化されていません。市販のバッファは、オペアンプの代替品として費用対効果の高い製品です。バッファは、オペアンプと組み合わせた場合にも、単体のアプリケーションでも、実用的な機能を果たします。前述したように、バッファの主な機能は、高インピーダンスの電圧源を低い

インピーダンスの負荷から切り離すことです。これは、高インピーダンスの電圧源では、負荷に必要な電流を供給できないためです。例えば、A/D コンバータへの信号源がセンサである場合は、このセンサを A/D コンバータから分離することを推奨します。バッファを使用することにより、低い出力インピーダンスと A/D コンバータへの安定した出力の供給を確保できます。A/D コンバータ・アプリケーションでは、変動性があり、複雑な無効負荷をバッファで駆動する必要があります。

バッファには、開ループと閉ループの 2 種類があります。開ループ・バッファでは、いくつかの DC 特性の精度が犠牲になり、一般的にゲイン・リニアリティが低下しますが、閉ループ・バッファの場合と比較して低コストで帯域幅が広くなり、加えて位相シフトと伝播遅延が少なくなります。LMH6321 は、開ループ方式のバッファに分類されます。

Figure 1 に、LMH6321 内部回路の概略図を示します。この図から、開ループ相補型フォロワの設計手法を採用していることがわかります。Figure 2 には、LMH6321 の代表的なアプリケーションを示します。この場合は、50 同軸ケーブル・ドライバです。

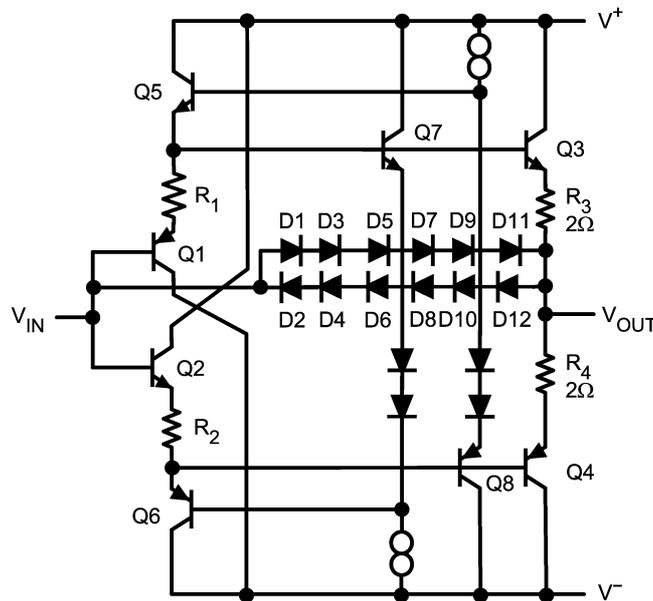


FIGURE 1. Simplified Schematic

## 電源バイパス

電源バイパスの方法は、バッファの周波数特性の安定性に関しては重要ではなく、軽負荷の場合は、 $1\text{nF} \sim 10\text{nF}$  近辺の容量値が適切です。ただし、高速スレーイングかつ大負荷電流の条件では、電源から大量の過渡電流を供給する必要があり、多大な配線インダクタンスの条件が重なった場合には、こうした電流によって電圧の過渡変動が発生する可能性があります。例えば、LMH6321 のスレーイトは、代表値で  $1000\text{V}/\mu\text{s}$  です。このた

め、50 負荷の条件では、 $20\text{A}/\mu\text{s}$  の速度 ( $di/dt$ ) で負荷電流の供給が要求されることがあります。50nH のインダクタンス (22 ゲージの電線で約 1.5 インチ相当) 内をこの電流が流れると、1V の過渡変動電圧が発生します。したがって、 $5\mu\text{F} \sim 10\mu\text{F}$  の固体タンタル・コンデンサと  $0.1\mu\text{F}$  のセラミック・コンデンサを、デバイスの電源ピンのできる限り近くに並列に追加接続することを推奨します。

## アプリケーション・ヒント (つづき)

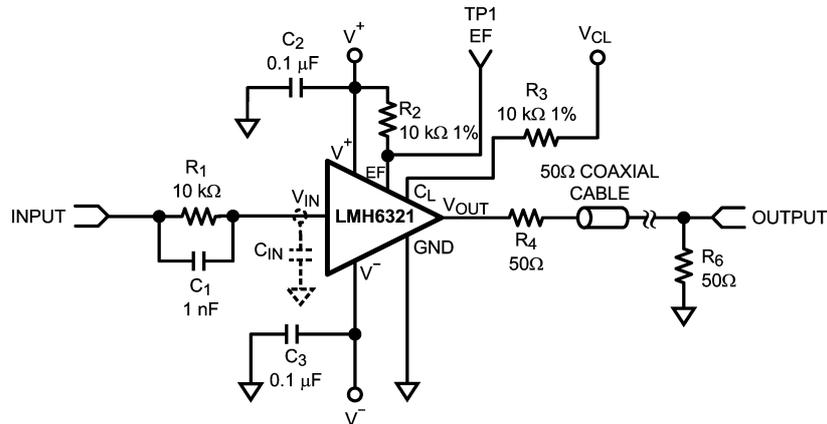


FIGURE 2. 50 Coaxial Cable Driver with Dual Supplies

容量値が  $10\mu\text{F} \sim 100\mu\text{F}$  の範囲のコンデンサの場合、セラミックはタンタルと比較すると通常は大型で高価ですが、ESR がきわめて小さく (通常は  $10\text{m}$  未満)、ESL も小さいため、高周波ノイズをバイパスするための優れた AC 特性を示します。

## 負荷インピーダンス

LMH6321 は、出力インピーダンスが  $50\Omega$  の信号源によって駆動される場合には、あらゆる負荷条件で安定しています。「代表的な性能特性」の「Overshoot vs. Capacitive Load」(オーバーシュート対容量性負荷) のグラフに示すように、ワースト・ケースのオーバーシュートは、約  $1\text{nF}$  の純粋な容量性負荷の場合です。抵抗により負荷容量を分路することにより、オーバーシュートは低減できます。

## 信号源インダクタンス

他の高周波バッファの場合と同様に、信号源インダクタンスの値が大きいと、LMH6321 も発振する可能性があります。ワーストケースが発生するのは、入力抵抗がなく、 $50\text{pF}$  の純粋な容量性負荷がある場合で、この場合に許容できる最大の信号源インダクタンスは  $100\text{nH}$  になります。負荷が  $50\Omega$  の場合、この値は  $200\text{nH}$  まで上昇します。ただし、バッファの入力側に  $100\Omega$  の抵抗を直列に接続すると、任意の負荷に対して最大  $400\text{nH}$  の信号源インダクタンスまで安定性を確保できます。

## 過電圧保護

(Figure 1 の概略図を参照してください)。

入出力間差動電圧が絶対最大定格の  $5\text{V}$  を超えることができたときと仮定すると、内蔵のクランプ・ダイオード (正入力の場合は  $D1 \sim D11$ 、負入力の場合は  $D2 \sim D12$ ) が作動し、 $Q1/Q3$  または  $Q2/Q4$  で構成される複合エミッタ・フォロワの電流を迂回します。このクランプがないと、入力トランジスタ  $Q1 \sim Q4$  はツェナー降伏動作となり、バッファが損傷します。

このクランプ・ダイオードを流れる電流を制限するには、バッファ入力に直列抵抗を追加します (Figure 2 の  $R_1$  参照)。クランプ・ダイオード内に流すことのできる電流は最大  $5\text{mA}$  であり、信号源の電圧を  $15\text{V}$  とすると  $2\text{k}\Omega$  の抵抗になりますが、この電流値は約  $1\text{mA}$  に制限することが望ましいため、図に示すように  $10\text{k}\Omega$  を推奨します。

このように抵抗を大きくする理由は、次のとおりです。入出力間電圧差が絶対最大定格を超える可能性がある方法の 1 つに、出力をグラウンドに短絡している状態で、入力を最大  $\pm 15\text{V}$  で駆動する方法があります。ただし、LMH6321 では、最大出力電流は設定可能な電流制限ピン ( $C_L$ ) で設定します。このピンで設定される値は、 $5\text{mA} \pm 5\%$  の精度が保証されています。短絡条件または非常に値の小さい抵抗負荷に対して出力から最大設定電流を供給しようとしているときに、入出力間電圧差が  $5\text{V}$  を超えると、その電流の一部がクランプ・ダイオードを流れるため、全負荷電流に誤差が発生します。入力抵抗の値が小さすぎると、電流の誤差が  $5\text{mA} \pm 5\%$  の規格を超える可能性があります。

## 帯域幅および安定性

Figure 2 の回路図でわかるように、小容量のコンデンサが入力直列抵抗に並列に挿入されています。これは、この抵抗とバッファの入力容量で形成される 1 次フィルタに固有の帯域制限効果を補正するためです。代表的な  $C_{IN}$  である  $3.5\text{pF}$  の場合 (Figure 2)、次の周波数でポールが形成されます。

$$f_{p2} = 1/(2 R_1 C_{IN}) = 4.5\text{MHz} \quad (1)$$

これにより、バッファの帯域が制限され、位相遅れがさらに発生します。  $f_{p2}$  と同じ規模のユニティ・ゲイン・クロッシングを持つアンプで構成されているオペアンプ・ループ・アプリケーションにバッファを使用すると、この分の位相遅れが上乘せられることにより、発振が発生します。

これを解決するには、Figure 2 に示すように、小容量のフィードフォワード・コンデンサ (位相進み) を入力抵抗の両端に付加します。このコンデンサの値は重要ではありませんが、このコンデンサと、並列になっている入力抵抗 ( $R_{IN}$ ) の両者の値で決まる時定数が、時定数  $R_{IN}C_{IN}$  の 5 倍以上になるようにする必要があります。したがって、次式を使用します。

$$C_1 = (5R_{IN}/R_1)(C_{IN}) \quad (2)$$

「電気的特性」から、 $R_{IN}$  は  $250\text{k}\Omega$  です。

Figure 2 の例では、 $R_{IN}C_{IN}$  によって生成される時定数は  $870\text{ns}$  であるため、 $C_1$  は時定数が  $4.4\mu\text{s}$  以上、容量に換算すると  $438\text{pF}$  以上になるように選択します。Figure 2 に示す  $C_1$  の値 ( $1000\text{pF}$ ) では、時定数は  $10\mu\text{s}$  になります。

アプリケーション・ヒント (つづき)

出力電流および短絡保護

LMH6321 は、300mA の最大連続出力電流を供給できるように設計されています。ただし、内部回路で設定されている利用可能な最大電流は、室温で約 700mA です。出力電流は、1 本の外付け抵抗と電圧源により、300mA まで設定可能です。

LMH6321 は、700mA を連続して安全に出力できるように設計されていないため、そのようには使用しないでください。ただし、利用可能な最大連続電流は、特定のアプリケーションや選択したパッケージ・タイプによって制限されると想定されるため、これらの要素の組み合わせによってパワファの熱的条件が設定され (「熱の管理」を参照)、300mA 未満の値が要求される可能性があります。

負荷を流れるソース電流およびシンク電流の値は、いずれも 1 本の抵抗で設定できます。Figure 3 に、V/I (電圧 / 電流) コンバータと I<sub>SC</sub> 保護回路の概略図を示します。これらの 2 つの回路の組み合わせにより、負荷を流れる電流の値が設定されます。

Figure 3 からわかるように、簡略化された 2 つの機能ブロック (それぞれ「V/I Converter」および「Short Circuit Protection」というラベルが付いているブロック) により、電流制限制御の回路が構成されています。

V/I コンバータは、ダーリントン構成の 2 つの PNP トランジスタと、これらを駆動するエラー・アンプ A1 により構成されます。このアンプの 2 つの入力接続箇所は、V<sub>CL</sub> (反転入力) ピンと GND (非反転入力) ピンです。GND ピンを 0V に接続すると、A1 の開ループ・ゲインが大きいことに加えて、ダーリントン構成からのフィードバックがあることから、C<sub>L</sub> ピンの電位は 0V となり、したがっ

て R<sub>EXT</sub> の一方の端も 0V になります。このため、R<sub>EXT</sub> の他方の端に電圧を印加すると、次式で表される電流が CL ピンに流れ込みます。

$$I_{EXT} = V_{PROG}/R_{EXT} \quad (3)$$

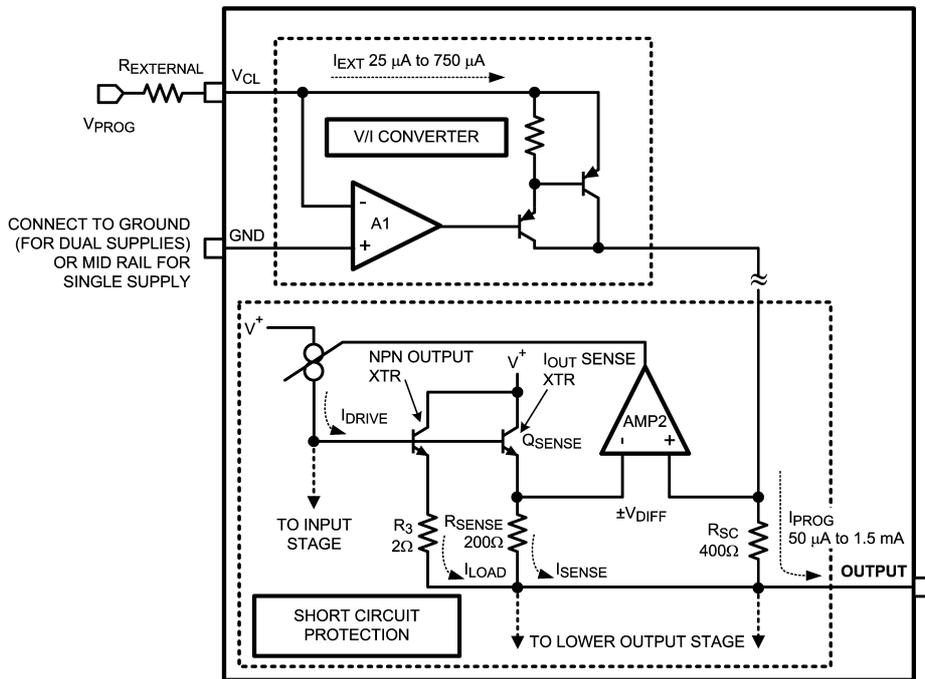
このピンを介して I<sub>OUT</sub> を 10mA ~ 300mA の範囲に設定するには、R<sub>EXT</sub> に 10k の固定値を使用し、V<sub>CL</sub> を 0.25V ~ 7.5V の範囲で可変することにより、I<sub>EXT</sub> の範囲を 25μA ~ 750μA に設定します。この結果、入力電圧 V<sub>CL</sub> は、電流 I<sub>EXT</sub> に変換されます。この電流は、V/I コンバータからの出力です。この電流は 2 倍に増幅され、I<sub>PROG</sub> として短絡保護回路ブロックに送られます。I<sub>PROG</sub> は R<sub>SC</sub> 両端に電圧降下を発生させるため、これがエラー・アンプ A2 の非反転入力に印加されます。A2 のもう一方の入力には、R<sub>SENSE</sub> 両端に発生する電圧が印加されます。R<sub>SENSE</sub> を流れる電流は、これが電流センス・トランジスタ Q<sub>SENSE</sub> を流れることにより、負荷電流に比例します。このため、この抵抗の両端に生じる電圧降下も負荷電流に比例します。A2 の出力は、NPN 出力トランジスタ Q3 のベースへ流れる駆動電流 (I<sub>DRIVE</sub>) を制御しますが、この電流は、A2 の両入力間に生じる電圧差 (V<sub>DIFF</sub>) の大きさと極性に比例します。つまり R<sub>SENSE</sub> 両端に生じる電圧が R<sub>SC</sub> 両端に生じる電圧より先どの程度大きいかまたは小さいかに比例します。このループ・ゲインにより、I<sub>EXT</sub> はさらに 200 倍されるため、次式が成立します。

$$I_{SC} = 2 \times 200(I_{EXT}) = 400I_{EXT} \quad (4)$$

この結果、式 (3) と (4) を組み合わせて R<sub>EXT</sub> について解くと、次式が得られます。

$$R_{EXT} = 400 V_{PROG}/I_{SC} \quad (5)$$

V<sub>CL</sub> ピンを開放状態に維持すると、出力短絡電流の初期設定値は約 700mA になります。高温時には、この電流値は減少します。



ここでは NPN 出力 I<sub>SC</sub> 保護回路のみを示してあります。V<sub>DIFF</sub> の極性によって AMP2 は I<sub>DRIVE</sub> をオン / オフします。

FIGURE 3. Simplified Diagram of Current Limit Control

## アプリケーション・ヒント (つづき)

## 熱の管理

## ヒートシンクによる放熱

アプリケーションによっては、LMH6321 にヒートシンクが必要になることがあります。それは、アプリケーションの最大消費電力と最大周囲温度により異なります。ヒートシンクによる放熱を行うには、TO-263 パッケージおよび PSOP パッケージのタブは、プリント基板の銅パターン領域にハンダ付けします (これらのタブは、回路内の最低電位点、つまり  $V^-$  に電気的に接続されていることに注意してください)。

熱はデバイスからあらゆる方向に放出されますが、その主なメカニズムは、デバイスの上にある空気の対流、デバイスの下にある回路基板への熱伝導、さらに基板から空気への放熱の 3 つです。自然対流は、空気と接触する部分の表面積により異なります。ヒートシンクとして機能する導電板が十分に厚く、導電板の奥まで理想的な熱伝導 (熱放散) 特性を確保できる場合は、温度上昇は全露出面積に単純に反比例します。その意味では、プリント基板の銅箔パターンは対流の補助器具であり、理想的な熱伝導を確保できるほど厚くないという違いがあります。このため、最終的には (Figure 5 に示すように)、熱伝導効果が減少する点に到達します。つまり、銅箔の面積を大幅に増大させても、熱抵抗の向上に寄与する割合は徐々に少なくなります。この現象が発生するのは、大まかには、1 オンスの銅箔基板が 1 平方インチに達したときです。特に 2 オンス以上の銅箔基板の場合は、引き続き約 3 平方インチまで熱抵抗に一定の向上が認められますが、その面積を超える場合には、外付けのヒートシンクが必要です。最終的に、接合部 - 周囲間熱抵抗として実現できる適正で実用的な値は、空気流量のない状態で約  $30 \text{ }^\circ\text{C}/\text{W}$  です。

適切なサイズの銅箔パターンは、タブの直下か、または基板の反対側に配置できます。導電パターンをプリント基板の裏面に配置する場合は、JEDEC 規格の JESD51-5 に基づいて放熱用スルーホールを設けることを推奨します。

## 銅箔面積の算出

必要な銅箔面積を求めるには、以下に示すいくつかの基本的な指針に従います。

1. IC の消費電力  $P_D$  の値を求めます。
2. 動作時の最大周囲温度  $T_{A(\text{MAX})}$  を規定します。このパラメータを規定する場合は、ダイの接合部温度  $T_J$  が、消費電力による内部温度の上昇により、接合部 - 周囲間熱抵抗  $J_A$  に依存する分だけ  $T_A$  より高くなることに留意する必要があります。このため、 $T_A$  は、 $T_J$  がダイ (接合部) 温度の絶対最大定格である  $150$  を超えないように規定しなければなりません。
3. 最大動作電流時のチップの温度である、最大許容接合部温度  $T_{J(\text{MAX})}$  を規定します。厳密な規則は存在しませんが、通常は、連続動作時の最大接合部温度が  $100 \sim 130$  の範囲になるように設計し、IC の絶対最大定格である  $150$  を超えることがないようにします。
4. 接合部 - 周囲間熱抵抗  $J_A$  の値を計算します。
5. 計算で求めた  $J_A$  に対して規定の  $T_{J(\text{MAX})}$  を保証できる銅箔面積を選択します。銅箔面積 (平方インチ単位) の関数として表した  $J_A$  を Figure 4 に示します。

接合部 - 周囲間熱抵抗  $J_A$  の最大値は、次式のように定義されます。

$$J_A = (T_{J(\text{MAX})} - T_{A(\text{MAX})}) / P_{D(\text{MAX})} \quad (6)$$

各パラメータの意味は次のとおりです。

$T_{J(\text{MAX})}$ : 推奨最大接合部温度

$T_{A(\text{MAX})}$ : ユーザーの環境での最大周囲温度

$P_{D(\text{MAX})}$ : 推奨最大消費電力

**Note:** 許容熱抵抗は、許容最大温度上昇の式  $T_{\text{RISE}} = T_{J(\text{MAX})} - T_{A(\text{MAX})} = (J_A)(P_{D(\text{MAX})})$  により求められます。したがって、極端な周囲温度により、 $T_{\text{RISE}}$  が設計上の最大値を超えてしまう場合は、 $P_D$  を安全なレベルまで削減するか、可能な場合は銅箔面積を拡大して  $J_A$  をさらに低減することにより、IC の定格を下げる必要があります。

## 手順

1. まず、バツファによって消費される最大電力  $P_{D(\text{MAX})}$  を求めます。抵抗性負荷を駆動しているバツファという単純な事例で、正負両電源の電圧が等しい場合を想定すると、 $P_{D(\text{MAX})}$  は次式で表すことができます。

$$P_{D(\text{MAX})} = I_S(2V^+) + V^{+2}/4R_L \quad (7)$$

ここで、 $I_S$  は、待機時消費電流を表します。

2. 許容できる最大のダイ温度上昇を次式により求めます。

$$T_{R(\text{MAX})} = T_{J(\text{MAX})} - T_{A(\text{MAX})} = P_{D(\text{MAX})} J_A \quad (8)$$

3.  $T_{R(\text{MAX})}$  および  $P_{D(\text{MAX})}$  の計算値を使用すると、接合部 - 周囲間熱抵抗に必要な値は、次式により求められます。

$$J_A = T_{R(\text{MAX})}/P_{D(\text{MAX})} \quad (9)$$

4. 最後に、 $J_A$  に対してこの値を使用して、Figure 4 から銅箔面積の最小値を選択します。

## 例

条件は以下のとおりとします。

$V^+ = V^- = 15\text{V}$ 、 $R_L = 50$ 、 $I_S = 15 \text{ mA}$ 、 $T_{J(\text{MAX})} = 125$ 、 $T_{A(\text{MAX})} = 85$

1. 式 (7) から、次の結果が得られます。

$$P_{D(\text{MAX})} = I_S(2V^+) + V^{+2}/4R_L = (15\text{mA})(30\text{V}) + 225\text{V}^2/200 = 1.58\text{W}$$

2. 式 (8) から、次の結果が得られます。

$$T_{R(\text{MAX})} = 125 - 85 = 40$$

3. 式 (9) から、次の結果が得られます。

$$J_A = 40 / 1.58\text{W} = 25.3 \text{ }^\circ\text{C}/\text{W}$$

銅箔面積対  $J_A$  のグラフからこの低い熱抵抗の値には、1 オンスの銅箔 1 層では到達できないことがわかります。周囲温度と消費電力のいずれかを下げることにより、定格を下げる必要があります。そのほかの解決方法としては、1 オンスの銅箔を 2 層使用する、2 オンスの銅箔を使用する (Table 1 参照)、強制対流を行うなどがあります。安全余裕を持たせるため、放熱特性の 15% 上乘せが可能になるようにしてください。

アプリケーション・ヒント (つづき)

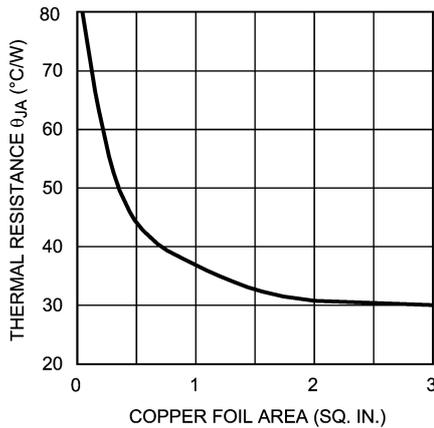


FIGURE 4. Thermal Resistance (typ) for 7-L TO-263 Package Mounted on 1 oz. (0.036 mm) PC Board Foil

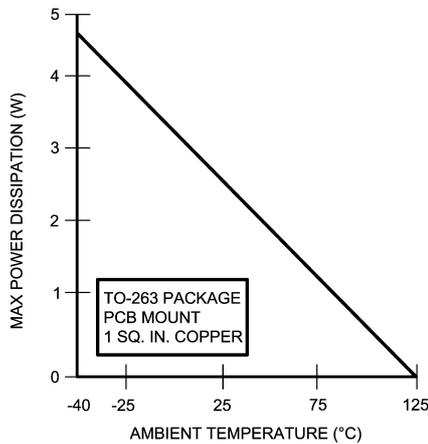


FIGURE 5. Derating Curve for TO-263 package. No Air Flow

TABLE 1.  $\theta_{JA}$  vs. Copper Area and  $P_D$  for TO-263. 1.0 oz cu Board. No Air Flow. Ambient Temperature = 24

Copper Area	$\theta_{JA}$ @ 1.0W (°C/W)	$\theta_{JA}$ @ 2.0W (°C/W)
1 Layer = 1"x2" cu Bottom	62.4	54.7
2 Layer = 1"x2" cu Top & Bottom	36.4	32.1
2 Layer = 2"x2" cu Top & Bottom	23.5	22.0
2 Layer = 2"x4" cu Top & Bottom	19.8	17.2

前の例で示したように、DC 回路アプリケーションでのバッファの消費電力は簡単に計算できます。ただし、AC 回路では、信号の波形と負荷の性質（リアクタンス成分の有無）によって消費電力が決まります。無効負荷がある場合、消費電力のピーク値は、平均値の数倍に及ぶ可能性があります。大容量の負荷を駆動する場合には、消費電力を求めることが特に重要になります。

PSOP パッケージの放熱関連データの例を Table 2 に示します。この表では、消費電力が 0.5W および 0.75W の場合の  $\theta_{JA}$  を要約しています。TO-263 パッケージの場合も PSOP パッケージの場合も、消費電力レベルが高いほうが熱抵抗が低くなっていることに注意してください。この現象は、ニュートンの冷却の法則による結果の一つです。ヒートシンクによる冷却という観点から言い換えると、この法則は、冷却の速度、したがって熱伝導の速度は、接合部と外部環境（周囲）との温度差に比例することを示しています。この温度差は消費電力レベルが増加するほど大きくなるため、ダイ温度が高くなるほど冷却も急速に行われます。

TABLE 2.  $\theta_{JA}$  vs. Copper Area and  $P_D$  for PSOP. 1.0 oz cu Board. No Airflow. Ambient Temperature = 22

Copper Area/Vias	$\theta_{JA}$ @ 0.5W (°C/W)	$\theta_{JA}$ @ 0.75W (°C/W)
1 Layer = 0.05 sq. in. (Bottom) + 3 Via Pads	141.4	138.2
1 Layer = 0.1 sq. in. (Bottom) + 3 Via Pads	134.4	131.2
1 Layer = 0.25 sq. in. (Bottom) + 3 Via Pads	115.4	113.9
1 Layer = 0.5 sq. in. (Bottom) + 3 Via Pads	105.4	104.7
1 Layer = 1.0 sq. in. (Bottom) + 3 Via Pads	100.5	100.2
2 Layer = 0.5 sq. in. (Top)/ 0.5 sq. in. (Bottom) + 33 Via Pads	93.7	92.5
2 Layer = 1.0 sq. in. (Top)/ 1.0 sq. in. (Bottom) + 53 Via Pads	82.7	82.2

エラー・フラグ動作

LMH6321 は EF ピンにオープン・コレクタ出力が接続されていますが、障害の発生によりサーマル・シャットダウン保護回路が動作すると、この EF ピンから低電圧を出力します。EF (エラー・フラグ) ピンは、通常動作時には外付け抵抗により  $V^+$  にプルアップされています。EF ピンは、障害が発生すると低電圧に降下し、障害が取り除かれると  $V^+$  に戻ります。この電圧変化は、システムの障害状態をマイクロプロセッサに警告するための診断信号として使用できます。この機能を使用しない場合、EF ピンはグラウンドに接続しても開放状態のままでも構いません。この機能を使用する場合は、10k 以上のプルアップ抵抗 (Figure 2 の  $R_2$ ) を推奨します。この抵抗を大きくするほど、サーマル・シャットダウン時のこのピンの電圧は低くなります。Table 3 に、10k と 100k の場合の  $V_{EF}$  の代表値を示します。

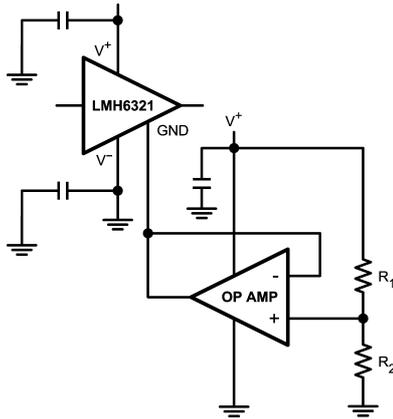
TABLE 3.  $V_{EF}$  vs.  $R_2$  FIGURE 2

$R_2$	@ $V^+ = 5V$	@ $V^+ = 15V$
10 k $\Omega$	0.24V	0.55V
100 K $\Omega$	0.036V	0.072V

## アプリケーション・ヒント (つづき)

### 単一電源動作

両電源を使用する場合は、GND ピンをハード上のグラウンド (0V) に接続できます (Figure 2 参照)。ただし、単一電源のみを使用する場合、このピンは  $V_{BE}$  (約 0.7V) 1 個分以上の電圧に設定する必要があります。一般的には、変動しにくい低インピーダンスの電圧源により、電源電圧の 1/2 の値に設定します。この場合には、この目的のために抵抗性の分圧回路を GND ピンに適用する方法は除外しています。Figure 6 には、これを実現できる 1 つの方法を示しています。



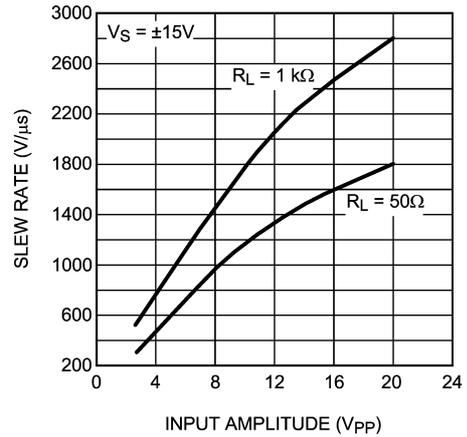
**FIGURE 6. Using an Op Amp to Bias the GND Pin to  $V^+/2$  for Single Supply Operation**

Figure 6 では、バッファの単一電源動作を実現するために、バッファの GND ピンにオペアンプ回路によってあらかじめバイアスがかけられています。

GND ピンは、抵抗分圧回路  $R_1$  および  $R_2$  で出力電圧を設定することにより定電圧源として構成されているオペアンプで駆動できます。同相電圧範囲を最大にするため、GND ピンへの設定電圧が  $V^+/2$  になるように、これらの抵抗を選択することを推奨します。

### スルーレート

スルーレートは、大きな階段状の入力信号の変化に対する出力の変化 (追従) 速度のことです。抵抗性負荷の場合、スルーレートは内部回路の容量と動作電流によって制限されます (一般に、ある特定の内部容量に対して動作電流が増加すると、スルーレートは大きく (高速に) なります)。Figure 7 に、抵抗負荷を使用し、大信号を入力した条件での LMH6321 のスルーレート特性を示します。



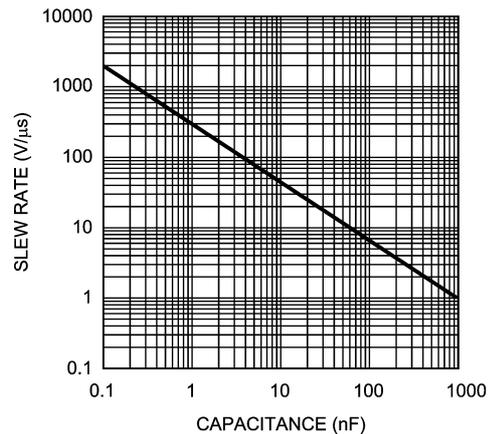
**FIGURE 7. Slew Rate vs. Peak-to-Peak Input Voltage**

ただし、容量性負荷を駆動する場合、スルーレートは供給可能なピーク出力電流により、次式に従って制限される場合があります。

$$dv/dt = I_{PK}/C_L \quad (10)$$

また、出力電圧を急速に変化させるには、大量の出力負荷電流が必要になります。例えば、1nF の容量性負荷で 1000V/μs のスルーレートが必要な場合、LMH6321 からは 1A の電流を出力することが必要になります。このため、高速スルーレートと大容量の  $C_L$  は両立しません。さらに、 $C_L$  は負荷と並列に接続されるため、 $C_L$  の容量が大きくなるほど負荷に対して供給できるピーク電流は減少します。

Figure 8 に、スルーレートに対する容量性負荷の影響を示します。スルーレートのテストは、抵抗性負荷あるいはきわめて小容量の容量性負荷に対して規定されています。別の見方をすれば、スルーレート・テストは供給可能な出力電流の目安になります。最大限のスルーレートを得るためには、浮遊負荷容量を最小限に抑える必要があることは明らかです。ピーク出力電流は、500mA 未満に維持してください。言い換えると、1000V/μs のスルーレートを得るためには、浮遊容量を最大でも 500pF に抑える必要があるということです。



**FIGURE 8. Slew Rate vs. Load Capacitance**



このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

#### 生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation  
製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

## ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上