

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

概要

MAX3100は、マイクロコントローラ搭載の小型システム用に最適化された初の汎用非同期レシーバ/トランスミッタ(UART)です。SPI™/Microwire™インタフェースによりホストのマイクロコントローラと通信するこの製品は、小型16ピンQSOPパッケージに収められています。本素子の非同期I/Oは、RS-232、RS-485、IR及び光絶縁データリンクに適しています。MAX3100の赤外データアソシエーション(IrDA)タイミミングモードにより、IRリンクが容易になっています。

MAX3100は、水晶発振器及び300ボーから230kボーまでの全ての汎用ボーレートに対応したソフトウェア設定の分周比を持つボーレート発生器を備えています。ソフトウェア又はハードウェアによるシャットダウン状態では自己消費電流が10 μ Aまで低減しますが、レシーバのアクティビティを検出する能力は残されています。

深さ8ワードのファーストイン/ファーストアウト(FIFO)バッファにより、プロセッサのオーバーヘッドを最小限に抑えます。また、本素子は4つのマスク可能なソース(9ビットネットワーク上でのアドレス認識を含む)を持つフレキシブルな割り込み機能を備えています。2つのハードウェアハンドシェイク制御ライン(入力1本と出力1本)があります。

MAX3100は、14ピンプラスチックDIP及び小型16ピンQSOPパッケージで提供されており、温度範囲は民生用及び拡張工業用のものが用意されています。

アプリケーション

ハンドヘルド機器

インテリジェント計測器

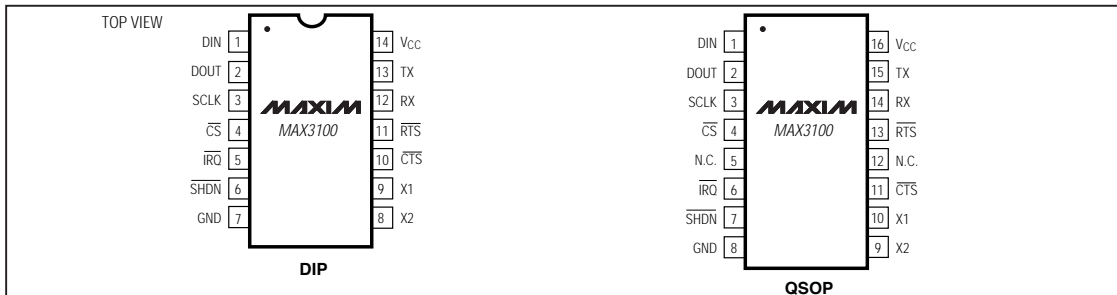
SPI機器のUART

ビルディングコントロール又はHVAC内の
小型ネットワーク

絶縁RS-232/RS-485：フォトカブラを直接駆動

コンピュータ/周辺機器用の低コストIRデータリンク

ピン配置



SPI及びQSPIはMotorola, Inc.の商標です。MicrowireはNational Semiconductor Corp.の商標です。

特長

- ◆ パッケージ：16ピンQSOP
(入手可能な最小のUART、8ピンSOPと同面積)
- ◆ 完全機能のUART：
 - IrDA SIRタイミミングコンパチブル
 - 8ワードFIFOが高データレートでのプロセッサオーバーヘッドを低減
 - 3.6864MHzのクリスタルにより最大230kボーまで動作
 - 9ビットアドレス認識割り込み
 - シャットダウン中に受信アクティビティ割り込み
- ◆ SPI/Microwireコンパチブルの μ Cインタフェース
- ◆ 超低電力：
 - 3.3Vで動作電流150 μ A
 - シャットダウン電流10 μ A(受信割り込み付)
- ◆ 電源電圧：+2.7V~+5.5V(動作モード中)
- ◆ フォトカブラ用のシュミットトリガ入力
- ◆ TX及びRTS出力はフォトカブラ用に25mAをシンク

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3100CPD	0°C to +70°C	14 Plastic DIP
MAX3100CEE	0°C to +70°C	16 QSOP
MAX3100EPD	-40°C to +85°C	14 Plastic DIP
MAX3100EEE	-40°C to +85°C	16 QSOP

標準動作回路は最後に記載されています。

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	+6V
Input Voltage to GND (CS, SHDN, X1, CTS, RX, DIN, SCLK)	-0.3V to (V _{CC} + 0.3V)
Output Voltage to GND (DOUT, RTS, TX, X2) IRQ	-0.3V to (V _{CC} + 0.3V)
TX, RTS Output Current	100mA
X2, DOUT, IRQ Short-Circuit Duration (to V _{CC} or GND)	Indefinite

Continuous Power Dissipation (T _A = +70°C)	
Plastic DIP (derate 10.00mW/°C above +70°C)	800mW
QSOP (derate 8.30mW/°C above +70°C)	667mW
Operating Temperature Ranges	
MAX3100C_ _	-40°C to +70°C
MAX3100E_ _	-40°C to +85°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +2.7V to +5.5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are measured at 9600 baud at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
LOGIC INPUTS (DIN, SCLK, CS, SHDN, CTS, RX)							
Input High Voltage	V _{IH}			0.7 x V _{CC}			V
Input Low Voltage	V _{IL}					0.3 x V _{CC}	V
Input Hysteresis	V _{HYST}	V _{CC} = 3.3V		0.05 x V _{CC}			V
Input Leakage	I _{IL}					±1	µA
Input Capacitance	C _{IN}			5			pF
OSCILLATOR INPUT (X1)							
Input High Voltage	V _{IH}			0.7 x V _{CC}		V _{CC} / 2	V
Input Low Voltage	V _{IL}			V _{CC} / 2		0.2 x V _{CC}	V
Input Current	I _{IN}	V _{X1} = 0V and 5.5V	Active mode			25	µA
			Shutdown mode			2	
Input Capacitance	C _{IN}	V _{X1} = 0V and 5.5V		5			pF
OUTPUTS (DOUT, TX, RTS)							
Output High Voltage	V _{OH}	I _{SOURCE} = 5mA		V _{CC} - 0.5			V
		I _{SOURCE} = 25µA, TX only		V _{CC} - 0.5			
Output Low Voltage	V _{OL}	TX, RTS: I _{SINK} = 25mA				0.9	V
		DOUT, TX, RTS: I _{SINK} = 4mA				0.4	
Output Leakage	I _{LK}	DOUT only, CS = V _{CC}				±1	µA
Output Capacitance	C _{OUT}			5			pF
IRQ OUTPUT (Open Drain)							
Output Low Voltage	V _{OL}	I _{SINK} = 4mA				0.4	V
Output Leakage	I _{LK}	V _{IRQ} = 5.5V				±1	µA
Output Capacitance	C _{OUT}			5			pF
POWER REQUIREMENTS							
V _{CC} Supply Current in Normal Mode	I _{CC}	With 1.8432MHz crystal; all other logic inputs are at 0V or V _{CC}		V _{CC} = 5V	0.27	1	mA
				V _{CC} = 3.3V	0.15	0.4	
V _{CC} Supply Current in Shutdown	I _{CC}	SHDN bit = 1 or SHDN = 0, logic inputs are at 0V or V _{CC}				10	µA
Supply Voltage	V _{CC}			2.7		5.5	V

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +2.7V$ to $+5.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
AC TIMING (Figure 1)						
\overline{CS} Low to DOUT Valid	t_{DV}	$C_{LOAD} = 100pF$			100	ns
\overline{CS} High to DOUT Tri-State	t_{TR}	$C_{LOAD} = 100pF$, $R_{CS} = 10k\Omega$			100	ns
\overline{CS} to SCLK Setup Time	t_{CSS}		100			ns
\overline{CS} to SCLK Hold Time	t_{CSH}		0			ns
SCLK Fall to DOUT Valid	t_{DO}	$C_{LOAD} = 100pF$			100	ns
DIN to SCLK Setup Time	t_{DS}		100			ns
DIN to SCLK Hold Time	t_{DH}		0			ns
SCLK Period	t_{CP}		238			ns
SCLK High Time	t_{CH}		100			ns
SCLK Low Time	t_{CL}		100			ns
SCLK Rising Edge to \overline{CS} Falling	t_{CS0}	(Note 1)	100			ns
\overline{CS} Rising Edge to SCLK Rising	t_{CS1}	(Note 1)	200			ns
\overline{CS} High Pulse Width	t_{CSW}		200			ns
Output Rise Time	t_r	TX, \overline{RTS} , DOUT: $C_{LOAD} = 100pF$		10		ns
Output Fall Time	t_f	TX, \overline{RTS} , DOUT, \overline{IRQ} : $C_{LOAD} = 100pF$		10		ns

Note 1: t_{CS0} and t_{CS1} specify the minimum separation between SCLK rising edges used to write to other devices on the SPI bus and the \overline{CS} used to select the MAX3100. A separation greater than t_{CS0} and t_{CS1} ensures that the SCLK edge is ignored.

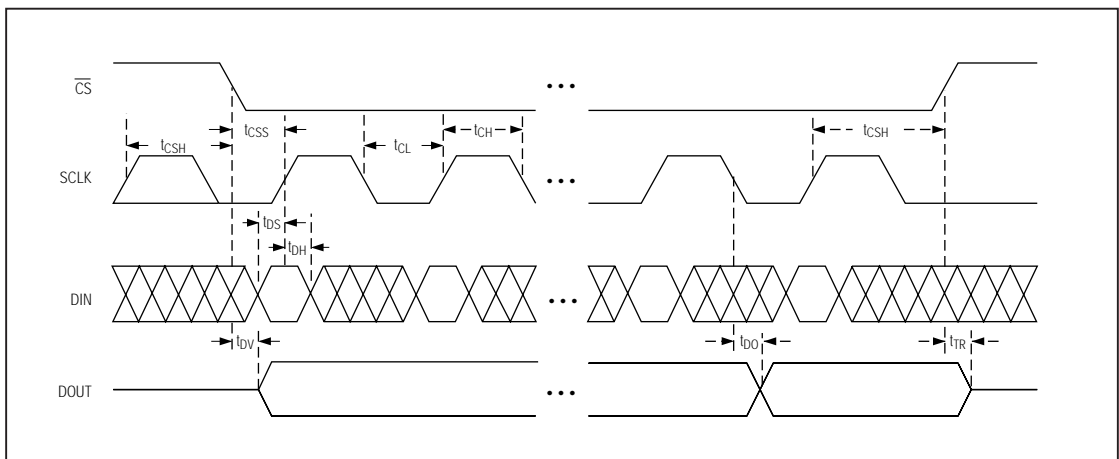


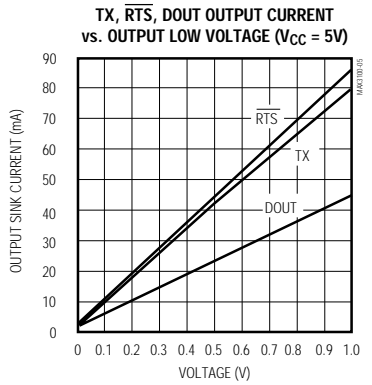
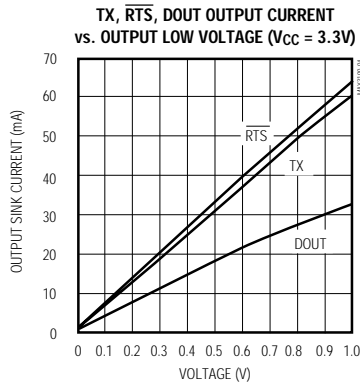
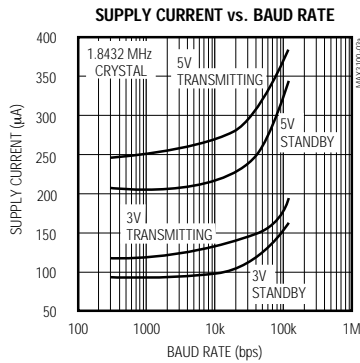
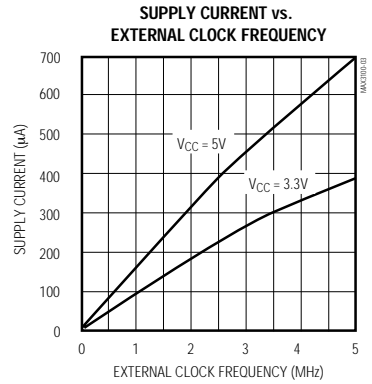
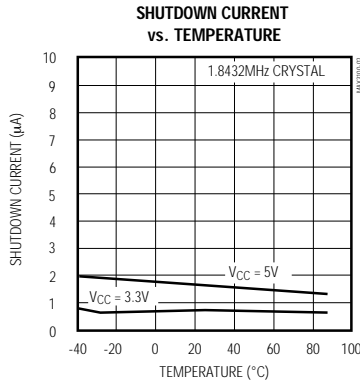
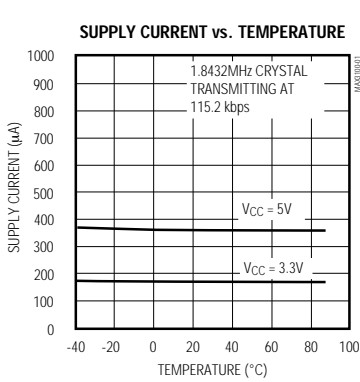
図1. シリアルインタフェースタイミングの詳細

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

端子説明

端子		名称	機能
QSOP	DIP		
1	1	DIN	SPI/Microwireシリアルデータ入力。シュミットトリガ入力。
2	2	DOUT	SPI/Microwireシリアルデータ出力。 \overline{CS} がハイの場合はハイインピーダンス。
3	3	SCLK	SPI/Microwireシリアルクロック入力。シュミットトリガ入力。
4	4	\overline{CS}	アクティブローチップセレクト入力。 \overline{CS} がハイの場合はDOUTがハイインピーダンスになります。IRQ、TX及びRTSは常にアクティブです。シュミットトリガ入力。
6	5	\overline{IRQ}	アクティブロー割り込み出力。マイクロプロセッサへのオープンドレイン割り込み出力。
7	6	\overline{SHDN}	ハードウェアシャットダウン入力。シャットダウン($\overline{SHDN} = 0$)になると、発振器はその時の送信が終了するのを待たずにターンオフし、消費電流をリーク電流のみにまで低減します。
8	7	GND	グラウンド
9	8	X2	クリスタルへの接続。外部クロックの場合はX2を未接続にしておいてください。「水晶発振器の動作 -- X1、X2の接続」の項を参照してください。
10	9	X1	クリスタルへの接続。X1は外部クロック入力としても使用されます。「水晶発振器の動作 -- X1、X2の接続」の項を参照してください。
11	10	\overline{CTS}	汎用アクティブロー入力。 \overline{CTS} レジスタビットを通じて読み出されます。RS-232の送信クリア (clear-to-send) 入力としてしばしば使用されます (表1)。
13	11	\overline{RTS}	汎用アクティブロー出力。 \overline{RTS} レジスタビットによって制御されます。RS-232の送信リクエスト出力又はRS-485のドライバインペーブルとしてしばしば使用されます。
14	12	RX	非同期シリアルデータ(レシーバ)入力。モデム又はRS-232/RS-485レシーバから受信されたシリアル情報。シャットダウン中にRXが遷移すると割り込みが発生します(表5)。
15	13	TX	非同期シリアルデータ(トランスミッタ)出力
16	14	VCC	正電源ピン(2.7V~5.5V)
5, 12	—	N.C.	無接続。内部接続されていません。

詳細

MAX3100汎用非同期レシーバトランスミッタ(UART)は、SPI/Microwireコンパチブルの同期シリアルデータをマイクロプロセッサ(μP)から非同期シリアルデータ通信ポート(RS-232、RS-485、IrDA)にインタフェースします。図2に、MAX3100のファンクションダイアグラムを示します。

MAX3100は、シンプルなUART及びボーレート発生器をSPIインタフェース及び割り込み発生器と組み合わせた製品です。16ビットワードを設定書込レジスタに書き込むことにより、UARTを設定してください。このレジスタには、ボーレート、データワード長、パリティインペーブル及び8ワードのファーストイン/ファーストアウト(FIFO)のインペーブルが含まれています。設定書込により、通常UARTタイミングとIrDAタイミングの間の選択を行われ、シャットダウンが制御されると共に、設定書込には4つの割り込マスクビットが含まれています。

データを送信するには、16ビットワードを書込データレジスタに書き込んでください。ここで、実際に送信されるのは最後の7又は8ビットです。また、送信されたパリティビットの状態も含まれています(インペーブル

されている場合)。このレジスタはRTS出力ピンの状態を制御します。ビット受信割り込みがインペーブルされている時にワードが受信されると割り込みが発生します。

データは、受信FIFOからの最も古いデータ、受信されたパリティデータ及びCTS入力ピンのロジックレベルを含んだ16ビットレジスタから読取ってください。このレジスタはまた、通常動作ではフレーミングエラー、シャットダウン中は受信アクティブインペーブルとなるビットを含んでいます。

ボーレート発生器により、トランスミッタ及びレシーバが動作するレートが決定されます。設定書込レジスタのビットB0~B3がボーレート除数(BRD)を決定します。この除数でX1発振器の周波数が割り算されます。ボーロックは、データレート(ボーレート)の16倍です。

トランスミッタ部はSPI/Microwireデータを受け取り、それをフォーマット化し、TX出力から非同期シリアルフォーマットで送信します。データはSPI/Microwireインタフェースからトランスミッタバッファレジスタにロードされます。MAX3100はデータにスタートビット及びストップビットを付加し、選択されたボーレートでデータをクロック出力します(表7)。

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

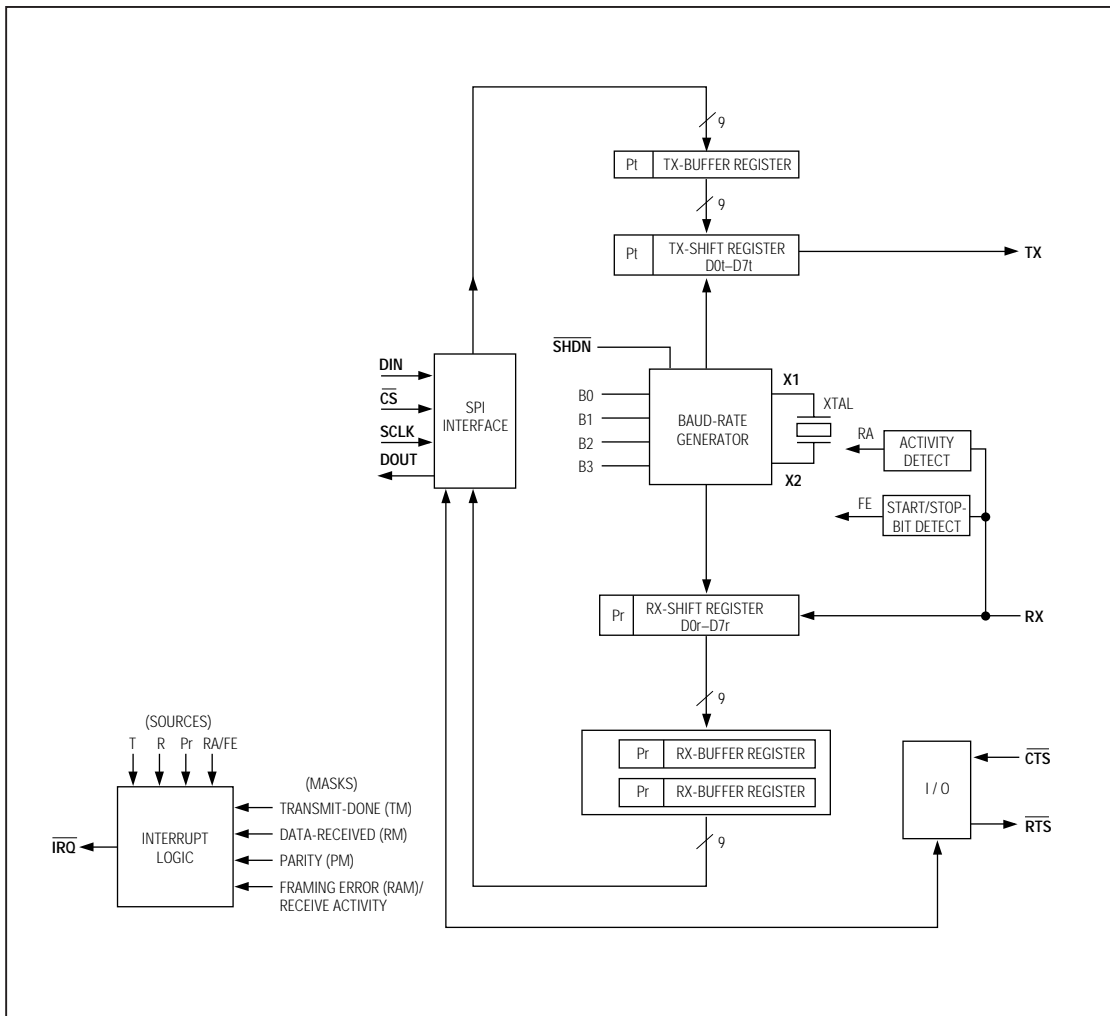


図2. ファンクションダイアグラム

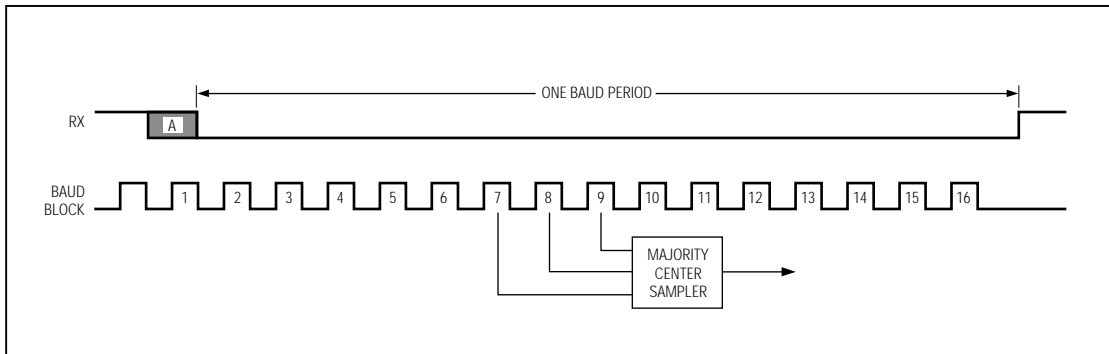


図3. スタートビットタイミング

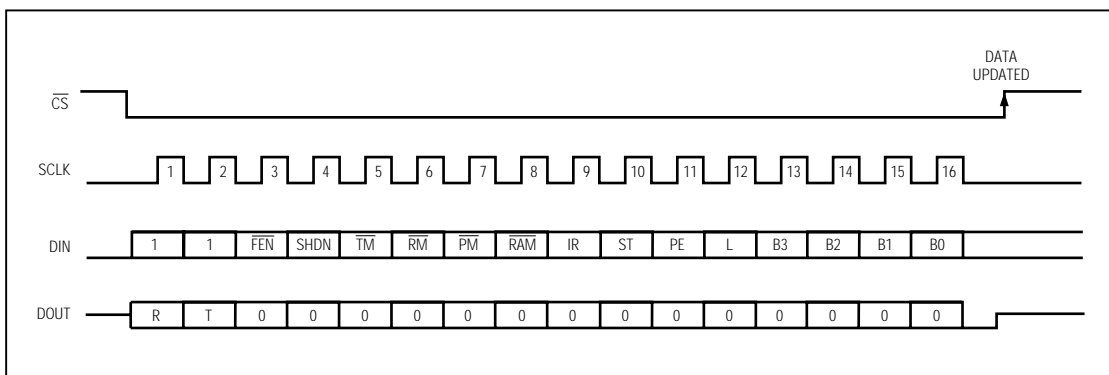


図4. SPIインタフェース(設定書込)

レシーバ部は、シリアル形式でデータを受信します。MAX3100は、RXのハイからローへの遷移でスタートビットを検出します(図3)。内部クロックがデータレートの16倍のレートでデータをサンプリングします。図の灰色部分で示されているように、スタートビットが発生してから検出されるまでに最大1クロックサイクルが経過する可能性があります。スタートビットの状態は、内部16xポークロックの7、8及び9番サンプルのマジョリティとして定義されます。その後のビットもマジョリティサンプリングとなります。受信データは、8ワードFIFOに保存されます。FIFOはオーバーフローするとクリアされます。

内蔵発振器は、1.8432MHz又は3.6864MHzのクリスタルを使用することができます。また、デューティサイクルが45%~55%の矩形波をX1に印加して駆動することもできます。

SPIインタフェース

DIN及びDOUTのビットストリームは、16ビットからなっています。ビットの割り当ては「MAX3100の動作」の項に示されています。DOUTはSCLKの立下がりエッジで遷移し、DINはSCLKの立上がりエッジでラッチされます(図4)。内部レジスタのクリア等、殆どの動作はCSの立上がりエッジでのみ実行されます。DINストリームの最初の2つのビットを監視することにより、実行されているデータ転送のタイプ(設定書込、設定読取、データ書込、データ読取)がUARTに知らされます。

16ビットワードのみが预期されています。転送の途中(16番目のビットの前)でCSがハイになると、そのシーケンスは中止されます(即ち、データは個々のレジスタに書き込まれません)。CSがローになる度に、新しい16ビットストリームが预期されます。図4に、設定書込の例を示します。

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

MAX3100の動作

書込動作

表1に設定書込データを示します。16ビットのSPI/Microwire設定書込が受信FIFO及びR、T、RA/FE、D0r~D7r、D0t~D7t、Pr及びPtレジスタをクリアします。RTS及びCTSは変化しません。送信バッファが空(T=1)で送信が終了している場合は、新しい設定がCSの立上がりエッジで有効になります。最後に行われた送信がまだ完了していない場合は、その送信が終了してからレジスタが更新されます(T=0)。

設定書込ビット(FEN、SHDNi、IR、ST、PE、L、B3~B0)は、その時の送信が終了した後で有効になります。マスクビット(TM、RM、PM、RAM)はSCLKの16番目のクロックの立上がりエッジの直後に有効になります。

読取動作

表2に設定読取データを示します。このレジスタは、最後に書き込まれた設定をMAX3100に読み戻します。

ビット0 = 1の場合は、素子がテストモードに入ります。このモードでCS = 0であると、RTSピンは16xクロック発生器の出力として動作します。これは直接ポーレート発生の場合に役立ちます(このモードではTX及びRXはデジタルループバック中にあります)。

通常、データ書込レジスタの内容がTXバッファレジスタにロードされます。データを書き込まずにRTSピンの状態を変えるには、TEビットを設定します。TEビットをハイに設定すると書込コマンドが禁止されます(表3)。

データを読取るとRビットと割り込みIRQがクリアされます(表4)。

レジスタの機能

表5に読取/書込動作及びパワーオンリセット状態(POR)を示し、MAX3100のプログラミングに使用される各ビットを説明します。図5に、パリティ及びワード長制御を示します。

表1. 設定書込(D15、D14 = 1、1)

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIN	1	1	FEN	SHDNi	TM	RM	PM	RAM	IR	ST	PE	L	B3	B2	B1	B0
DOU	R	T	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表2. 設定読取(D15、D14 = 0、1)

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIN	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	TEST
DOU	R	T	FEN	SHDNi	TM	RM	PM	RAM	IR	ST	PE	L	B3	B2	B1	B0

表3. データ書込(D15、D14 = 1、0)

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIN	1	0	0	0	0	TE	RTS	Pt	D7t	D6t	D5t	D4t	D3t	D2t	D1t	D0t
DOU	R	T	0	0	0	RA/FE	CTS	Pr	D7r	D6r	D5r	D4r	D3r	D2r	D1r	D0r

表4. データ読取(D15、D14 = 0、0)

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIN	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
DOU	R	T	0	0	0	RA/FE	CTS	Pr	D7r	D6r	D5r	D4r	D3r	D2r	D1r	D0r

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

表5. ビットの説明

ビット名	読取/書込	PORの状態	説明
B0-B3	w	0000	ポーレート除数選択ビット。ポーロック値を設定します(表6)。
B0-B3	r	0000	ポーレート除数選択ビット。これらのレジスタに割り当てられた4ビットのポーロック値を読取ります。
CTS	r	No change	送信クリア入力。 $\overline{\text{CTS}}$ ピンの状態を記録します(CTSビット = 0は $\overline{\text{CTS}}$ ピン = ロジックハイを意味します)。
D0t-D7t	w	X	送信バッファレジスタ。送信バッファレジスタに書き込まれる8つのデータビット。L = 1の時D7tは無視されます。
D0r-D7r	r	00000000	受信FIFO又は受信レジスタから読みとられる8つのデータビット。受信FIFO又は受信レジスタが空の時に、これらは全て0になります。L = 1の時にD7rは常に0です。
$\overline{\text{FEN}}$	w	0	FIFOイネーブル。 $\overline{\text{FEN}} = 0$ の時FIFOがイネーブルされます。 $\overline{\text{FEN}} = 1$ の時にFIFOはディセーブルされます。
$\overline{\text{FEN}}$	r	0	FIFOイネーブル読み戻し。 $\overline{\text{FEN}}$ の状態が読取られます。
IR	w	0	IR = 1の時IrDAタイミングモードがイネーブルされます。
IR	r	0	IRビットの値を読取ります。
L	w	0	送信又は受信されたデータのワード長を設定するビット。L = 0の時に8ビットワード(PE = 1であれば9ビットワード)になります(図5を参照)。L = 1の時に7ビットワード(PE = 1であれば8ビットワード)になります。
L	r	0	Lビットの値を読取ります。
Pt	w	X	パリティ送信ビット。このビットはPE = 1の時に送信される余分のビットとして取り扱われます。9ビットネットワークで有用にするために、MAX3100はパリティを計算しません。PE = 0の時このビット(Pt)は送信モードで無視されます(「9ビットネットワーク」の項を参照)。
Pr	r	X	パリティ受信ビット。このビットはPE = 1の時に受信される余分のビットです。ですから、PE = 1の時に9ビット送信になります(L = 0)。PE = 0の場合はPrが0に設定されます。Prは受信データと共にFIFOに保存されます。(「9ビットネットワーク」の項を参照)。
PE	w	0	パリティイネーブルビット。PE = 1の時に送信されるデータにPtビットが付加され、Ptビットに書かれた内容が送信されます。PE = 0の場合、パリティは送信されません。PE = 1の時は1ビット余分に受信することが予期されます。このデータはPrレジスタに入ります。PE = 0の時はPr = 0です。MAX3100はパリティを計算しません。
PE	r	0	パリティイネーブルビットの値を読取ります。
$\overline{\text{PM}}$	w	0	Prビットのマスク。 $\overline{\text{PM}} = 1$ かつPr = 1の場合には $\overline{\text{IRQ}}$ が発生します(表6)。
$\overline{\text{PM}}$	r	0	$\overline{\text{PM}}$ ビットの値を読取ります(表6)。
R	r	0	受信ビット又はFIFOノットエンプティフラグ。R = 1は受信レジスタ又はFIFOから新しいデータを読み取ることが可能になっていることを意味します。
$\overline{\text{RM}}$	w	0	Rビットのマスク。 $\overline{\text{RM}} = 1$ かつR = 1の時に $\overline{\text{IRQ}}$ が発生します(表6)。
$\overline{\text{RM}}$	r	0	$\overline{\text{RM}}$ ビットの値を読取ります(表6)。
$\overline{\text{RAM}}$	w	0	RA/FEビットのマスク。 $\overline{\text{RAM}} = 1$ かつRA/FE = 1の時に $\overline{\text{IRQ}}$ が発生します(表6)。
$\overline{\text{RAM}}$	r	0	$\overline{\text{RAM}}$ ビットの値を読取ります(表6)。
RTS	w	0	送信リクエストビット。 $\overline{\text{RTS}}$ 出力の状態を制御します。このビットはパワーアップ時にリセットされます(RTSビット = 0の時にRTSピンがロジックハイに設定されます。)

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

表5. ビットの説明 (続き)

ビット名	読取/書込	PORの状態	説明
RA/FE	r	0	レシーバアクティビティ/フレーミングエラービット。シャットダウンモードではこれはRAビットです。通常動作ではFEビットです。シャットダウンモードではRXの遷移にてRAが1に設定されます。通常モードでは、フレーミングエラーがFEを1に設定します。最初のストップビットが予期されている時にゼロが受信されるとフレーミングエラーが発生します。FEはフレーミングエラーが起こると設定され、その次に来たフレーミングの正しい文字によってクリアされず(FIFOがイネーブルされていることは無関係)。素子がウエイクアップしたときはフレーミングエラーが起こるのが普通です。このエラーは設定書込によってクリアできます。FEビットはデータ読取動作ではクリアされません。FEに遭遇すると、UARTはそれ自身をリセットして、スタートビットを探す状態になります。
SHDNi	w	0	ソフトウェアシャットダウンビット。ソフトウェアシャットダウンに入るには、設定書込でSHDNi = 1としてください。ソフトウェアシャットダウンはCSが高くなった後で有効になり、トランスミッタがアイドル状態になるとすぐに発振器を停止します。また、ソフトウェアシャットダウンはR、T、RA/FE、D0r ~ D7r、D0t ~ D7t、Pr、Pt及び受信FIFOの全てのデータをクリアします。シャットダウン中もRTS及びCTSの読取と更新が可能です。ソフトウェアシャットダウンを解除するには、設定書込でSHDNi = 0としてください。発振器はRAMが高くなってから50ms (typ) 以内にリスタートします。RTS及びCTSは影響されません。ハードウェアシャットダウン (SHDN入力) については、「端子説明」を参照してください。
SHDNo	r	0	シャットダウン読み戻しビット。UARTがシャットダウンしていると、設定読取レジスタはSHDNo = 1を出力します。このビットは、トランスミッタ内のその時のバイトが送信される(T = 1) まで送られないことに注意してください。これはプロセッサに1つRS-232ドライバをシャットダウンできるかを知らせます。素子がSHDNピンによってシャットダウンされた場合も直ちにこのビットが設定されます。
ST	w	0	ストップ送信ビット。ST = 0の時にストップビットが1つ送信されます。ST = 1の時は、ストップビットが2つ送信されます。レシーバは1つのストップビットのみを必要とします。
ST	r	0	STビットの値を読取ります。
T	r	1	トランスミッタバッファエンプティフラグ。T = 1は送信バッファが空で、もう1つのデータワードを受け取る準備ができていないことを意味します。
\overline{TE}	w	0	送信イネーブルビット。 \overline{TE} = 1の時に、RAMの立上がりエッジでRTSピンのみが更新されます。RTS、Pt及びD0t ~ D7tの内容は、 \overline{TE} = 0でのRAMの立上がりエッジで送信されます。
\overline{TM}	w	0	Tビットのマスク。 \overline{TM} = 1かつT = 1の場合にIRQが発生します(表6)。
\overline{TM}	r	0	\overline{TM} ビットの値を読取ります(表6)。

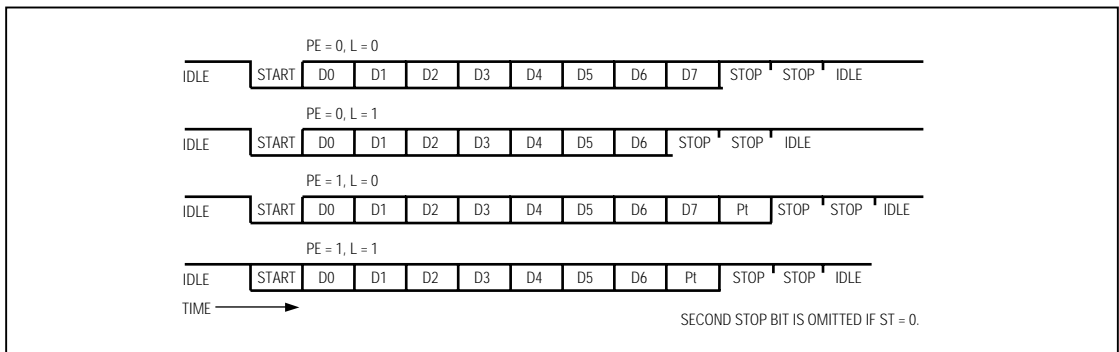


図5. パリティ及びワード長制御

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

割込みソース及びマスク

データ読取動作が割込み \overline{IRQ} をクリアします。表6に、

各割込みソースの詳細を示します。図6は、割込みソース及びマスクブロックの機能図です。

表6. 割込みソース及びマスク----ビットの説明

ビット名	マスクビット	設定されている時の意味	説明
Pr	\overline{PM}	受信されたパリティビット = 1	Prビットは、受信バッファレジスタにその時入っているワード(読取可能な最も古いデータ)の値を反映します。パリティがイネーブルされ(PE = 1) 受信されたパリティビットが1の時にPrビットが設定されます。パリティがイネーブルされていない(PE = 0)かあるいはパリティがイネーブルされているが受信されたビットが0の時にPrはクリアされます。レシーバFIFO内の最も古いPrの値に基づいて割込みが発生します。最も古いPr値は、次にデータ読取動作で読み取られる値です。
R	\overline{RM}	データ読取可能	Rビットは受信レジスタ/FIFOの新しいデータの読取準備が完了した時に設定されます。全てのデータが読み取られると、FIFOはクリアされます。R = 1かつ $\overline{RM} = 1$ の時は、割込みが発生します。
RA/FE	\overline{RAM}	シャットダウン中はRXの遷移、シャットダウンでない時はフレーミングエラー	シャットダウン中はRA(RX遷移)ビット、動作モードではFE(フレーミングエラー)ビットです。シャットダウンに入った後でRXに遷移があるとRAが設定されます。MAX3100がシャットダウンを解除するとRAがクリアされます。RAが設定され、しかも $\overline{RAM} = 1$ であると、 \overline{IRQ} が発生します。 FEはその時受信されたデータのみで決まり、FIFOには保存されません。最初のストップビットが予期されている時にゼロが受信されると、FEビットが設定されます。FEは、その次に来たフレーミングの正しい文字によってクリアされます。FEが設定されており、しかも $\overline{RAM} = 1$ の場合は、 \overline{IRQ} が発生します。
T	\overline{TM}	送信バッファが空	送信バッファのデータ受け入れ準備が完了した時に、Tビットが設定されます。 $\overline{TM} = 1$ で送信バッファが空になると、 \overline{IRA} がローになります。このソースはデータ読取動作中のCSの立上がりエッジでクリアされます。割込みはクリアされますが、送信バッファの状態を知るためにTがポーリングされることがあります。

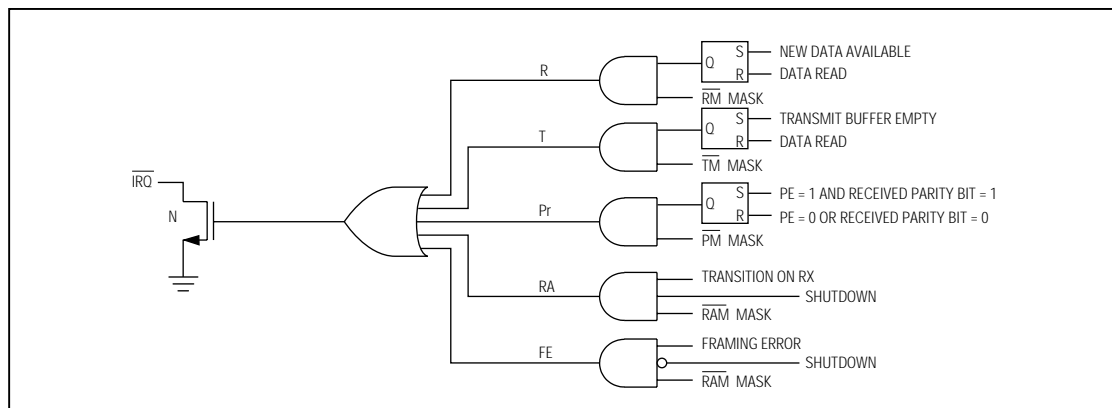


図6. 割込みソースとマスクの機能図

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

表7. ボーレート選択表*

ボー B3 B2 B1 B0	割り算比	ボーレート ($f_{osc} =$ 1.8432 MHz)	ボーレート ($f_{osc} =$ 3.6864 MHz)
0 0 0 0**	1	115.2k**	230.4k**
0 0 0 1	2	57.6k	115.2k
0 0 1 0	4	28.8k	57.6k
0 0 1 1	8	14.4k	28.8k
0 1 0 0	16	7200	14.4k
0 1 0 1	32	3600	7200
0 1 1 0	64	1800	3600
0 1 1 1	128	900	1800
1 0 0 0	3	38.4k	76.8k
1 0 0 1	6	19.2k	38.4k
1 0 1 0	12	9600	19.2k
1 0 1 1	24	4800	9600
1 1 0 0	48	2400	4800
1 1 0 1	96	1200	2400
1 1 1 0	192	600	1200
1 1 1 1	384	300	600

* 標準ボーレートは太字で示されています。

** デフォルトボーレート

クロック発振器ボーレート

設定書込レジスタのビットB0~B3により、ボーレートが決定されます。表7に、入力コードとボーレート除数の関係及び1.8432MHz及び3.6864MHzのクリスタルを使用した場合のボーレートを示します。ボーレート = クリスタルの周波数/16x割り算比であることに注意してください。

シャットダウンモード

シャットダウン時には、発振器はターンオフして電力消費を節減します($I_{CC} < 10\mu A$)。MAX3100をシャットダウンさせる方法は2つあります。即ち、ソフトウェアコマンド (SHDNiビット = 1) による方法又はハードウェアコマンド (SHDN = ロジックロー) による方法です。ハードウェアシャットダウンは直ちに有効となり、進行中の送信を直ちに終了します。ソフトウェアシャットダウン (SHDNiビットを1に設定することによりリクエスト) に入るのは、送信レジスタ及び送信バッファレジスタの両方のデータの送信が完了してからになります。MAX3100がハードウェアあるいはソフトウェアのシャットダウンに入るとSHDNiビットが設定されます。マイクロコントローラ (μC) はSHDNiビットを監視することによっていつ全てのデータが送信されたかを知り、その時にRS-232トランシーバ等の外部回路をシャットダウンできます。

シャットダウンは、受信FIFO、R、A、RA/FE、D0r~D7r、Pr及びPtレジスタをクリアし、Tビットをハイに設定します。SHDNi = 1でCTSを読取ることもできる時、設定ビット (RM、TM、PM、RAM、IR、ST、PE、L、B0~3及びRTS) を変更することができます。RAはシャットダウンに入る時にリセットされますが、RXピンに遷移が検出されるとハイになります。これにより、UARTはシャットダウン中にもレシーバのアクティビティを監視できます。

SHDNピンがロジックハイの時に、パワーアップコマンド (SHDNi = 0) が発生していればCSがハイになると発振器がターンオンします。この時のスタートアップ時間は、約25msです。これは設定書込を通じて実行されます。この設定書込では、RTS及びCTS以外の全てのレジスタがクリアされます。水晶発振器がスタートするのに通常25msを要するため、最初に受信される文字は混乱し、フレーミングエラーが発生することがあります。

アプリケーション情報

フォトカブラの駆動

図7に、MAX3100を使用した絶縁シリアルインタフェースを示します。MAX3100シュミットトリガ入力は、フォトカブラ出力によって直接駆動されます。絶縁電源は、MAX845トランスドライバ及びリニアレギュレータ (図示) が提供します。このアプリケーションの重要な特長は、フォトカブラのスキューが非同期シリアル出力のタイミングに影響しないことです。適合する必要があるのは、SPIインタフェースのセットアップ及びホールド時間だけとなっています。

図8に、僅か2つのフォトアイソレータを使用した双方向性光絶縁インタフェースを示します。IrDAモードのボー期間が3/16幅であるため、81%以上の省電力が達成されています。

水晶発振器の動作 -- X1、X2の接続

MAX3100は、ボーレートの発生用に水晶発振器を内蔵しています。標準ボーレートを得るには、1.8432MHz又は3.6864MHzのクリスタルを使用してください。1.8432MHzのクリスタルを使用すると動作電流が小さくなりますが、3.6864MHzのクリスタルの方が表面実装タイプを入手しやすいことがあります。

クリスタルの低コスト代替品として、セラミック共振器を使用できます。但し、Q及び精度は低下します。一部のセラミック共振器は負荷コンデンサを内蔵しているため、さらにコストを節減できます。クリスタルとセラミック共振器のどちらを選択するかは、初期周波数精度及び温度ドリフトで決めてください。他のシステムとの間における動作の信頼性を確保するには、ボーレート

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

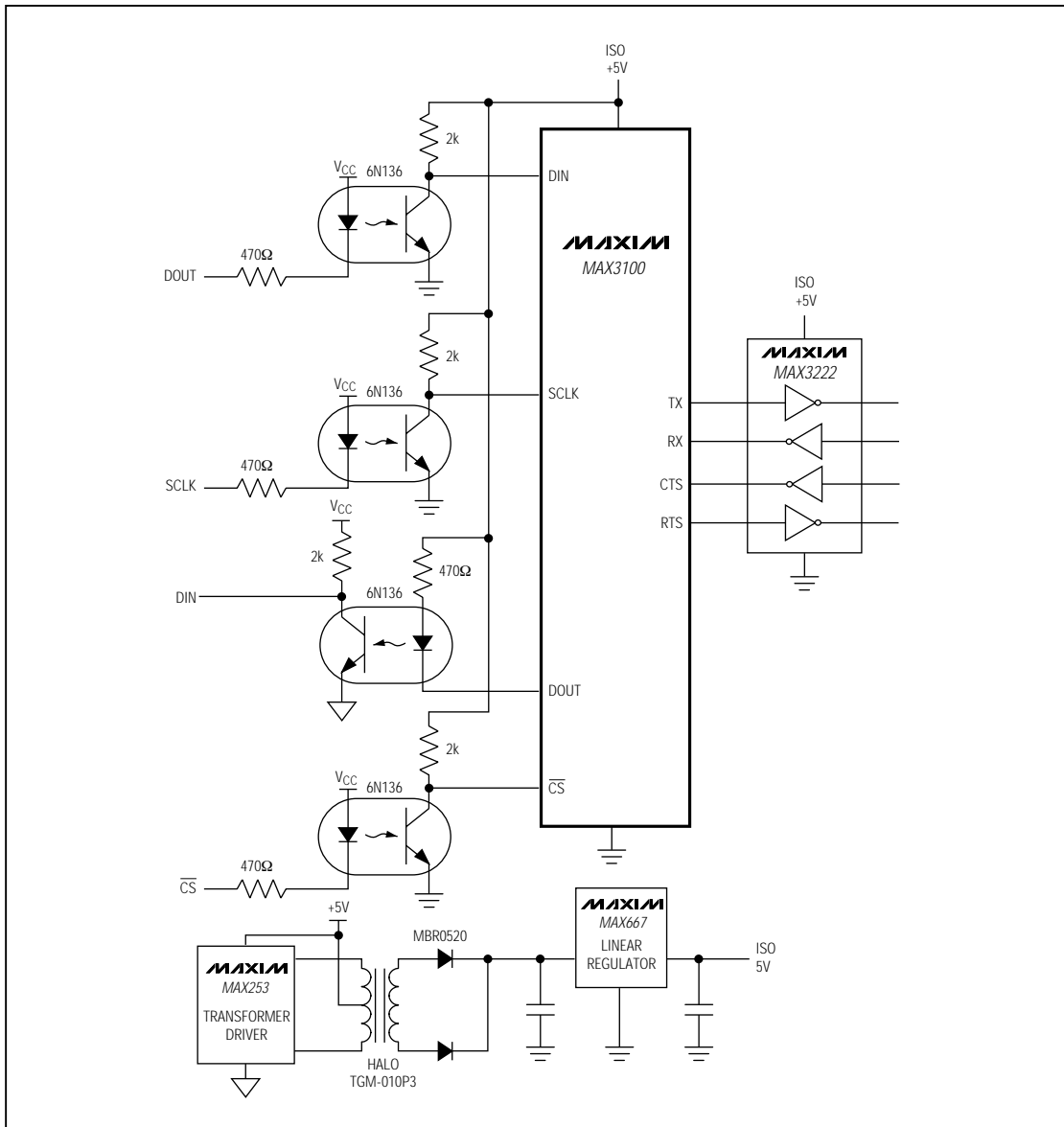


図7. フォトカプラの駆動

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

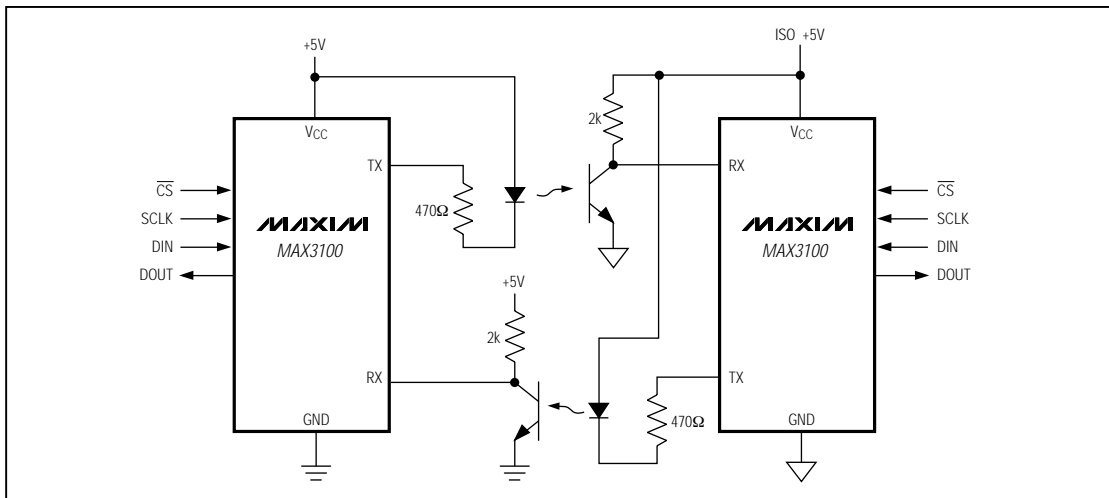


図8. 双方向性光絶縁インタフェース

表8. 部品及びメーカーリスト

説明	周波数 (MHz)	標準C1、C2 (pF)	メーカー	部品番号	電話番号
スルーホールクリスタル(HC-49/U)	1.8432	25	ECS International, Inc.	ECS-18-13-1	(913) 782-7787
スルーホール共振器	1.8432	47	Murata North America	CSA1.84MG	(800) 831-9172
スルーホールクリスタル(HC-49/U)	3.6864	33	ECS International, Inc.	ECS-36-18-4	(913) 782-7787
SMTクリスタル	3.6864	39	ECS International, Inc.	ECS-36-20-5P	(913) 782-7787
SMT共振器	3.6864	なし(内蔵)	AVX/Kyocera	PBRC-3.68B	(803) 448-9411

発生器の全エラーを1%以下にしてください。これはクリスタルであれば簡単に達成でき、セラミック共振器でも殆どの場合は達成できます。表8に、様々なクリスタル及び共振器とそのメーカーを示します。

この発振器は、並列共振モードクリスタル及びセラミック共振器をサポートし、また外部クロックソースで駆動することもできます。この発振器の内部には反転アンプがあり、この反転アンプの入力X1は、インバータを約 $V_{CC}/2$ に自己バイアスするバイアスネットワークによって出力X2に接続されています。X2とX1の間に接続された外部フィードバック回路(通常はクリスタル)により、 180° の位相シフトが生じて回路が発振します。標準アプリケーション回路に示されているように、クリスタル又は共振器はX1とX2の間に接続され、クリスタルの負荷容量はC1とC2の直列の組み合わせになっています。例えば、負荷容量の仕様が11pFの

1.8432MHzクリスタルは、クリスタルの両側とグラウンドの間にそれぞれ22pFのコンデンサを使用します。直列共振モードクリスタルを並列モードで動作させると、僅かな周波数誤差が生じ、通常は仕様の直列共振周波数よりも0.03%高い周波数で発振します。

クリスタル、共振器及び負荷コンデンサのリード及びトレースはできるだけ短く直接的にすることが非常に重要です。X1及びX2のトレース長とグラウンドトラックは最短にし、他のトレースが間に入らないようにしてください。これにより寄生容量及び発振器でのノイズ混入が最小限になり、EMIが低減されます。X2の容量性負荷を小さくすると、消費電流を小さくすることができます。

MAX3100のX1入力は、外部CMOSクロックソースで直接駆動できます。トリップレベルは、 $V_{CC}/2$ にほぼ等しくなっています。このモードではX2に何も接続

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

しないでください。TTL又は非CMOSクロックソースを使用する場合は、10nFコンデンサでX1にACカップリングしてください。動作の信頼性を確保するために、入力のピーク間スイングを少なくとも2Vにしてください。

9ビットネットワーク

MAX3100は、9ビットモードと呼ばれる一般的なマルチドロップ通信技法をサポートしています。このモードでは、パリティビットを設定することにより、宛先アドレス付ヘッダを含むメッセージを表わします。MAX3100のパリティマスクは、この状態に対して割込みを発生するように設定できます。このモードでネットワークを動作させると、スレーブコントローラが殆どのメッセージトラフィックを無視できるため、全てのノードの処理オーバーヘッドが低減されます。このため、リモートプロセッサが扱える有用なタスクが増えます。

9ビットモードのMAX3100は、8ビットとパリティによりセットアップされています。全ての通常メッセージではパリティビットはクリアですが、アドレスタイプメッセージでは設定されます。ハイパリティで割込みが発生するように、MAX3100のパリティ割込みマスクがイネーブルされます。マスターがパリティビットを設定したアドレスメッセージを送ると、全てのMAX3100ノードが割込みを発生します。すると、すべてのノードが受信されたバイトを検索して自分に割り当てられたアドレスと比較します。アドレス指定されると、そのノードは引き続き受信された各バイトを処理します。アドレス指定されなかったノードは、マスターから新しいアドレスが送られるまで全てのメッセージトラフィックを無視します。

パリティ/9番ビット割込みは受信レジスタ内のデータによってのみ制御され、FIFO内のデータには影響されません。このため、FIFOがディセーブルされている時

にパリティ/9番ビット割込みを最も有効に使用できます。FIFOがディセーブルされていると、受信された非アドレスワードは無視できるため、UARTから読取る必要ありません。

SIR IrDAモード

MAX3100のIrDAモードを使用すると、他のIrDA SIRコンパチブル機器と通信したり、光絶縁アプリケーションにおける消費電力を節減できます。

IrDAモードでは、ビット期間はポー期間の3/16(115,200ポーでは1.6µs)に短縮されます(図9)。データゼロは光のパルスとして送信されます(TXピン = ロジックロー、RXピン = ロジックハイ)。

受信モードでは、RX信号のサンプリングはハイレベルの送信に半分まで入ったところで行われます。サンプリングは、通常モードでの3回と違って1回だけ行われます。MAX3100は、ポー期間の約1/16よりも短いパルスは無視します。MAX3100と通信しているIrDA機器はポー期間の3/16でパルスを送信するように設定される必要があります。他のIrDA機器とのコンパチビリティを保つため、8ビットデータ、ワンストップ、ノーパリティのフォーマットにしてください。

IrDAモジュール

IrDAモジュールは反転バッファを備えています。MAX3100は直接フォトカプラ駆動用に最適化されています。図10に示すように、RXとTX出力を反転してください。

8051の例 (IrDAからRS-232へのコンバータ)

図10にMAX3100を8051µCと共に使用した例を示します。この回路では、IrDAデータを受信して、標準RS-232データを出力します。8051は内部UARTを備えています。IrDA又は高速通信はサポートしていません。MAX3100は簡単に8051にインタフェースでき、これによりこれらの高性能通信モードをサポートできます。8051にはSPIインタフェースがないため、MAX3100との通信はポートピンと短いソフトウェアルーチンを使用して行います(図12a)。

ソフトウェアルーチンは、 \overline{TRQ} 出力をポーリングしてMAX3100 UARTからのデータが使用可能かどうかをチェックします。それから8051のポートピンを使用してそのデータをシフトアウトし、MAX3221ドライバを通じてRS-232側に送信します。8051は同時に自らの内部UARTにRS-232側から通信が入ってきているかどうかを監視して、このデータをMAX3100を通じてIrDA側に送信します。ローレベルルーチン(UTLK)は、8051でSPIポートのシミュレーションを行うためにポートピンを通じてデータを送受信するコアルーチンです。この技法は、任意の8051搭載MAX3100ポートピンインタフェースアプリケーションに有用です。

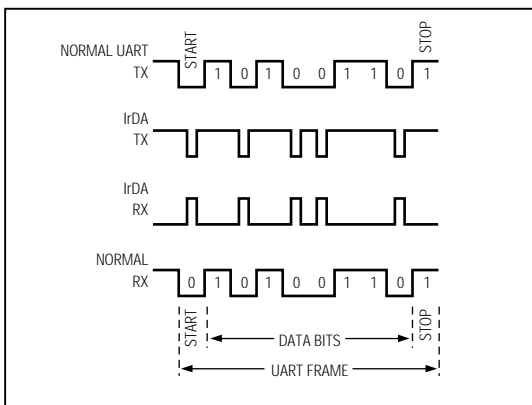


図9. IrDAのタイミング

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

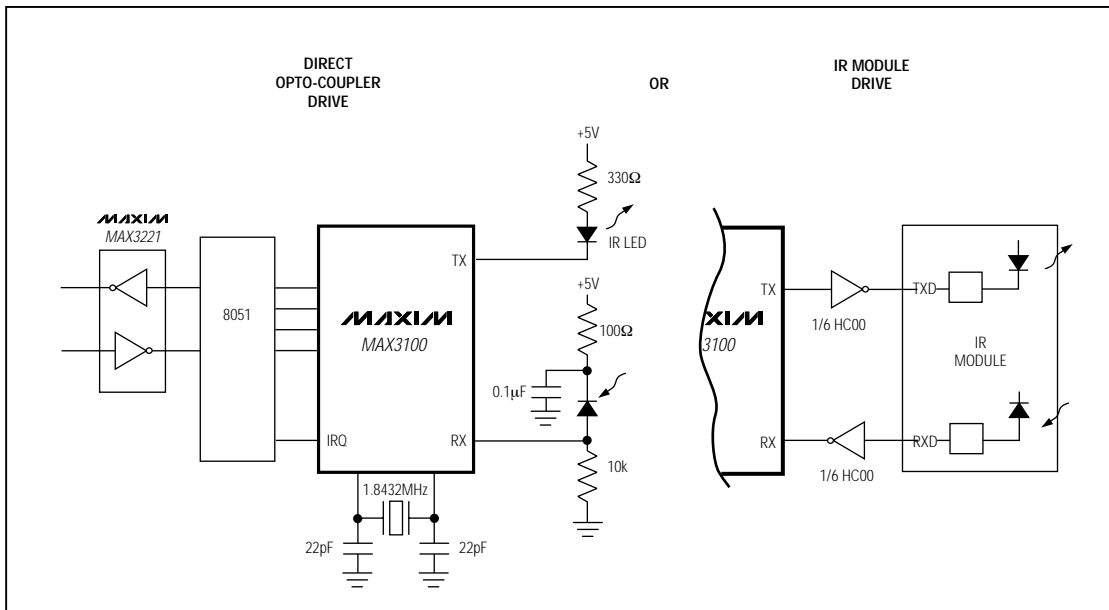


図10. 8051を使用した双方向性RS-232/IrDA

PICプロセッサへのインタフェース (「クイック・ブラウン・フォックス」発生器)

図11に、MAX3100をPIC®と共に使用した例を示します。この回路は可変ボーレート、可変ワード長及び可変ディレーでRS-232リンクを通じ「THE QUICK BROWN FOX JUMPS OVER THE LAZY DOG」(全てのアルファベットを含んでいます)を繰り返し送信する「クイック・ブラウン・フォックス」発生器です。PIC上でソフトウェアによるUARTを作ることはできませんが、正確な可変ボーレート、高ボーレート及びシンプルなプロトコル選択等の機能を高信頼度で実現することは困難です。この例の16C54はPICの中でも最も基本的なものです。このため、この例はPICファミリのどれにでも応用できます。

ソフトウェアルーチン(図12)は、ポートRBのDIPスイッチを読取るところから始まります。このスイッチデータはボーレート用に4ビット、ストップビット数用に1ビット、ワード長が7ビットか8ビットかを選択するために1ビット、そしてメッセージ間のディレー用に1ビットを含んでいます。PICは初期化(リセット)の時にのみこのスイッチを読取り、パラメータをMAX3100に設定してから、繰り返しメッセージを送り始めます。ディレービットが設定されていると、送信と送信の間に1秒のディレーが挿入されます。8051の例と同様、メインルーチンはUTLKと呼ばれ、PIC搭載のポートピンインタフェースの任意のアプリケーションに使用できます。

PICはMicrochip Corporationの登録商標です。

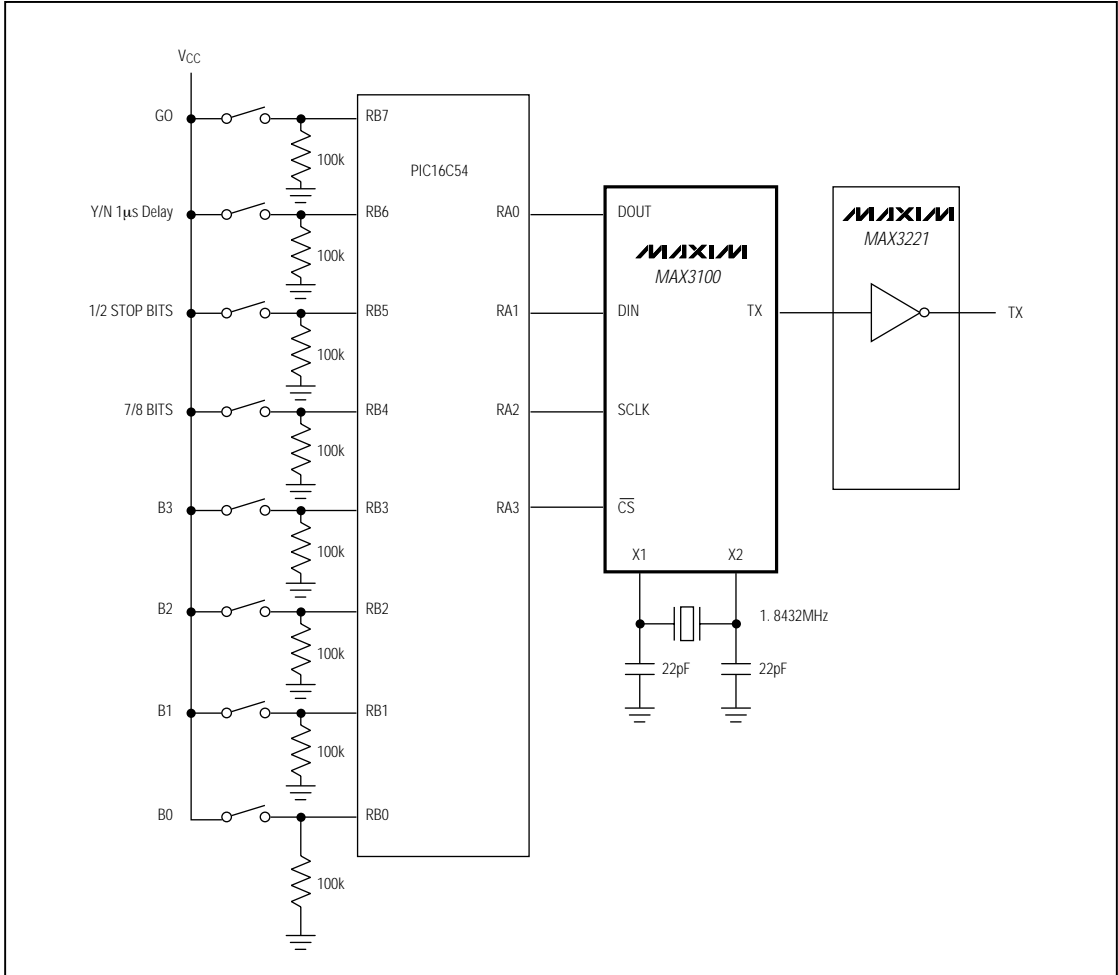


図11. 「クイック・ブラウン・フォックス」発生器

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

MAX3100同期非同期SPI UART

表9. 同期データ入力フォーマット(マイクロプロセッサ、SPI MOSIからDINピンへ)

動作	ビット番号															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定書込	1	1	$\overline{\text{FEN}}$	SHDNI	$\overline{\text{TM}}$	$\overline{\text{RM}}$	$\overline{\text{PM}}$	$\overline{\text{RAM}}$	IR (IrDA)	ST	PE	L	B3	B2	B1	B0
設定読取	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	TEST
データ書込	1	0	0	0	0	$\overline{\text{TE}}$	RTS	Pt	D7t	D6t	D5t	D4t	D3t	D2t	D1t	D0t
データ読取	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

表10. 同期データ出力フォーマット(DOUTピンからマイクロプロセッサ、SPI MISOへ)

動作	ビット番号															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
設定書込	R	T	0	0	0	0	0	0	0	0	0	0	0	0	0	0
設定読取	R	T	$\overline{\text{FEN}}$	SHDNo	$\overline{\text{TM}}$	$\overline{\text{RM}}$	$\overline{\text{PM}}$	$\overline{\text{RAM}}$	IR (IrDA)	ST	PE	L	B3	B2	B1	B0
データ書込	R	T	0	0	0	RA/FE	CTS	Pr	D7r	D6r	D5r	D4r	D3r	D2r	D1r	D0r
データ読取	R	T	0	0	0	RA/FE	CTS	Pr	D7r	D6r	D5r	D4r	D3r	D2r	D1r	D0r

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

表11. ビット定義*

レジスタ	ビット名	ビット設定 (1)	ビットクリア (0)
設定	FEN	FIFOバッファをディセーブル	FIFOバッファをイネーブル
設定	SHDNi	シャットダウン	動作
設定	TM	送信終了割込みをイネーブル	送信終了割込みをディセーブル
設定	RM	データ受信割込みをイネーブル	データ受信割込みをディセーブル
設定	PM	パリティ割込みをイネーブル	パリティ割込みをディセーブル
設定	RAM	フレーミングエラー割込みをイネーブル	フレーミングエラー割込みをディセーブル
設定	IR	IrDAタイミングモードをイネーブル	標準タイミング
設定	ST	ストップビット2つ	ストップビット1つ
設定	PE	パリティイネーブル状態	パリティディセーブル状態

* デフォルト設定はクリア

レジスタ	ビット名	ビット設定 (1)	ビットクリア (0)
設定	L	ワード長 = 7ビット	ワード長 = 8ビット
データ書込	TE	TX出力を禁止	通常動作をイネーブル
データ書込	RTS	RTS出力ピンをローに駆動	RTS出力ピンをハイに駆動
データ書込	Pt	パリティ = 1を送信	パリティ = 0を送信
データ読取	RA/FE	データオーバーラン又はフレーミングエラー	通常
データ読取	CTS	CTS入力ピンがロー	CTS入力ピンがハイ
全て	R	データ受信済み	データバッファが空
全て	T	送信バッファが空	UARTが送信中でビジー

表12. フィールド定義

レジスタ	フィールド名	意味
設定	B3-B0	ボーレート除数
データ書込	D7i-D0i	送信データ
データ読取	Pr	受信されたパリティビット
データ読取	D7r-D0r	受信されたデータ

表13. 1.8432MHzのボーレート

B3...B0	BRD	Baud	B3...B0	BRD	Baud
0 0 0 0	1	115.2k	1 0 0 0	3	38.4k
0 0 0 1	2	56k	1 0 0 1	6	19.2k
0 0 1 0	4	28k	1 0 1 0	12	9600
0 0 1 1	8	14k	1 0 1 1	24	4800
0 1 0 0	16	7200	1 1 0 0	48	2400
0 1 0 1	32	3600	1 1 0 1	96	1200
0 1 1 0	64	1800	1 1 1 0	192	600
0 1 1 1	128	900	1 1 1 1	384	300

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

```

;IrDA CODE FOR MAX-3100 UART- 8051 based
;*****
; CONSTANTS
PCON EQU 87H
;PORT PIN DEFINITIONS- BIT BANGING IF
DOUT BIT P1.0 ;data out (from uart)
DIN BIT P1.1 ;data in (from UART)
SCLK BIT P1.2 ;serial clock
CS BIT P1.3 ;chip select- act low
IRQ BIT P3.2 ;(irq) polled in this code
;RAM LOCATIONS
TX1 EQU 10H ;transmit regs
TX2 EQU 11H
RX1 EQU 12H ;receive regs
RX2 EQU 13H
;*****
ORG 0H
BEGIN: MOV SP,#70H ;initialize stack
CLR SCLK ;clear sclk - normally low
;initialize 8051 internal uart
MOV TMOD,#20H ;t1 baud
MOV TH1,#253 ;reload value baud 9600/xtal 5.5M
MOV SCON,#50H ;uart- m1, tx and rx
MOV PCON,#80H ;double baud rate bit
MOV TCON,#40H ;start baud timer
;initialize max3100 uart- irda mode at 9600 baud
MOV TX1,#0E4H ;high byte of config- R ints
MOV TX2,#0CAh ;9600 baud irda mode and two stops
CALL UTLK ;send to uart- write config
;***** MAIN ROUTINE LOOP *****
LOOP: JNB IRQ,URCV ;data avail from 3100 uart?
NRCV: JBC RI,RCV51 ;check for 8051 rcv- tx out irda
JMP LOOP ;hang here forever
;byte recieved from 3100 uart- get it and send out 8051 uart
URCV: MOV TX1,#0 ;read data
MOV TX2,#0 ;read data
CALL UTLK ;send to 8051 uart- get data to rx
MOV A,RX2 ;get data to acc
MOV SBUF,A ;send out on RS-232 side 9600 baud
JMP LOOP ;back to top
;byte recieved from 8051 uart- get it and send out 3100 uart
RCV51: MOV A,SBUF ;data from 8051 uart
MOV TX1,#80H ;tx data
MOV TX2,A ;data to irda
CALL UTLK ;send to uart- send data out IrDA
JMP LOOP ;back to top
;*****
;SUBROUTINES
; UTLK- talk to uart- main routine
; send 16 bits from TX1 TX2 and rcv 16 to RX1 RX2
UTLK: CLR CS ;activate cs
MOV A,TX1 ;get high byte
CALL BYTS ;send out
MOV A,RX1 ;get received 1
MOV A,TX2 ;get high byte
CALL BYTS ;send out
MOV A,RX2 ;get received 2
SETB CS ;set CS high
RET ;DONE
;*****
; BYTS- shift out & in 8 bits with spi clocking- from and to acc
BYTS: MOV R4,#8 ;8 bits to send
SETB DIN ;make sure din is input
BBLP: RLC A ;get msb of acc to carry
MOV DOUT,C ;put out on pin
SETB SCLK ;clock high- clock
MOV C,DIN ;get data after clk high
CLR SCLK ;clock low
MOV ACC.0,C ;put in lsb of a
DJNZ R4,BBLP ;loop til 8 bits
RET ;done
; end of code
END

```

図12a. 8051 IrDA/RS-232コード

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

```

; MAX-3100 UART WITH PIC "QUICK BROWN FOX GENERATOR CODE"
;*****
DEVICE PIC16C54,XT_OSC,WDT_OFF,PROTECT_OFF

;RAM LOCATIONS
TX1 EQU 10H ;data to uart byte 1
TX2 EQU 11H ;data to uart byte 2
RX1 EQU 12h ;data from uart byte 1
RX2 EQU 13h ;data from uart byte 2

LPCNT EQU 14H ;loop counter
SHFTO EQU 15H ;shift out temp variable
SHFTI EQU 16H ;shift in temp variable
DLVAL EQU 17H ;delay value
TEMP EQU 18H ;temp variable
GP1 EQU 19H ;temp variable
GP2 EQU 1AH ;temp variable
CHPTR EQU 1BH ;character pointer

; constants/literals
Cy EQU 0 ;carry bit
Zr EQU 2 ;zero bit

; i/o equates
;uart connected to pic on port RA
DOOUT EQU 0 ;data out (to uart)
DIN EQU 1 ;data in (from uart)
SCLK EQU 2 ;serial clock
CS EQU 3 ;chip select- act low

;Configuration dip switch connected to RB
; RB0 to RB3 are baud rate B0-B3
; RB4 is 7 or 8 data bits
; RB5 is 1/2 stop bits
; RB6 is speed of sending about 100cps or 2.5 cps
; RB7 is run/stop
; note configuration bits are only read on reset
;*****
;subroutine area- pic must have these in low memory
;
;UART SERIAL (SPI) support routines
;send 16 bits from tx1 and tx2, receive 16 to rx1 and rx2
UTLW BCF RA,CS ;activate cs
MOVWF TX1,0 ;get tx1 to w
CALL BYT8 ;send byte 1, recieve byte 1
MOVWF RX1 ;stash byte 1
MOVWF TX2,0 ;get tx2 to w
CALL BYT8 ;send byte 2, recieve byte 2
MOVWF RX2 ;stash byte 2
BSF RA,CS ;activate cs
RETLW 0 ;all done

;LOCAL SUB FOR SHIFTING IN/OUT 8 BITS- CORE OF SPI SUPPORT
; BYT8- shift out/in 8 bits w/spi- from and to w, temp shfti,shfto
BYT8 MOVWF SHFTO ;put in shift out
MOVWF 8 ;load loop counter
MOVWF LPCNT ;stash it
B8LP RLF SHFTO,1 ;get high bit to send
BCF RA,DOUT ;preclear dout
BTFSZ STATUS,CY ;if in low then skip
BSF RA,DOUT ;set dout
BSF RA,SCLK ;clock high- clock out/get input
BCF STATUS,CY ;preclear carry
BTFSZ RA,DIN ;if in low then skip
BSF STATUS,CY ;set carry
RLF SHFTI,1 ;rotate into place- shfti
BCF RA,SCLK ;clock low
DECFSZ LPCNT,1 ;do loop counter
GOTO B8LP ;loop til 8
MOVWF SHFTI,0 ;put shfto to w- result
RETLW 0
;end spi serial support

```

図12b. PIC μ C使用のMAX3100

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

MAX3100

```

;delay routine- counts down dlval (loaded at init)
DELAY MOVF DLVAL,0 ;load delay
DLY2X MOVWF GP2 ;put it in
DLLP2 CLRWF GP1 ;use gp1 to count off ticks
DLLP1 DECFSZ GP1,1 ;dec gp1 value til 10 ms
GOTO DLLP1 ;just loop
DECFSZ GP2,1 ;dec gp2 value
GOTO DLLP2 ;do another 10 ms til gp2=0
RETLW 0 ;return

;this "subroutine" returns literal of pc+chptr
;this is the only way to pull out rom literals on the pic...
QBF MOVF CHPTR,W ;GET IN W
ADDWF PC ;JUMP TO TABLE
;QUICK BROWN FOX MESSAGE
RETLW "THE QUICK BROWN FOX JUMPS OVER THE LAZY DOG"
The above sentence needs a single line for a single letter or space ie. RETLW
RETLW 0DH ;carriage return
RETLW 0AH ;line feed
RETLW 0H ;end of message

;*****
;MAIN ROUTINE-
START MOVWF OFFH ;all of rb is input- dip switch
TRIS RB ;set it
MOVWF 08 ;init port a with cs high only
MOVWF RA ;output to port register
MOVWF 02H ;ra is output except din
TRIS RA ;set it- now has
MOVWF 08H ;no wdt- rtcc from clock
OPTION ;put in option register

;read switches and bit twiddle to configure uart- tx2 (1s byte)
MOVWF RB,0 ;get port b to w
ANDLW 1FH ;and for l and b0-b3
MOVWF TX2 ;stash in tx2
BSF TX2,6 ;preset the stop bit bit
BTFSZ RB,5 ;check the switch
BCF TX2,6 ;clear if set
MOVWF 5 ;preload short delay-
BTFSZ RB,6 ;check the switch
MOVWF 250 ;overload long delay-
MOVWF DLVAL ;stash in delay value
MOVWF 0COH ;upper byte of config
MOVWF TX1 ;stash to tx1
CALL UTLK ;send to uart- configured
;uart is now configured as set on dip switch

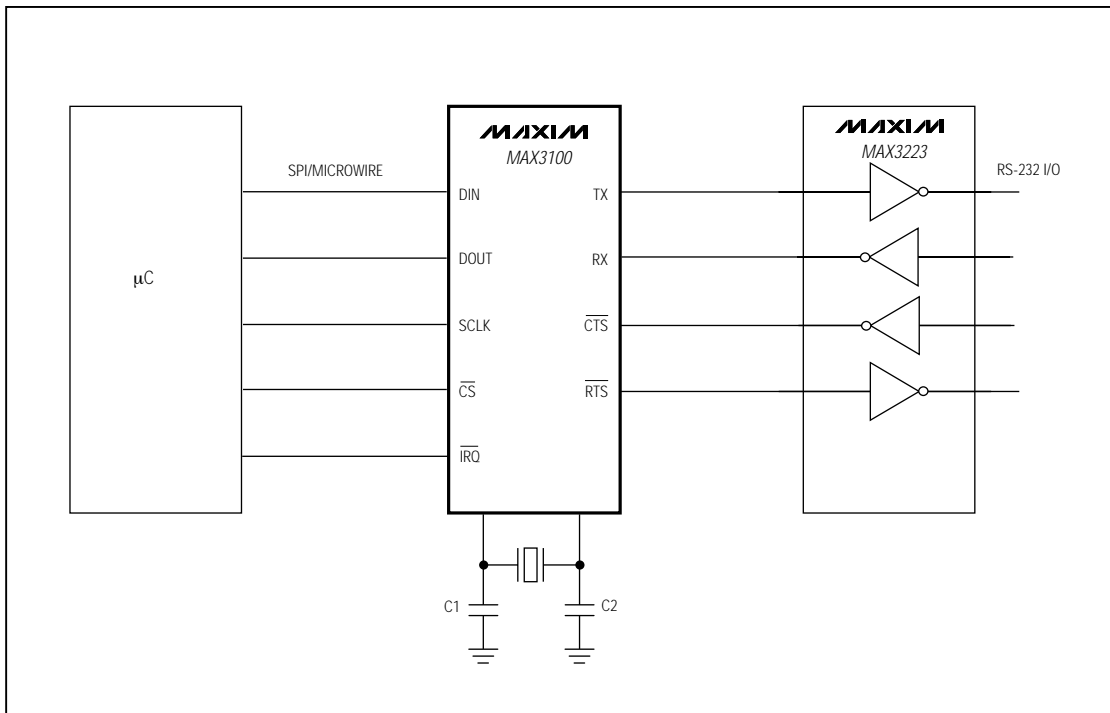
;***** MAIN LOOP *****
;go must stay high for run- else stop and reset string ptr
HOLD MOVWF 0 ;clear pointer with offset 1
MOVWF CHPTR ;load pointer
HANG BTFSZ RB,7 ;wait high
JMP HOLD ;go to reinit and hold
CALL QBF ;get character to w
ANDLW 0FFH ;check for end of message (zero)
BTFSZ STATUS,2r ;bail
GOTO HOLD ;bail to reinit pointer
MOVWF TX2 ;load data to tx2
MOVWF 080H ;write data
MOVWF TX1 ;put in place
CALL UTLK ;send it
INCF CHPTR,1 ;next character
CALL DELAY ;delay
JMP HANG ;loop
;*****
; VECTORS- start
ORG 1FFH ;reset vector
GOTO START
END

```

図12b. PIC μ C使用のMAX3100(続き)

SPI/Microwireコンパチブル UART16ピンQSOPパッケージ

標準動作回路



MAX3100

SPI/Microwire コンパチブル UART16ピンQSOPパッケージ

チップ情報

TRANSISTOR COUNT: 6848
SUBSTRATE CONNECTED TO GND

パッケージ

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.127	0.25
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.19	0.25
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025	BSC	0.635	BSC
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
S	SEE VARIATIONS			
?	0°	8°	0°	8°

DIM	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.109	.196	4.80	4.98	16 AA
S	.0020	.0070	0.05	0.18	
D	.337	.344	8.56	8.74	20 AB
S	.0500	.0550	1.27	1.40	
D	.337	.344	8.56	8.74	24 AC
S	.0250	.0300	0.64	0.76	
D	.386	.393	9.80	9.98	28 AD
S	.0250	.0300	0.64	0.76	

NOTES:
1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006"
3. CONTROLLING DIMENSIONS: INCHES

MAXIM
PROPRIETARY INFORMATION
TITLE: PACKAGE OUTLINE, QSOP, .150 INCH, .025" LEAD PITCH
APPROVAL: _____ DOCUMENT CONTROL: 21-0055 REV: A 1/1

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

24 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600