

デュアル、超低電力、8ビット、電圧出力DAC

概要

MAX5512~MAX5515は、デュアル、8ビット、超低電力、電圧出力、デジタル-アナログコンバータ(DAC)で、レイルトゥレイルバッファ付電圧出力を備えています。これらのDACは1.8V~5.5Vの電源電圧で動作し、消費電流が5 μ A以下であるため、低電力及び低電圧アプリケーションに最適です。シャットダウンモードでは、リファレンス入力電流を含む総電流をわずか0.18 μ Aに低減します。MAX5512~MAX5515は、SPITM、QSPITM、及びMICROWIRETMとコンパチブルな3線シリアルインタフェースを採用しています。

電源投入時に、MAX5512~MAX5515の出力はゼロスケールになり、パルスを駆動するアプリケーションや、電源投入時にオフ状態とする必要があるその他のトランسدューサの安全性の向上に寄与します。このゼロスケール出力によって、グリッチフリーの電源投入が実現します。

MAX5512は外部リファレンス入力で作動し、ユニティゲイン出力を備えています。MAX5513は高精度の内部リファレンスを内蔵し、ユニティゲインDAC出力とともにバッファ付の外部へのリファレンス出力を備えています。MAX5514は外部リファレンス入力で作動し、フォース/センス出力を備えています。MAX5515は高精度の内部リファレンスを内蔵し、フォース/センスDAC出力とともにバッファ付の外部へのリファレンス出力を備えています。

MAX5514/MAX5515は、4mm x 4mm x 0.8mm、12ピン、薄型QFNパッケージで提供されます。MAX5512/MAX5513は、8ピン、 μ MAXパッケージで提供されます。全製品は、-40 $^{\circ}$ C~+85 $^{\circ}$ Cの拡張温度範囲での動作が保証されています。

10ビットコンパチブルの製品については、MAX5522~MAX5525のデータシートを参照してください。12ビットコンパチブルの製品については、MAX5532~MAX5535のデータシートを参照してください。

アプリケーション

ポータブルバッテリー駆動機器

計測

出荷時や現場での自動トリミング及びキャリブレーション

プログラマブル電圧及び電流ソース

産業用プロセス制御及び遠隔産業用機器

遠隔データ変換及び監視

ガスモニタ用の化学センサセルバイアス用

プログラマブルLCDバイアス

SPI及びQSPIは、Motorola, Inc.の商標です。

MICROWIREはNational Semiconductor Corp.の商標です。



本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

特長

- ◆ 超低消費電流：5 μ A
- ◆ シャットダウンモードで消費電流が0.18 μ A(max)に低減
- ◆ 単一電源：+1.8V~+5.5V
- ◆ 小型4mm x 4mm x 0.8mm、Thin QFNパッケージ
- ◆ 内蔵リファレンスが8mAの電流を外部に供給可能(MAX5513/MAX5515)
- ◆ フレキシブルなフォース/センス構成のレイルトゥレイル出力バッファ
- ◆ 高速、16MHz、3線、SPI/QSPI/MICROWIREコンパチブルのシリアルインタフェース
- ◆ ヒステリシス付、TTL/CMOSコンパチブルデジタル入力
- ◆ 電源投入時のグリッチフリー出力

型番

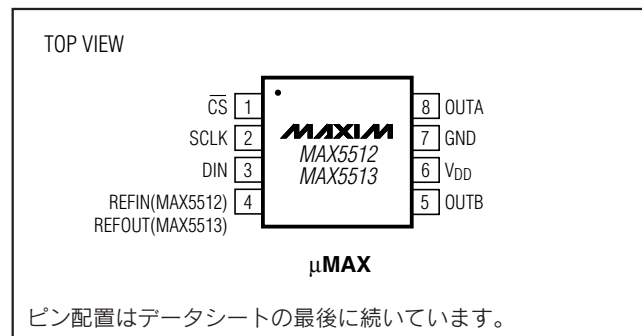
PART	TEMP RANGE	PIN-PACKAGE
MAX5512EUA	-40 $^{\circ}$ C to +85 $^{\circ}$ C	8 μ MAX
MAX5513EUA	-40 $^{\circ}$ C to +85 $^{\circ}$ C	8 μ MAX
MAX5514ETC	-40 $^{\circ}$ C to +85 $^{\circ}$ C	12 Thin QFN-EP*
MAX5515ETC	-40 $^{\circ}$ C to +85 $^{\circ}$ C	12 Thin QFN-EP*

* EP = 裏面放熱パッド (GNDに内部接続)

選択ガイド

PART	OUTPUTS	REFERENCE	TOP MARK
MAX5512EUA	Unity gain	External	—
MAX5513EUA	Unity gain	Internal	—
MAX5514ETC	Force sense	External	AACI
MAX5515ETC	Force sense	Internal	AACJ

ピン配置



本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)	
OUTA, OUTB to GND	-0.3V to (V _{DD} + 0.3V)	12-Pin Thin QFN (derate 16.9mW/°C above +70°C).....	1349mW
FBA, FBB to GND	-0.3V to (V _{DD} + 0.3V)	8-Pin μ MAX (derate 5.9mW/°C above +70°C)	471mW
SCLK, DIN, \overline{CS} to GND	-0.3V to (V _{DD} + 0.3V)	Operating Temperature Range	-40°C to +85°C
REFIN, REFOUT to GND	-0.3V to (V _{DD} + 0.3V)	Storage Temperature Range	-65°C to +150°C
		Junction Temperature	+150°C
		Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +1.8V to +5.5V, OUT_ unloaded, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC ACCURACY (MAX5512/MAX5514 EXTERNAL REFERENCE)						
Resolution	N		8			Bits
Integral Nonlinearity (Note 1)	INL	V _{DD} = 5V, V _{REF} = 4.096V		±0.25	±1	LSB
		V _{DD} = 1.8V, V _{REF} = 1.024V		±0.25	±1	
Differential Nonlinearity (Note 1)	DNL	Guaranteed monotonic, V _{DD} = 5V, V _{REF} = 4.096V		±0.2	±1	LSB
		Guaranteed monotonic, V _{DD} = 1.8V, V _{REF} = 1.024V		±0.2	±1	
Offset Error (Note 2)	V _{OS}	V _{DD} = 5V, V _{REF} = 4.096V		±1	±20	mV
		V _{DD} = 1.8V, V _{REF} = 1.024V		±1	±20	
Offset-Error Temperature Drift				±2		μV/°C
Gain Error (Note 3)	GE	V _{DD} = 5V, V _{REF} = 4.096V		±0.5	±1	LSB
		V _{DD} = 1.8V, V _{REF} = 1.024V		±0.5	±1	
Gain-Error Temperature				±4		ppm/°C
Power-Supply Rejection Ratio	PSRR	1.8V ≤ V _{DD} ≤ 5.5V		85		dB
STATIC ACCURACY (MAX5513/MAX5515 INTERNAL REFERENCE)						
Resolution	N		8			Bits
Integral Nonlinearity (Note 1)	INL	V _{DD} = 5V, V _{REF} = 3.9V		±0.25	±1	LSB
		V _{DD} = 1.8V, V _{REF} = 1.2V		±0.25	±1	
Differential Nonlinearity (Note 1)	DNL	Guaranteed monotonic, V _{DD} = 5V, V _{REF} = 3.9V		±0.2	±1	LSB
		Guaranteed monotonic, V _{DD} = 1.8V, V _{REF} = 1.2V		±0.2	±1	
Offset Error (Note 2)	V _{OS}	V _{DD} = 5V, V _{REF} = 3.9V		±1	±20	mV
		V _{DD} = 1.8V, V _{REF} = 1.2V		±1	±20	
Offset-Error Temperature Drift				±2		μV/°C
Gain Error (Note 3)	GE	V _{DD} = 5V, V _{REF} = 3.9V		±0.5	±1	LSB
		V _{DD} = 1.8V, V _{REF} = 1.2V		±0.5	±1	
Gain-Error Temperature Coefficient				±4		ppm/°C
Power-Supply Rejection Ratio	PSRR	1.8V ≤ V _{DD} ≤ 5.5V		85		dB

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +1.8V to +5.5V, OUT_ unloaded, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUT (MAX5512/MAX5514)						
Reference-Input Voltage Range	V _{REFIN}		0		V _{DD}	V
Reference-Input Impedance	R _{REFIN}	Normal operation	4.1			MΩ
		In shutdown		2.5		GΩ
REFERENCE OUTPUT (MAX5513/MAX5515)						
Initial Accuracy	V _{REFOUT}	No external load, V _{DD} = 1.8V	1.197	1.214	1.231	V
		No external load, V _{DD} = 2.5V	1.913	1.940	1.967	
		No external load, V _{DD} = 3V	2.391	2.425	2.459	
		No external load, V _{DD} = 5V	3.828	3.885	3.941	
Output-Voltage Temperature Coefficient (Note 4)	V _{TEMPCO}	T _A = -40°C to +85°C		12	30	ppm/°C
Line Regulation		V _{REFOUT} < V _{DD} - 200mV (Note 5)		12	200	μV/V
Load Regulation		0 ≤ I _{REFOUT} ≤ 1mA, sourcing, V _{DD} = 1.8V, V _{REF} = 1.2V		0.3	2	μV/μA
		0 ≤ I _{REFOUT} ≤ 8mA, sourcing, V _{DD} = 5V, V _{REF} = 3.9V		0.3	2	
		-150μA ≤ I _{REFOUT} ≤ 0, sinking		0.2		
Output Noise Voltage		0.1Hz to 10Hz, V _{REF} = 3.9V		150		μV _{P-P}
		10Hz to 10kHz, V _{REF} = 3.9V		600		
		0.1Hz to 10Hz, V _{REF} = 1.2V		50		
		10Hz to 10kHz, V _{REF} = 1.2V		450		
Short-Circuit Current (Note 6)		V _{DD} = 5V		30		mA
		V _{DD} = 1.8V		14		
Capacitive Load Stability Range		(Note 7)		0 to 10		nF
Thermal Hysteresis		(Note 8)		200		ppm
Reference Power-Up Time (from Shutdown)		REFOUT unloaded, V _{DD} = 5V		5.4		ms
		REFOUT unloaded, V _{DD} = 1.8V		4.4		
Long-Term Stability				200		ppm/1khrs
DAC OUTPUTS (OUTA, OUTB)						
Capacitive Driving Capability	C _L			1000		pF
Short-Circuit Current (Note 6)		V _{DD} = 5V, V _{OUT} set to full scale, OUT shorted to GND, source current			65	mA
		V _{DD} = 5V, V _{OUT} set to 0V, OUT shorted to V _{DD} , sink current			65	
		V _{DD} = 1.8V, V _{OUT} set to full scale, OUT shorted to GND, source current			14	
		V _{DD} = 1.8V, V _{OUT} set to 0V, OUT shorted to V _{DD} , sink current			14	

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +1.8V to +5.5V, OUT_ unloaded, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DAC Power-Up Time		Coming out of shutdown (MAX5512/MAX5514)	V _{DD} = 5V	3		ms
			V _{DD} = 1.8V	3.8		
		Coming out of standby (MAX5513/MAX5515)	V _{DD} = 1.8V to V _{DD} = 5V	0.4		
Output Power-Up Glitch		C _L = 100pF		10		mV
FB_ Input Current				10		pA
DIGITAL INPUTS (SCLK, DIN, CS)						
Input High Voltage	V _{IH}	4.5V ≤ V _{DD} ≤ 5.5V	2.4			V
		2.7V < V _{DD} ≤ 3.6V	2.0			
		1.8V ≤ V _{DD} ≤ 2.7V	0.7 × V _{DD}			
Input Low Voltage	V _{IL}	4.5V ≤ V _{DD} ≤ 5.5V		0.8		V
		2.7V < V _{DD} ≤ 3.6V		0.6		
		1.8V ≤ V _{DD} ≤ 2.7V		0.3 × V _{DD}		
Input Leakage Current	I _{IN}	(Note 9)		±0.05	±0.5	μA
Input Capacitance	C _{IN}			10		pF
DYNAMIC PERFORMANCE						
Voltage-Output Slew Rate	SR	Positive and negative (Note 10)		10		V/ms
Voltage-Output Settling Time		0.1 to 0.9 of full scale to within 0.5 LSB (Note 10)		660		μs
Output Noise Voltage		0.1Hz to 10Hz	V _{DD} = 5V	80		μV _{P-P}
			V _{DD} = 1.8V	55		
		10Hz to 10kHz	V _{DD} = 5V	620		
			V _{DD} = 1.8V	476		
POWER REQUIREMENTS						
Supply Voltage Range	V _{DD}		1.8		5.5	V
Supply Current (Note 9)	I _{DD}	MAX5513/MAX5515	V _{DD} = 5V	7.0	8.0	μA
			V _{DD} = 3V	6.4	8.0	
			V _{DD} = 1.8V	7.0	8.0	
		MAX5512/MAX5514	V _{DD} = 5V	3.8	5.0	
			V _{DD} = 3V	3.8	5.0	
			V _{DD} = 1.8V	4.7	6.0	
Standby Supply Current	I _{DDSD}	MAX5513/MAX5515 (Note 9)	V _{DD} = 5V	3.3	4.5	μA
			V _{DD} = 3V	2.8	4.0	
			V _{DD} = 1.8V	2.4	3.5	
Shutdown Supply Current	I _{DDPD}	(Note 9)		0.05	0.25	μA

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

TIMING CHARACTERISTICS

($V_{DD} = +4.5V$ to $+5.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TIMING CHARACTERISTICS ($V_{DD} = 4.5V$ to $5.5V$)						
Serial Clock Frequency	f _{SCLK}		0		16.7	MHz
DIN to SCLK Rise Setup Time	t _{DS}		15			ns
DIN to SCLK Rise Hold Time	t _{DH}		0			ns
SCLK Pulse-Width High	t _{CH}		24			ns
SCLK Pulse-Width Low	t _{CL}		24			ns
\overline{CS} Pulse-Width High	t _{CSW}		100			ns
SCLK Rise to \overline{CS} Rise Hold Time	t _{CSH}		0			ns
\overline{CS} Fall to SCLK Rise Setup Time	t _{CSS}		20			ns
SCLK Fall to \overline{CS} Fall Setup	t _{CSO}		0			ns
\overline{CS} Rise to SCK Rise Hold Time	t _{CS1}		20			ns

TIMING CHARACTERISTICS

($V_{DD} = +1.8V$ to $+5.5V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TIMING CHARACTERISTICS ($V_{DD} = 1.8V$ to $5.5V$)						
Serial Clock Frequency	f _{SCLK}		0		10	MHz
DIN to SCLK Rise Setup Time	t _{DS}		24			ns
DIN to SCLK Rise Hold Time	t _{DH}		0			ns
SCLK Pulse-Width High	t _{CH}		40			ns
SCLK Pulse-Width Low	t _{CL}		40			ns
\overline{CS} Pulse-Width High	t _{CSW}		150			ns
SCLK Rise to \overline{CS} Rise Hold Time	t _{CSH}		0			ns
\overline{CS} Fall to SCLK Rise Setup Time	t _{CSS}		30			ns
SCLK Fall to \overline{CS} Fall Setup	t _{CSO}		0			ns
\overline{CS} Rise to SCK Rise Hold Time	t _{CS1}		30			ns

Note 1: Linearity is tested within codes 6 to 255.

Note 2: Offset is tested at code 6.

Note 3: Gain is tested at code 255. For the MAX5514/MAX5515, FB₋ is connected to its respective OUT₋.

Note 4: Guaranteed by design. Not production tested.

Note 5: V_{DD} must be a minimum of 1.8V.

Note 6: Outputs can be shorted to V_{DD} or GND indefinitely, provided that package power dissipation is not exceeded.

Note 7: Optimal noise performance is at 2nF load capacitance.

Note 8: Thermal hysteresis is defined as the change in the initial $+25^\circ C$ output voltage after cycling the device from T_{MAX} to T_{MIN} .

Note 9: All digital inputs at V_{DD} or GND.

Note 10: Load = 10k Ω in parallel with 100pF, $V_{DD} = 5V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514) or $V_{REF} = 3.9V$ (MAX5513/MAX5515).

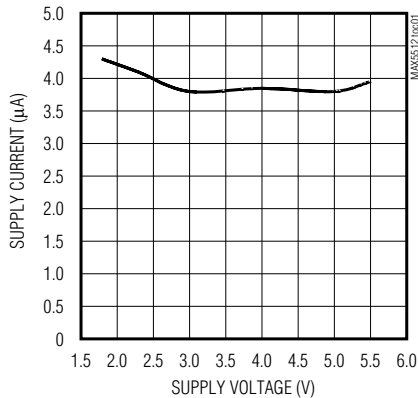
デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

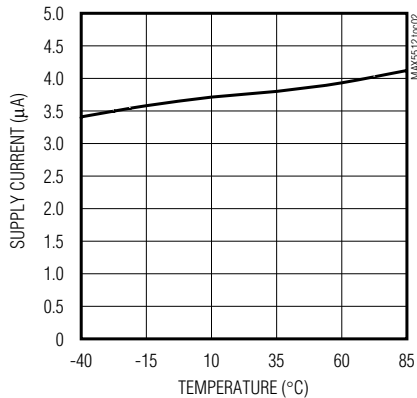
標準動作特性

($V_{DD} = 5.0V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514), $V_{REF} = 3.9V$ (MAX5513/MAX5515), $T_A = +25^\circ C$, unless otherwise noted.)

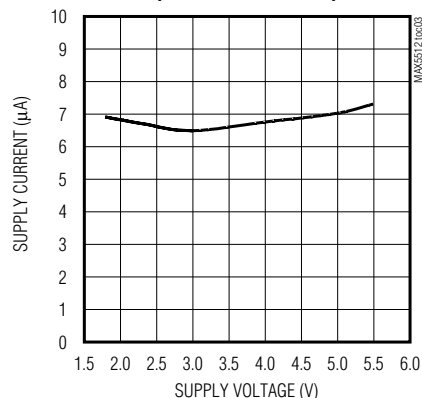
SUPPLY CURRENT vs. SUPPLY VOLTAGE
(MAX5512/MAX5514)



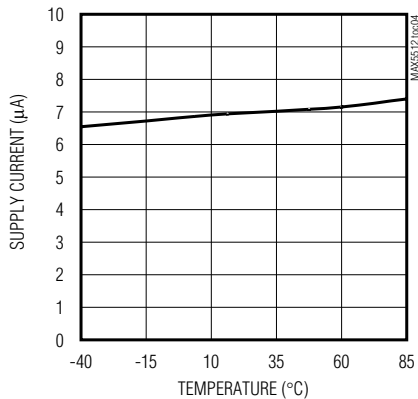
SUPPLY CURRENT vs. TEMPERATURE
(MAX5512/MAX5514)



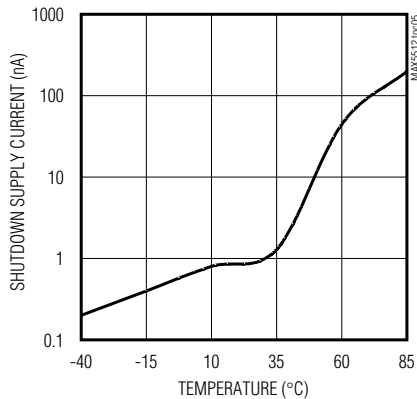
SUPPLY CURRENT vs. SUPPLY VOLTAGE
(MAX5513/MAX5515)



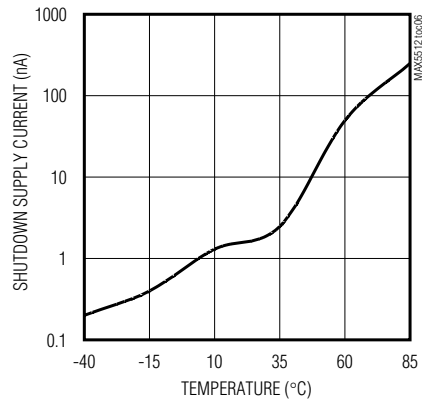
SUPPLY CURRENT vs. TEMPERATURE
(MAX5513/MAX5515)



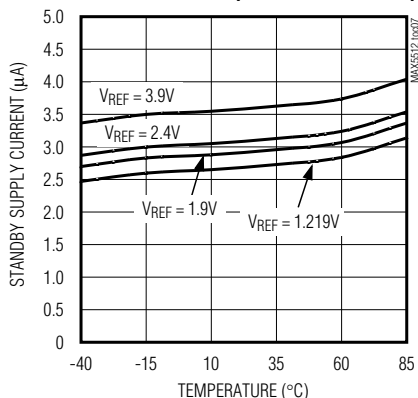
SHUTDOWN SUPPLY CURRENT vs. TEMPERATURE
(MAX5512/MAX5514)



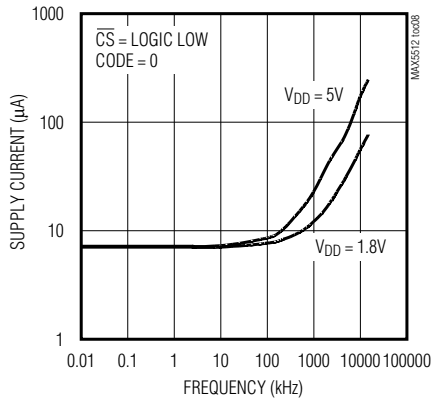
SHUTDOWN SUPPLY CURRENT vs. TEMPERATURE
(MAX5513/MAX5515)



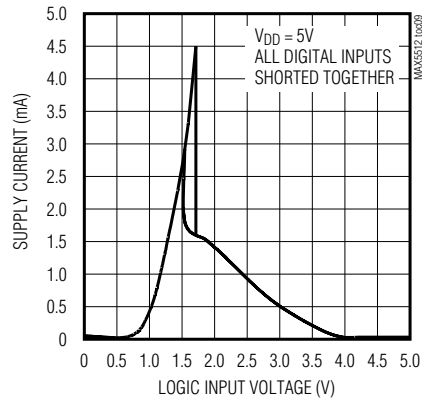
STANDBY SUPPLY CURRENT vs. TEMPERATURE
(MAX5513/MAX5515)



SUPPLY CURRENT vs. CLOCK FREQUENCY



SUPPLY CURRENT vs. LOGIC INPUT VOLTAGE

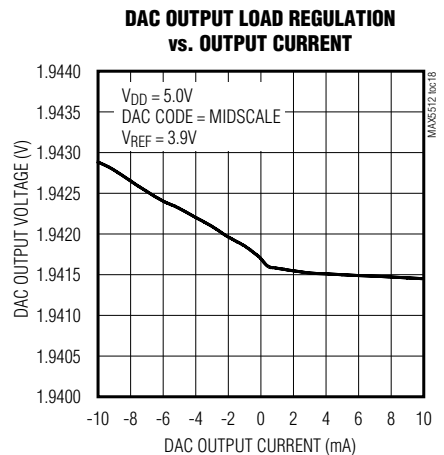
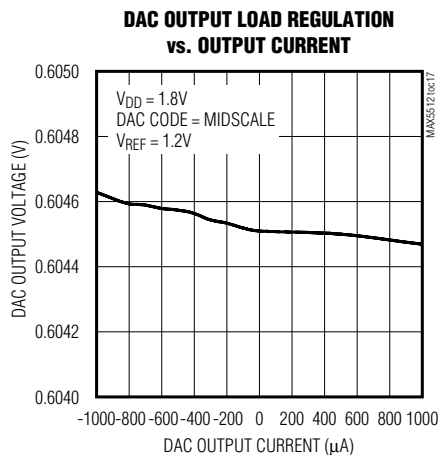
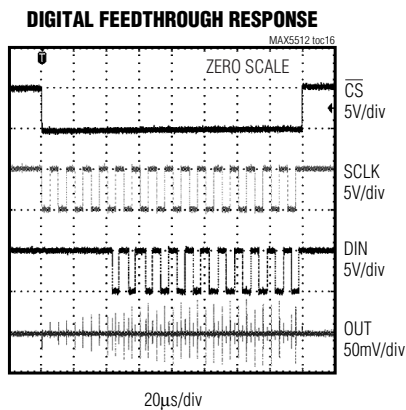
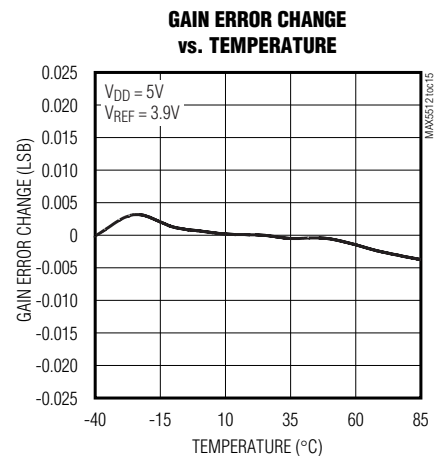
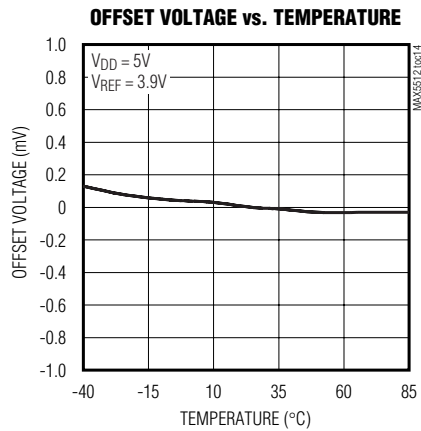
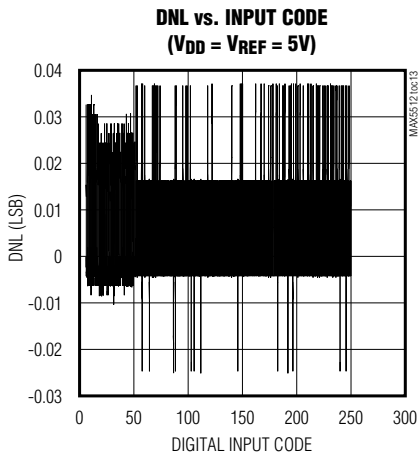
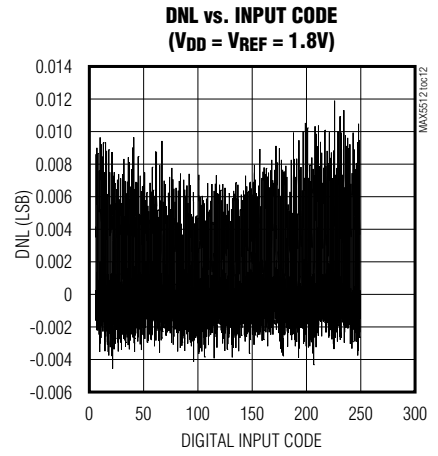
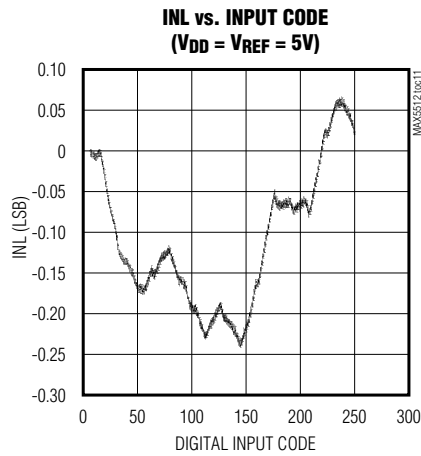
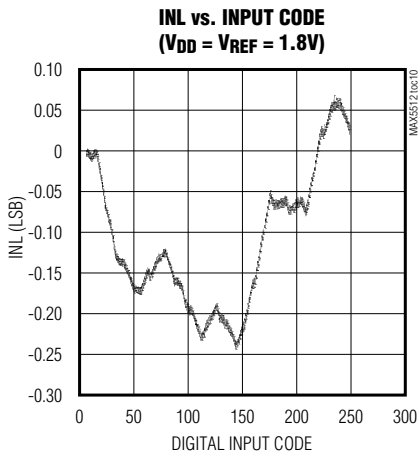


デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

標準動作特性(続き)

($V_{DD} = 5.0V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514), $V_{REF} = 3.9V$ (MAX5513/MAX5515), $T_A = +25^\circ C$, unless otherwise noted.)

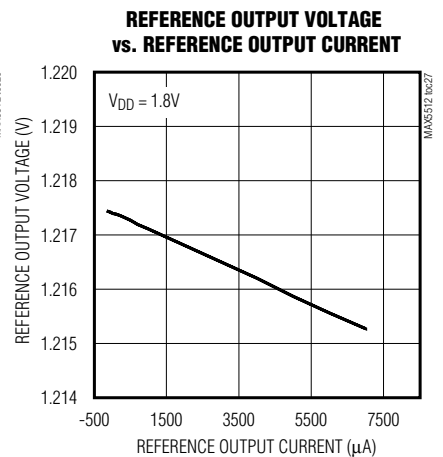
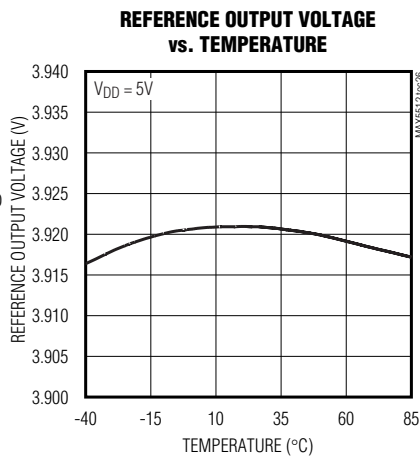
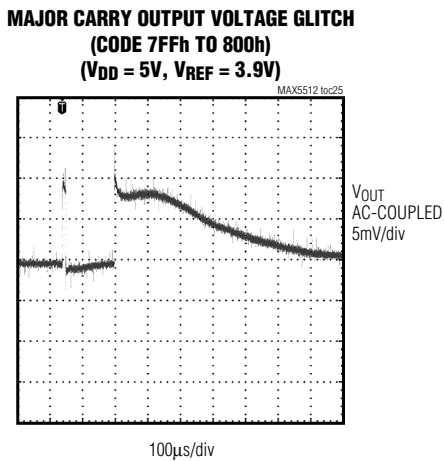
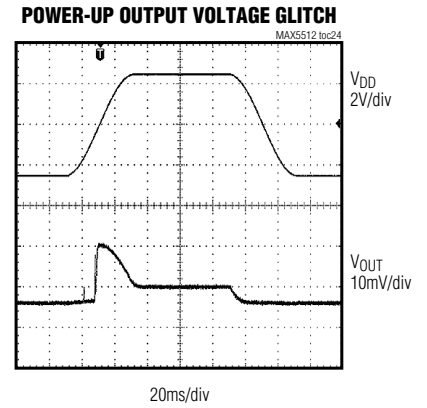
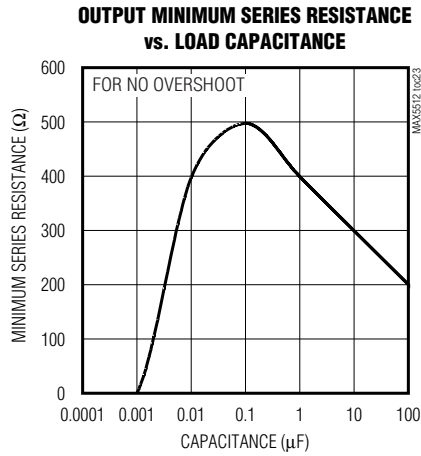
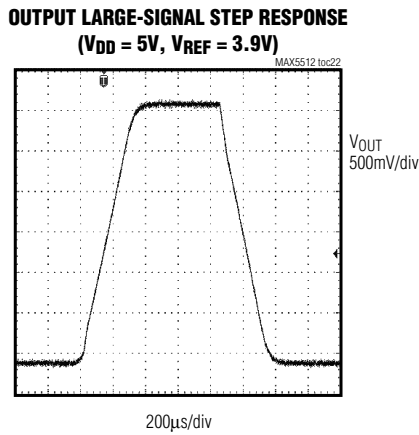
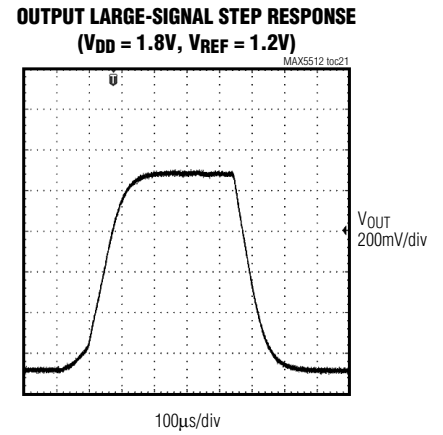
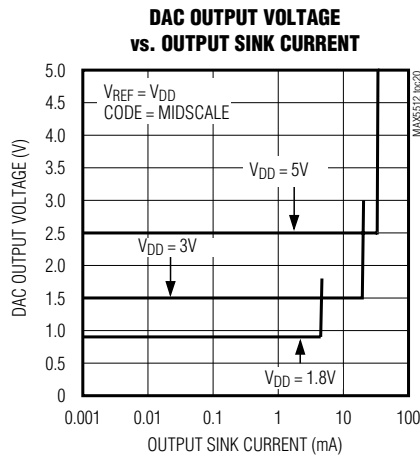
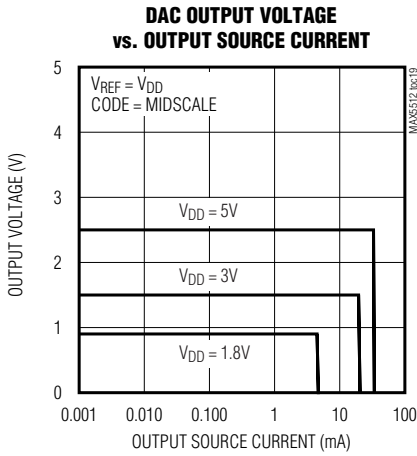


デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

標準動作特性(続き)

($V_{DD} = 5.0V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514), $V_{REF} = 3.9V$ (MAX5513/MAX5515), $T_A = +25^\circ C$, unless otherwise noted.)

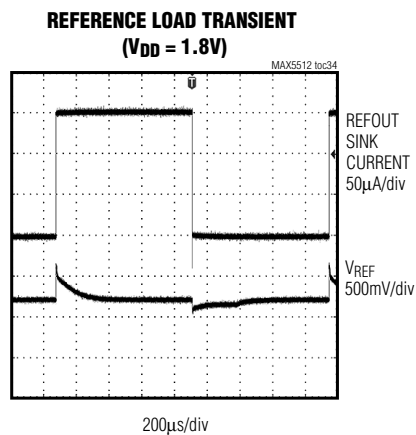
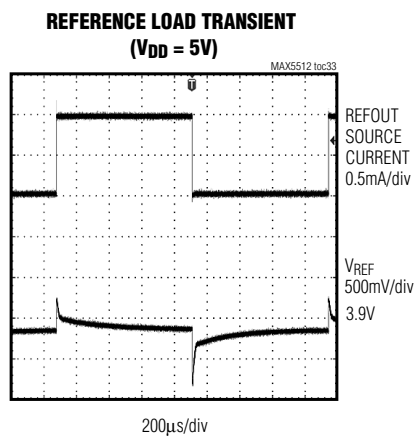
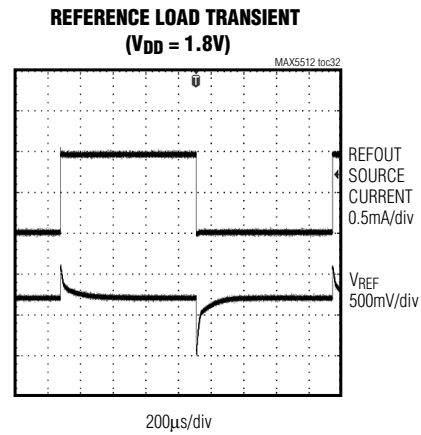
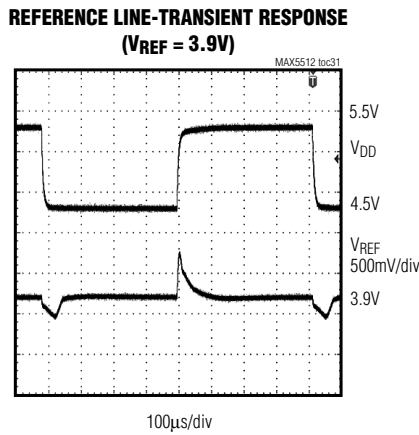
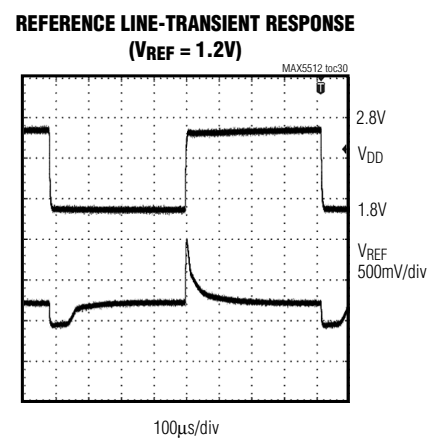
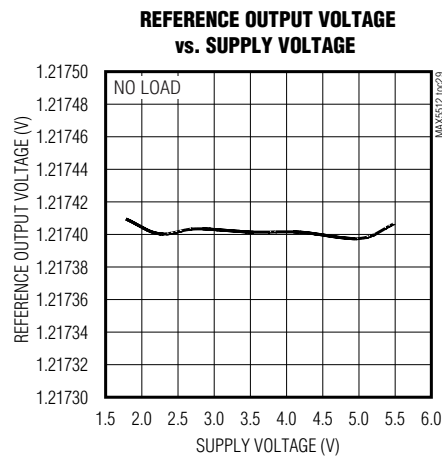
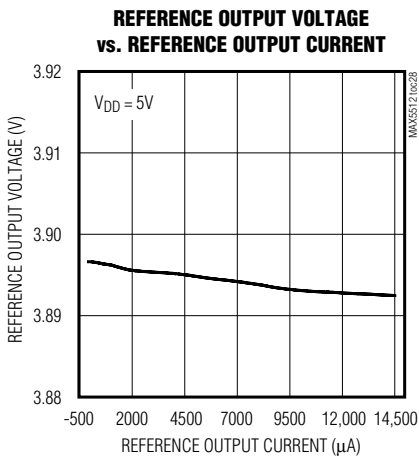


デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

標準動作特性(続き)

($V_{DD} = 5.0V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514), $V_{REF} = 3.9V$ (MAX5513/MAX5515), $T_A = +25^\circ C$, unless otherwise noted.)



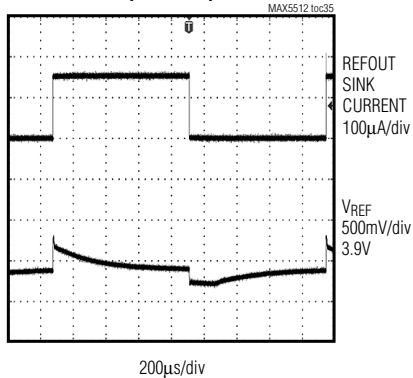
デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

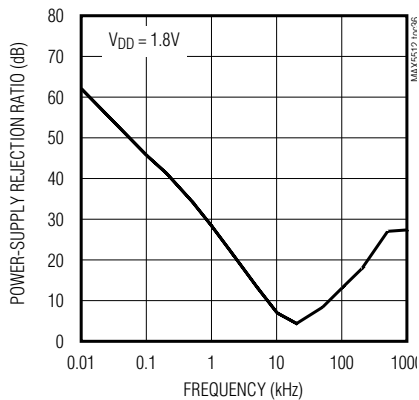
標準動作特性(続き)

($V_{DD} = 5.0V$, $V_{REF} = 4.096V$ (MAX5512/MAX5514), $V_{REF} = 3.9V$ (MAX5513/MAX5515), $T_A = +25^\circ C$, unless otherwise noted.)

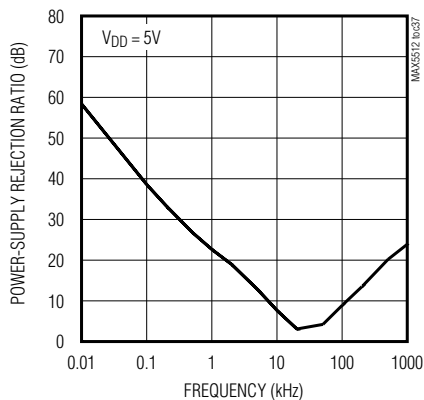
REFERENCE LOAD TRANSIENT
($V_{DD} = 5V$)



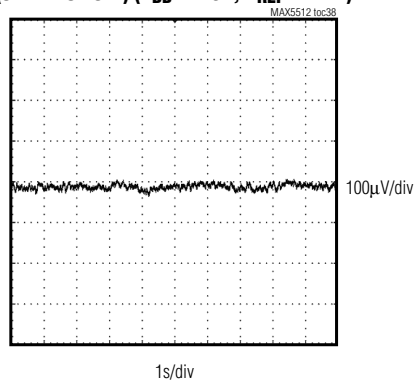
REFERENCE PSRR
vs. FREQUENCY



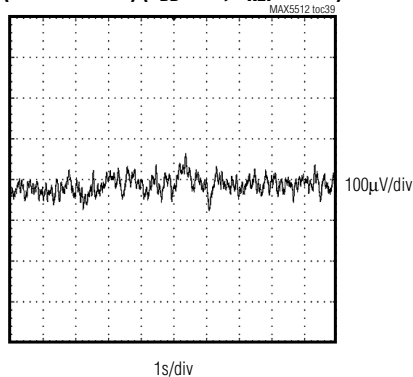
REFERENCE PSRR
vs. FREQUENCY



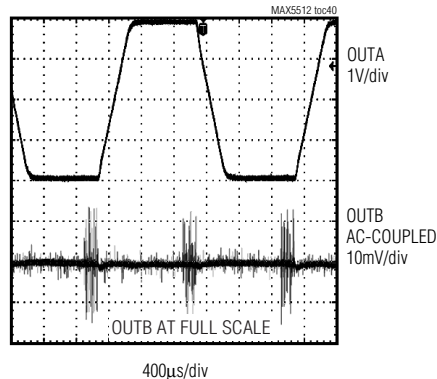
REFERENCE OUTPUT NOISE
(0.1Hz TO 10Hz) ($V_{DD} = 1.8V$, $V_{REF} = 1.2V$)



REFERENCE OUTPUT NOISE
(0.1Hz TO 10Hz) ($V_{DD} = 5V$, $V_{REF} = 3.9V$)



DAC-TO-DAC CROSSTALK

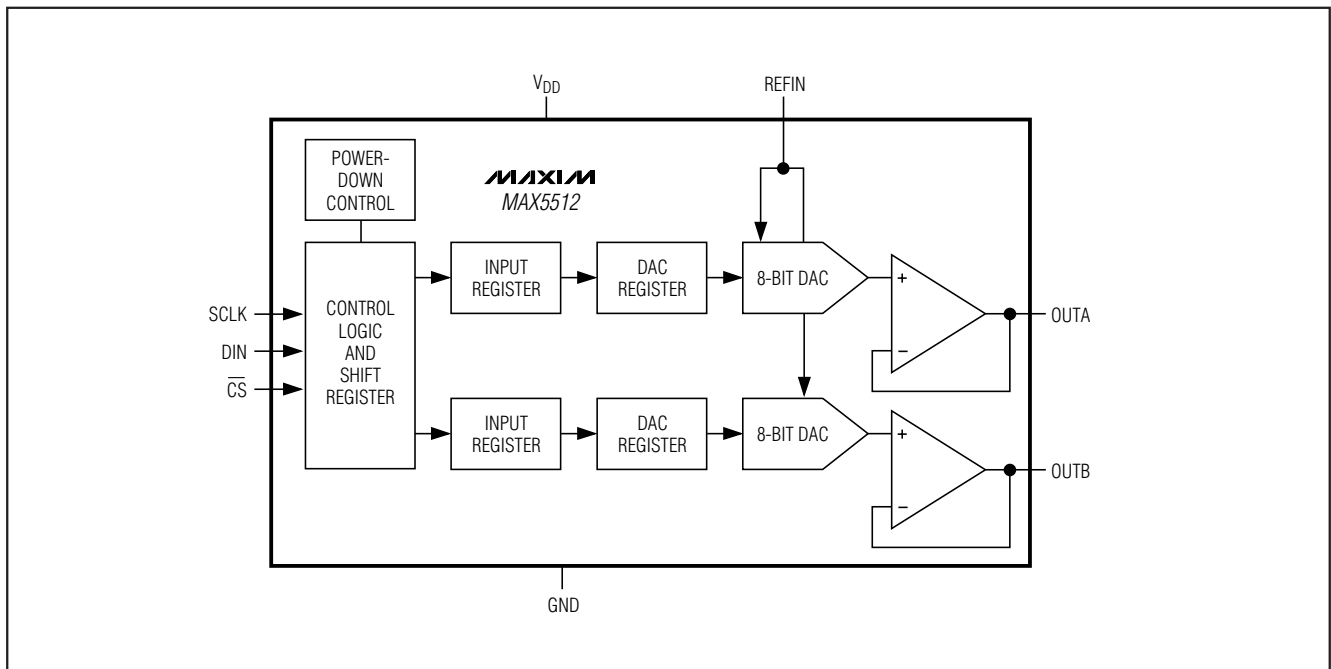


デュアル、超低電力、8ビット、電圧出力DAC

端子説明

端子				名称	機能
MAX5512	MAX5513	MAX5514	MAX5515		
1	1	1	1	$\overline{\text{CS}}$	アクティブロー、デジタルチップセレクト入力
2	2	2	2	SCLK	シリアルインタフェースクロック入力
3	3	3	3	DIN	シリアルインタフェースデータ入力
4	—	4	—	REFIN	リファレンス入力
—	4	—	4	REFOUT	リファレンス出力
—	—	5, 11	5, 11	N.C.	無接続。N.C.端子を未接続(フローティング)状態にするか、またはGNDに接続してください。
—	—	6	6	FBB	チャンネルBのフィードバック入力
5	5	7	7	OUTB	チャンネルBのアナログ電圧出力
6	6	8	8	V _{DD}	電源入力。V _{DD} を1.8V~5.5Vの電源に接続してください。0.1μFコンデンサでV _{DD} をGNDにバイパスしてください。
7	7	9	9	GND	グラウンド
8	8	10	10	OUTA	チャンネルAのアナログ電圧出力
—	—	12	12	FBA	チャンネルAのフィードバック入力
—	—	EP	EP	Exposed Paddle	裏面放熱パッド。EPをGNDに接続してください。

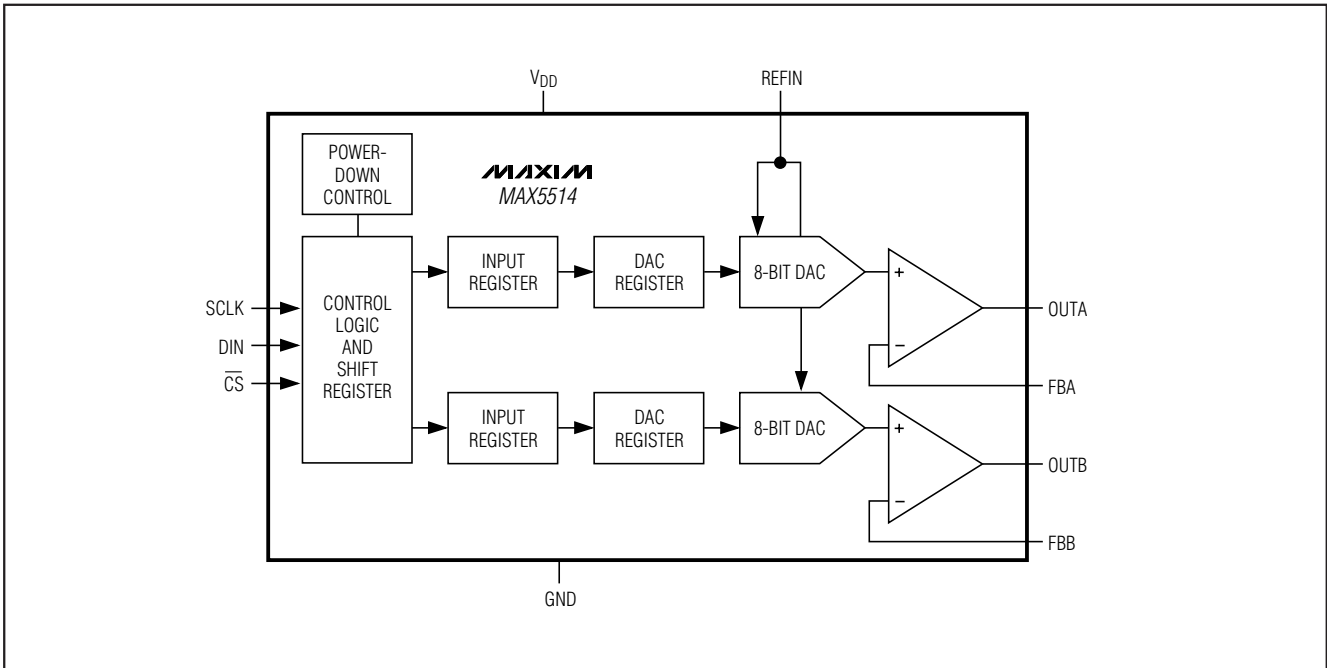
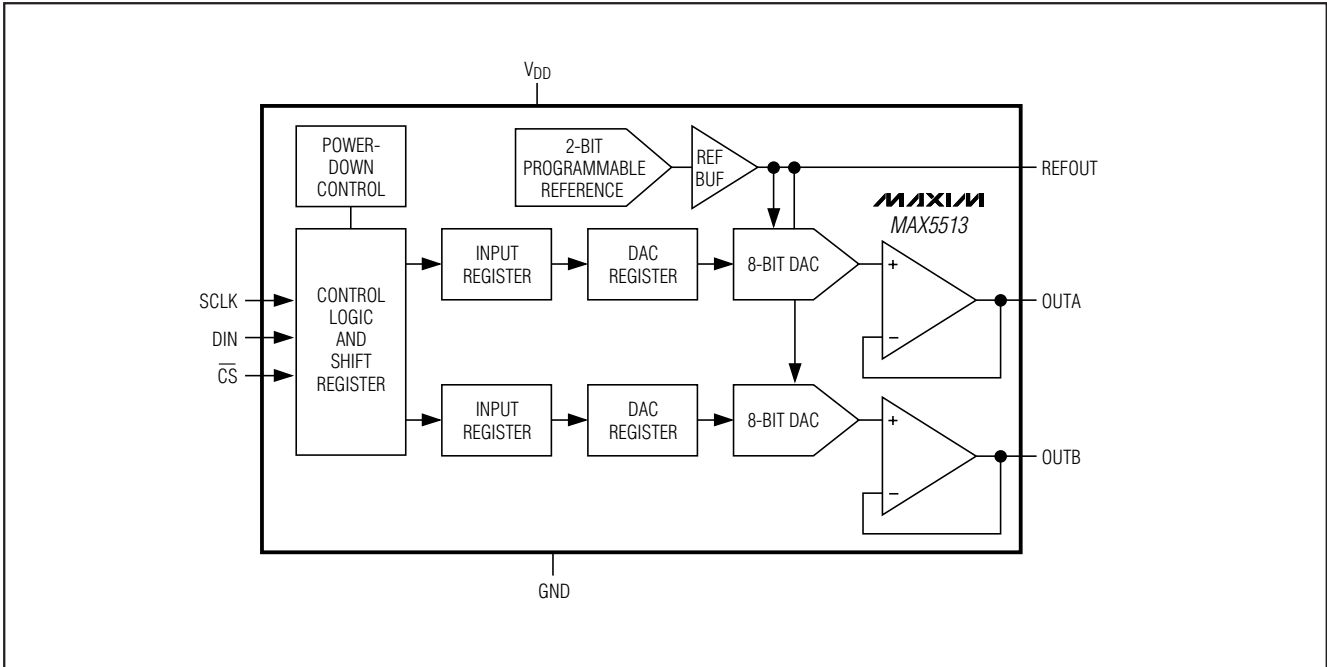
ファンクションダイアグラム



デュアル、超低電力、8ビット、電圧出力DAC

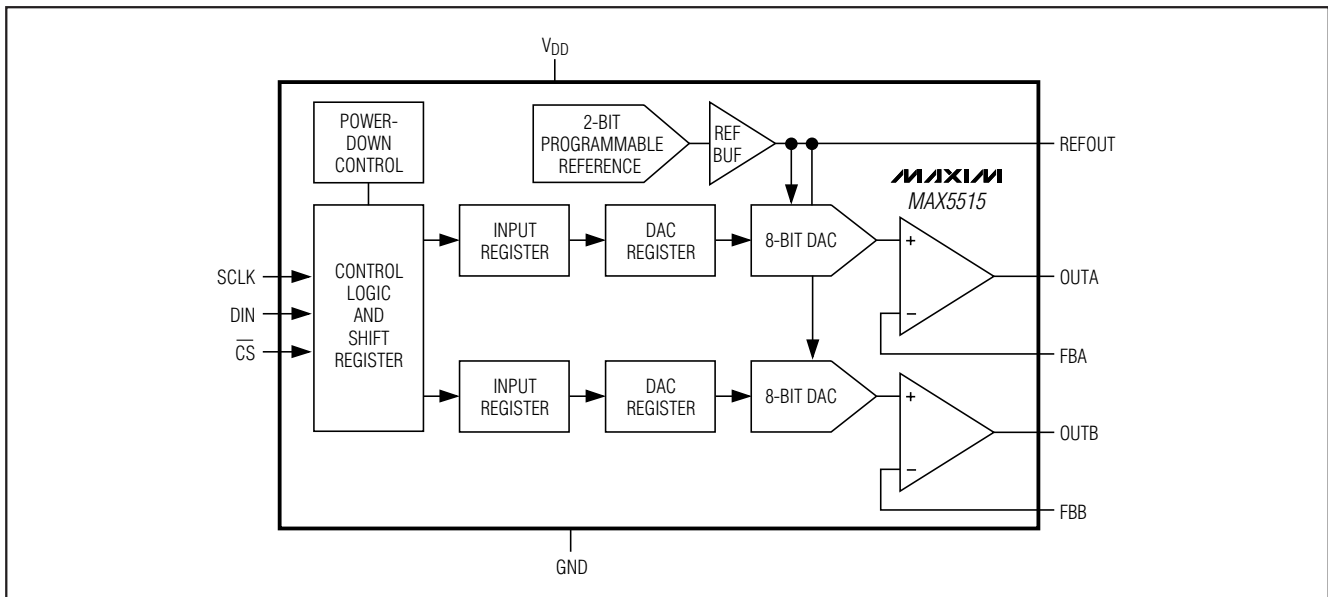
MAX5512-MAX5515

ファンクションダイアグラム(続き)



デュアル、超低電力、8ビット、電圧出力DAC

ファンクションダイアグラム(続き)



詳細

MAX5512~MAX5515は、デュアル、8ビット、超低電力、電圧出力、デジタル-アナログコンバータ(DAC)で、レイルトゥレイルバッファ付電圧出力を備えています。これらのDACは1.8V~5.5Vの電源で動作し、消費電流はわずか5 μ A(max)です。これらのデバイスは、リファレンス入力電流を含む総電流をわずか0.18 μ A(max)に低減するシャットダウンモードを備えています。MAX5513/MAX5515は基板面積を節減できるように、リファレンスを内蔵しており、最大8mAまで供給可能なシステムリファレンスとして使うことができます。16MHzの3線シリアルインタフェースは、SPI、QSPI、及びMICROWIREプロトコルとコンパチブルです。V_{DD}が投入されたとき、すべてのDAC出力は実質的に出カグリッチなしでゼロ出力となります。MAX5512/MAX5513の出カバッファはユニティゲインとして構成され、 μ MAXパッケージで提供されます。MAX5514/MAX5515の出カバッファはフォース/センス方式として構成され、出力の電圧利得を外部から設定することができます(出力アンプの反転入力を使用可能)。MAX5514/MAX5515は、4mm x 4mm、薄型QFNパッケージで提供されます。

デジタルインタフェース

MAX5512~MAX5515は、SPI、QSPI、及びMICROWIREプロトコルとコンパチブルな3線シリアルインタフェースを使用しています(図1及び2)。

MAX5512~MAX5515は、16ビット構成の単一入力シフトレジスタを内蔵しています。データがシリアルインタフェースによってシフトレジスタにロードされます。CSは、16ビットがすべてクロック同期入力されるまで、ロー状態を維持する必要があります。この16ビットは、4制御ビット(C3~C0)、8データビット(D7~D0)(表1)、及び4サブビット(S3~S0)から構成されます。サブビットは、通常の動作のためにはゼロに設定する必要があります。4制御ビットの後に、データはMSBを先頭として、D7~D0をロードします。D7~D0はDACのデータビットであり、S3~S0はサブビットです。表2に概説されているように、制御ビットC3~C0によってMAX5512~MAX5515を制御します。

各DACチャンネルは、入力レジスタとDACレジスタの2つのレジスタを備えています。入力レジスタは、入力データを保存します。DACレジスタは、DAC出力として更新されたデータを保持しています。

ダブルバッファのレジスタ構成によって、次のいずれかを行うことができます。

- DACレジスタを更新せずに、入力レジスタをロード
- 入力レジスタからDACレジスタを更新
- すべての入力及びDACレジスタを同時に更新

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

表1. シリアル書き込みデータフォーマット

CONTROL				DATA BITS												
MSB																LSB
C3	C2	C1	C0	D7	D6	D5	D4	D3	D2	D1	D0	S3	S2	S1	S0	

サブビットS3~S0は、適正な動作のためゼロに設定する必要があります。

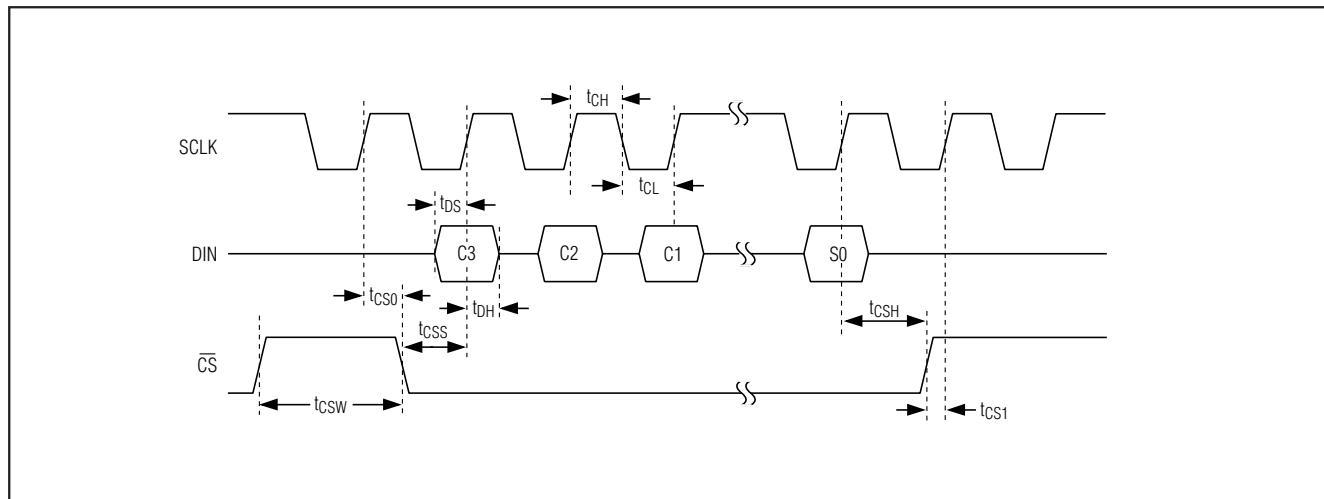


図1. タイミング図

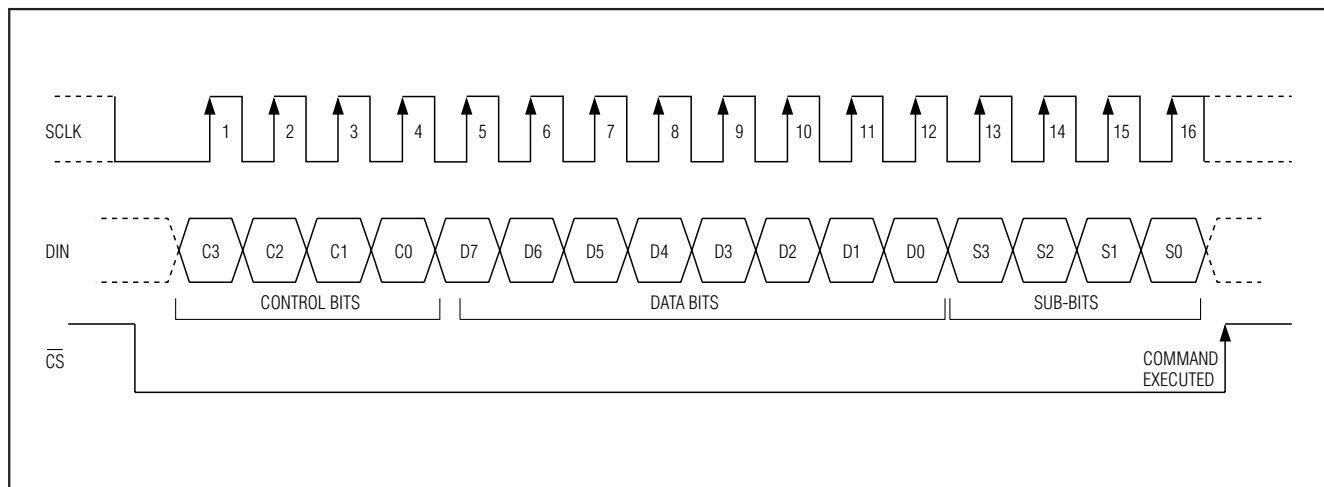


図2. レジスタロード図

デュアル、超低電力、8ビット、電圧出力DAC

表2. シリアルインタフェースプログラミングコマンド

CONTROL BITS				INPUT DATA	SUB-BITS	FUNCTION
C3	C2	C1	C0	D7-D0	S3, S2, S1, S0	
0	0	0	0	XXXXXXXX	0000	No operation; command is ignored.
0	0	0	1	8-bit data	0000	Load input register A from shift register; DAC registers unchanged; DAC outputs unchanged.
0	0	1	0	8-bit data	0000	Load input register B from shift register; DAC registers unchanged; DAC outputs unchanged.
0	0	1	1	—	—	Command reserved. Do not use.
0	1	0	0	—	—	Command reserved. Do not use.
0	1	0	1	—	—	Command reserved. Do not use.
0	1	1	0	—	—	Command reserved. Do not use.
0	1	1	1	—	—	Command reserved. Do not use.
1	0	0	0	8-bit data	0000	Load DAC registers A and B from respective input registers; DAC outputs A and B updated; MAX5513/MAX5515 enter normal operation if in standby or shutdown; MAX5512/MAX5514 enter normal operation if in shutdown.
1	0	0	1	8-bit data	0000	Load input register A and DAC register A from shift register; DAC output A updated; Load DAC register B from input register B; DAC output B updated; MAX5513/MAX5515 enter normal operation if in standby or shutdown; MAX5512/MAX5514 enter normal operation if in shutdown.
1	0	1	0	8-bit data	0000	Load input register B and DAC register B from shift register; DAC output B updated; Load DAC register A from input register A; DAC output A updated; MAX5513/MAX5515 enter normal operation if in standby or shutdown; MAX5512/MAX5514 enter normal operation if in shutdown.
1	0	1	1	—	—	Command reserved. Do not use.
1	1	0	0	D7, D6, XXXXXX	0000	MAX5513/MAX5515 enter standby*, MAX5512/MAX5514 enter shutdown. For the MAX5513/MAX5515, D7 and D6 configure the internal reference voltage (Table 3).
1	1	0	1	D7, D6, XXXXXX	0000	MAX5512-MAX5515 enter normal operation; DAC outputs reflect existing contents of DAC registers. For the MAX5513/MAX5515, D7 and D6 configure the internal reference voltage (Table 3).
1	1	1	0	D7, D6, XXXXXX	0000	MAX5512-MAX5515 enter shutdown; DAC outputs set to high impedance. For the MAX5513/MAX5515, D7 and D6 configure the internal reference voltage (Table 3).
1	1	1	1	8-bit data	0000	Load input registers A and B and DAC registers A and B from shift register; DAC outputs A and B updated; MAX5513/MAX5515 enter normal operation if in standby or shutdown; MAX5512/MAX5514 enter normal operation if in shutdown.

X = 任意

*スタンバイモードは通常動作からのみ入ることができます。シャットダウンからスタンバイモードに入ることはできません。

デュアル、超低電力、8ビット、電圧出力DAC

電源モード

MAX5512~MAX5515は、アイドル期間時に節電する2つの電源モードを備えています。通常動作では、デバイスは完全動作します。シャットダウンモードでは、MAX5513/MAX5515の内部電圧リファレンスも含め、デバイスは完全パワーダウンされます。また、MAX5513/MAX5515はスタンバイモードも備えています。このモードでは、内部電圧リファレンスを除き、すべての回路がパワーダウンされます。スタンバイモードは、その他の回路をシャットダウンし、内部電圧リファレンスの電源がオンのままであり、このリファレンスをシステムリファレンスとして使用することができます。また、通常動作に復帰する際にリファレンスを起動する必要があるため、起動の遅延時間を短くすることに役立ちます。

シャットダウンモード

MAX5512~MAX5515は、消費電流及びリファレンス入力電流を0.18 μ A(max)に低減するソフトウェアプログラマブルのシャットダウンモードを備えています。制御ビットC[3:0] = 1110(表2)として入力制御ワードを書き込むと、デバイスがシャットダウンモードになります。シャットダウンモードでは、MAX5512/MAX5514のリファレンス入力とDAC出力バッファはハイインピーダンスになります。MAX5513/MAX5515をシャットダウンにすると、内部リファレンスがオフとなり、DAC出力バッファはハイインピーダンスになりますがシリアルインタフェースは、全デバイスに対してアクティブのままです。

表2には、MAX5512~MAX5515を通常動作に復帰させるコマンドがいくつか示されています。DAC出力が有効になるまでには、シャットダウンからの復帰時間が必要です。

注：MAX5513/MAX5515の場合は、シャットダウンモードから直接スタンバイモードに入ることはできません。スタンバイモードに入る前に、まずデバイスを通常動作にする必要があります。

スタンバイモード(MAX5513/MAX5515専用)

MAX5513/MAX5515は、標準消費電流を3 μ A(max)に低減するソフトウェアプログラマブルスタンバイモードを備えています。スタンバイモードでは、内部電圧リファレンス以外の全回路をパワーダウンします。制御ビットC[3:0] = 1100(表2)を入力制御ワードに書き込むと、デバイスはスタンバイモードになります。この場合、内部リファレンスとシリアルインタフェースはアクティブのままで、DAC出力バッファはハイインピーダンスになります。

MAX5513/MAX5515の場合は、シャットダウンモードから直接スタンバイモードに入ることはできません。スタンバイモードに入る前に、まずデバイスを通常動作にする必要があります。シャットダウンからスタンバイモードに入るには、通常動作に復帰するコマンドを発行し、その直後にスタンバイモードになるコマンドを発行してください。

表2は、MAX5513/MAX5515を通常動作に復帰させるコマンドをいくつか示しています。スタンバイモードから通常動作に移行する際に、DAC出力が有効になるまでには、DACの起動時間のみを必要とします。

リファレンス入力

MAX5512/MAX5514は、0~V_{DD}の電圧範囲のリファレンスで動作します。出力電圧(V_{OUT})は、次に示すようにデジタルプログラマブル電圧源として表されます。

$$V_{OUT} = (V_{REF} \times N / 256) \times \text{gain}$$

ここで、NはDACのバイナリ入力コード(0~255)の数値、V_{REF}はリファレンス電圧、利得(gain)はMAX5514の場合は外部設定の電圧利得、MAX5512の場合は、利得は1です。

シャットダウンモードでは、リファレンス入力は、入力インピーダンスが2.5G Ω (typ)のハイインピーダンス状態になります。

リファレンス出力

MAX5513/MAX5515の内部電圧リファレンスは、4種類の電圧のいずれか1つに設定することができます。起動時のデフォルトのリファレンス電圧は、1.214Vです。制御ビットがC[3:0] = 1100、1101、または1110のときに(表2)、D7及びD6のデータビット(表3)を使って、リファレンス電圧を設定してください。正常に動作させるためには、V_{DD}はV_{REF}よりも最低200mV以上高くする必要があります。

表3. リファレンス出力電圧の設定

D7	D6	REFERENCE VOLTAGE (V)
0	0	1.214
0	1	1.940
1	0	2.425
1	1	3.885

デュアル、超低電力、8ビット、電圧出力DAC

アプリケーション情報

1セル及び2セル回路

1個のリチウムイオンバッテリーまたは2個のアルカリバッテリーでMAX5512~MAX5515に電源供給する方法例については、図3を参照してください。MAX5512~MAX5515は低消費電流であるため、バッテリー駆動アプリケーションに最適です。

プログラマブル電流源

LED駆動用のプログラマブル電流源としてMAX5514/MAX5515を設定する方法例については、図4の回路を参照してください。MAX5514/MAX5515は標準NPNトランジスタを駆動して、電流源を設定します。電流源(I_{LED})は、図4の中の式を使って計算できます。

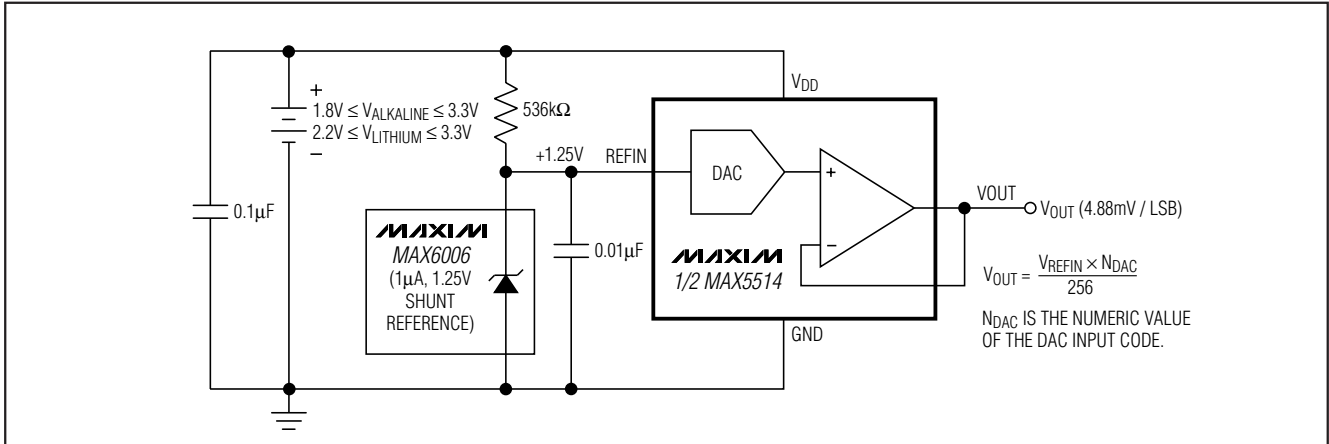


図3. 2個のアルカリセルまたは1個のリチウムコインセルを使用するポータブルアプリケーション

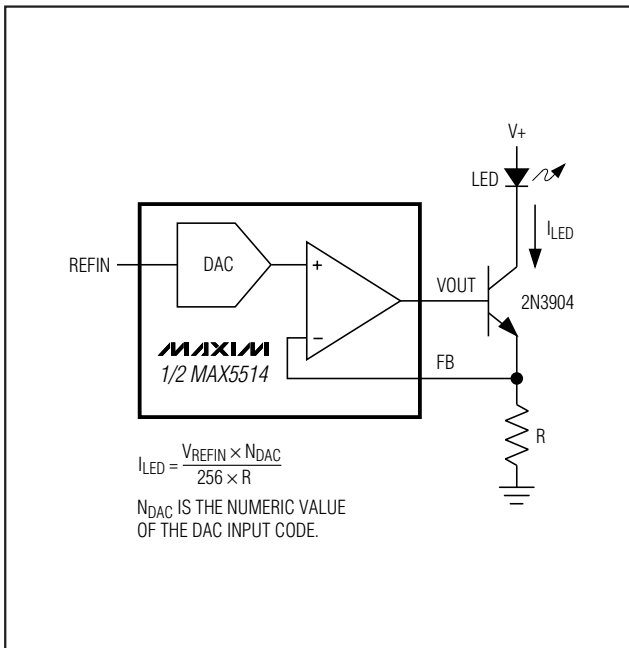


図4. LEDを駆動するプログラマブル電流源

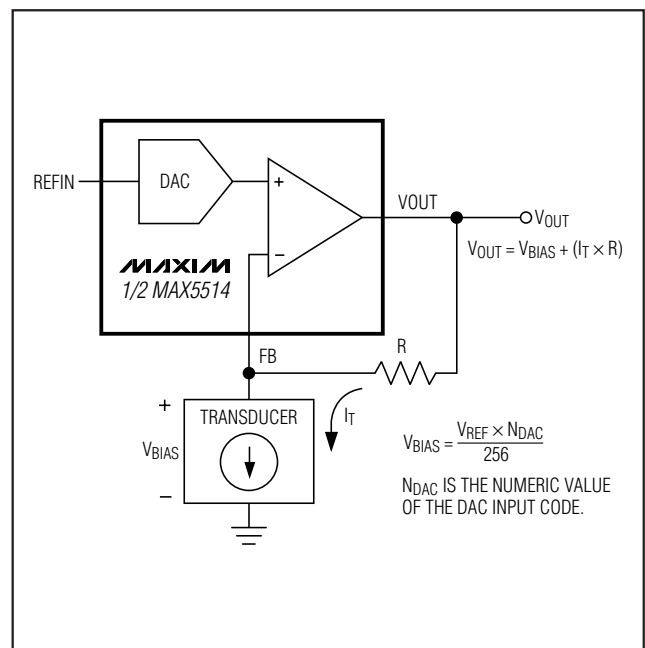


図5. 電圧バイアスした電流出力トランスデューサ用のトランスインピーダンス構成

デュアル、超低電力、8ビット、電圧出力DAC

電流出力トランスデューサの電圧バイアス

電流出力トランスデューサをバイアスするためのMAX5514/MAX5515の構成法については、図5の回路を参照してください。図5では、MAX5514/MAX5515の出力電圧は、フィードバック抵抗Rの電圧降下とトランスデューサの電圧降下を加算した値の関数です。

ユニポーラ出力

図6は、ユニティゲインのユニポーラ出力構成のMAX5514を示しています。表4は、ユニポーラ出力コードを示しています。

バイポーラ出力

MAX5514の出力を、図7に示すようにバイポーラ出力動作に設定することができます。出力電圧は、次の式で求められます。

$$V_{OUT_} = V_{REFIN} \times [(N_A - 128) / 128]$$

ここで、 N_A は、DACのバイナリ入力コードの10進数値を表しています。表5は、図7の回路のデジタルコード(オフセットバイナリ)と対応する出力電圧を示しています。

設定可能な出力利得

MAX5514/MAX5515はフォース/センス出力を備えています。この構成では出力オペアンプの反転入力に直接接続端子を持つため、最大のフレキシビリティがあります。フォース/センス出力のメリットは、必要とするアプリケーションに対して特定の利得を外部から設定することができることです。MAX5514/MAX5515の利得誤差は、ユニティゲイン構成(オペアンプ出力及び反転端子を接続)に対して規定されていますが、外付け抵抗の誤差によって利得誤差が追加されます。フォース/センスDACのもう1つのメリットは、わずかな数のシンプルな外付け部品で多数の有用な回路を作成することができることです。

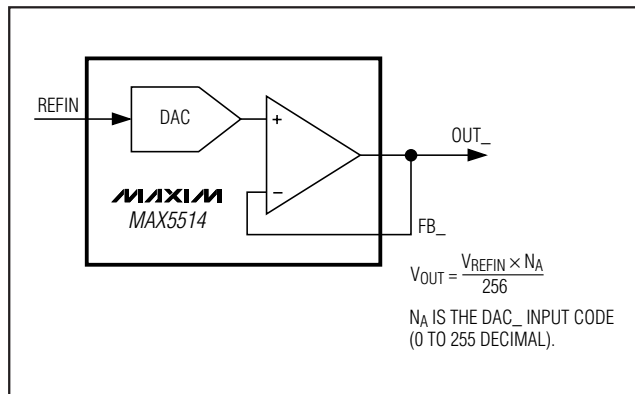


図6. ユニポーラ出力回路

表4. ユニポーラコード表(利得 = +1)

DAC CONTENTS			ANALOG OUTPUT
MSB	LSB		
1111	1111	0000	+VREF (255/256)
1000	0001	0000	+VREF (129/256)
1000	0000	0000	+VREF (128/256) = +VREF/2
0111	1111	0000	+VREF (127/256)
0000	0001	0000	+VREF (1/256)
0000	0000	0000	0V

表5. バイポーラコード表(利得 = +1)

DAC CONTENTS			ANALOG OUTPUT
MSB	LSB		
1111	1111	0000	+VREF (127/128)
1000	0001	0000	+VREF (1/128)
1000	0000	0000	0V
0111	1111	0000	-VREF (1/128)
0000	0001	0000	-VREF (127/128)
0000	0000	0000	-VREF (128/128) = -VREF

MAX5514/MAX5515のフォース/センス出力を使用するカスタム設定の利得例は、図9に示されています。この例では、R1とR2が、 V_{OUTA} の利得を設定します。

$$V_{OUTA} = [(V_{REFIN} \times N_A) / 256] \times [1 + (R2 / R1)]$$

ここで、 N_A は、DACの入力コードの数値を表しています。

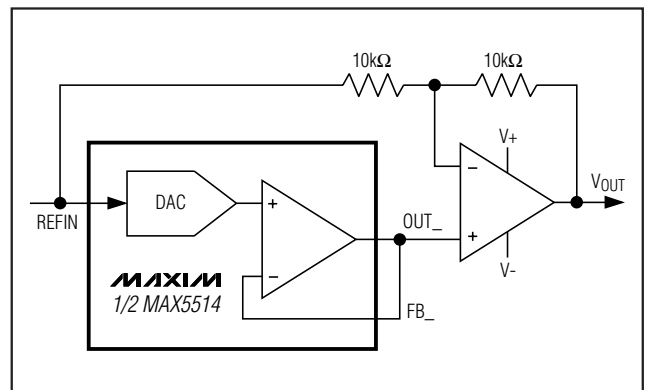


図7. バイポーラ出力回路

デュアル、超低電力、8ビット、電圧出力DAC

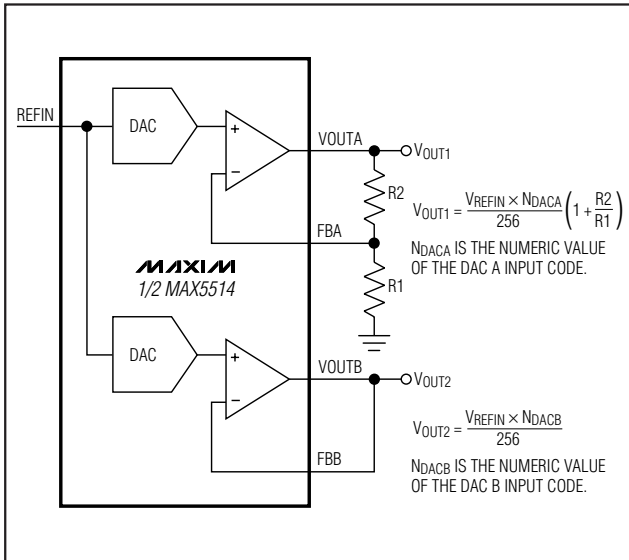


図8. 同一リファレンスを使って個別のフォース/センス出力が利得1及び1以上の利得を持つDACを構成

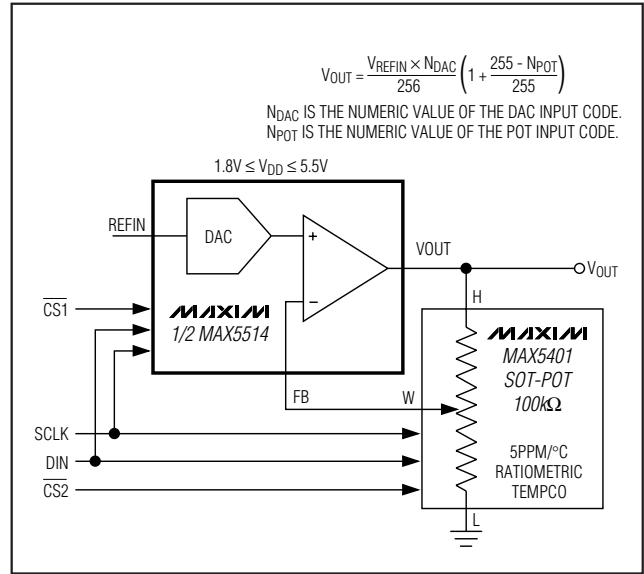


図9. ソフトウェア設定が可能な出力利得

自己バイアス2電極ポテンシオスタットアプリケーション

MAX5515を使って、ADCの入力で2電極ポテンシオスタットをバイアスする方法例については、図10の回路を参照してください。

電源及びバイパスの注意事項

0.1µFコンデンサにより電源をGNDにバイパスしてください。リードインダクタンスを低減するために、長さをできるだけ短くしてください。ノイズが問題になる場合は、アイソレーションを大きくするためにシールディングやフェライトビーズを使ってください。薄型QFNパッケージの場合は、裏面放熱パッドをグランドに接続してください。

レイアウトの注意事項

デジタルやAC過渡信号がGNDに結合すると、出力にノイズが発生する場合があります。低インダクタンスのグランドプレーンを持つ多層基板など、適切なグランド技術を用いてください。ワイヤラップの基板やソケットの使用は推奨できません。システム性能を最適化するには、プリント基板を使用してください。適切なプリント基板のグランドレイアウトによって、DAC出力、リファレンス入力、及びデジタル入力間のクロストークが最低限に抑えられます。アナログラインをデジタルラインから離して、クロストークを低減してください。

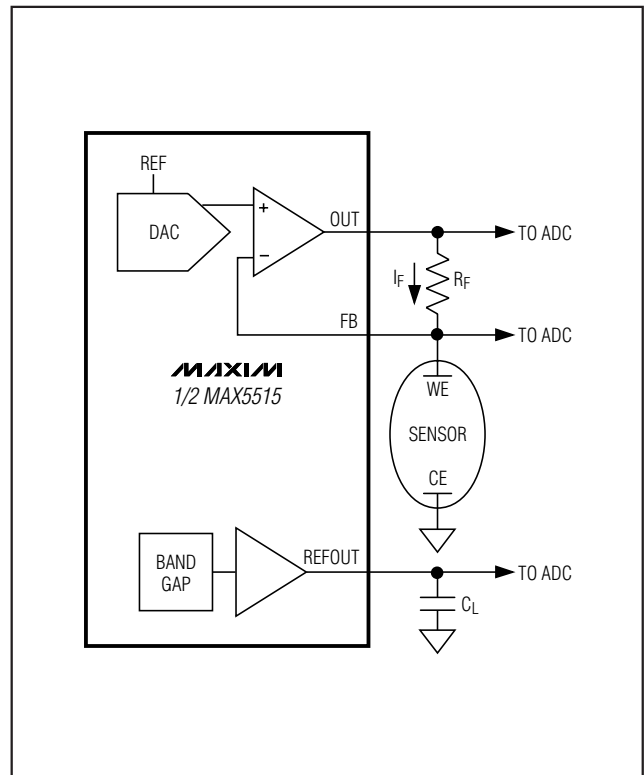


図10. 自己バイアス2電極ポテンシオスタットアプリケーション

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

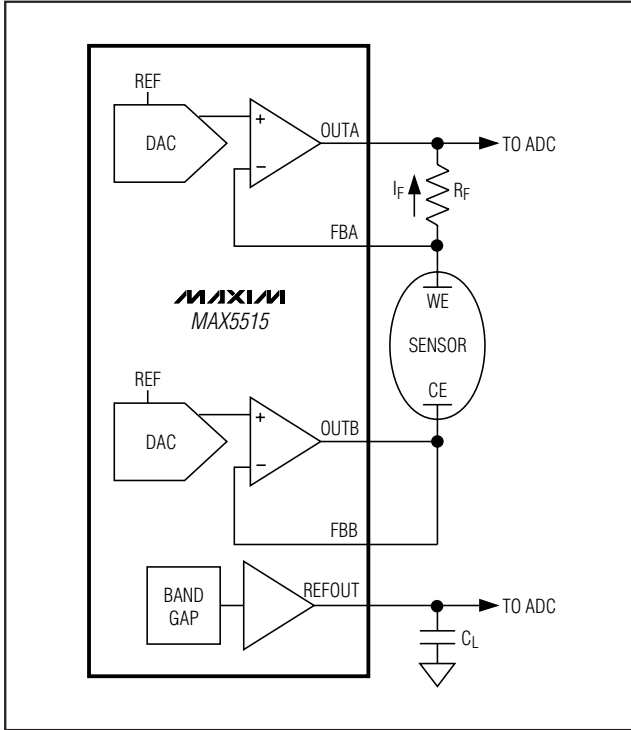
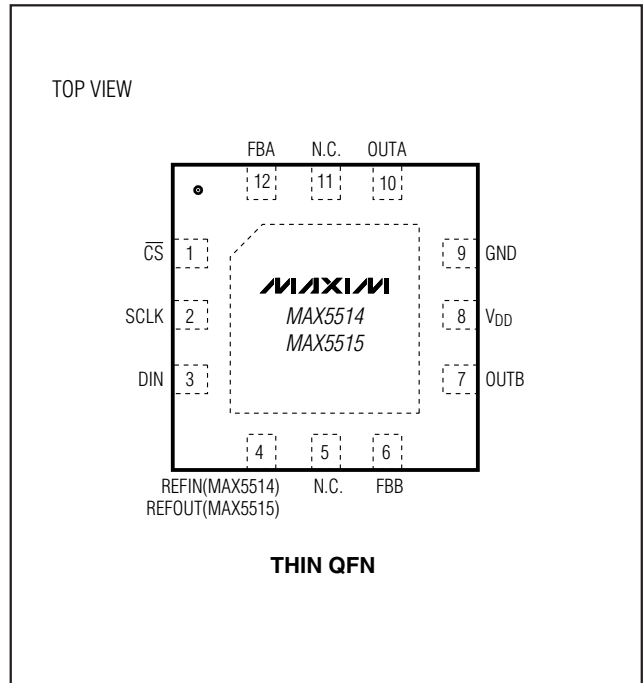


図11. 2電極ポテンシostatアプリケーションの駆動

ピン配置(続き)



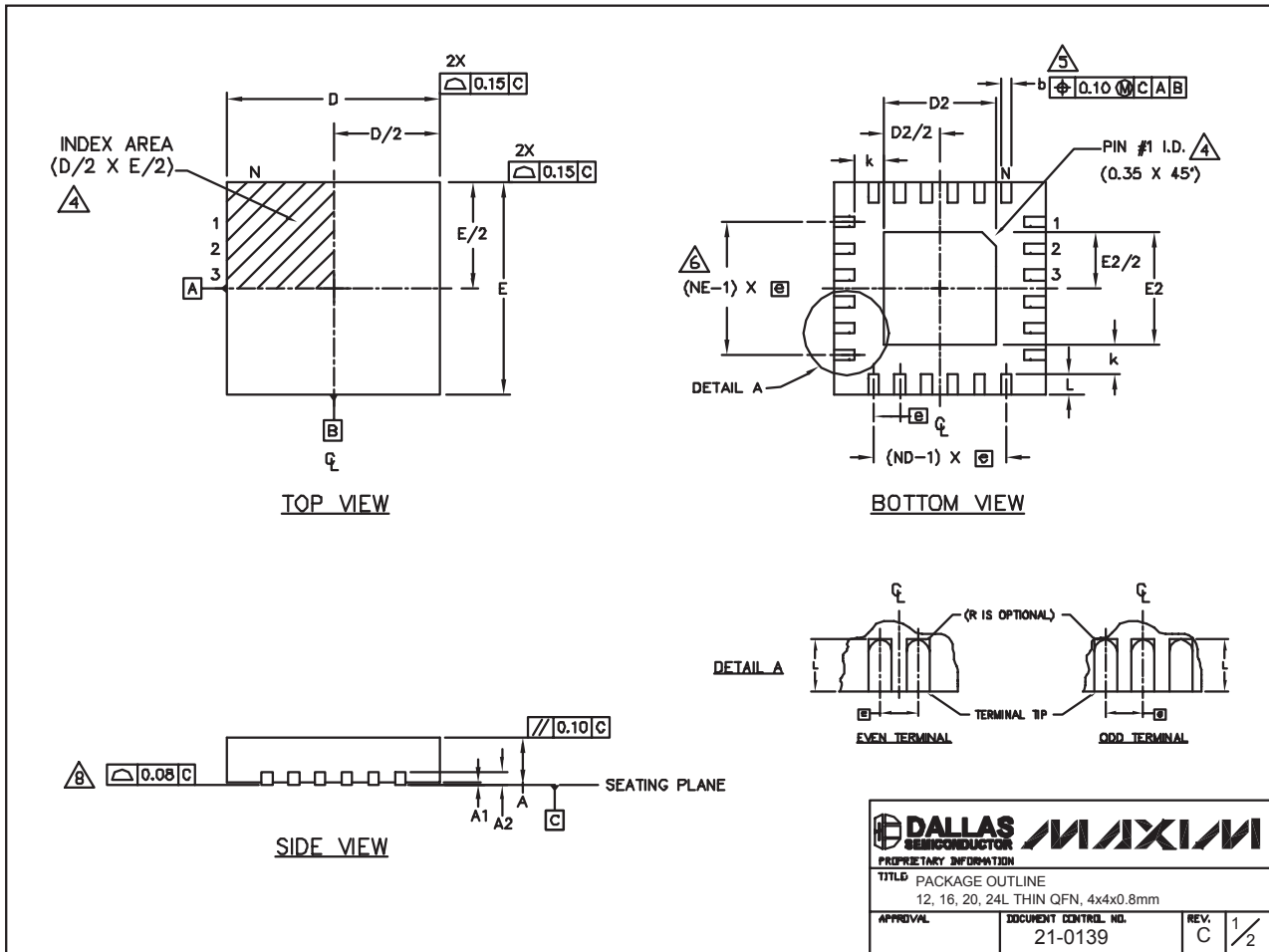
チップ情報

TRANSISTOR COUNT: 10,688
PROCESS: BiCMOS

デュアル、超低電力、8ビット、電圧出力DAC

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照下さい。)



24L QFN THIN.EPS

MAX5512-MAX5515

デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照下さい。)

COMMON DIMENSIONS												
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4		
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
AL	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
N	12			16			20			24		
ND	3			4			5			6		
NE	3			4			5			6		
JeDEC Vgr.	WGGB			WGGC			WGGD-1			WGGD-2		

EXPOSED PAD VARIATIONS							
PKG CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T1244-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-1	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-1	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	YES
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- △ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- △ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- △ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- △ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-1, T2444-3 AND T2444-4.

	
<small>PROPRIETARY INFORMATION</small>	
<small>TITLE</small> PACKAGE OUTLINE 12, 16, 20, 24L THIN QFN, 4x4x0.8mm	
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small> 21-0139
<small>REV.</small> C	<small>2/2</small>

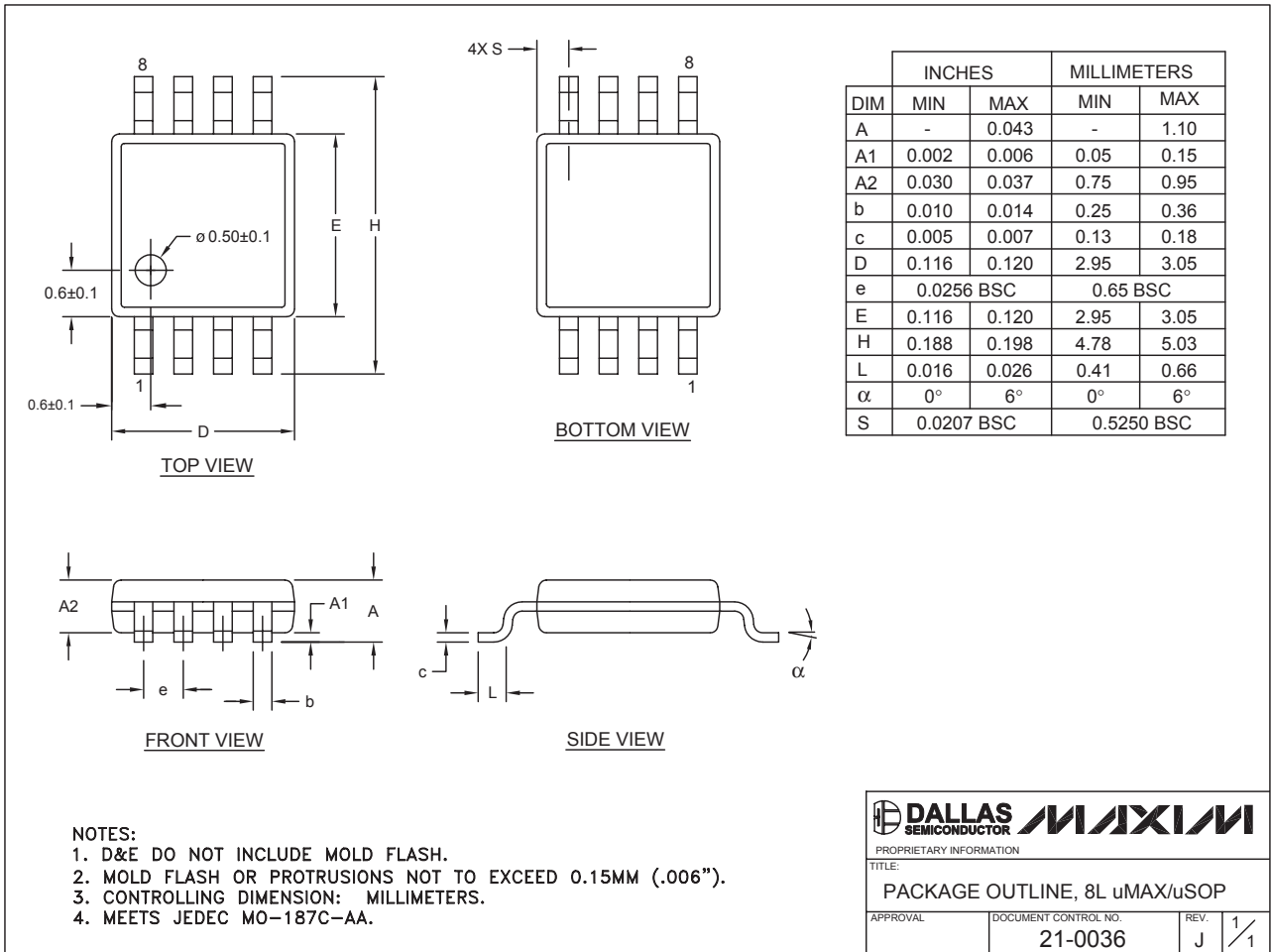
デュアル、超低電力、8ビット、電圧出力DAC

MAX5512-MAX5515

8LUMAXD.EPS

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 23