

CPU電源用ステップダウンコントローラ

概要

MAX796/MAX797/MAX799は、単一又はデュアル出力の高性能ステップダウンDC-DCコンバータで、バッテリー駆動機器のメインCPUに電源を供給します。これらのバックコントローラは、マキシム社独自のIdle-Mode™制御方式と同期整流の採用により96%の高効率を達成し、最大負荷(～10A)及び無負荷においてバッテリー寿命を拡張します。ダイナミック応答特性に優れており、最新のダイナミッククロックタイプのCPUにより生じる出力変動を300kHzクロックの5サイクル以内に安定化します。さらに、独自のブートストラップ回路により低コストのNチャネルMOS-FETを駆動できるため、システムコストが低減でき、そしてPMOS/NMOSスイッチ等で見られるクローパススイッチング電流の発生も抑えられます。

MAX796/MAX799は、トランスを使ったデュアル出力アプリケーション用の二次フィードバック入力(SECFB)を備えているため、プラス(MAX796)又はマイナス(MAX799)電圧の補助出力のクロスレギュレーションが大きく改良されています。

MAX797は、ロジック制御の同期可能な固定周波数パルス幅変調(PWM)動作モードを備えているため、移動体通信やペン入力アプリケーション等において問題となるノイズとRF干渉を低減します。SKIPオーバライド入力により、軽負荷時におけるIdle-Mode動作(高効率パルススキッピング)への自動切換え、又は全負荷条件における低ノイズ固定周波数モード動作との選択が可能になっています。

MAX796/MAX797/MAX799は、16ピンDIP及びナローSOPパッケージで提供されています。これら3種類のコンバータの機能を下表に示します。

品名	メイン出力	特長
MAX796	3.3V/5V又は可変	プラスの二次電圧(例: +12V)を安定化
MAX797	3.3V/5V又は可変	ロジック制御の低ノイズモード
MAX799	3.3V/5V又は可変	マイナスの二次電圧(例: -5V)を安定化

アプリケーション

ノートブック及びサブノートブックコンピュータ

PDA及び移動体通信

携帯電話

Idle Modeはマキシム社の商標です。

† 特許出願中

特長

- ◆ 効率: 96%
- ◆ 入力電圧範囲: 4.5V ~ 30V
- ◆ 可変出力範囲: 2.5V ~ 6V
- ◆ 固定出力: 3.3V及び5V(最大10A)
- ◆ マルチ安定化出力
- ◆ リニアレギュレータ出力: +5V
- ◆ リファレンス出力: 高精度2.505V
- ◆ 自動ブートストラップ回路
- ◆ 150kHz/300kHz固定周波数PWM動作
- ◆ プログラマブルソフトスタート
- ◆ 自己消費電流: 375µA typ($V_{IN} = 12V$, $V_{OUT} = 5V$)
- ◆ シャットダウン電流: 1µA typ

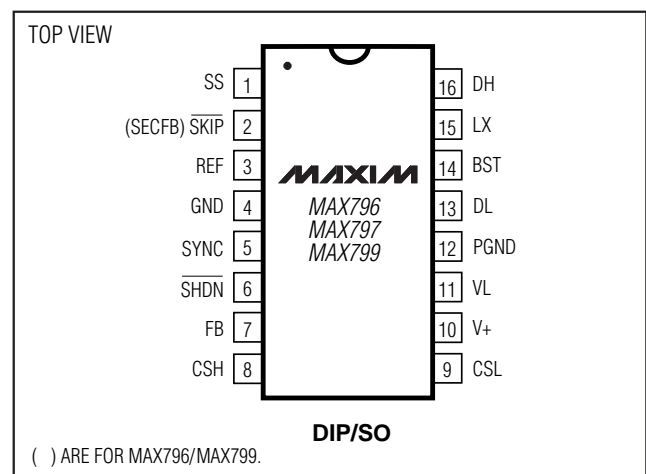
型番

PART†	TEMP. RANGE	PIN-PACKAGE
MAX796CPE	0°C to +70°C	16 Plastic DIP
MAX796CSE	0°C to +70°C	16 Narrow SO
MAX796C/D	0°C to +70°C	Dice*
MAX796EPE	-40°C to +85°C	16 Plastic DIP
MAX796ESE	-40°C to +85°C	16 Narrow SO
MAX796MJE	-55°C to +125°C	16 CERDIP

Ordering Information continued at end of data sheet.

*Contact factory for dice specifications.

ピン配置



同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V, +36V	VL Output Current	50mA
GND to PGND	±2V	Continuous Power Dissipation (T _A = +70°C)	
VL to GND	-0.3V, +7V	SO (derate 8.70mW/°C above +70°C)	696mW
BST to GND	-0.3V, +36V	Plastic DIP (derate 10.53mW/°C above +70°C)	842mW
DH to LX	-0.3V, BST + 0.3V	CERDIP (derate 10.00mW/°C above +70°C)	800mW
LX to BST	-7V, +0.3V	Operating Temperature Ranges	
SHDN to GND	-0.3V, +36V	MAX79_C_	0°C to +70°C
SYNC, SS, REF, FB, SECFB, SKIP, DL to GND	-0.3V, VL + 0.3V	MAX79_E_	-40°C to +85°C
CSH, CSL to GND	-0.3V, +7V	MAX79_MJE	-55°C to +125°C
VL Short Circuit to GND	Momentary	Storage Temperature Range	-65°C to +160°C
REF Short Circuit to GND	Continuous	Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0A, T_A = 0°C to +70°C for MAX79_C, T_A = 0°C to +85°C for MAX79_E, T_A = -55°C to +125°C for MAX79_M, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
+3.3V AND +5V STEP-DOWN CONTROLLERS					
Input Supply Range	MAX79_C	4.5		30	V
	MAX79_E/M	5.0		30	
5V Output Voltage (CSL)	0mV < (CSH-CSL) < 80mV, FB = VL, 6V < V+ < 30V, includes line and load regulation	4.85	5.10	5.25	V
3.3V Output Voltage (CSL)	0mV < (CSH-CSL) < 80mV, FB = 0V, 4.5V < V+ < 30V, includes line and load regulation	3.20	3.35	3.46	V
Nominal Adjustable Output Voltage Range	External resistor divider	REF		6	V
Feedback Voltage	(CSH-CSL) = 0V	2.43	2.505	2.57	V
Load Regulation	0mV < (CSH-CSL) < 80mV		2.5		%
	25mV < (CSH-CSL) < 80mV		1.5		
Line Regulation	6V < V+ < 30V		0.04	0.06	%/V
Current-Limit Voltage	CSH-CSL, positive	80	100	120	mV
	CSH-CSL, negative	-50	-100	-160	
SS Source Current		2.5	4.0	6.5	µA
SS Fault Sink Current		2.0			mA
FLYBACK/PWM CONTROLLER					
SECFB Regulation Setpoint	Falling edge, hysteresis = 15mV (MAX796)	2.45	2.505	2.55	V
	Falling edge, hysteresis = 20mV (MAX799)	-0.05	0	0.05	
INTERNAL REGULATOR AND REFERENCE					
VL Output Voltage	SHDN = 2V, 0mA < I _{VL} < 25mA, 5.5V < V+ < 30V	4.7		5.3	V
VL Fault Lockout Voltage	Rising edge, hysteresis = 15mV	3.8		4.1	V
VL/CSL Switchover Voltage	Rising edge, hysteresis = 25mV	4.2		4.7	V

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

ELECTRICAL CHARACTERISTICS (continued)

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0A, T_A = 0°C to +70°C for MAX79_C, T_A = 0°C to +85°C for MAX79_E, T_A = -55°C to +125°C for MAX79_M, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Reference Output Voltage	No external load (Note 1)	MAX79_C	2.46	2.505	2.54	V
		MAX79_E/M	2.45		2.55	
Reference Fault Lockout Voltage	Falling edge	1.8		2.3	V	
Reference Load Regulation	0μA < I _{REF} < 100μA			50	mV	
CSL Shutdown Leakage Current	$\overline{\text{SHDN}} = 0\text{V}$, CSL = 6V, V+ = 0V or 30V, VL = 0V		0.1	1	μA	
V+ Shutdown Current	$\overline{\text{SHDN}} = 0\text{V}$, V+ = 30V, CSL = 0V or 6V	MAX79_C	1	3	μA	
		MAX79_E/M	1	5		
V+ Off-State Leakage Current	FB = CSH = CSL = 6V, VL switched over to CSL	MAX79_C	1	3	μA	
		MAX79_E/M	1	5		
Dropout Power Consumption	V+ = 4V, CSL = 0V (Note 2)		4	8	mW	
Quiescent Power Consumption	CSH = CSL = 6V		4.8	6.6	mW	
OSCILLATOR AND INPUTS/OUTPUTS						
Oscillator Frequency	SYNC = REF	270	300	330	kHz	
	SYNC = 0V or 5V	125	150	175		
SYNC High Pulse Width		200			ns	
SYNC Low Pulse Width		200			ns	
SYNC Rise/Fall Time	Guaranteed by design			200	ns	
Oscillator Sync Range		190		340	kHz	
Maximum Duty Cycle	SYNC = REF	89	91		%	
	SYNC = 0V or 5V	93	96			
Input High Voltage	SYNC	VL - 0.5			V	
	$\overline{\text{SHDN}}$, $\overline{\text{SKIP}}$	2.0				
Input Low Voltage	SYNC	0.8			V	
	$\overline{\text{SHDN}}$, $\overline{\text{SKIP}}$	0.5				
Input Current	$\overline{\text{SHDN}}$, 0V or 30V	2.0			μA	
	SECFB, 0V or 4V	0.1				
	SYNC, $\overline{\text{SKIP}}$	1.0				
	CSH, CSL, CSH = CSL = 6V, device not shut down	50				
	FB, FB = REF	±100				
DL Sink/Source Current	DL forced to 2V	1			A	
DH Sink/Source Current	DH forced to 2V, BST-LX = 4.5V	1			A	
DL On-Resistance	High or low	7			Ω	
DH On-Resistance	High or low, BST-LX = 4.5V	7			Ω	

Note 1: Since the reference uses VL as its supply, V+ line-regulation error is insignificant.

Note 2: At very low input voltages, quiescent supply current may increase due to excess PNP base current in the VL linear regulator. This occurs only if V+ falls below the preset VL regulation point (5V nominal). See the Quiescent Supply Current vs. Supply Voltage graph in the *Typical Operating Characteristics*.

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

ELECTRICAL CHARACTERISTICS (continued)

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0A, T_A = -40°C to +85°C for MAX79_E, unless otherwise noted.) (Note 3)

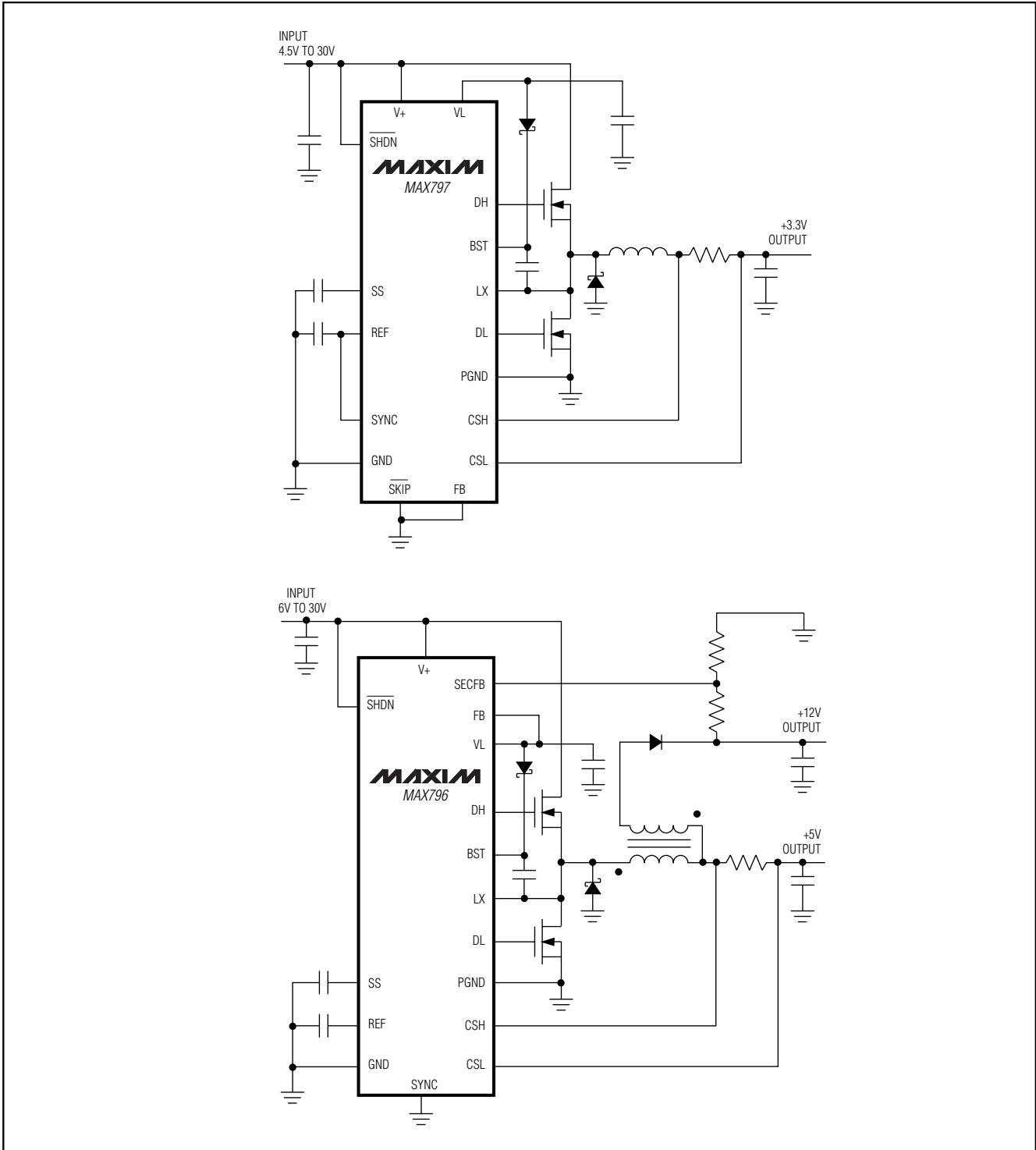
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
+3.3V and +5V STEP-DOWN CONTROLLERS					
Input Supply Range		5.0		30	V
5V Output Voltage (CSL)	0mV < (CSH - CSL) < 80mV, FB = VL, 6V < V+ < 30V, includes line and load regulation	4.70	5.10	5.40	V
3.3V Output Voltage (CSL)	0mV < (CSH - CSL) < 80mV, FB = VL, 4.5V < V+ < 30V, includes line and load regulation	3.10	3.35	3.56	V
Nominal Adjustable Output Voltage Range	External resistor divider	REF		6.0	V
Feedback Voltage	(CSH-CSL) = 0V	2.40		2.60	V
Line Regulation	6V < V+ < 30V		0.04	0.06	%/V
Current-Limit Voltage	CSH - CSL, positive	70		130	mV
	CSH - CSL, negative	-40	-100	-160	
FLYBACK/PWM CONTROLLER					
SECFB Regulation Setpoint	Falling edge, hysteresis = 15mV (MAX796)	2.40		2.60	V
	Falling edge, hysteresis = 20mV (MAX799)	-0.08		0.08	
INTERNAL REGULATOR AND REFERENCE					
VL Output Voltage	$\overline{\text{SHDN}} = 2\text{V}$, 0mA < I _{VL} < 25mA, 5.5V < V+ < 30V	4.7		5.3	V
VL Fault Lockout Voltage	Rising edge, hysteresis = 15mV	3.75		4.05	V
VL/CSL Switchover Voltage	Rising edge, hysteresis = 25mV	4.2		4.7	V
Reference Output Voltage	No external load (Note 1)	2.43	2.505	2.57	V
Reference Load Regulation	0μA < I _{REF} < 100μA			50	mV
V+ Shutdown Current	$\overline{\text{SHDN}} = 0\text{V}$, V+ = 30V, CSL = 0V or 6V		1	10	μA
V+ Off-State Leakage Current	FB = CSH = CSL = 6V, VL switched over to CSL		1	10	μA
Quiescent Power Consumption			4.8	8.4	mW
OSCILLATOR AND INPUTS/OUTPUTS					
Oscillator Frequency	SYNC = REF	250	300	350	kHz
	SYNC = 0V or 5V	120	150	180	
SYNC High Pulse Width		250			ns
SYNC Low Pulse Width		250			ns
Oscillator Sync Range		210		320	kHz
Maximum Duty Cycle	SYNC = REF	89	91		%
	SYNC = 0V or 5V	93	96		
DL On-Resistance	High or low			7	Ω
DH On-Resistance	High or low, BST - LX = 4.5V			7	Ω

Note 3: All -40°C to +85°C specifications above are guaranteed by design.

同期整流型 CPU電源用ステップダウンコントローラ

標準動作回路

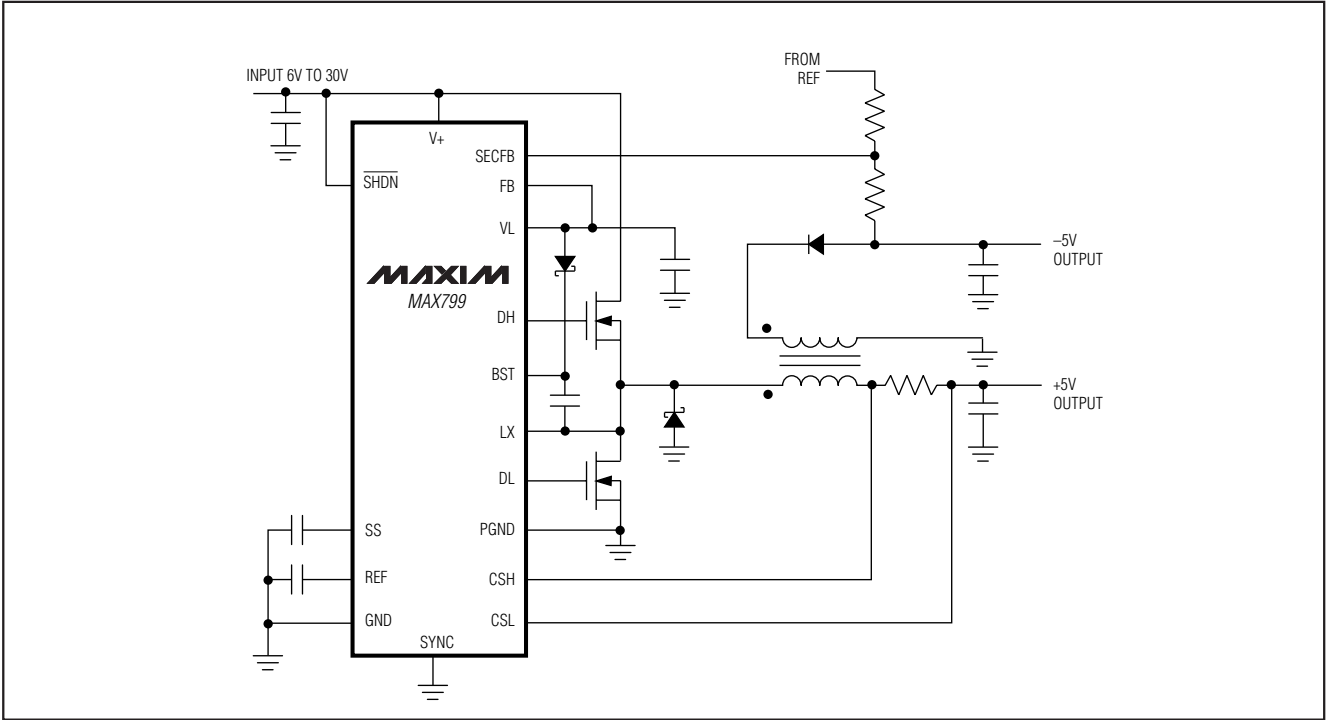
MAX796/MAX797/MAX799



同期整流型 CPU電源用ステップダウンコントローラ

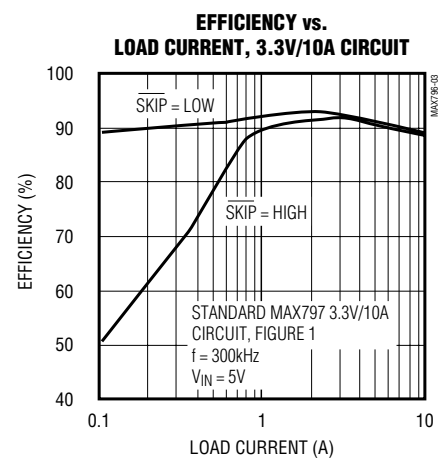
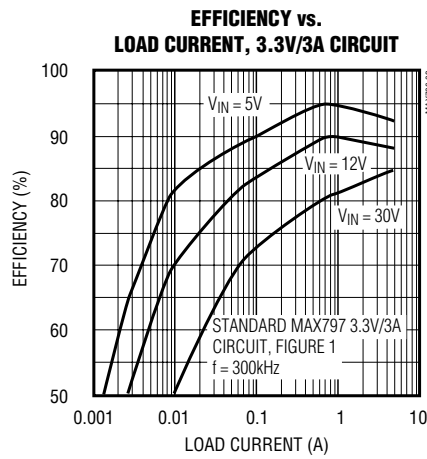
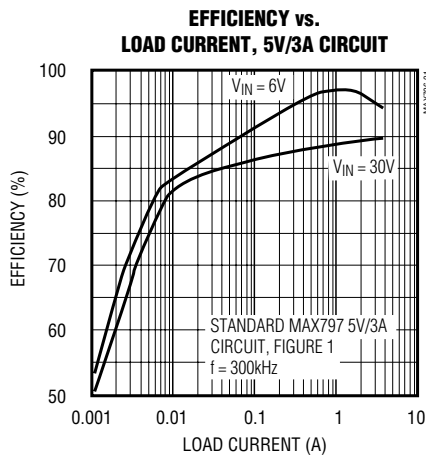
MAX796/MAX797/MAX799

標準動作回路(続き)



標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

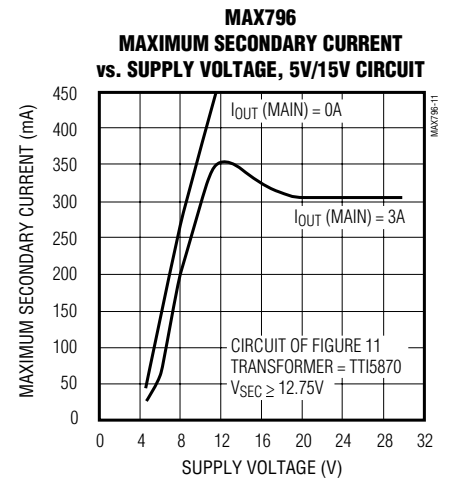
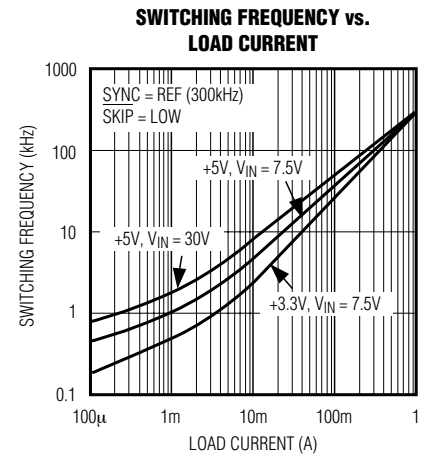
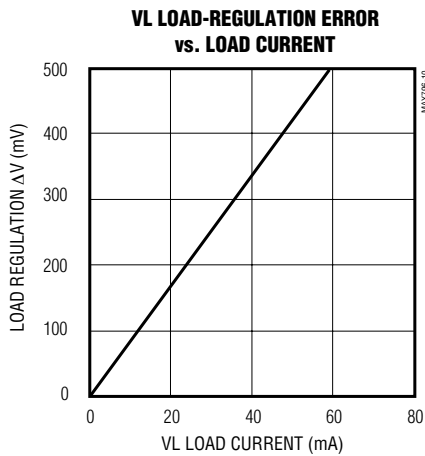
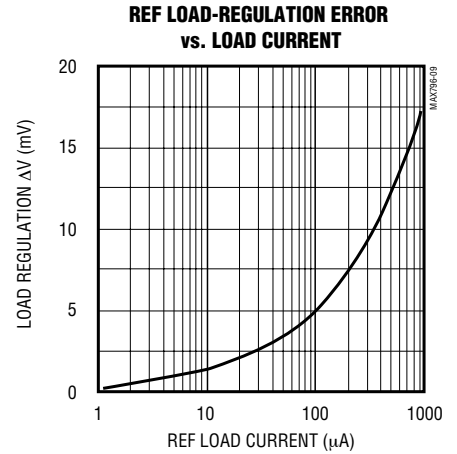
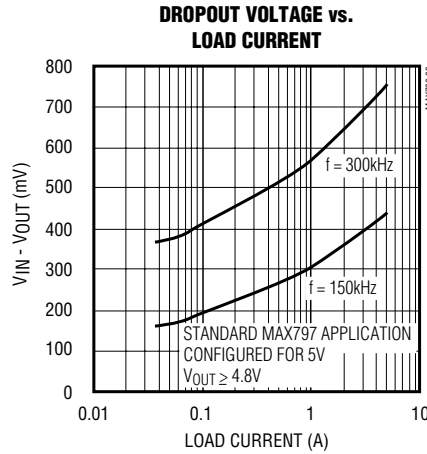
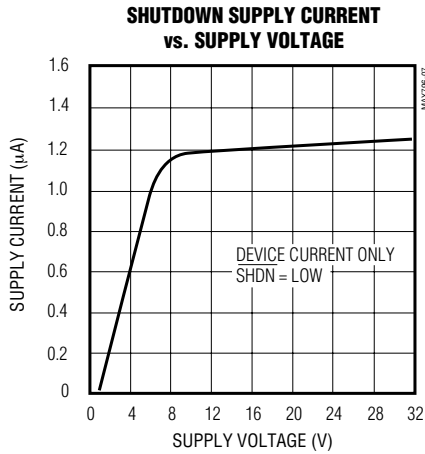
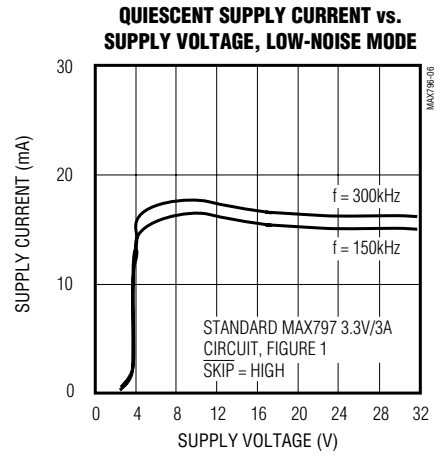
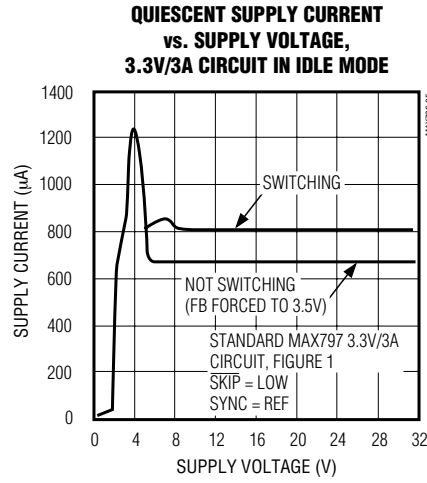
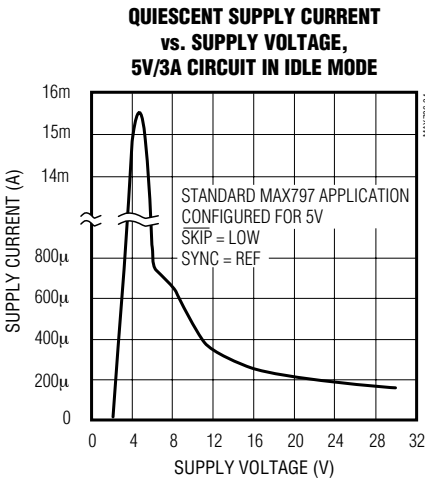


同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

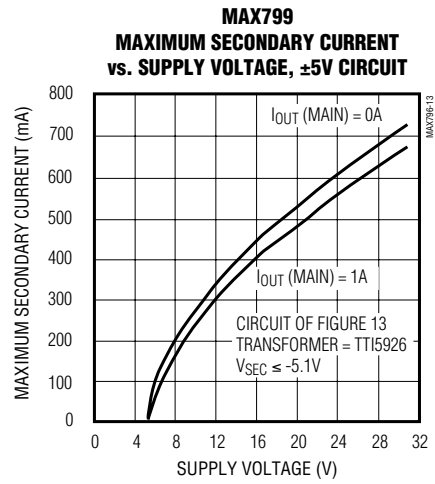
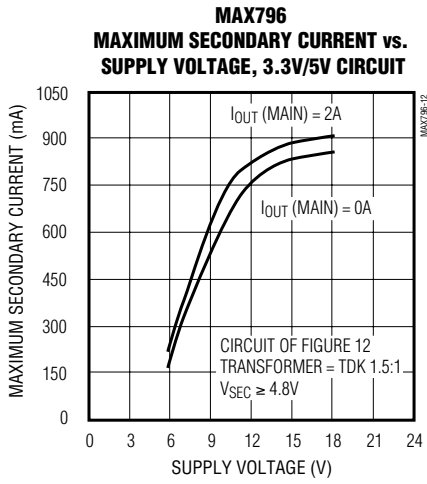


同期整流型 CPU電源用ステップダウンコントローラ

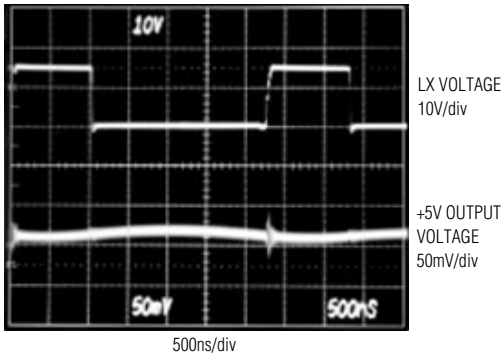
MAX796/MAX797/MAX799

標準動作特性 (続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

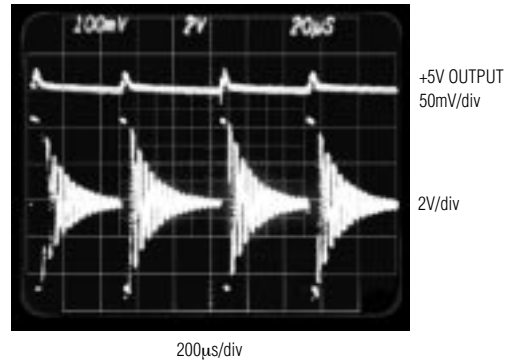


PULSE-WIDTH-MODULATION MODE WAVEFORMS



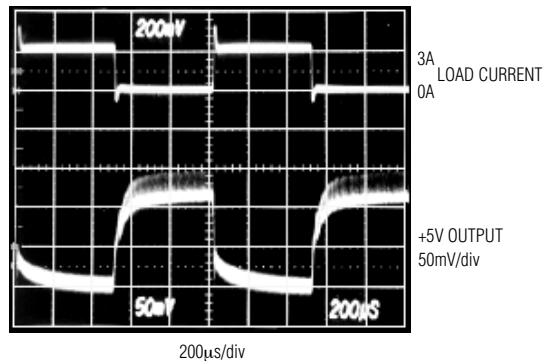
$I_{LOAD} = 1A$, $V_{IN} = 16V$,
CIRCUIT OF FIGURE 1

IDLE-MODE WAVEFORMS



$I_{LOAD} = 100mA$, $V_{IN} = 10V$,
CIRCUIT OF FIGURE 1

+5V LOAD-TRANSIENT RESPONSE



$V_{IN} = 15V$, CIRCUIT OF FIGURE 1

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

端子説明

端子	名称	機能
1	SS	ソフトスタート用タイミングコンデンサ接続。最大電流リミットまでのランプ時間は約1ms/nF。
2	SECFB (MAX796/ MAX799)	二次巻線フィードバック入力。通常は補助出力の抵抗分圧器に接続。SECFBをオープンにしないでください。 ・MAX796：SECFBはVSECFB=2.505Vで安定化。使用しないときはVLに接続してください。 ・MAX799：SECFBはVSECFB=0Vで安定化。使用しないときは高抵抗の電流制限抵抗($I_{MAX}=100\mu A$)を介してマイナス電圧に接続してください。
	\overline{SKIP} (MAX797)	ハイのときパルススキッピングモードをディセーブルにします。通常の使用ではGNDに接続してください。 SKIP をオープンにしないでください。SKIPをグランドにした場合は、負荷電流が最大値の約30%を超えると自動的にパルススキッピング動作から完全PWM動作に移行します。(表3参照。)
3	REF	リファレンス電圧出力。0.33 μF 以上のコンデンサでGNDにバイパスしてください。
4	GND	低ノイズアナロググランド及びフィードバック基準点。
5	SYNC	オシレータ同期及び周波数選択。150kHz動作のときはGND又はVLに接続してください。300kHzのときはREFに接続してください。ハイからローへの遷移により新しいサイクルが開始されます。0V～5VのロジックレベルでSYNCを駆動します(V_{IH} 及び V_{IL} の仕様については電気的特性表を参照)。SYNC範囲は190kHz～340kHzです。
6	\overline{SHDN}	シャットダウン制御入力(ローアクティブ)。ロジックスレッシュホールドは約1V(内部NチャンネルMOSFETの V_{TH})に設定されています。自動スタートアップのときはSHDNをV+に接続してください。
7	FB	フィードバック入力。可変モードではFB = REF(約2.505V)で安定化します。FBはDual-Mode™入力で、下記のように固定出力電圧を設定します。 ・3.3V動作ではGNDに接続。 ・5V動作ではVLに接続。 ・可変モードでは抵抗分圧器に接続。システムからの制御で出力電圧を変更するときは、+5V電源電圧ロジックでFBを駆動します。
8	CSH	電流検出入力(ハイサイド)。電流制限レベルはCSLを基準として100mVです。
9	CSL	電流検出入力(ローサイド)。固定出力電圧モードのフィードバック入力としても動作します。
10	V+	バッテリー電圧入力(4.5V～30V)。0.1 μF コンデンサを使ってICの近くでV+をPGNDにバイパスしてください。VLを駆動するリニアレギュレータに接続されています。
11	VL	5V内部リニアレギュレータ出力、及びチップの電源電圧。自動ブートストラップ動作により、VLはCSL(V_{CSL} が4.5V以上の時)を介して出力電圧に切替わります。4.7 μF のコンデンサでGNDにバイパスしてください。VLは5mAまでの外部負荷を駆動できます。
12	PGND	パワーグランド。
13	DL	ローサイドゲート駆動出力。通常は同期整流器MOSFETを駆動します。0VからVLまでスイングします。
14	BST	ハイサイドゲート駆動用のブーストコンデンサを接続(0.1 μF)。
15	LX	スイッチングノード(インダクタ)を接続。グランドから2Vマイナスまでスイング可能です。
16	DH	ハイサイドゲート駆動出力。通常はメインバックスイッチを駆動します。DHIはフローティング駆動出力で、LXスイッチングノード電圧に重畳されてLXからBSTまでスイングします。

Dual Modeはマキシム社の商標です。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

標準アプリケーション回路

MAX797の基本的な単一出力3.3Vバックコンバータ(図1)は、入力電圧28Vまでの幅広いアプリケーションに容易に対応できます(28Vは外部MOSFETによって制限されます)。表1の該当する部品に置換えるだけですぐ調節完了です。これらの回路はコスト、サイズ及び効率等のバランスを取り、コンデンサのリプル電流等のストレス関係のパラメータ仕様を満足しています。表の各回路については、 $T_A = +85$ での連続負荷電流の定格が定められています。1A、2A及び10Aのアプリケーションは、連続的な出力短絡に耐えることができます。3A及び5Aのアプリケーションでは、数十秒間の短絡には耐えますが、同期整流MOSFETが過熱してジャンクション温度がメーカの定格を50以上も越えてしまいます。

3A又は5A回路が連続出力短絡に長時間耐えるという保証が必要な場合には、「その他の部品選択」の「MOSFETスイッチ」の項を参照してください。周波数を変更する場合は、まず部品定数(特に最大バッテリー電圧でのインダクタンス)を計算し直してください。

詳細

MAX796は、BiCMOSスイッチモード電源コントローラで、高効率と低自己消費電流が重要となるバッテリー駆動アプリケーション用のバクトポロジーレギュレータに最適です。MAX796はフローティング高速ゲートドライバの柔軟性により、ブースト、反転及びCLK等のトポロジーでもよく動作します。軽負荷時の効率は、自動アイドルモード動作(MOSFETのゲートチャージに起因する損失を低減する可

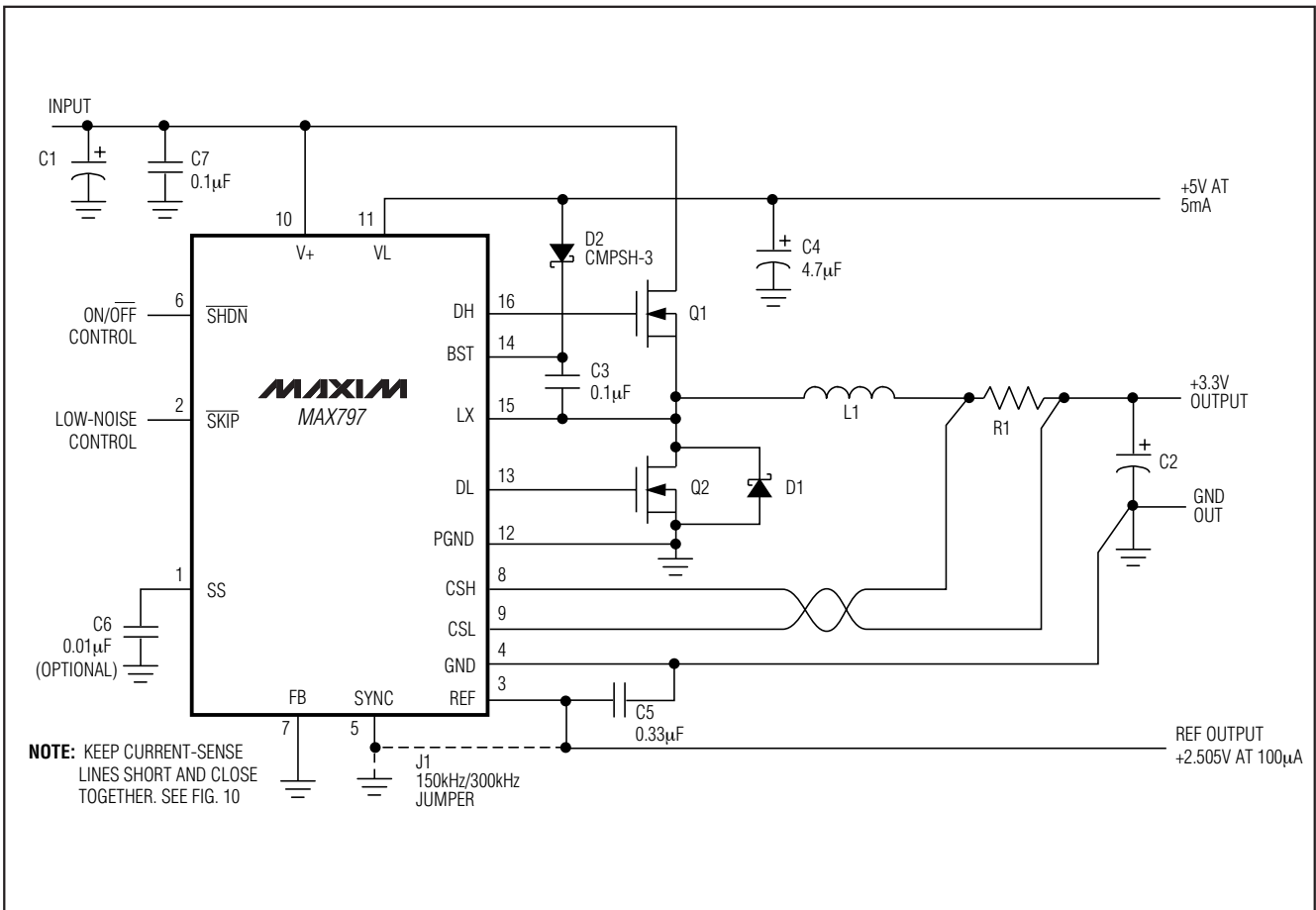


図1. 標準3.3Vアプリケーション回路

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

表1. 標準3.3Vアプリケーション用の部品

COMPONENT	LOAD CURRENT				
	1A	2A	3A	4A	10A
Input Range	4.75V to 18V	4.75V to 18V	4.75V to 28V	4.75V to 24V	4.5V to 6V
Application	PDA	Sub-Notebook	Notebook	High-End Notebook	Desktop 5V-to-3V
Frequency	150kHz	300kHz	300kHz	300kHz	300kHz
Q1 High-Side MOSFET	International Rectifier 1/2 IRF7101	Motorola 1/2 MMDF3N03HD or 1/2 Si9936	Motorola MMSF5N03HD or Si9410	Motorola MTD20N03HDL DPAK	Motorola MTD75N03HDL D ² PAK
Q2 Low-Side MOSFET	International Rectifier 1/2 IRF7101	Motorola 1/2 MMDF3N03HD or 1/2 Si9936	Motorola MMSF5N03HD or Si9410	Motorola MTD20N03HDL DPAK	Motorola MTD75N03HDL D ² PAK
C1 Input Capacitor	22μF, 35V AVX TPS or Sprague 595D	2 x 22μF, 35V AVX TPS or Sprague 595D	2 x 22μF, 35V AVX TPS or Sprague 595D	4 x 22μF, 35V AVX TPS or Sprague 595D	2 x 220μF, 10V Sanyo OS-CON 10SA220M
C2 Output Capacitor	150μF, 10V AVX TPS or Sprague 595D	150μF, 10V AVX TPS or Sprague 595D	220μF, 10V AVX TPS or Sprague 595D	3 x 220μF, 10V AVX TPS or Sprague 595D	4 x 220μF, 10V Sanyo OS-CON 10SA220M
D1 Rectifier	1N5817 Motorola MBR0502L SOD-89	1N5817 NIEC EC10QS02L or Motorola MBRS130T3	1N5819 NIEC EC10QS03 or Motorola MBRS130T3	1N5821 NIEC NSQ03A04 or Motorola MBRS340T3	1N5820 NIEC NSQ03A02, or Motorola MBRS340T3
R1 Resistor	0.062Ω IRC LR2010-01-R062	0.039Ω IRC LR2010-01-R039	0.025Ω IRC LR2010-01-R025	0.015Ω IRC LR2010-01-015	3 x 0.02Ω IRC LR2010-01-R020 (3 in parallel)
L1 Inductor	47μH, 1.2A Ferrite or Kool-Mu Sumida CD75-470	33μH, 2.2A Ferrite Dale LPE6562-330MB	10μH, 3A Ferrite Sumida CDRH125	4.7μH, 5.5A Ferrite Coilcraft DO3316-472	1.5μH, 11A, 3.5mΩ Coiltronics CTX03-12357-1

表2. 部品メーカー

MANUFACTURER	USA PHONE	FACTORY FAX [Country Code]
AVX	(803) 946-0690	[1] 803-626-3123
Central Semiconductor	(516) 435-1110	[1] 516-435-1824
Coilcraft	(847) 639-6400	[1] 847-639-1469
Coiltronics	(561) 241-7876	[1] 561-241-9339
Dale	(605) 668-4131	[1] 605-665-1627
International Rectifier	(310) 322-3331	[1] 310-322-3332
IRC	(512) 992-7900	[1] 512-992-3377
Kemet	(864) 963-6300	[1] 864-963-6521
Matsuo	(714) 969-2491	[1] 714-960-6492
Motorola	(602) 303-5454	[1] 602-994-6430

* Distributor

MANUFACTURER	USA PHONE	FACTORY FAX [Country Code]
Murata-Erie	(814) 237-1431 (800) 831-9172	[1] 814-238-0490
NIEC	(805) 867-2555*	[81] 3-3494-7414
Sanyo	(619) 661-6835	[81] 7-2070-1174
Siliconix	(408) 988-8000 (800) 554-5565	[1] 408-970-3950
Sprague	(603) 224-1961	[1] 603-224-1430
Sumida	(847) 956-0666	[81] 3-3607-5144
TDK	(847) 390-4461	[1] 847-390-4405
Transpower Technologies	(702) 831-0140	[1] 702-831-3521

変周波数パルススキッピングモード)の採用によって高められています。このステップダウン電源スイッチング回路は、2個のNチャネルMOSFETと整流器及びLC出力フィルタで構成されています。出力電圧はスイッチングノードのAC電圧の平均で、MOSFETスイッチのデューティサイクルを変化させることによって調整、安定化されています。Nチャ

ネルハイサイドMOSFETへのゲート駆動信号はバッテリー電圧を超えていなければなりません。これはBSTに接続される0.1μFのコンデンサを用いたフライングコンデンサブースト回路から供給されます。

MAX796は、図2に示す9個の主な回路ブロックで構成されています。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

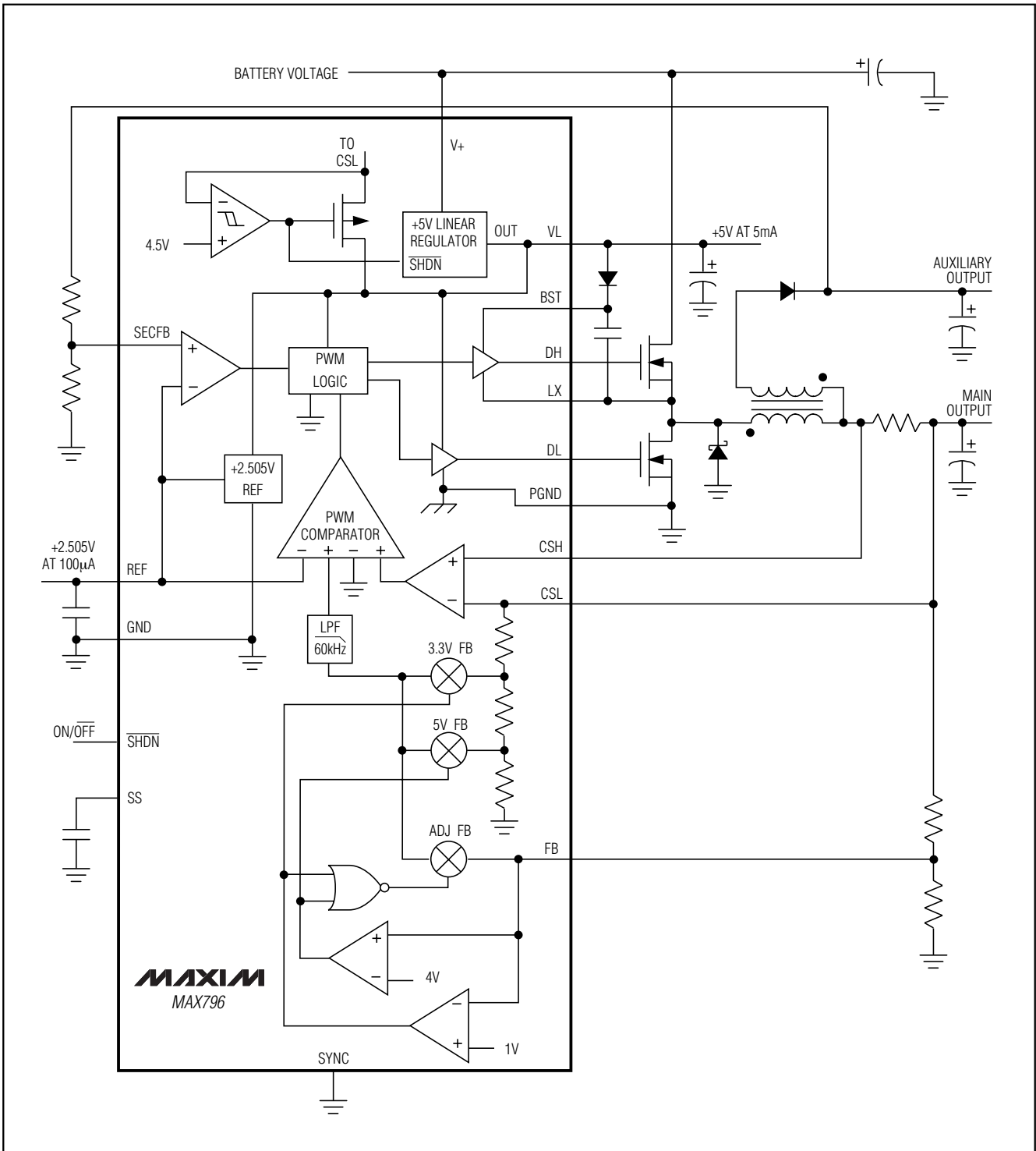


図2. MAX796ブロックダイアグラム

同期整流型 CPU電源用ステップダウンコントローラ

PWMコントローラブロック：

- マルチ入力PWMコンパレータ
- 電流検出回路
- PWMロジックブロック
- Dual-Mode内部フィードバックマルチプレクサ
- ゲート駆動出力
- 二次フィードバックコンパレータ

バイアス発生ブロック：

- +5Vリニアレギュレータ
- 自動ブートストラップ切替回路
- +2.505Vリファレンス

これらの内部ICブロックは、バッテリーからの直接駆動にはなっていません。+5Vのリニアレギュレータはバッテリー電圧をステップダウンして、ICの内部(VLピン)とゲートドライバの両方に電源を供給します。同期スイッチゲートドライバ(ローサイド)は、+5V VLにより直接駆動されますが、ハイサイドスイッチゲートドライバは、VLから外部ダイオード・コンデンサブースト回路を介して間接的に駆動されます。出力が4.5V以上になると、自動ブートストラップ回路は+5Vリニアレギュレータをオフにして、自分の出力電圧でICを駆動します。

PWMコントローラブロック

電流モードPWMコントローラの心臓部は、リファレンス電圧を基準とした出力電圧誤差信号、電流検出信号及びスローブ補償ランプ(図3)の3個の信号を加算するマルチ入力オープンループコンパレータです。PWMコントローラは直接加算タイプで、従来の誤差アンプやそれに付随する位相シフトがありません。この直接加算構成は、出力電圧をサイクル毎に制御するには最適な方法です。

重負荷時には、コントローラは完全PWMモードで動作します。オシレータからのパルス毎に、メインPWMラッチがセットされ、ラッチはデューティ比(約 V_{OUT}/V_{IN})で決まる時間だけハイサイドスイッチをオンにします。ハイサイドスイッチがオフになると、同期整流器のラッチがセットされます。60ns後にローサイドスイッチがオンになり、次のクロックサイクル(連続モード)あるいはインダクタ電流がゼロクロスするまで(不連続モード)オン状態を維持します。インダクタ電流が100mVの電流リミットスレッシュホールドを越える状態では、ハイサイドラッチはリセットされ、ハイサイドスイッチがオフになります。

軽負荷時(\overline{SKIP} =ロー)において、インダクタ電流が最小電流コンパレータによって設定された30mVのスレッシュホールドを越えなかった場合には、コントローラはアイドルモードに移行し、オシレータパルスのほとんどをスキップすることによりスイッチング周波数を低減してゲートチャージ損失を減らします。出力電圧のフィードバック信号がリファ

表3. 動作モード真理値表

SHDN	SKIP	負荷電流	モード	機能
ロー	X	X	シャットダウン	全回路ブロックがオフ、消費電流=1 μ A typ
ハイ	ロー	小、<10%	アイドル	パルススキッピング、消費電流=700 μ A typ (V_{IN} =10V)、断続インダクタ電流
ハイ	ロー	中、<30%	アイドル	パルススキッピング、連続インダクタ電流
ハイ	ロー	大、>30%	PWM	一定周波数PWM、連続インダクタ電流
ハイ	ハイ	X	低ノイズ* (PWM)	負荷に関係なく一定周波数PWM。無負荷でも連続インダクタ電流。

* MAX796/MAX799は \overline{SKIP} ピンがないので低ノイズモードにはなりません。

X = 任意

レンス電圧レベルよりも低くならない限り、最小電流コンパレータが各サイクルの始めに直ちにハイサイドラッチをリセットするため、軽負荷時にはオシレータは効率的にゲートオフされます。

PWMモードでは、コントローラは固定周波数電流モードコントローラとして動作し、デューティ比は入出力電圧比によって設定されます。電流モードのフィードバックシステムは、ピークインダクタ電流を出力電圧誤差信号の関数として制御します。平均インダクタ電流はピーク電流にほぼ等しいので、回路はスイッチモードトランスコンダクタンスアンプとして動作し、デューティ比制御(電圧モード)のPWMで通常見受けられる2次出力LCフィルタ極を高周波側に押し上げます。内部ループの安定性を保ち、帰還性インダクタ電流のステップ変化を防止するため、スローブ補償ランプがメインPWMコンパレータに加算されて見かけのデューティ比を50%以下に低減します。

電圧及び電流検出出力の相対利得は、メインPWMコンパレータの3つの差動入力段をバイアスする電流ソースの値によって重みが付けられます(図4)。電流コンパレータに対する電圧コンパレータの相対利得は内部回路で $K=2:1$ に固定されています。このためループ利得(比較的小さい)による負荷レギュレーションエラー値は2.5% typになります。ループ利得が低いいため、ユニティゲインクロスオーバーを低周波側にシフトすることにより出力フィルタコンデンサのサイズとコストを低減できます。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

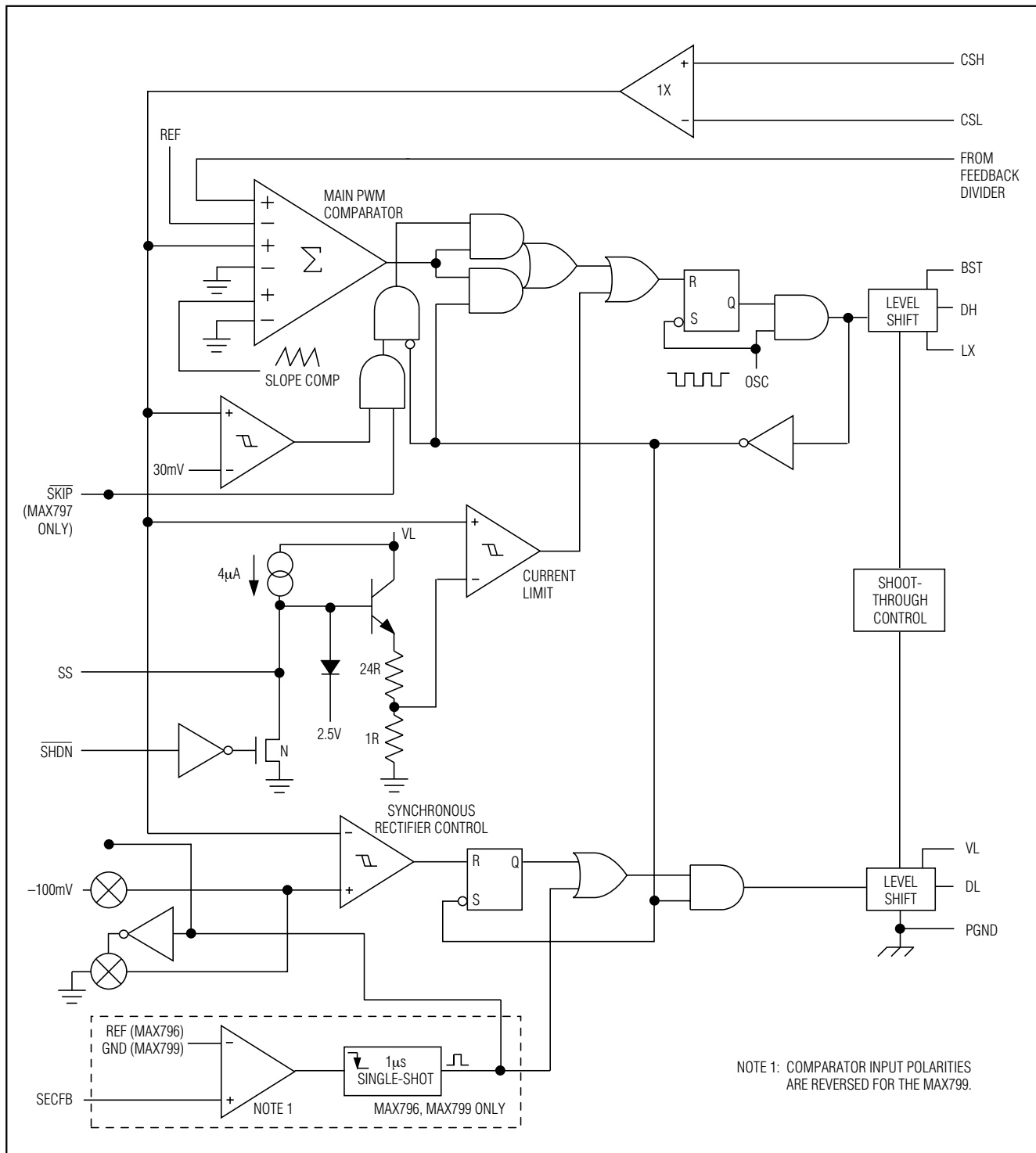


図3. PWMコントローラの詳細ブロックダイアグラム

同期整流型 CPU電源用ステップダウンコントローラ

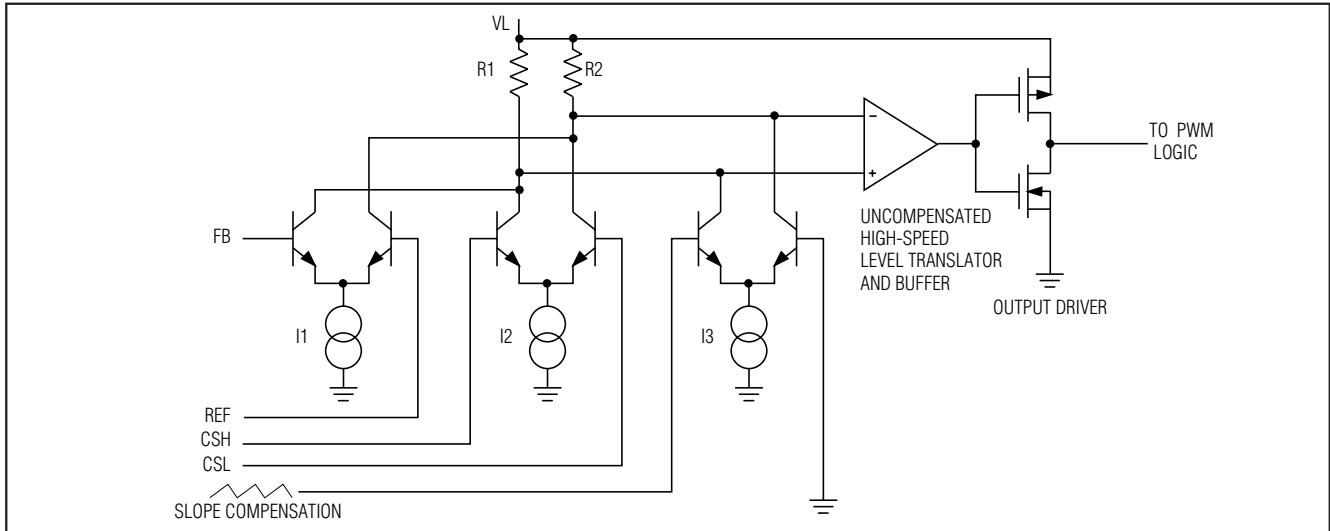


図4. メインPWMコンパレータのブロックダイアグラム

出力フィルタコンデンサC2がフィードバックループの主要な極を設定します。この極は、出力コンデンサの寄生抵抗(ESR)により決まるゼロ点が出現する前にループゲインをユニティまでロールオフする必要があります(「設計手順」の項を参照)。60kHzの極ゼロ点キャンセルフィルタがユニティゲインクロスオーバー上に追加ロールオフを提供します。内部60kHzローパス補償フィルタがフィルタコンデンサのESRに起因するゼロ点をキャンセルします。この60kHzフィルタは固定出力モードと可変出力モードのどちらの場合にもループに含まれています。

同期整流器ドライバ(DL端子)

同期整流方式では、低抵抗のMOSFETスイッチを使って通常のショットキダイオードをシャントすることにより整流器の導通損失を低減します。又、同期整流器はブーストゲートドライバ回路を正しく起動する役目も果たします。コスト等の理由により同期パワーMOSFETを省略したい場合は、2N7002等の小信号MOSFETで置換えてください。

回路が連続コンダクションモードで動作している場合、DL駆動波形はDHハイサイド駆動波形と単に逆位相になります(クロス導通又は貫通を防ぐためのデッドタイムが設定されています。断続(軽負荷)モードでは、インダクタ電流がゼロ以下に落ちると同期スイッチがオフになります。同期整流器はアイドルモードを含むすべての動作条件で動作します。同期スイッチのタイミングは、マルチ出力クロスレギュレーションを改良するために、さらに二次フィードバック(SECFB)信号で制御されています(「二次フィードバックレギュレーションループ」の項を参照)。

内部VL及びREF電源

内部レギュレータは、PWMコントローラ、ロジック、リファレンス等、MAX796内のブロックを駆動する5V電源(VL)を

発生します。この+5V低ドロップアウトのリニアレギュレータはゲート駆動用として20mAを確保した上で、外部負荷を5mAまで駆動できます。VLは4.7 μ FでGNDにバイパスしてください。ここで重要なことは、VLは6Vを越えてはなりません。メイン出力に全負荷がかかった状態でVLを測定してください。VLが5.5V以上に高くなっている場合、原因はブーストダイオードの容量が大きすぎるか、あるいはV+のリプルが大きすぎるためです。D2には小信号ダイオード(1N4148を推奨)を使用し、パッケージ端子のところで直接0.1 μ Fを介してV+をPGNDにバイパスしてください。

2.505Vリファレンス(REF)は、全温度範囲で $\pm 1.6\%$ の高精度を維持するため、高精度のシステムリファレンスとしても有用です。REFは少なくとも0.33 μ Fのコンデンサを使ってGNDにバイパスしてください。REFは1mAまでの外部負荷を駆動できます。しかし、V_{OUT}またはREFの精度仕様が厳しい場合は、REFに100 μ A以上の負荷をかけないでください。REFに負荷がかかると、リファレンス電圧負荷レギュレーションエラーに対応してメイン出力電圧がわずかに低下します。MAX799のアプリケーションでは、SECFB分圧器がREFに対して過負荷にならないように気をつけてください。

メイン出力電圧が4.5Vを越えると、内部PチャネルMOSFETスイッチがCSLをVLに接続し、同時にVLリニアレギュレータをシャットダウンします。この動作によりICがブートストラップされるため、内部回路はバッテリーからリニアレギュレータを通じて駆動されるのではなく、出力電圧によって駆動されることとなります。ブートストラップ方式では、効率50%のリニアレギュレータではなく効率90%のスイッチモードソースから電源を供給することにより、ゲートチャージや自己消費電流によって生じる電力消費が低減されます。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

V_{OUT} が4.5V以下に設定された回路でも、外部システムの+5V電源からVLを駆動することで、ブートストラップのような効果可以实现できます。疑似ブートストラップを実現するには、外部+5VソースとVLの間にショットキダイオードをカソードをVL側にして追加します。この回路は1%~2%の効率アップを提供し、バッテリー入力電圧範囲の下限を4V以下にまで拡大します。外部ソースは4.8V~6Vの範囲でなければなりません。疑似ブートストラップを実現するもう一つの方法は、メインインダクタにフライバック巻線を追加して+5Vのブートストラップ電源を発生する方法です。図12の+3.3V/+5Vデュアル出力アプリケーションに例を示しています。

ハイサイドゲート駆動用ブースト電源 (BST端子)

ハイサイドNチャンネルスイッチのゲート駆動電圧は、図5に示すフライングコンデンサによるブースト回路で発生します。このコンデンサはVL電源によって充電され、そしてハイサイドMOSFETのゲートソース端子と並列に接続されます。

スタートアップ時に、同期整流器(ローサイドMOSFET)はLXを強制的に0Vにするとともに、BSTコンデンサを5Vまで充電します。次のハーフサイクルで、PWMはBSTとDHの間の内部スイッチを閉じるにより、ハイサイドMOSFETをオンにします。これにより、ハイサイドスイッチをオンにするために必要な電圧が発生します。これが5Vゲート駆動信号をバッテリー電圧以上に「ブースト」する動作です。

断続コンダクションモード(軽負荷)でハイサイドMOSFETゲート(DH)にみられるリングングは異常ではなく、スイッチングノードLXでのインダクタと浮遊容量で形成されたタンク回路の残留エネルギーによって生じるものです。ゲートドライバのマイナス端の電圧はLXで、LXで起きるリングングはゲート駆動出力に直接カップリングされます。

電流制限と電流検出入力 (CSH及びCSL)

CSHとCSL間の電圧差が100mVを越えると、電流制限回路がメインPWMラッチをリセットするとともに、ハイサイドMOSFETスイッチをオフにします。この制限は両方向の電流に対して有効で、スレッシュホルの制限は $\pm 100\text{mV}$ となります。プラス側の電流制限の許容誤差は $\pm 20\%$ で、そのため低抵抗の外付検出抵抗は、十分な負荷能力を保证するために $80\text{mV}/R1$ に設定し、各部品は $120\text{mV}/R1$ の連続電流ストレスに耐えられるように設計しておく必要があります。

ブレッドボードや非常に電流値の高いアプリケーションでは、電流検出入力の配線をPCトレースでなくツイストペア線にした方が良い場合があります。このツイストペアは特殊なものである必要はなく、2本のワイヤラップ線を撚ったもので十分です。

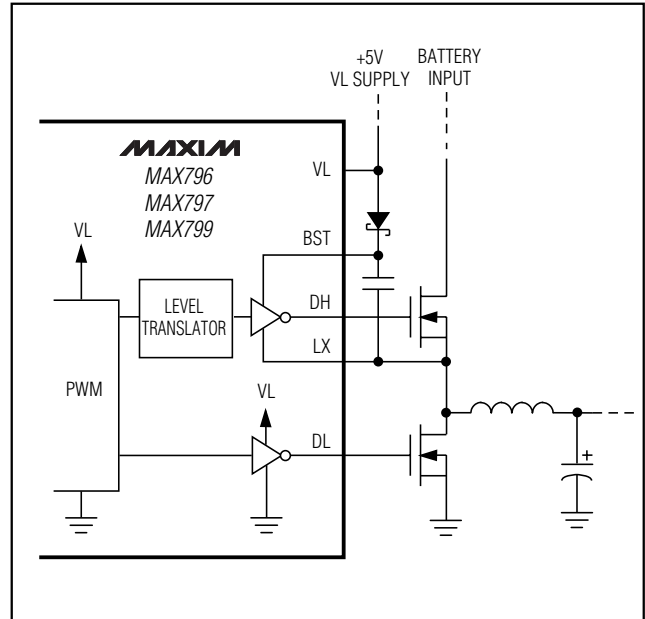


図5. ゲート駆動用ブースト電源

オシレータ周波数と同期 (SYNC端子)

SYNC入力はおシレータ周波数を制御します。SYNCをGND又はVLに接続すると150kHz動作が選択され、SYNCをREFに接続すると300kHzが選択されます。SYNCは外部5V CMOS又はTTLクロックジェネレータとの同期にも使用されます。SYNCは190kHz~340kHzのキャプチャ範囲が保証されています。

300kHz動作では部品のサイズとコストの面でアプリケーション回路が最適化されます。150kHz動作では低入出力電圧差で効率が向上し、負荷変動応答が改良されます(「低電圧動作」の項を参照)。

低ノイズモード (SKIP端子)

低ノイズモード($\overline{\text{SKIP}}=\text{ハイ}$)はRF及びオーディオ干渉を最低限に抑制するため、Soundblaster™ハイファイオーディオ機器、携帯電話、RF通信コンピュータ及び電磁ペン入力機器等のノイズに敏感なアプリケーションに最適です。表3の動作モード一覧を参照してください。 $\overline{\text{SKIP}}$ は外部ロジック信号で駆動することができます。

MAX797は、負荷及び入力条件に関係なくスイッチング周波数を一定に保つことによってシステムオーディオやIF帯域外の周波数にノイズを集中させることによりスイッチングノイズに起因する干渉を防ぎます。オシレータの周波数は、スイッチング周波数の高調波が敏感な周波数帯域にオーバーラップしないように選んでください。必要ならば、精密な外部クロックジェネレータにおシレータを同期させてください。

SoundblasterはCreative Labsの商標です。

同期整流型 CPU電源用ステップダウンコントローラ

低ノイズモード($\overline{\text{SKIP}} = \text{ハイ}$)では、PWMコントローラにおいて2つの動作が変更されます。第一に、最小電流コンパレータをディセーブルして固定周波数動作を保証し、出力が安定化範囲内でも各サイクルの最初にPWMラッチが設定されるようになります。第二に、連続インダクタ電流を保証することによって、逆電流リミット検出スレッシュホールドをゼロから-100mVに変更し、断続モードでのインダクタのリングングを抑え、軽負荷においてもインダクタ電流が逆方向に流れるようにします。

ほとんどのアプリケーションでは $\overline{\text{SKIP}}$ をGNDに接続することにより、自己消費電流を最小限に抑えます。 $\overline{\text{SKIP}}$ がハイのときの消費電流は、外部MOSFETのゲート容量及びスイッチング損失に依存し、通常10mA~20mAです。

$\overline{\text{SKIP}}$ による強制連続モードにより、トランス結合を用いたマルチ出力電源のクロスレギュレーションを改良することができます。 $\overline{\text{SKIP}}$ 端子の第二の機能は、SECFBフィードバック端子により2次側のレギュレーションを追加する方法に似た結果を得ることができますが、自己消費電流はずっと高くなります。それでも、ノイズに敏感なアプリケーションではSECFBフィードバックを組込むかわりに、 $\overline{\text{SKIP}}$ をイネーブルしてクロスレギュレーションを改良する方が適当な場合があります。これは、SECFBと $\overline{\text{SKIP}}$ は、MAX796ファミリの中で相互に排他的な端子/機能を持つためです。

可変出力フィードバック(Dual-Mode FB端子)

MAX796ファミリのデバイスはいずれも、図6の回路に示すように外付抵抗を使ってメイン出力電圧を簡単に調節できます。図6の式で与えられる公称出力電圧は、MAX796の-2.5% typの負荷レギュレーションエラーを考慮して約2%高く設定しなければなりません。例えば、設計が3.0V出力である場合は公称出力電圧が3.06Vになるような抵抗比を選んでください。この僅かなオフセットにより最高の精度が得られます。推奨されるR5の公称値は5k ~ 100k です。2.505Vの公称出力を実現するには、FBをCSLに直接接続します。2.5Vより低い出力電圧を実現するには、図7に示すように V_{REF} よりも高い外部リファレンス電圧ソースを用いてください。精度を良くするためには、この第二のリファレンス電圧を V_{REF} よりもずっと高くしてください。外部オペアンプを使ってREFをゲインアップすることにより第二のリファレンスソースを作る方法もあります。この方式では、R3/R4分圧器に電流を流すために出力に小さな負荷をかける必要があります。

可変モードでは、外部抵抗分圧器の上端をリモート検出ポイントとして使うことにより、出力電圧のリモート検出が簡単にできます。固定出力モードでは電圧と電流

検出入力(CSL)が組み合わされているため不可能です。固定出力の精度は全条件で±4%が保証されています。特別な環境下ではさらに高い出力精度を必要とする場合があります。高精度可変出力アプリケーション(図18)では、積分型誤差アンプを追加することにより、±2.5%の精度を提供します。

電流検出入力のブレイクダウン電圧の絶対最大定格は7Vで、これにより出力可変範囲の最大値が6Vになります。この出力範囲を拡大するには、2個のマッチングされた抵抗分圧器とスピードアップコンデンサを追加してレベルトランスレータを形成します(図8参照)。100mV電流リミットスレッシュホールドの誤差が増えないように、抵抗比は正確に設定してください(0.1%精度の抵抗を使ってください)。

二次フィードバックレギュレーションループ(SECFB端子)

フライバック巻線制御ループは二次巻線出力(MAX796/MAX799のみ)を安定化させ、一次負荷が軽いときや入出力電圧差が小さいときにクロスレギュレーションを改良します。SECFBがレギュレーションスレッシュホールド(MAX796では V_{REF})を越えると、1μsの単安定マルチバイブレータはトリガーされ、これによりローサイドスイッチのオン時間がインダクタ電流がゼロを通過する点から更に延長されます(不連続モード)。このため、インダクタ(一次)

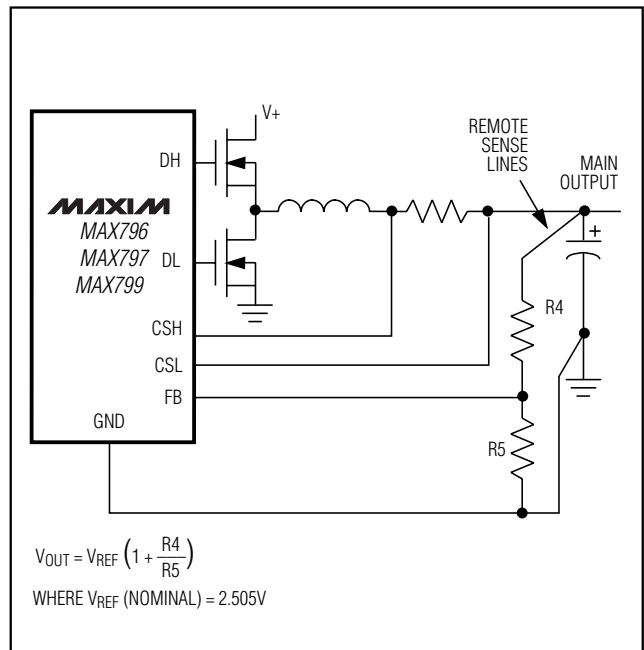


図6. メイン出力電圧の調節

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

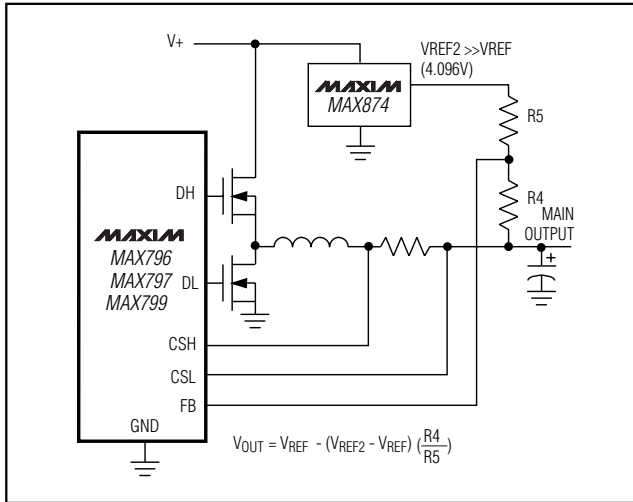


図7. 出力電圧が2.5Vより低い場合

電流は反転して、出力フィルタコンデンサから電流が引き出され、フライバックトランスがフォワードモードで動作するようになります。フォワードモードではトランスの二次側は低インピーダンスのため、電流は二次出力側に流れ、二次側のコンデンサを充電してSECFBを安定化状態に戻します。SECFBフィードバックループでは、メイン(一次)出力に重負荷がかかっているため、通常のフライバックモードでは二次側の出力精度は改善されません。このモードでは二次側の出力精度は、一般的に二次整流器のドロップ、巻数比及びメイン出力電圧の精度で決定されます。そのため、精度仕様が厳しい場合は後段にリニアレギュレータが必要になります。

二次側の出力電圧レギュレーションポイントは、SECFBの外付抵抗分圧器によって決まります。マイナス出力電圧では、SECFBコンパレータはGNDを基準にしています(MAX799)。プラス出力電圧の場合は、SECFBは2.505Vを基準にしています(MAX796)。このため、出力抵抗分圧器の接続と電圧計算式がこの2つのデバイスタイプで多少違ってきます(図9)。通常、二次側のレギュレーションポイントはフライバック効果によって発生する電圧より5%~10%低く設定されます。例えば、巻数比で決まる出力電圧が+15Vの場合、フィードバック抵抗比は約+13.5Vを発生するように設定するべきです。そうでなければ、SECFB単安定マルチバイブレータが勝手にトリガーされて、消費電流と出力ノイズが増加してしまいます。マイナス出力(MAX799)のアプリケーションでは、抵抗分圧器は内部リファレンスの負荷として働き、このためにメイン出力に誤差の

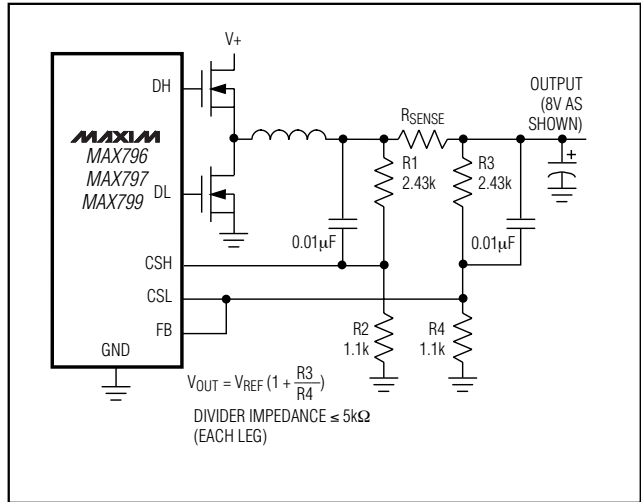


図8. 出力電圧を6V以上に調節

生じることがあります。REFは過負荷にしないようにしてください(「標準動作特性」の「REF LOAD-REGULATION ERROR vs. LOAD CURRENT」のグラフを参照)。MAX799の回路ではR3として100k が適正な値です。

ソフトスタート回路(SS)

ソフトスタートは、入力サージ電流の低減や電源シーケンスのためにスタートアップ時に内部電流リミットレベルをゆっくりと増加させます。シャットダウンモードでは、ソフトスタート回路はSSコンデンサをグランドに放電した状態で保持します。 $\overline{\text{SHDN}}$ がハイになると、4 μA の電流ソースがSSコンデンサを3.2Vまで充電します。この結果、リニアランプ波形に比例して内部電流リミットレベルが20mVから100mVまで増加します。このためメイン出力コンデンサがSSコンデンサの値に応じて比較的ゆっくりとした速度で充電されます。正確な出力の立ち上がり時間は出力容量と負荷電流に依存しますが、ソフトスタートのコンデンサ容量1nF当り1ms程度です。SSコンデンサがまったく接続されていない場合は、10 μs で最大電流リミットに達します。

シャットダウン

シャットダウンモード($\overline{\text{SHDN}}=0\text{V}$)により、V+の消費電流を公称1 μA に低減することができます。このモードでは、リファレンスとVLは動作しません。 $\overline{\text{SHDN}}$ は、ロジックレベル入力ですが、V+までの電圧を印加することができます。 $\overline{\text{SHDN}}$ をV+に接続することで、自動的にスタートアップします。 $\overline{\text{SHDN}}$ は、遅い信号変化(0.02V/ μs 以下)は許容できません。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

設計手順

5種類の設計済み標準アプリケーション回路(図1及び表1)が一般のアプリケーション用に用意されています。基本的な回路を各種の電圧・電流条件に合わせて最適化する設計手順を以下に説明します。設計を始める前に、以下の項目を明確にしてください。

$V_{IN(MAX)}$: 最大入力(バッテリー)電圧。この値は、例えばバッテリーが取り付けられていない場合で、バッテリー充電器またはACアダプタが接続された無負荷動作時等のワーストケースも考慮に入れて決めなければなりません。 $V_{IN(MAX)}$ は30Vを超えることはできません。30Vという上限は、BSTフローティングゲートドライバのGNDIに対するブレイクダウン電圧(絶対最大値36V)によって決まります。

$V_{IN(MIN)}$: 最小入力(バッテリー)電圧。この値は、最低のバッテリー条件で最大負荷を仮定して決めなければなりません。 $V_{IN(MIN)}$ が4.5V以下の場合には、特別な回路を用いて外部からVLを4.8V以上に保持しておく必要があります。最小入出力電圧差が1.5V以下の場合には、良好なAC負荷レギュレーションを維持するために必要なフィルタ容量は増加します。

インダクタ値

インダクタ値は比較的自由に選択できるため、サイズ、コスト及び効率のバランスを考慮に入れて決めてください。インダクタ値が小さい方がサイズとコストは小さくなりますが、ピーク電流は大きくなるため効率が低下します。小型のインダクタを使うには、回路が連続と断続モードの境界で動作するところまでインダクタンスを下げてください。このクロスオーバーポイントよりもインダクタ値を下げると、最大負荷時でも断続コンダクション動作になります。この場合には出力フィルタ容量の必要条件は緩和されますが、コアのエネルギー条件が再び厳しくなります。一方、インダクタ値を高くすると効率が上がりますが、あるレベル以上ではAC電流の低減による利点が巻数の増加による抵抗性損失で相殺されてしまいます。また、インダクタ値が高いと負荷変動応答に影響が出ます。これについては「低電圧動作」の V_{SAG} 式を参照してください。

MAX796は主に高効率バッテリー駆動アプリケーション用に設計されているため、下記の式は連続コンダクション動作に適用されます。クロスオーバーポイント及び断続モードの式については、マキシム社の「バッテリー管理及びDC-DCコンバータ回路集」の付録Aを参照してください。断続モードは通常のアイドルモード動作には影響しません。

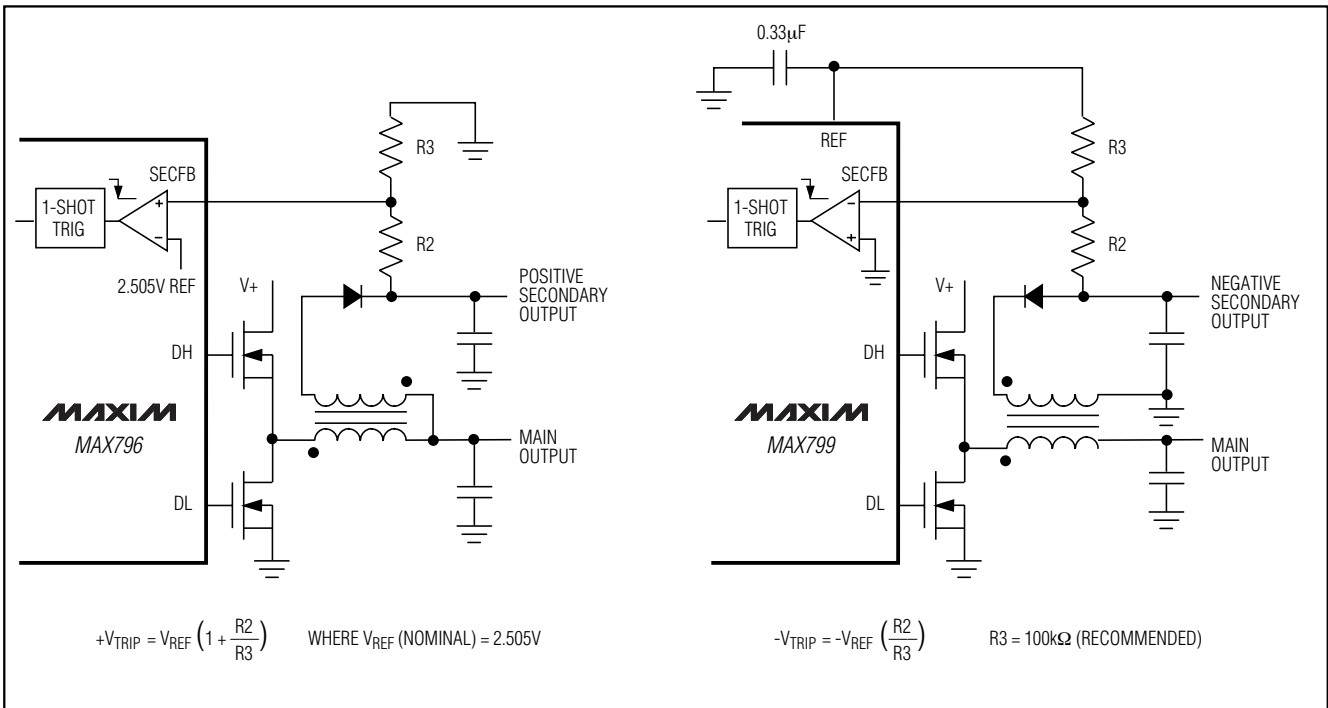


図9. 二次出力フィードバック分圧器、MAX796とMAX799の比較

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

3つの重要なインダクタパラメータ、インダクタンス値(L)、ピーク電流(I_{PEAK})、DC抵抗(R_{DC})を指定します。以下の式には定数LIRが含まれていますが、これはインダクタのピーク間AC電流とDC負荷電流の比です。LIRの値が大きいとインダクタンスが小さくて済みますが、損失とリップルが増加します。サイズと損失のバランスをとる目安はリップル電流と負荷電流の比を30%にすることです(LIR=0.3)。これはピークインダクタ電流がDC負荷電流の1.15倍になることに相当します。

$$L = \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{OUT} \times LIR}$$

ここで、f = スイッチング周波数、通常は150kHz又は300kHz

I_{OUT} = 最大DC負荷電流

LIR = ACとDCインダクタ電流の比、
通常は0.3

上記の式を用いた場合、最大負荷におけるピークインダクタ電流は、1.15 x I_{OUT}です。それ以外の場合はピーク電流は以下の式で計算されます。

$$I_{PEAK} = I_{LOAD} + \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L \times V_{IN(MAX)}}$$

インダクタのDC抵抗は効率を決める重要なパラメータで、できるかぎり小さくする必要があります。I_{OUT} = 3Aで25m以下にすることが望まれます。もし標準的な市販のインダクタが入手できない場合には、L²定格がL x I_{PEAK}²以上のコアを用い、巻線部分に収めるもっとも太いワイヤを巻いてください。300kHzのアプリケーションではフェライトコアの使用をお勧めします。150kHzアプリケーションではKool-mu(アルミ合金)あるいは鉄粉コアでも差支えありません。軽負荷時の効率が重要でない場合(例えばデスクトップの5Vから3Vへのアプリケーション)には、Pulse Engineering社の2.1µH PE-53680で使われているMicrometal型の低透磁性鉄粉コアを300kHzで使用することもできます。高電流アプリケーションではシールドされたコア(トロイダル、ポットコア等)を使うとノイズ、EMI、スイッチング波形によるジッタ等を抑えることができます。

電流検出抵抗

電流検出抵抗値は、最低電流制限スレッシュホールド電圧(「Electrical Characteristics」より)及びピークインダクタ電流に基づいて計算されます。後出の連続モードでのピークインダクタ電流の計算もスイッチのサイズ決定やインダクタ

飽和電流定格の指定に役立ちます。計算を単純にするため、インダクタ値がLIR=0.3又はそれ以下(高インダクタ値)に設定され、300kHz動作が選択されている場合は、I_{PEAK}の代わりにI_{LOAD}を使用しても構いません。表面実装金属被膜抵抗等の低インダクタ抵抗を推奨します。

$$R_{SENSE} = \frac{80mV}{I_{PEAK}}$$

入力コンデンサ

デバイスに近いところのV+とGNDの間に小型セラミックコンデンサ(0.1µF)を取り付けてください。また、ハイサイドMOSFETのドレインに低ESRのコンデンサを直接接続してください。入力フィルタコンデンサは、容量よりも入力リップル電流条件及び電圧定格を重視して選択してください。リップル電流条件を満たす低ESRの電解コンデンサであれば容量も十分にあるはずですが、タンタル系は強力なACアダプタや低インピーダンスバッテリーに接続された時にパワーアップサージ電流障害を起こしやすいため、むしろ三洋のOS-CON又はニチコンのPLタイプのようなアルミ電解コンデンサを使用してください。RMS入力リップル電流は入力電圧及び負荷電流によって決まり、ワーストケースはV_{IN} = 2 x V_{OUT}のときに生じます。

$$I_{RMS} = I_{LOAD} \times \frac{\sqrt{V_{OUT} (V_{IN} - V_{OUT})}}{V_{IN}}$$

V_{IN}が2 x V_{OUT}のとき、I_{RMS} = I_{LOAD} / 2です。

出力フィルタコンデンサ

出力フィルタコンデンサ容量は、一般にループ安定性のために、容量よりもESR(実効直列抵抗)及び電圧定格を重視して決めます。即ち、ESRの必要条件を満たす低ESR電解コンデンサは、ACの安定化に必要なとされる以上の容量を持っているのが通常です。AVX TPS、Sprague 595D、三洋OS-CON、ニチコンPL等、スイッチングレギュレータ用に作られた低ESRコンデンサを使用してください。安定性を保証するには、以下の式で得られる最低容量と最大ESR値を満たす必要があります。

$$C_F > \frac{V_{REF} (1 + V_{OUT} / V_{IN(MIN)})}{V_{OUT} \times R_{SENSE} \times f}$$

$$R_{ESR} < \frac{R_{SENSE} \times V_{OUT}}{V_{REF}}$$

(下記の注に示す条件ではこれを1.5倍にすることができます。)

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

ジッタフリーの固定周波数動作を保証し、ゼロから最大負荷へのステップ変化に対する優れたダンピング出力応答を得るために、これらの式は位相マージン45度のワーストケースを想定しています。コストを重視する設計ではこれらの規則を曲げて安い(低品質の)コンデンサの使用が望まれる場合もあります。負荷に大きなステップ変化がない場合は特にそうです。全温度範囲で試験を行ってノイズと過渡応答が許容範囲内であることが確認できれば問題ありません。

動作が安定か不安定かを判定する明確な境界はありませんが、位相マージンが小さくなると、最初の兆候としてタイミングジッタが現われます。これはスイッチング波形のエッジがばやけてシンクロスコープが同期できない現象として観察されます。技術的には通常は問題にならないこのジッタもスイッチング周波数が一定でないため不安定な動作です。コンデンサの品質が低下するとジッタは目立つようになり、負荷変動出力電圧波形のエッジが荒れてきます。ついには負荷変動波形のリングングが大きくなって、ピークノイズレベルが出力電圧の許容範囲を超えてしまいます。ここで、位相マージンがゼロで顕著に不安定になっても、少なくとも負荷が一定である限りは出力電圧ノイズは $I_{PEAK} \times R_{ESR}$ を大きく超えることはないことに注意してください。

RF通信機等のノイズに敏感なアナログ機器の設計では、慎重を期してガイドラインに従うべきです。ノートブックコンピュータ等の民生用温度範囲のデジタル機器では、RESR値を1.5倍にしても安定性や過渡応答に悪影響はありません。

出力電圧リップルは通常フィルタコンデンサのESRに支配され、 $I_{RIPPLE} \times R_{ESR}$ で近似されます。容量性の項もあるため、連続モードにおける完全なリップルの式としては $V_{NOISE(p-p)} = I_{RIPPLE} \times (R_{ESR} + 1/(2 \times f \times C_F))$ になります。アイドルモードでは、インダクタ電流が不連続になりピークが高くなりパルスの間隔が空き、全負荷に比べて軽負荷の方がノイズが大きくなります。アイドルモードでは、出力リップルは以下のように求められます。

$$V_{NOISE(p-p)} = \frac{0.02 \times R_{ESR}}{R_{SENSE}} + \frac{0.0003 \times L \times [1 / V_{OUT} + 1 / (V_{IN} - V_{OUT})]}{(R_{SENSE})^2 \times C_F}$$

トランスの設計 (MAX796/MAX799)

バック+フライバックアプリケーション(別名「カップルドインダクタ」トポロジー)は、複数の出力電圧を発生するためにトランスを必要とします。基本的な電氣的設計は、巻数比を計算し、二次側に送られる電力を考慮して、電流検出抵抗と一次インダクタンスを計算するだけの簡単な作業です。しかし、極端な低入出力電圧差、広範囲な出力負荷レベル、巻数比が高い場合等では、巻線間容量、二次抵抗、リーケージインダクタンス等、トランスの寄生パラメータのために設計が困難になります。実際のトランスでの例として、「標準動作特性」の「Maximum Secondary Current vs. Input Voltage」のグラフを参照してください。

メイン及び二次出力からの電力が合成されて、メイン出力電圧を基準とする等価電流が得られます(パラメータの定義はインダクタL1を参照のこと)。電流検出抵抗の値を $80mV/I_{TOTAL}$ に設定してください。

P_{TOTAL} = 全出力からの出力電力の和

I_{TOTAL} = $P_{TOTAL} / V_{OUT} = V_{OUT}$ を基準とする等価出力電流

$$L(\text{一次}) = \frac{V_{OUT} (V_{IN(\text{MAX})} - V_{OUT})}{V_{IN(\text{MAX})} \times f \times I_{TOTAL} \times LIR}$$

$$\text{巻数比}N = \frac{V_{SEC} + V_{FWD}}{V_{OUT(\text{MIN})} + V_{RECT} + V_{SENSE}}$$

ここで、 V_{SEC} は整流後の二次出力電圧の最低値

V_{FWD} は二次整流器の両端の順方向電圧ドロップ

$V_{OUT(\text{MIN})}$ はメイン出力電圧の最小値
(「Electrical Characteristics」より)

V_{RECT} はオン状態での同期整流器MOSFETの両端の電圧ドロップ

V_{SENSE} は検出抵抗の両端の電圧ドロップ

プラス出力(MAX796)のアプリケーションでは、トランスの二次リターンはしばしばグランドでなくメイン出力電圧を基準とすることにより必要な巻数比を低減させています。この場合、 V_{SEC} を計算するときメイン出力電圧を二次電圧からまず差し引いておかなければなりません。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

その他の部品選択

MOSFETスイッチ

2つの高電流NチャネルMOSFETは、 $V_{GS}=4.5V$ でオン抵抗の仕様が保証されたロジックレベルタイプでなければなりません。ゲートスレッシュホールドの仕様は低ければ低いほど望ましいです(即ち3V maxより2V maxが好適)。ドレインソースのブレークダウン電圧定格は少なくとも最大入力電圧以上とし、できれば20%の余裕をみておくべきです。最良のMOSFETではゲートチャージのナノクーロン当りのオン抵抗が最低になっています。 $R_{DS(ON)}$ と Q_G の積はMOSFET相互に比較するための指標になります。一般に、高密度のセル構造を使用した最新のMOSFETプロセス技術が高い性能を提供します。内部ゲートドライバは100nC以上のトータルゲートチャージに耐えますが、良好なスイッチング時間を維持するには70nCが実際的な上限値となります。

高電流アプリケーションでは、MOSFETパッケージの放熱がしばしば重要な設計要因になります。 I^2R の電力損失はハイ及びローサイドMOSFETのどちらでも最大の発熱源になります。 I^2R の損失はデューティ比に従ってQ1とQ2に分散されます(下記の式を参照)。同期整流器がオンになる前にショットキ整流器がスイッチングノードをクランプするため、スイッチング損失は上側のMOSFETだけに影響します。ゲートチャージ損失はドライバによって放熱されるため、MOSFETは加熱されません。パッケージの熱抵抗仕様に従って温度上昇を計算することにより、どちらのMOSFETも周囲温度が高くて最大ジャンクション温度を超えないことを確認してください。ハイサイドMOSFETの放熱は最低バッテリー電圧で最悪になり、ローサイドMOSFETの放熱は最大バッテリー電圧で最悪になります。

$$PD(\text{ハイサイド FET}) = I_{LOAD}^2 \times R_{DS(ON)} \times DUTY \\ + V_{IN} \times I_{LOAD} \times f \times \left(\frac{V_{IN} \times C_{RSS}}{I_{GATE}} + 20ns \right)$$

$$PD(\text{ローサイド FET}) = I_{LOAD}^2 \times R_{DS(ON)} \times (1 - DUTY) \\ DUTY = (V_{OUT} + V_{Q2}) / (V_{IN} - V_{Q1})$$

ここで、オン状態の電圧降下 $V_{Q_} = I_{LOAD} \times R_{DS(ON)}$

C_{RSS} = MOSFETの帰還容量

I_{GATE} = DHドライバの

ピーク出力電流能力(1A typ)

20ns = DHドライバの立上がり/立下がり時間

出力短絡回路では、同期整流器のMOSFETは余分なストレスを受けるため、連続DC短絡に耐える必要がある場合にはオーバーサイズにしておく必要があります。

短絡中、Q2のデューティ比は下記の式によると、0.9を超えることがあります。

$$Q2 \text{ DUTY(短絡)} = 1 - [V_{Q2} / V_{IN(MAX)} - V_{Q1}]$$

ここでオン状態の電圧ドロップ $V_{Q} = (120mV / R_{SENSE}) \times R_{DS(ON)}$

整流ダイオードD1

整流器D1は、ハイサイドMOSFETがオフになってからローサイドMOSFETがオンになるまでの110nsのデッドタイム期間中でのインダクタのマイナス側へのスイングをクランプします。損失の大きいMOSFETの寄生ボディーダイオードが導通状態になるのを防ぐために、D1はショットキタイプでなければなりません。D1を省略してボディーダイオードによりインダクタのマイナススイングをクランプさせることもできますが、その場合効率が1~2%低下します。1.5Aまでの負荷にはMBR0530(定格500mA)を、3Aまでは1N5819タイプを、そして10Aまでの負荷には1N5822を使用してください。D1の逆ブレークダウン電圧の定格は少なくとも最大入力電圧以上にし、できれば20%の余裕をみておくのが望ましいです。

ブースト電源ダイオードD2

ほとんどのアプリケーションでは、D2は1N4148のような信号ダイオードで十分です。入力電圧が6V以下に下がる場合は、小さな(20mA)ショットキダイオードを用いると効率とドロップアウト特性が多少改善されます。1N5817、1N4001等の大型パワーダイオードは使わないでください。ジャンクション容量が大きいとVLが過大電圧まで押し上げられる恐れがあるからです。

整流ダイオードD3(トランスの二次ダイオード)

インダクタ結合のアプリケーションにおける二次ダイオードは、60Vを超える高フライバック電圧に耐えなければならないため、ショットキ整流器は使えないのが普通です。1N4001のような一般的なシリコン整流器も動作が遅すぎて使えません。このため選択範囲はMURS120等の高速シリコン整流器に絞られてきます。整流器の両端のフライバック電圧はトランスの巻数比に従って $V_{IN}-V_{OUT}$ 差に関係しています。

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT}) \times N$$

ここで、Nはトランスの巻数比SEC/PRI

V_{SEC} は最大二次DC出力電圧

V_{OUT} は一次(メイン)出力電圧

二次巻線がグラウンドでなく V_{OUT} に戻る場合は、この式で $V_{FLYBACK}$ からメイン出力電圧(V_{OUT})を差し引いてください。ダイオードの逆ブレークダウン定格は、リーケージインダクタンスに起因するリングングにも対応していなければなりません。D3の電流定格は二次出力のDC負荷電流の2倍以上にします。

同期整流型 CPU電源用ステップダウンコントローラ

低電圧動作

入力電圧が低い場合及び入出力電圧差が小さい場合は、いずれも設計に特別な注意が必要になります。入力電圧が低いと、VLリアレギュレータがドロップアウト状態になってついにはシャットオフしてしまいます。入力電圧が出力電圧に対して相対的に低いと(低 $V_{IN}-V_{OUT}$ 差)、マルチ出力フライバックアプリケーションにおける負荷レギュレーションが悪くなります。「トランスの設計」の項の設計式を参照してください。最後に、 $V_{IN}-V_{OUT}$ 差が小さいと負荷電流が突然変化したときに出力電圧の低下が生じることがあります。低下の大きさは、以下の式に示すようにインダクタ値と最大デューティ比(「電気的特性」パラメータ、 $f=150\text{kHz}$ 、全温度範囲で93%を保証)の関数で表現することができます。

$$V_{SAG} = \frac{(I_{STEP})^2 \times L}{2 \times C_F \times (V_{IN(MIN)} \times D_{MAX} - V_{OUT})}$$

低電圧時の低下の解決策は、出力コンデンサを大きくすることです。例えば、 $V_{IN}=5.5\text{V}$ 、 $V_{OUT}=5\text{V}$ 、 $L=10\mu\text{H}$ 、 $f=150\text{kHz}$ の場合、総容量が660 μF あれば電圧低下を防止することができます。ここで必要なことは容量を増すことで、ESRの必要条件は変わらないことに注意してください。このため、増加される容量は低コストのコンデンサを通常の低ESRコンデンサと並列に接続すれば十分です。

アプリケーション情報

重負荷時の効率検討

負荷があるときの効率損失の原因を重要な順に並べると下記ようになります。

- $P(I^2R)$: I^2R ロス
- $P(\text{ゲート})$: ゲートチャージ損失
- $P(\text{ダイオード})$: ダイオード導通損失
- $P(\text{遷移})$: 遷移損失
- $P(\text{コンデンサ})$: コンデンサESR損失
- $P(\text{IC})$: ICの動作消費電流による損失

重負荷ではインダクタのAC電流成分が小さいため、インダクタコア損失は比較的低くなっています。このため、この解析ではインダクタコア損失は対象になっていません。特に300kHzではフェライトコアが望ましいのですが、Koolmu等の粉体コアでも問題ありません。

$$\text{効率} = P_{OUT} / P_{IN} \times 100\%$$

$$= P_{OUT} / (P_{OUT} + P_{TOTAL}) \times 100\%$$

$$P_{TOTAL} = P(I^2R) + P(\text{ゲート}) + P(\text{ダイオード}) + P(\text{トランス}) + P(\text{コンデンサ}) + P(\text{IC})$$

$$P(I^2R) = (I_{LOAD})^2 \times (R_{DC} + R_{DS(ON)} + R_{SENSE})$$

ここで、 R_{DC} はコイルのDC抵抗、 $R_{DS(ON)}$ はMOSFETのオン抵抗、 R_{SENSE} は電流検出抵抗値です。

表4. 低電圧トラブルシューティング

症状	条件	原因	対策
負荷のステップ変化で出力電圧低下	$V_{IN}-V_{OUT}$ 差が小さい、 $<1.5\text{V}$	サイクル当りのインダクタ電流のスルーレートが制限されている。	出力コンデンサを上式の式に従って大きくする。インダクタ値を小さくする。
入出力電圧差が大きすぎる(V_{IN} が低下するに従って V_{OUT} も低下)	$V_{IN}-V_{OUT}$ 差が小さい、 $<1\text{V}$	最大デューティサイクルリミットを超過。	150kHzに下げる。MOSFETのオン抵抗とコイルのDCRを減らす。
不安定、2つの異なるデューティ比の間でジッタ	$V_{IN}-V_{OUT}$ 差が小さい、 $<1\text{V}$	固定周波数電流モードSMPSのスローブ補償の固有の限界。	インダクタ値を減らす。残ったジッタは許容する(出力容量を増やすとある程度改善)。
二次出力が負荷をサポートしない	$V_{IN}-V_{OUT}$ 差が小さい、 $V_{IN} < 1.3 \times V_{OUT}(\text{main})$ (MAX796/MAX799のみ)	フォワードモード動作を起動するための十分なデューティサイクルが得られない。一次のAC電流が小さくてフライバック動作のためのエネルギーを貯えられない。	150kHzに下げる。二次インピーダンスを減らす。できればショットキを使用する。二次巻線をメイン出力上に重ねる。
消費電流が大きく効率低下	低入力電圧、 $<5\text{V}$	VLリアレギュレータがドロップアウトして良好なゲート駆動レベルが得られない。	ブーストダイオードD2として小さな20mAショットキダイオードを使用する。VLを外部ソースから供給する。
負荷状態で起動しない、又はバッテリーが完全に消耗する前に停止する	低入力電圧、 $<4.5\text{V}$	VL出力が低すぎて4.2V maxのVL UVLOスレッシュホールドに達している。	システム5V電源等の V_{BATT} 以外の外部ソースからVLを供給する。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

$R_{DS(ON)}$ の項ではハイサイドとローサイドのスイッチのMOSFETがインダクタ電流をタイムシェアリングしているため、同等であると仮定しています。これらのMOSFETが互いに同等でない場合、損失はデューティ比にしたがって損失を平均することによって得られます。

$$P(\text{ゲート}) = \text{ゲートドライバ損失} = qG \times f \times V_L$$

ここで、 V_L はMAX796の内部ロジック電源電圧(5V)、 qG はロー及びハイサイドスイッチのゲートチャージ値の和です。マッチングされたMOSFETに対しては qG は個々のMOSFETのデータシートに記載された値の2倍となります。 V_{OUT} が4.5V以下に設定されている場合はこの式の V_L を V_{BATT} に置き換えてください。この場合、+5Vシステム電源等の高効率の5Vソースに V_L を接続することにより効率を改善することができます。

$$P(\text{ダイオード}) = \text{ダイオード導通損失} \\ = I_{LOAD} \times V_{FWD} \times t_D \times f$$

ここで t_D はダイオード導通時間(110ns typ)、 V_{FWD} はショットキの順方向電圧です。

$PD(\text{トランス}) = \text{遷移損失} =$

$$V_{BATT} \times I_{LOAD} \times f \times \left(\frac{V_{BATT} \times C_{RSS}}{I_{GATE}} + 20\text{ns} \right)$$

ここで、 C_{RSS} はハイサイドMOSFETの帰還容量(データシートのパラメータ)、 I_{GATE} はDHゲートドライバのピーク出力電流(1A typ)、そして20nsはDHドライバの立上がり/立下がり時間(20ns typ)です。

$P(\text{コンデンサ}) = \text{入力コンデンサESR損失} = (I_{RMS})^2 \times R_{ESR}$

ここで、 I_{RMS} は「設計手順」の「入力コンデンサ」で計算した入力リップル電流です。

軽負荷時の効率検討

軽負荷ではPWMは断続モードで動作します。この場合インダクタ電流はスイッチングサイクル中にゼロまで放電します。これにより、インダクタ電流のAC成分が負荷電流に比べて大きくなり、コア損失と出力フィルタコンデンサの I^2R 損失が増加します。軽負荷での効率を改善するには、中程度のゲートチャージレベルを持つMOSFETを使用し、フェライト、MPP等の低損失コア材料を使用します。鉄粉コアは使わないでください。Kool-mu(アルミ合金)でもフェライトに劣ります。

PCボードレイアウトの検討

仕様のノイズ、効率、安定性の性能を実現するためには、PCボードのレイアウトが重要です。パワースwitchング部品及び高電流配線のスケッチをするなど、PCボードレイアウト設計者は明確な指示を必要とします。例えば、

MAX796及びMAX797の評価キット説明書にある評価キットPCボードレイアウトが参考になります。性能をフルに発揮させるにはグラウンドプレーンが必須です。ほとんどのアプリケーションでは、回路は多層基板に構成されているため、4層以上の銅層をフルに利用することをお勧めします。最上層は高電流の接続に、最下層は低電流の接続(REF、SS、GND)に使用し、中間層は切れ目のないグラウンドプレーンとして利用してください。以下に手順を示します。

1) 高電力部品(C1、C2、Q1、Q2、D1、L1及びR1)を先に配置します。そして各々のグラウンドを隣に配置します。

優先度1: 電流検出抵抗のトレースを極力短くします(図10参照)。

優先度2: 高電流経路のグラウンドトレースを極力短くします(下記の説明を参照)。

優先度3: 高電流経路のその他のトレースを極力短くします。トレース幅を5mm以上にします。C1からQ1: 最大長10mm、D1カソードからQ2: 最大長5mm、LXノード(Q1ソース、Q2ドレイン、D1カソード、インダクタ): 最大長15mm。

表面実装電力部品は密集させてグラウンド端子同士が接触しそうなくらいにするのが理想的です。これらの高電流グラウンド(C1、C2、Q2のソース、D1のアノード及びPGND)は、最上層の広い銅層を通じてお互いに接続し、遠回りを防ぎます。こうしてできた最上層の「サブ・グラウンドプレーン」は、出力グラウンド端子で内層のグラウンドプレーンに接続します。これにより、IRによる電圧降下やグラウンドノイズに影響されずにICのアナログGNDを電源の出力端子のところで検出できます。その他の高電流経路もできるだけ短くするべきですが、グラウンドの接続と電流検出の接続を極力短くすることにより、PCレイアウトの難しさの90%は解決できます。評価キットのPCボードレイアウトを参考にしてください。

2) IC及び信号部品を配置します。メインスイッチングノード(LXノード)は、敏感なアナログ部品(電流検出トレース、REF、SSコンデンサ)からできるだけ離します。IC及びアナログ部品はパワースwitchングノードと反対側のボード面に配置するのが適しています。重要なことは、ICは電流検出抵抗から10mm以上離してはなりません。ゲート駆動トレース(DH、DL、BST)は20mmよりも短くし、CSH、CSL、REF、SSから離れたところで配線します。

3) 入力グラウンドトレース、パワーグラウンド(サブ・グラウンドプレーン)及び通常のグラウンドプレーンのすべてが電源の出力グラウンド端子で接続される一点スターグラウンド法を採用します。

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

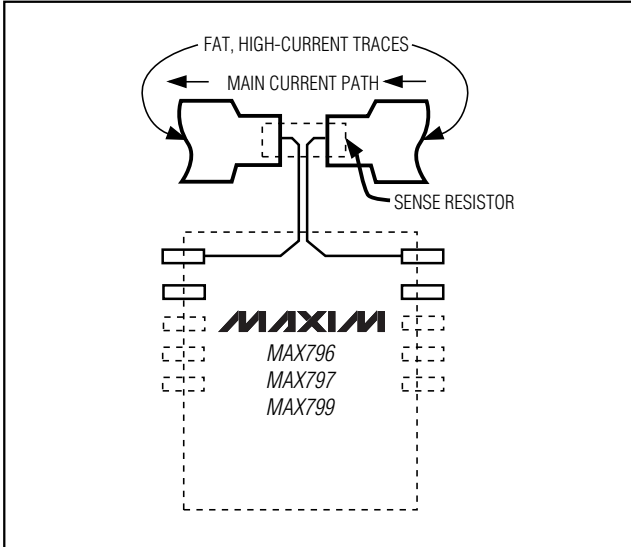


図10. 電流検出抵抗のケルビン接続

アプリケーション回路

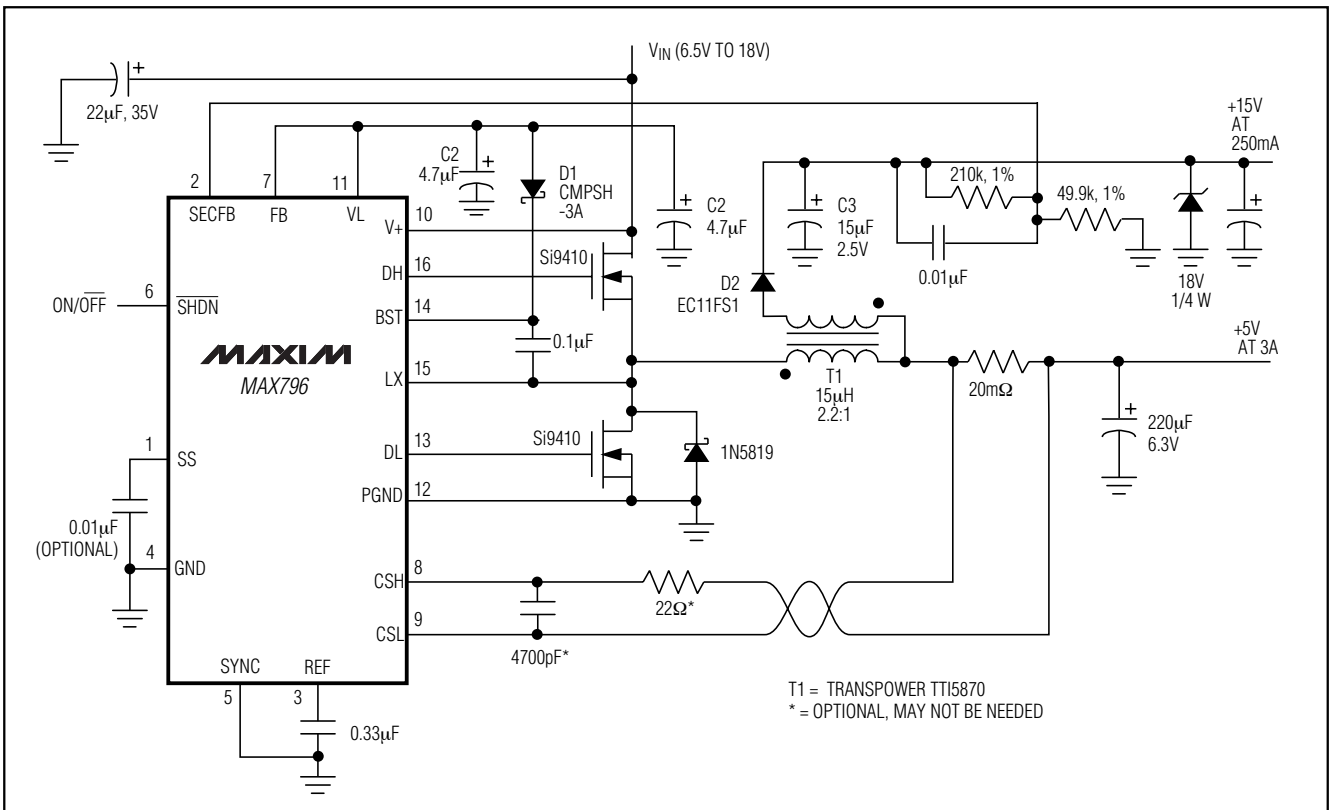


図11. +5V/+15Vデュアル出力アプリケーション(MAX796)

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

アプリケーション回路(続き)

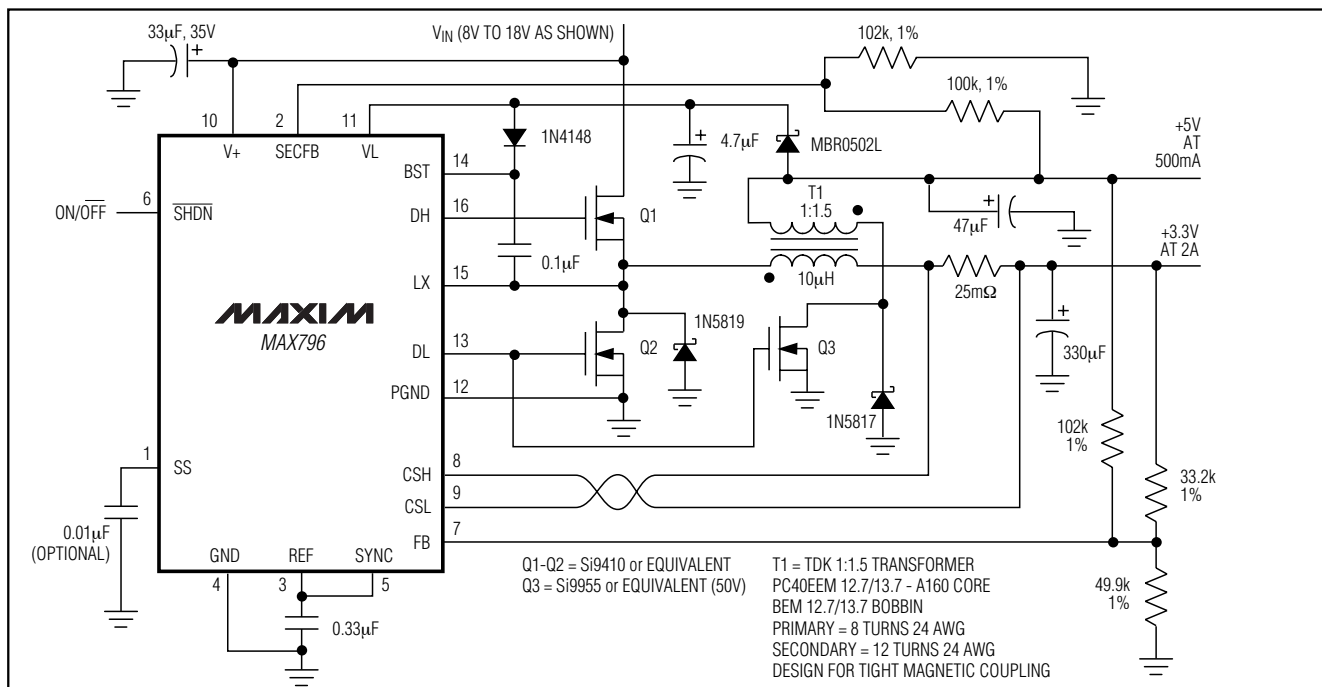


図12. +3.3V/+5Vデュアル出力アプリケーション(MAX796)

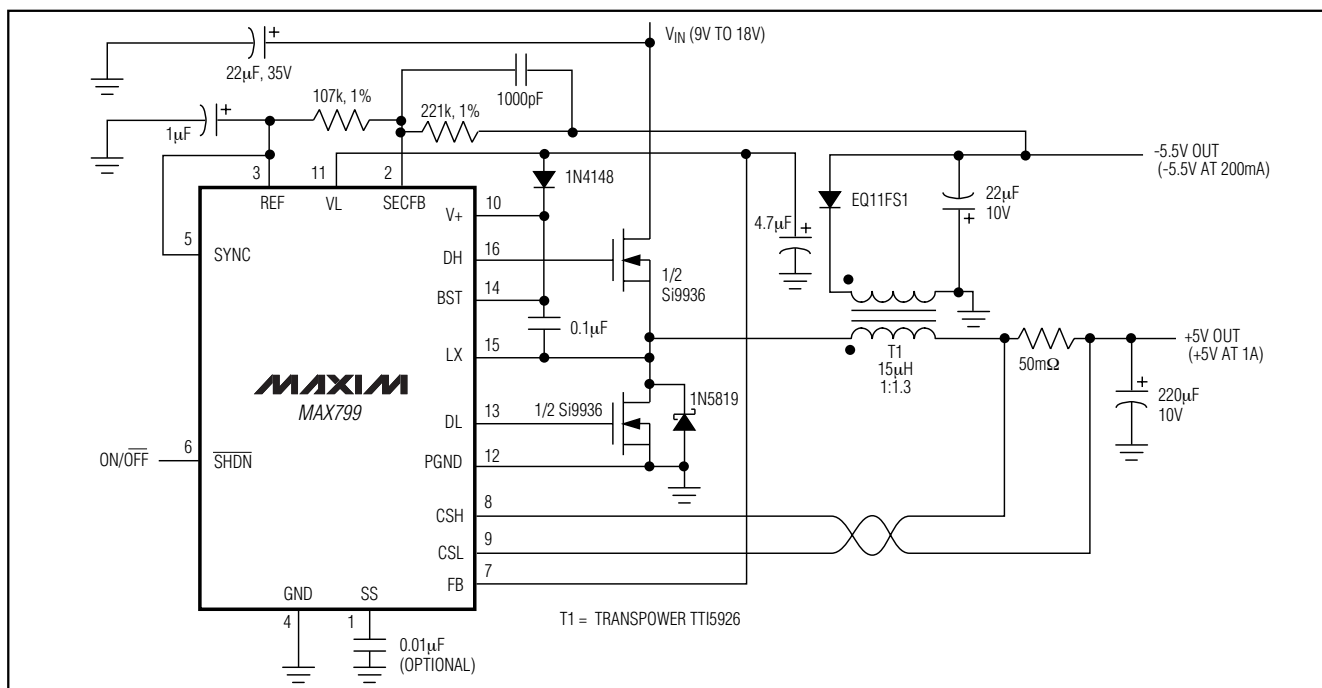


図13. ±5Vデュアル出力アプリケーション(MAX799)

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

アプリケーション回路(続き)

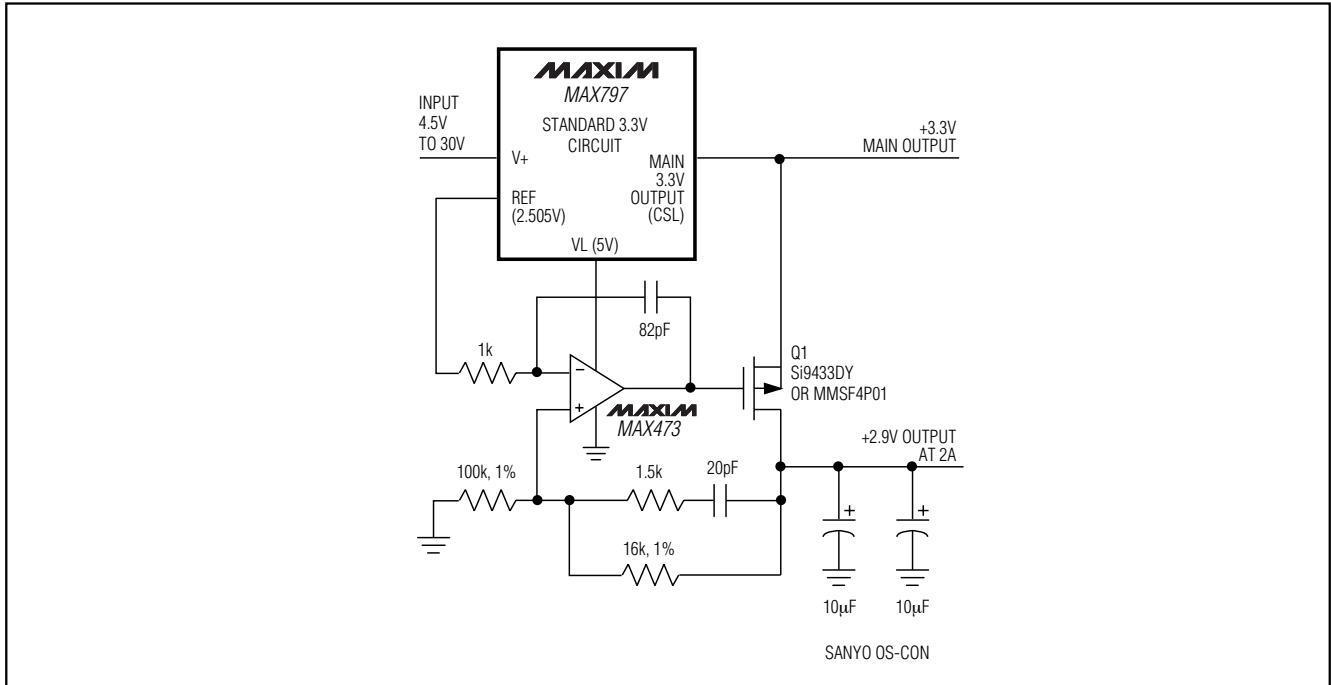


図14. 高速過渡応答の2.9V低ドロップアウトのリニアレギュレータ

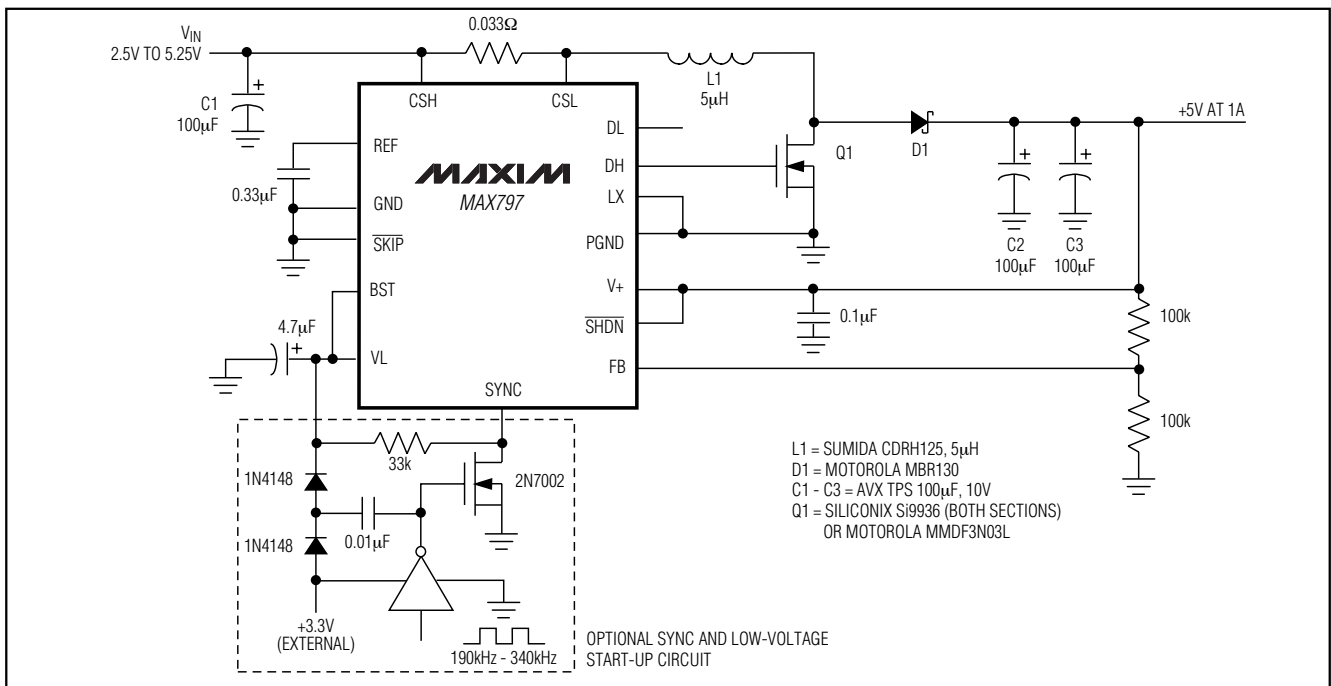


図15. 携帯電話用低ノイズブーストコンバータ

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

アプリケーション回路(続き)

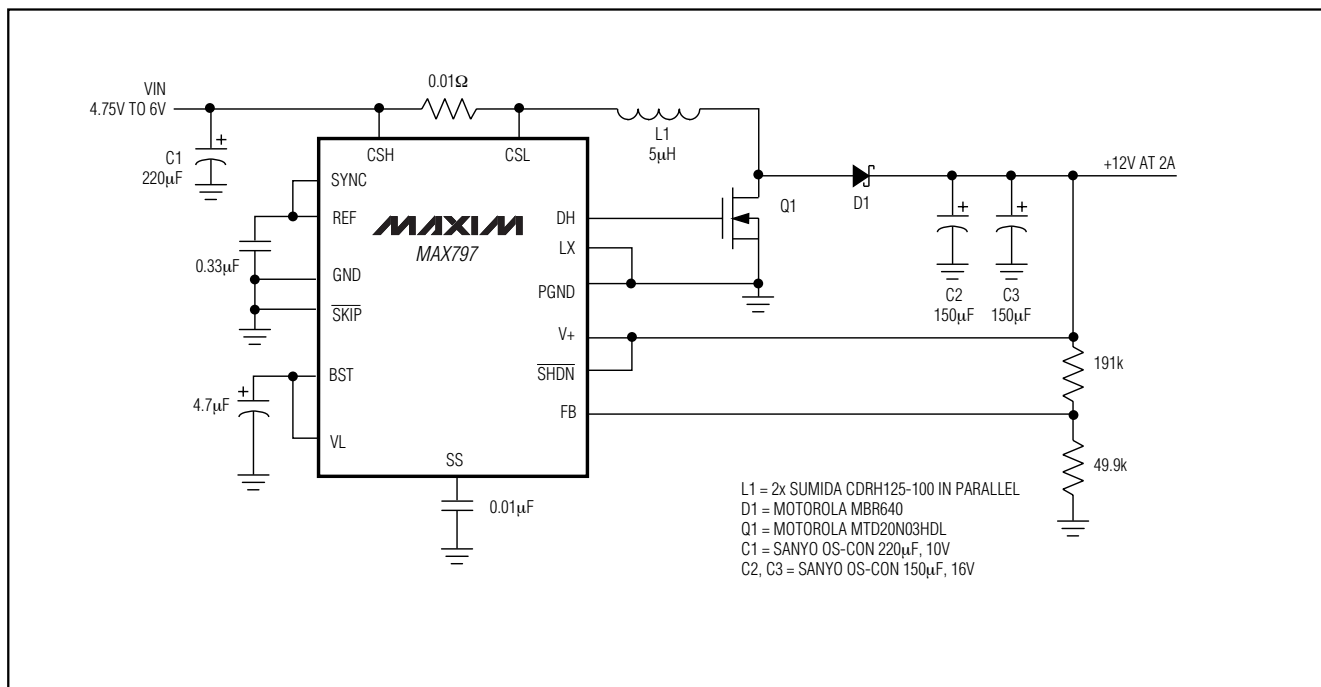


図16. 5Vから12VへのPWMブーストコンバータ

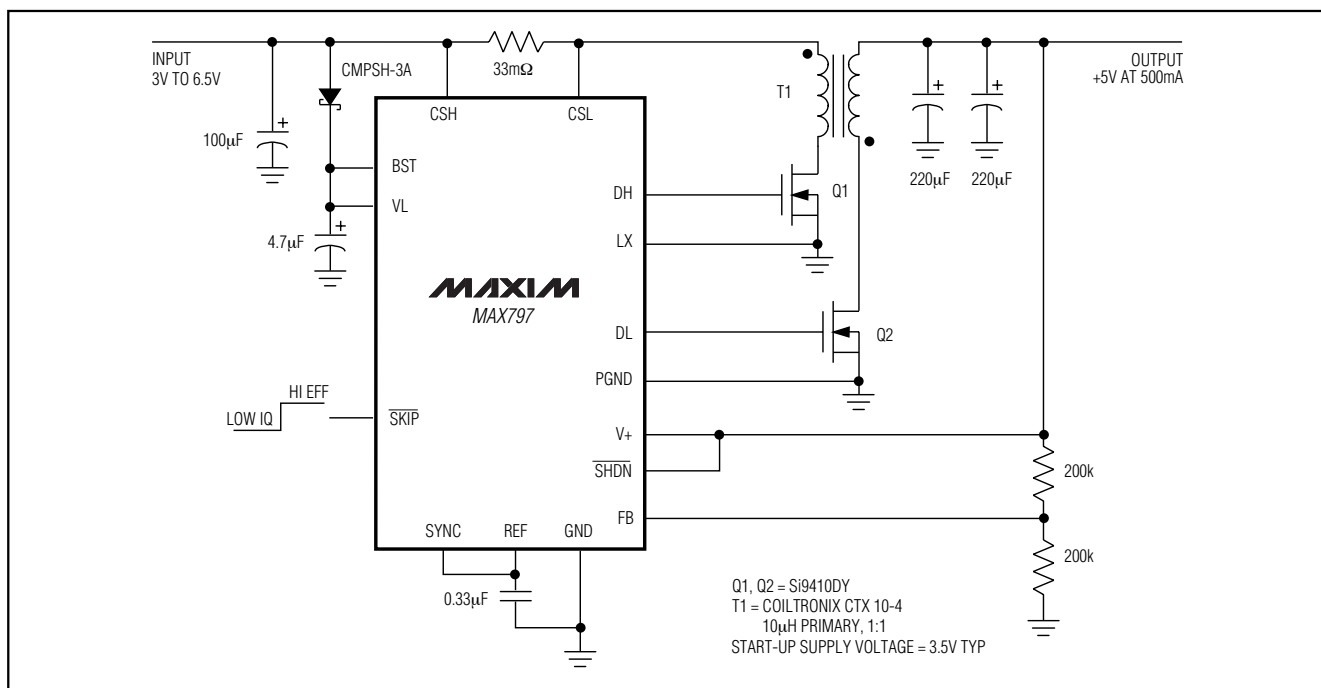


図17. 効率90%の低電圧PWMフライバックコンバータ(4セルから5V)

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

アプリケーション回路(続き)

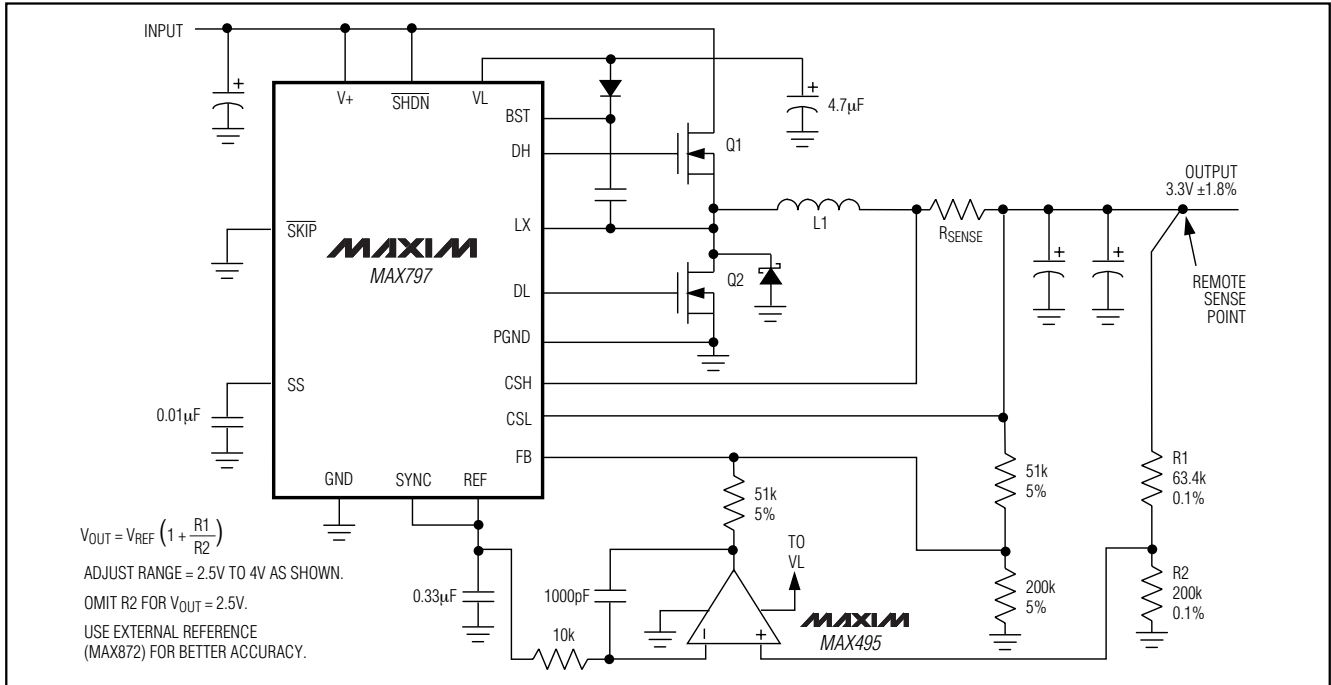


図18. 高精度の可変出力アプリケーション

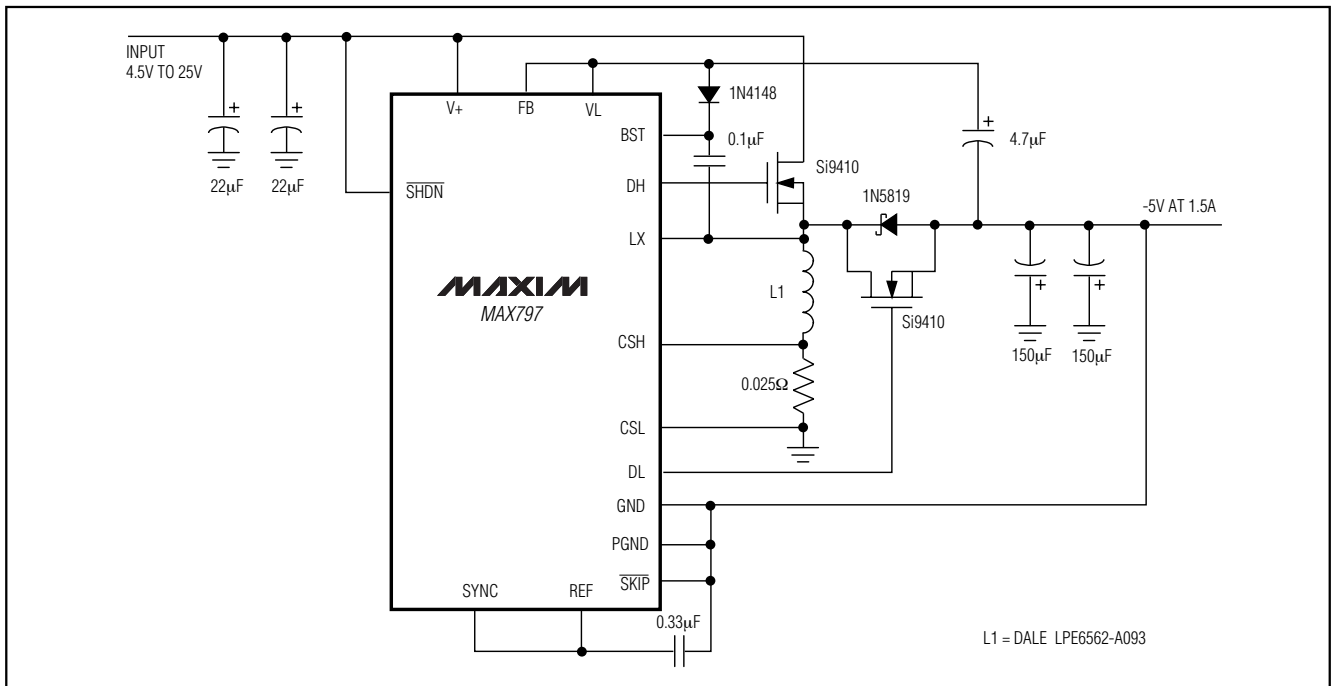


図19. マイナス出力(インバーティングトポロジー)電源

同期整流型 CPU電源用ステップダウンコントローラ

MAX796/MAX797/MAX799

アプリケーション回路(続き)

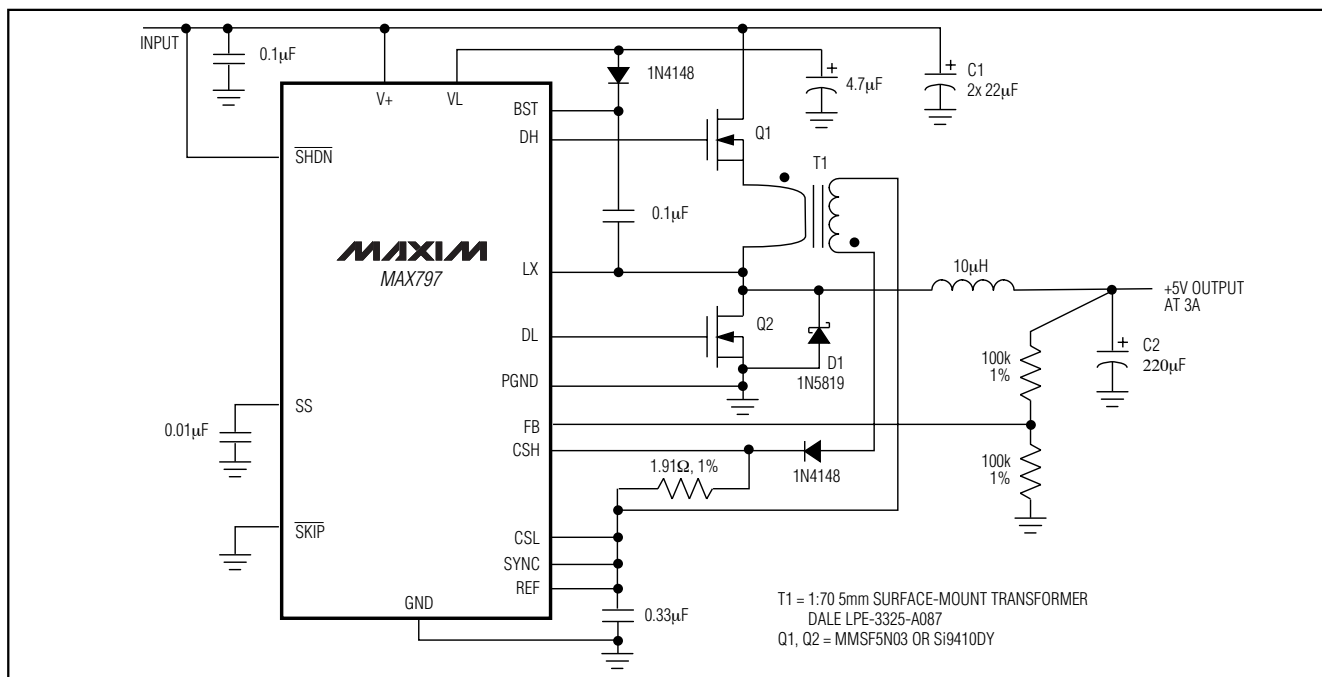


図20. 低損失SMT電流検出トランスを用いたバックコンバータ

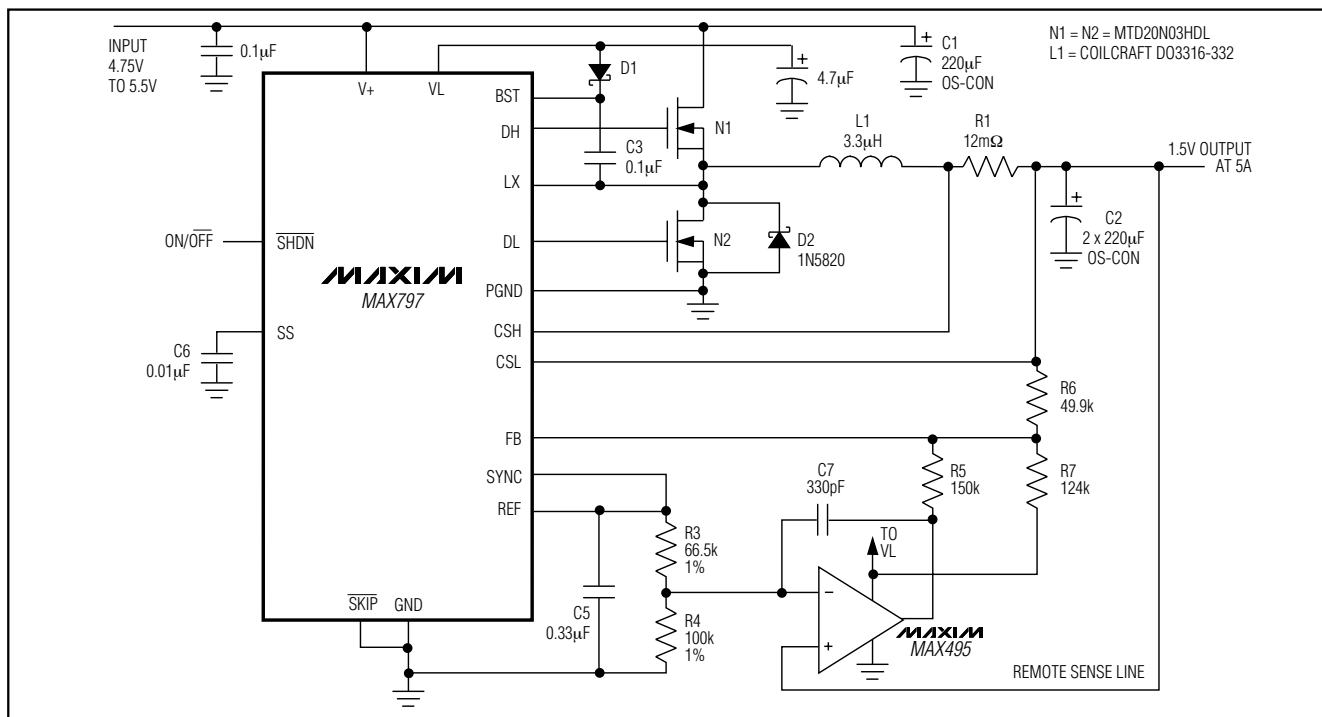


図21. 1.5V GTLバス終端電源

同期整流型 CPU電源用ステップダウンコントローラ

アプリケーション回路(続き)

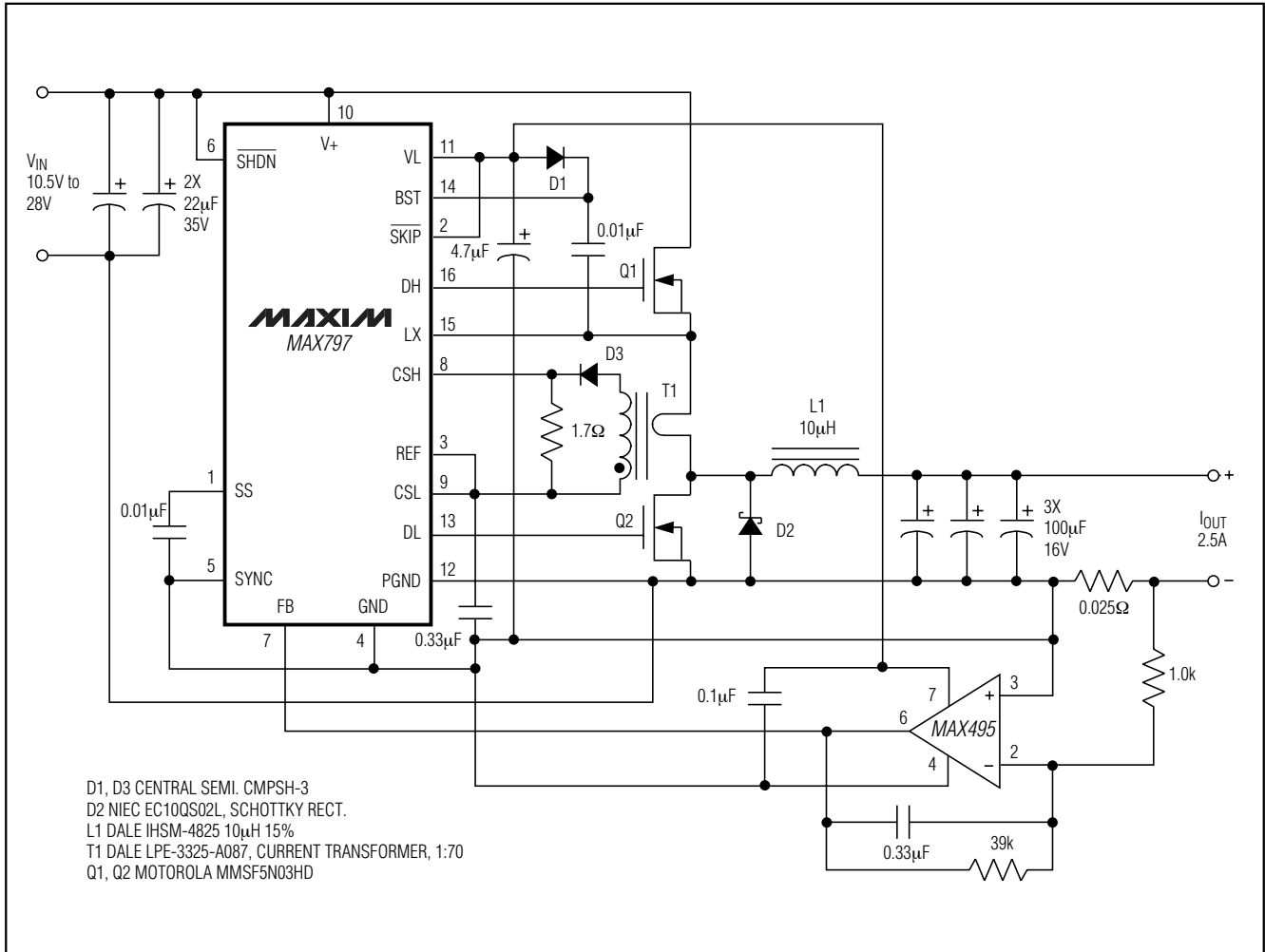


図22. バッテリー充電用電流ソース

MAX796/MAX797/MAX799

同期整流型 CPU電源用ステップダウンコントローラ

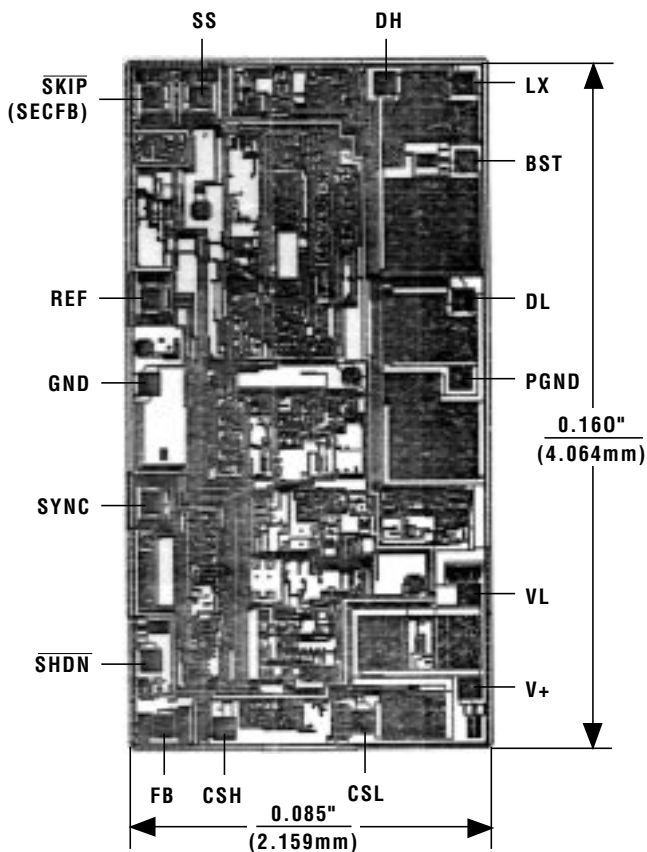
MAX796/MAX797/MAX799

型番(続き) _____

チップ構造図 _____

PART	TEMP. RANGE	PIN-PACKAGE
MAX797CPE	0°C to +70°C	16 Plastic DIP
MAX797CSE	0°C to +70°C	16 Narrow SO
MAX797C/D	0°C to +70°C	Dice*
MAX797EPE	-40°C to +85°C	16 Plastic DIP
MAX797ESE	-40°C to +85°C	16 Narrow SO
MAX797MJE	-55°C to +125°C	16 CERDIP
MAX799CPE	0°C to +70°C	16 Plastic DIP
MAX799CSE	0°C to +70°C	16 Narrow SO
MAX799C/D	0°C to +70°C	Dice*
MAX799EPE	-40°C to +85°C	16 Plastic DIP
MAX799ESE	-40°C to +85°C	16 Narrow SO
MAX799MJE	-55°C to +125°C	16 CERDIP

*Contact factory for dice specifications



() ARE FOR MAX796/MAX799 ONLY.

TRANSISTOR COUNT: 913

SUBSTRATE CONNECTED TO GND