



MICROCHIP

MCP4821/MCP4822

12ビットDAC、V_{REF} 内蔵、SPI™ インターフェース

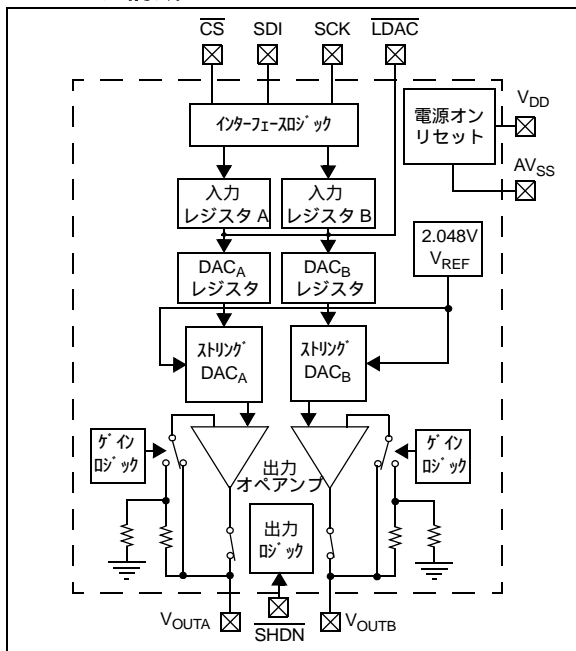
特徴

- 12ビット分解能
- ± 0.2 LSB DNL (typ.)
- ± 2 LSB INL (typ.)
- シングル (MCP4822) デュアルチャネル (MCP4821)
- レールツーレール出力
- 20 MHz クロックまで可能な SPI™ インターフェース
- LDACピンで同時ラッチのデュアルDAC(MCP4822)
- 4.5 μ s の高速セトリングタイム
- 1倍と2倍の出力ゲイン選択可能
- 2.048V のバンドギャップ電圧リファレンス内蔵
- V_{REF} の温度係数は 50 ppm/°C
- 2.7V ~ 5.5V の単電源動作
- 広い動作温度範囲: -40°C ~ +125°C

応用例

- 直流値設定やオフセット調整
- センサーの校正
- 設定可能で正確なリファレンス電圧
- 携帯器具 (電池電源)
- 光通信機器の校正

ブロック構成



概要

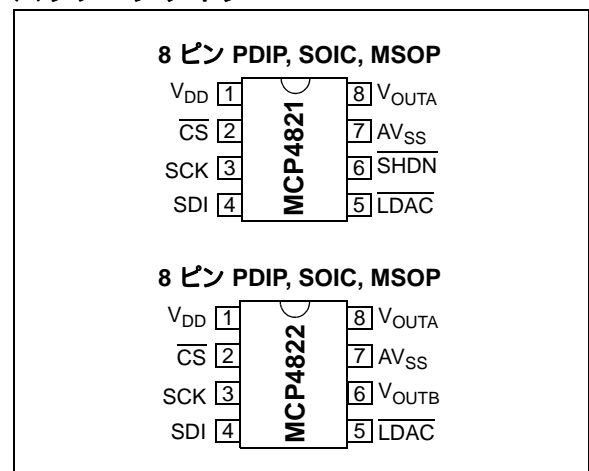
マイクロチップテクノロジ社のMCP482Xデバイスは、2.7Vから5.5V動作、低電力、低いDNLという12ビットデジタルアナログコンバータ(DAC)で、内蔵バンドギャップ電圧リファレンス、選択可能なゲイン2倍の出力バッファアンプ、シリアル周辺インターフェース(SPI™)を持っています。

MCP482XファミリのDACは、高精度で低ノイズ特性です。信号(温度や圧力、湿度など)の校正や補正を必要とする工業用途に適しています。

MCP482X デバイスは広い温度範囲で使用可能で、PDIP, SOIC, MSOP パッケージがあります。

MCP482X デバイスは抵抗ストリング構成を採用していますので、もともとDNL誤差が低く、温度係数比も低く、高速のセトリングタイムという特長を持っています。MCP482Xファミリは、レジスタがダブルバッファになっていて、LDACピンによって同時更新ができます。さらにこれらには電源オンリセット回路(POR)が組み込まれていて、電源オン動作を安定にしています。

パッケージタイプ



MCP4821/MCP4822

1.0 電気的特性

絶対最大定格 †

V _{DD}	6.5V
全入出力.....	AV _{SS} - 0.3V ~ V _{DD} + 0.3V
入力ピンの電流.....	±2 mA
電源ピンの電流.....	±50 mA
出力ピンの電流.....	±25 mA
保存温度.....	-65°C ~ +150°C
動作時周囲温度.....	-55°C ~ +125°C
全ピンの ESD 保護.....	≥ 4 kV (HBM), ≥ 400V (MM)
最大接合部温度 (T _J).....	+150°C

† 注意: 左記の「最大定格」を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを規定するものであり、この仕様の動作条件に記載する規定値以上のデバイス動作を定めたものではありません。長時間デバイスを最大定格状態にすると、デバイスの信頼性に影響を与えることがあります。

5V AC/DC 特性

電気的仕様: 特に示されていない限り, V_{DD} = 5V, AV_{SS} = 0V, V_{REF} = 2.048V, 出力バッファゲイン (G) = 2x, R_L = 5 kΩ で GND へ, C_L = 100 pF, T_A = -40 ~ +85°C、標準値は +25°C での値

パラメータ	記号	Min	Typ	Max	単位	条件
電源規格						
入力電圧	V _{DD}	2.7	—	5.5		
入力電流 - MCP4821 - MCP4822	I _{DD}	—	330 415	400 750	μA	デジタル入力はグランド接続、出力負荷なし、コード = 0x000
ハードウェアシャットダウン電流	I _{SHDN}	—	0.3	2	μA	
ソフトウェアシャットダウン電流	I _{SHDN_SW}	—	3.3	6	μA	
電源オンリセットスレッシュホールド	V _{POR}	—	2.0	—	V	
DC 精度						
分解能	n	12	—	—	ビット	
INL エラー	INL	-12	±2	12	LSB	
DNL (注 1)	DNL	-0.75	±0.2	+0.75	LSB	デバイスはモノトニック (単調)
オフセットエラー	V _{OS}	-1	±0.02	1	% of FSR	コード = 0x000h
オフセットエラー温度係数	V _{OS} /°C	—	0.16	—	ppm/°C	-45°C ~ 25°C
		—	-0.44	—	ppm/°C	+25°C ~ 85°C
ゲインエラー	g _E	-2	-0.10	2	% of FSR	コード 0xFFFFh, オフセットエラー含まず
ゲインエラー温度係数	ΔG/°C	—	-3	—	ppm/°C	
内蔵電圧リファレンス (V_{REF})						
標準リファレンス電圧	V _{REF}	2.008	2.048	2.088	V	G = 1x でコード = 0xFFFFh のときの V _{OUTA}
温度係数 (注 1)	ΔV _{REF} /°C	—	125	325	ppm/°C	-40°C ~ 0°C
		—	0.25	0.65	LSB/°C	-40°C ~ 0°C
		—	45	160	ppm/°C	0°C ~ +85°C
		—	0.09	0.32	LSB/°C	0°C ~ +85°C
出力ノイズ (V _{REF} ノイズ)	e _{NREF} (0.1-10 Hz)	—	290	—	μV _{p-p}	コード = 0xFFFFh, G = 1
出力ノイズ密度	e _{NREF} (1 kHz)	—	1.2	—	μV/√Hz	コード = 0xFFFFh, G = 1
	e _{NREF} (10 kHz)	—	1.0	—	μV/√Hz	コード = 0xFFFFh, G = 1
1/f コーナー周波数	f _{CORNER}	—	400	—	Hz	

- 注 1: 設計値, 製品テストせず
2: 測定限界以下

5V AC/DC 特性 (CONTINUED)

電氣的仕様: 特に示されていない限り, $V_{DD} = 5V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$, 出力バッファゲイン (G) = 2x, $R_L = 5\text{ k}\Omega$ で GND へ, $C_L = 100\text{ pF}$, $T_A = -40 \sim +85^\circ\text{C}$ 、標準値は $+25^\circ\text{C}$ での値

パラメータ	記号	Min	Typ	Max	単位	条件
出力アンブ						
出力スイング	V_{OUT}	—	0.010 to $V_{DD} - 0.040$	—		$V_{OUT} = 10\text{ mV} \sim (V_{DD} - 40\text{ mV})$ の範囲で精度は 1 LSB より良い
位相マージン	PM	—	66	—	°	
スルーレート	SR	—	0.55	—	V/ μs	
短絡電流	I_{SC}	—	15	24	mA	
セトリングタイム	$t_{SETTLING}$	—	4.5	—	μs	フルスケールの 1/4 から 3/4 で終値が 1/2 LSB 以下
動特性						
DAC 間クロストーク		—	<10	—	nV-s	注 2
上位コード遷移時グリッチ		—	45	—	nV-s	1 LSB で最上位まで桁上げする時 (0111...1111 から 1000...0000)
デジタルフィードスルー		—	<10	—	nV-s	注 2
アナログクロストーク		—	<10	—	nV-s	注 2

- 注 1: 設計値, 製品テストせず
 注 2: 測定限界以下

3V AC/DC 特性

電氣的仕様: 特に示されていない限り, $V_{DD} = 3V$, $AV_{SS} = 0V$, $V_{REF} = 2.048V$ 外部, 出力バッファゲイン (G) = 1x, $R_L = 5\text{ k}\Omega$ で GND へ, $C_L = 100\text{ pF}$, $T_A = -40 \sim +85^\circ\text{C}$ 、標準値は 25°C での値

パラメータ	記号	Min	Typ	Max	単位	条件
電源規格						
入力電圧	V_{DD}	2.7	—	5.5		
入力電流 - MCP4821 - MCP4822	I_{DD}	—	300 415	400 750	μA	デジタル入力はグランド接続, 出力負荷なし, コード = 0x000
ハードウェアシャットダウン電流	I_{SHDN}	—	0.25	2	μA	
ソフトウェアシャットダウン電流	I_{SHDN_SW}	—	2	6	μA	
電源オンリセットスレッシュホールド	V_{POR}	—	2.0	—	V	
DC 特性						
分解能	n	12	—	—	Bits	
INL エラー	INL	-12	± 3	12	LSB	
DNL (注 1)	DNL	-0.75	± 0.3	0.75	LSB	デバイスはモノトニック (単調)
オフセットエラー	V_{OS}	-1	± 0.02	1	% of FSR	コード 0x000h
オフセットエラー 温度係数	$V_{OS}/^\circ\text{C}$	—	0.5 -0.77	—	ppm/ $^\circ\text{C}$	-45 $^\circ\text{C} \sim +25^\circ\text{C}$ +25 $^\circ\text{C} \sim +85^\circ\text{C}$
ゲインエラー	g_E	-2	-0.15	2	% of FSR	コード 0xFFFFh, オフセットエラー含まず
ゲインエラー温度係数	$\Delta G/^\circ\text{C}$	—	-3	—	ppm/ $^\circ\text{C}$	

- 注 1: 設計値, 製品テストせず
 注 2: 測定限界以下

MCP4821/MCP4822

3V AC/DC 特性 (CONTINUED)

電氣的仕様：特に示されていない限り， $V_{DD} = 3V$ ， $AV_{SS} = 0V$ ， $V_{REF} = 2.048V$ 外部，出力バッファゲイン (G) = 1x， $R_L = 5\text{ k}\Omega$ で GND へ， $C_L = 100\text{ pF}$ ， $T_A = -40 \sim +85^\circ\text{C}$ 、標準値は 25°C での値

パラメータ	記号	Min	Typ	Max	単位	条件
内蔵電圧リファレンス (V_{REF})						
標準リファレンス電圧	V_{REF}	2.008	2.048	2.088	V	G = 1x でコード = 0xFFFFh のときの V_{OUTA}
温度係数 (注 1)	$\Delta V_{REF}/^\circ\text{C}$	—	125	325	ppm/ $^\circ\text{C}$	$-40^\circ\text{C} \sim 0^\circ\text{C}$
		—	0.25	0.65	LSB/ $^\circ\text{C}$	$-40^\circ\text{C} \sim 0^\circ\text{C}$
		—	45	160	ppm/ $^\circ\text{C}$	$0^\circ\text{C} \sim +85^\circ\text{C}$
		—	0.09	0.32	LSB/ $^\circ\text{C}$	$0^\circ\text{C} \sim +85^\circ\text{C}$
出力ノイズ (V_{REF} ノイズ)	E_{NREF} (0.1-10 Hz)	—	290	—	μV_{p-p}	コード = 0xFFFFh, G = 1
出力ノイズ密度	e_{NREF} (1 kHz)	—	1.2	—	$\mu\text{V}/\sqrt{\text{Hz}}$	コード = 0xFFFFh, G = 1
	e_{NREF} (10 kHz)	—	1.0	—	$\mu\text{V}/\sqrt{\text{Hz}}$	コード = 0xFFFFh, G = 1
1/f コーナー周波数	f_{CORNER}	—	400	—	Hz	
出力アンプ						
出力シング	V_{OUT}	—	0.010 to $V_{DD} - 0.040$	—		$V_{OUT} = 10\text{ mV} \sim (V_{DD} - 40\text{ mV})$ で 1 LSB より精度は良い
位相マージン	PM	—	66	—	°	
スルーレート	SR	—	0.55	—	V/ μs	
短絡電流	I_{SC}	—	14	24	mA	
セトリングタイム	$t_{SETTLING}$	—	4.5	—	μs	フルスケールの 1/4 から 3/4 で 終値が 1/2 LSB 以下
動特性						
DAC 間のクロストーク		—	<10	—	nV-s	注 2
上位コード遷移時グリッジ		—	45	—	nV-s	1 LSB で最上位まで桁上げする時 (0111...1111 から 1000...0000)
デジタルフィードスルー		—	<10	—	nV-s	注 2
アナログクロストーク		—	<10	—	nV-s	注 2

注 1: 設計値，製品テストせず
注 2: 測定限界以下。

5V 温度拡張品特性

電氣的仕様：特に示されていない限り， $V_{DD} = 5V$ ， $AV_{SS} = 0V$ ， $V_{REF} = 2.048V$ ，出力バッファゲイン (G) = 2x， $R_L = 5\text{ k}\Omega$ で GND へ， $C_L = 100\text{ pF}$ 、標準値は $+125^\circ\text{C}$ での測定またはシミュレーションによる

パラメータ	記号	Min	Typ	Max	単位	条件
電源規格						
入力電圧	V_{DD}	2.7	—	5.5		
入力電流 - MCP4821 - MCP4822	I_{DD}	—	350 440	—	μA	デジタル入力はグランド接続， 出力負荷なし，コード = 0x000
ハードウェアシャットダウン電流	I_{SHDN}	—	1.5	—	μA	
ソフトウェアシャットダウン電流	I_{SHDN_SW}	—	5	—	μA	
電源オンリセットスレッシュ ホールド	V_{POR}	—	1.85	—	V	
DC 特性						
分解能	n	12	—	—	Bits	
INL エラー	INL	—	± 4	—	LSB	

注 1: 設計値，製品テストせず
注 2: 計測限界以下。

5V 温度拡張品特性 (CONTINUED)

電氣的仕様：特に示されていない限り， $V_{DD} = 5V$ ， $AV_{SS} = 0V$ ， $V_{REF} = 2.048V$ ，出力バッファゲイン (G) = $2x$ ， $R_L = 5\text{ k}\Omega$ で GND へ， $C_L = 100\text{ pF}$ ，標準値は $+125^\circ\text{C}$ での測定またはシミュレーションによる

パラメータ	記号	Min	Typ	Max	単位	条件
DNL (注 1)	DNL	—	± 0.25	—	LSB	デバイスはモノトニック (単調)
オフセットエラー	V_{OS}	—	± 0.02	—	% of FSR	Code 0x000h
オフセットエラー温度係数	$V_{OS}/^\circ\text{C}$	—	-5	—	ppm/ $^\circ\text{C}$	$+25^\circ\text{C} \sim +125^\circ\text{C}$
ゲインエラー	g_E	—	-0.10	—	% of FSR	コード 0xFFFFh，オフセットエラーは含まず
ゲインエラー温度係数	$\Delta G/^\circ\text{C}$	—	-3	—	ppm/ $^\circ\text{C}$	
内蔵電圧リファレンス (V_{REF})						
標準リファレンス電圧	V_{REF}	—	2.048	—	V	$G = 1x$ でコード = 0xFFFFh のときの V_{OUTA}
温度係数 (注 1)	$\Delta V_{REF}/^\circ\text{C}$	—	125	—	ppm/ $^\circ\text{C}$	-40°C から 0°C
		—	0.25	—	LSB/ $^\circ\text{C}$	$-40^\circ\text{C} \sim 0^\circ\text{C}$
		—	45	—	ppm/ $^\circ\text{C}$	$0^\circ\text{C} \sim +85^\circ\text{C}$
		—	0.09	—	LSB/ $^\circ\text{C}$	$0^\circ\text{C} \sim +85^\circ\text{C}$
出力ノイズ (V_{REF} ノイズ)	E_{NREF} (0.1 - 10 Hz)	—	290	—	μV_{p-p}	コード = 0xFFFFh， $G = 1$
出力ノイズ密度	e_{NREF} (1 kHz)	—	1.2	—	$\mu\text{V}/\sqrt{\text{Hz}}$	コード = 0xFFFFh， $G = 1$
	e_{NREF} (10 kHz)	—	1.0	—	$\mu\text{V}/\sqrt{\text{Hz}}$	コード = 0xFFFFh， $G = 1$
1/f コーナー周波数	f_{CORNER}	—	400	—	Hz	
出力アンプ						
出力スイング	V_{OUT}	—	0.010 to $V_{DD} - 0.040$	—		$V_{OUT} = 10\text{ mV} \sim (V_{DD} - 40\text{ mV})$ で 1 LSB より精度は良い
位相マージン	PM	—	66	—	$^\circ$	
スルーレート	SR	—	0.55	—	V/ μs	
短絡電流	I_{SC}	—	17	—	mA	
セトリングタイム	$t_{SETTLING}$	—	4.5	—	μs	フルスケールの 1/4 から 3/4 で 終値が 1/2 LSB 以下
動特性						
DAC 間のクロストーク		—	<10	—	nV-s	注 2
上位コード遷移時グリッジ		—	45	—	nV-s	1 LSB で最上位まで桁上げする時 (0111...1111 から 1000...0000)
デジタルフィードスルー		—	<10	—	nV-s	注 2
アナログクロストーク		—	<10	—	nV-s	注 2

- 注 1: 設計値，製品テストせず
注 2: 計測限界以下。

MCP4821/MCP4822

AC 特性 (SPI™ タイミング特性)

電氣的仕様：特に示されていない限り、 $V_{DD} = 2.7V - 5.5V$, $T_A = -40 \sim +125^\circ C$.
標準値は $+25^\circ C$ での値

パラメータ	記号	Min	Typ	Max	単位	条件
シュミットトリガ High レベル 入力電圧 (全デジタル入力ピン)	V_{IH}	$0.7 V_{DD}$	—	—	V	
シュミットトリガ Low レベル 入力電圧 (全デジタル入力ピン)	V_{IL}	—	—	$0.2 V_{DD}$	V	
シュミットトリガ入力のヒステリシス	V_{HYS}	—	$0.05 V_{DD}$	—		
入力漏れ電流	$I_{LEAKAGE}$	-1	—	1	μA	$\overline{SHDN} = \overline{LDAC} = \overline{CS} = \overline{SDI} =$ $SCK = V_{DD}$ または AV_{SS}
デジタルピン特性 (全デジタル入力ピン)	$C_{IN},$ C_{OUT}	—	10	—	pF	$V_{DD} = 5.0V$, $T_A = +25^\circ C$, $f_{CLK} = 1 MHz$ (注 1)
クロック周波数	F_{CLK}	—	—	20	MHz	$T_A = +25^\circ C$ (注 1)
クロック High 時間	t_{HI}	15	—	—	ns	注 1
クロック Low 時間	t_{LO}	15	—	—	ns	注 1
最初の CLK 立上がりエッジ前 の \overline{CS} の Low 期間	t_{CSSR}	40	—	—	ns	CLK の High 変化は \overline{CS} が Low のとき のみ有効 (注 1)
データ入力セットアップ時間	t_{SU}	15	—	—	ns	注 1
データ入力保持時間	t_{HD}	10	—	—	ns	注 1
SCK 立上がりから \overline{CS} 立上がり りまでの保持時間	t_{CHS}	15	—	—	ns	注 1
\overline{CS} High 時間	t_{CSH}	15	—	—	ns	注 1
\overline{LDAC} パルス幅	t_{LD}	100	—	—	ns	注 1
\overline{LDAC} セットアップ時間	t_{LS}	40	—	—	ns	注 1
\overline{CS} の立下がりまでの SCK のア イドル時間	t_{IDLE}	40	—	—	ns	注 1

注 1: 設計値であり、特性は実測により把握済み。製品テストせず

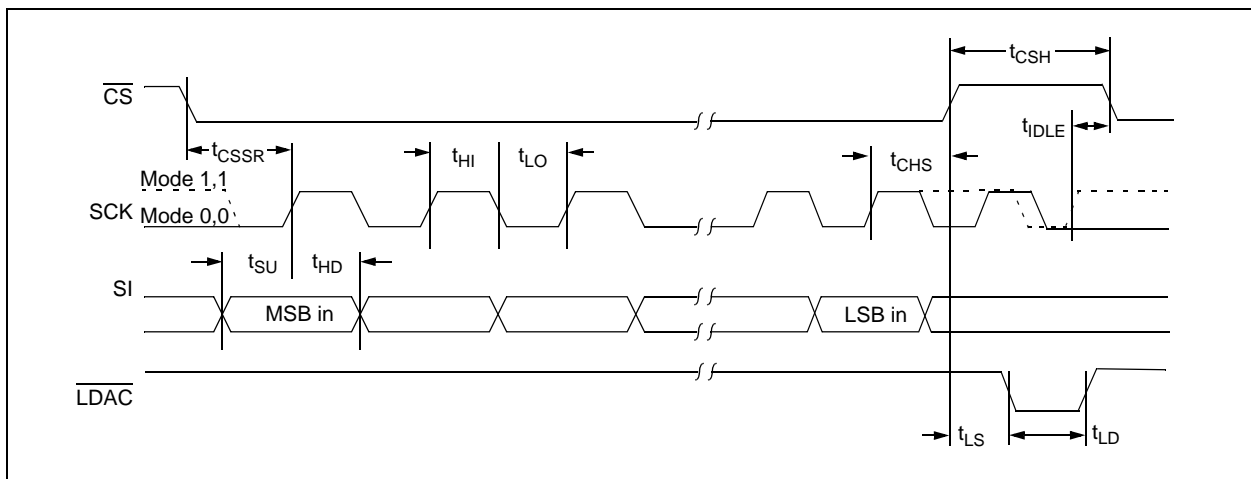


図 1-1: SPI I 入力タイミング

温度特性

電氣的仕様：特に示されていない限り， $V_{DD} = +2.7V \sim +5.5V$, $A_{V_{SS}} = GND$.

パラメータ	記号	Min	Typ	Max	単位	条件
温度範囲						
温度範囲仕様	T_A	-40	—	+125	°C	
動作温度範囲	T_A	-40	—	+125	°C	注 1
保存温度範囲	T_A	-65	—	+150	°C	
パッケージ熱抵抗						
熱抵抗，8-Lead PDIP	θ_{JA}	—	85	—	°C/W	
熱抵抗，8-Lead SOIC	θ_{JA}	—	163	—	°C/W	
熱抵抗，8-Lead MSOP	θ_{JA}	—	206	—	°C/W	

注 1: MCP482X の DAC ファミリは この拡張温度範囲を超えても動作しますが、特性は悪化します。
この範囲での動作では T_J が +150 という最大接合部温度を超えてはなりません。

MCP4821/MCP4822

2.0 典型的な特性グラフ

注： 以下の本項のグラフや表は、有限のサンプルの統計値に基づいており、情報提供のためだけのものです。ここに記述された性能特性は未テストか非保証です。いくつかのグラフや表では、仕様の動作範囲を超えています（例えば供給電源範囲外）従って保証範囲外です。

注： 特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $AV_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ， $\text{Gain} = 2$ ， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

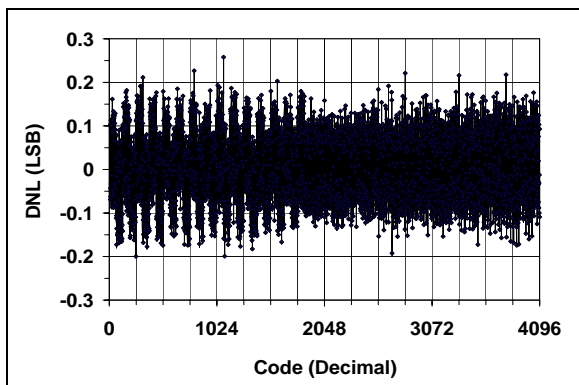


図 2-1: コードと DNL

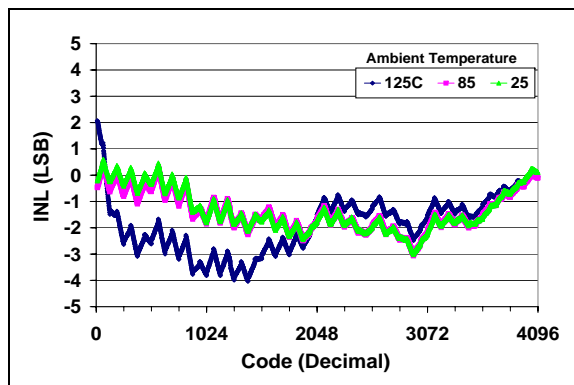


図 2-4: コードと周囲温度に対する INL

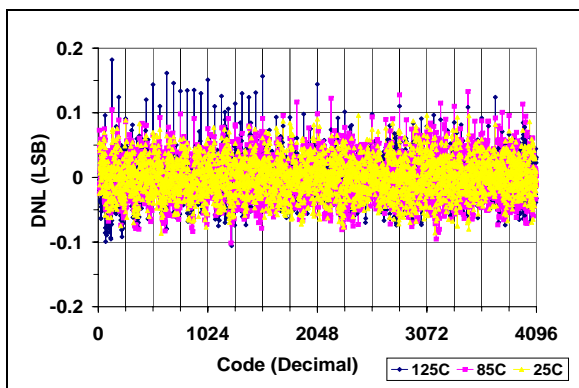


図 2-2: コードと周囲温度に対する DNL

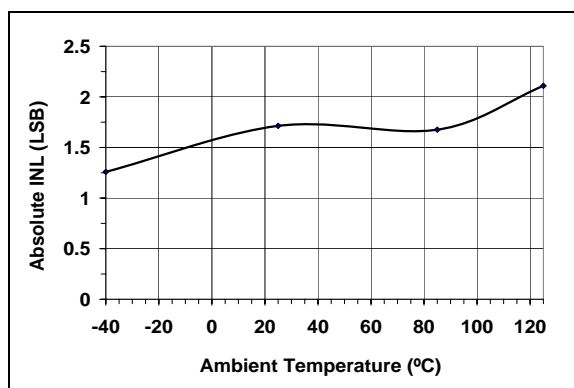


図 2-5: 周囲温度に対する絶対 INL

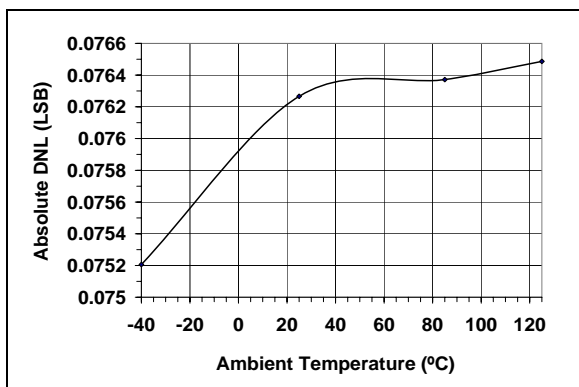


図 2-3: 周囲温度に対する絶対 DNL

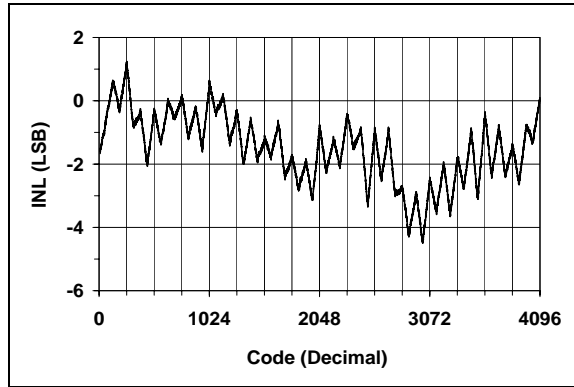


図 2-6: コード対 INL

MCP4821/MCP4822

注：特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $AV_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ， $\text{Gain} = 2$ ， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

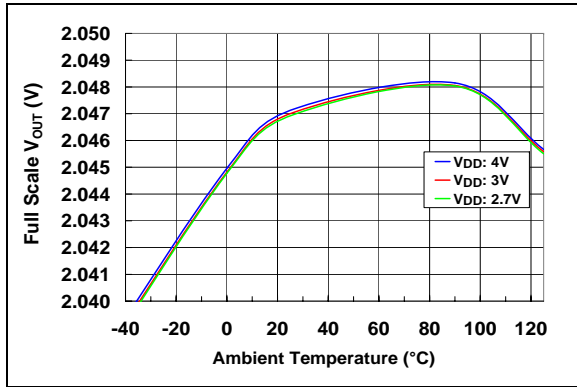


図 2-7: 周囲温度と V_{DD} に対する $G = 1$ (V_{REF}) のフルスケール V_{OUTA}

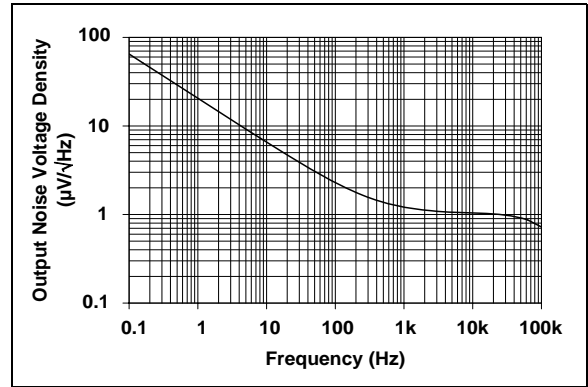


図 2-9: 周波数に対する出力ノイズ電圧密度 ($G = 1$ の V_{REF} ノイズ密度)

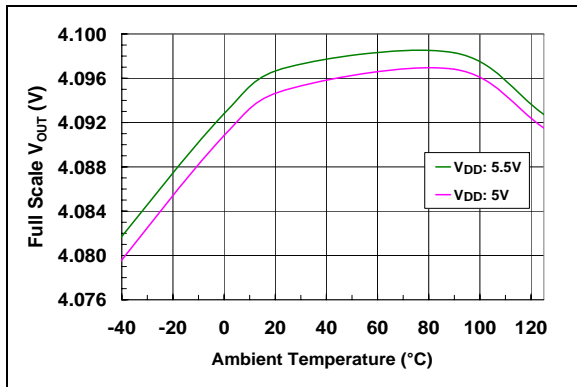


図 2-8: 周囲温度と V_{DD} に対する $G = 2$ ($2V_{REF}$) のフルスケール V_{OUTA}

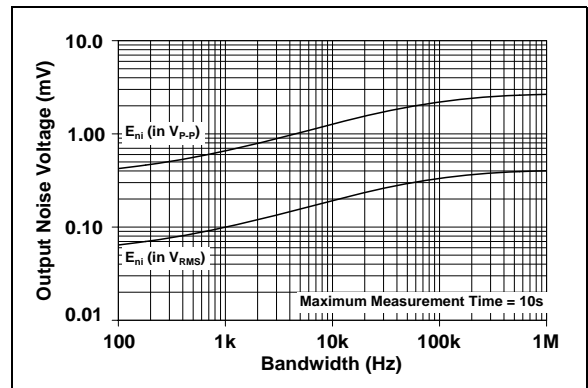


図 2-10: バンド幅に対する出力ノイズ電圧 ($G = 1$ の V_{REF} ノイズ電圧)

MCP4821/MCP4822

注：特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $AV_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ， $\text{Gain} = 2$ ， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

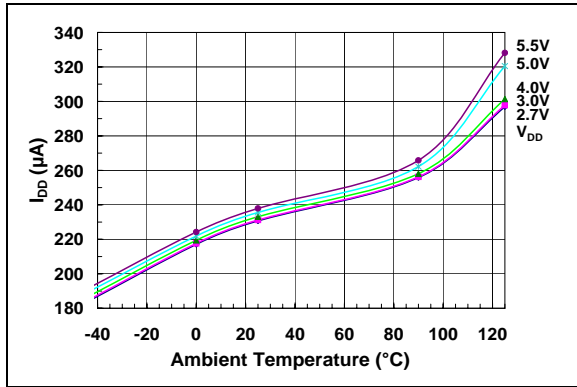


図 2-11: 周囲温度と V_{DD} に対する MCP4821 の I_{DD}

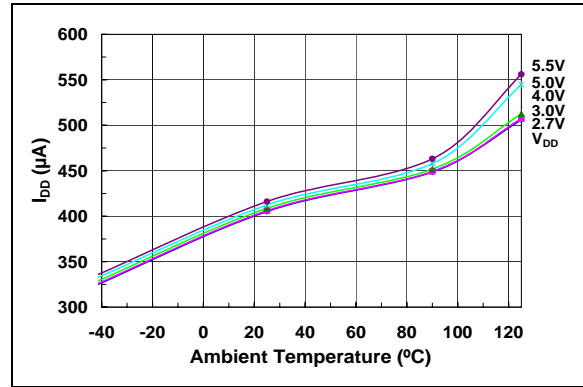


図 2-14: 周囲温度と V_{DD} に対する MCP4822 の I_{DD}

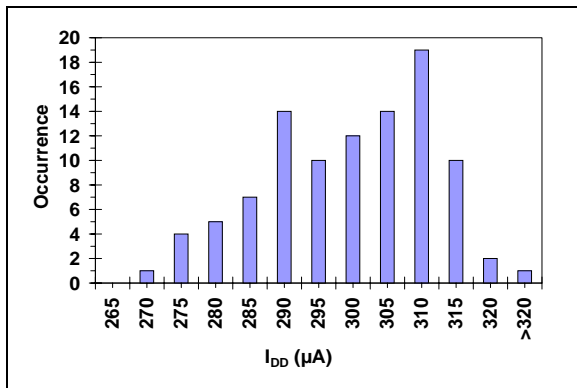


図 2-12: MCP4821 の I_{DD} ヒストグラム ($V_{DD} = 2.7\text{V}$)。

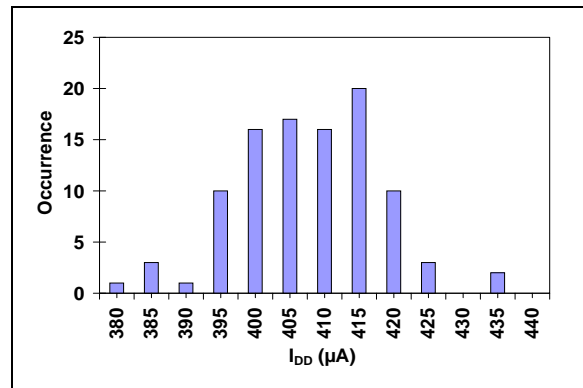


図 2-15: MCP4822 の I_{DD} ヒストグラム ($V_{DD} = 2.7\text{V}$)。

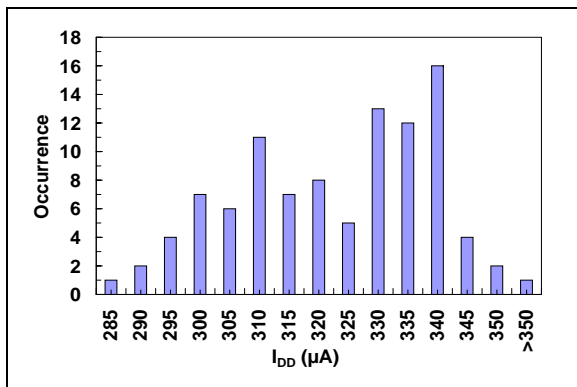


図 2-13: MCP4821 の I_{DD} ヒストグラム ($V_{DD} = 5.0\text{V}$)。

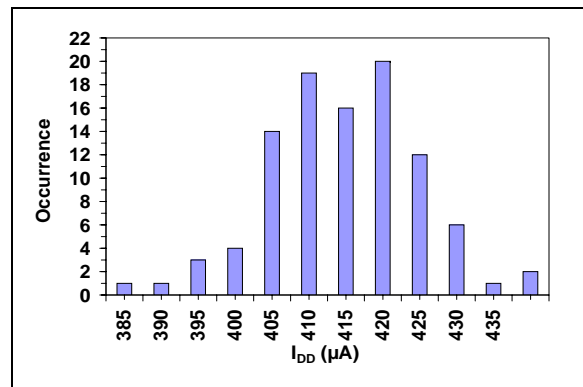


図 2-16: MCP4822 の I_{DD} ヒストグラム ($V_{DD} = 5.0\text{V}$)。

MCP4821/MCP4822

注：特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $V_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ， $\text{Gain} = 2$ ， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

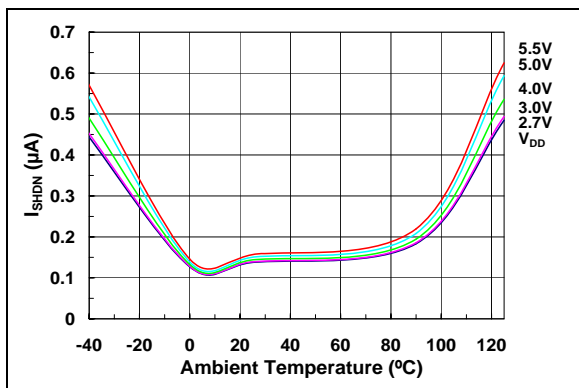


図 2-17: 周囲温度と V_{DD} に対するハードウェアシャットダウン電流

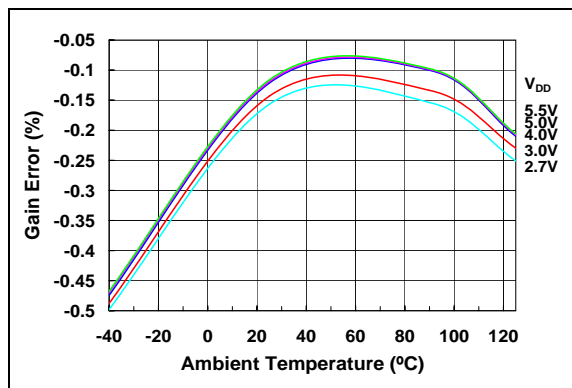


図 2-20: 周囲温度と V_{DD} に対するゲインエラー

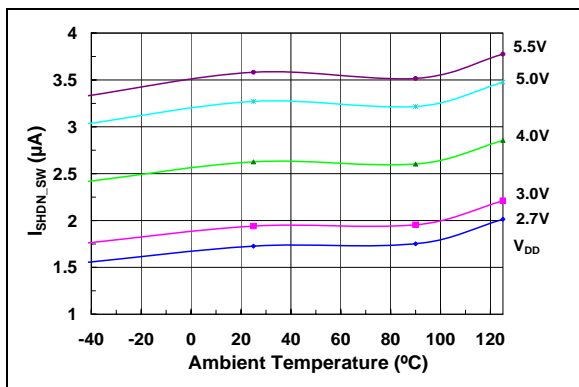


図 2-18: 周囲温度と V_{DD} に対するソフトウェアシャットダウン電流

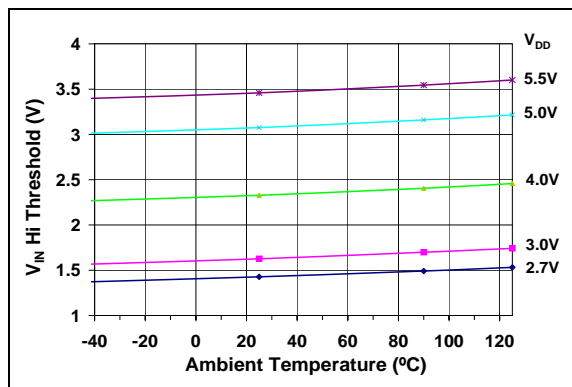


図 2-21: 周囲温度と V_{DD} に対する V_{IN} の High スレッシュホールド値

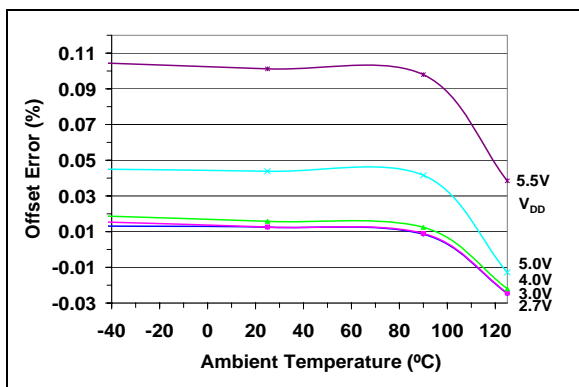


図 2-19: 周囲温度と V_{DD} に対するオフセットエラー

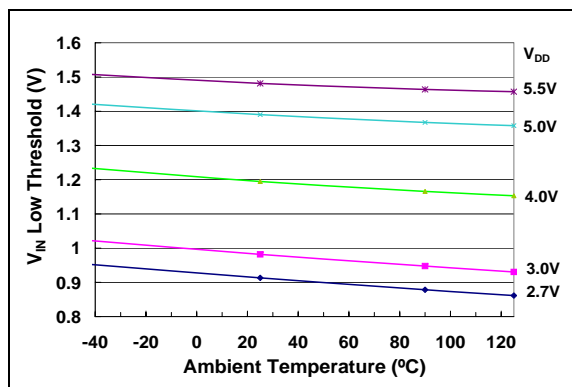


図 2-22: 周囲温度と V_{DD} に対する V_{IN} の Low スレッシュホールド値

MCP4821/MCP4822

注：特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $V_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ，Gain = 2， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

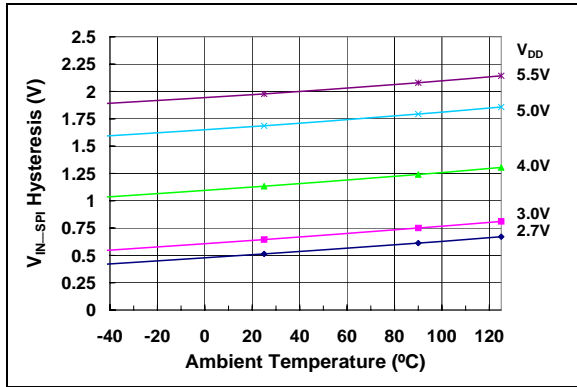


図 2-23: 周囲温度と V_{DD} に対する入力ヒステリシス

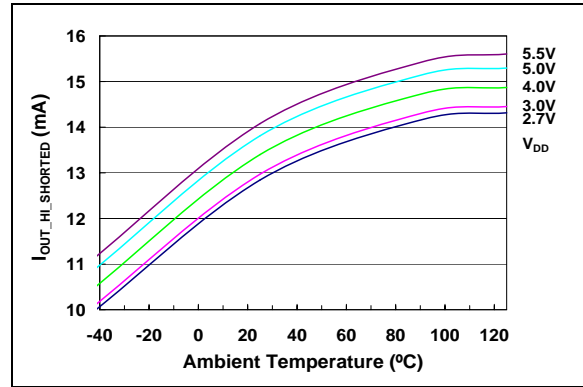


図 2-26: 周囲温度と V_{DD} に対する I_{OUT} High ショート電流

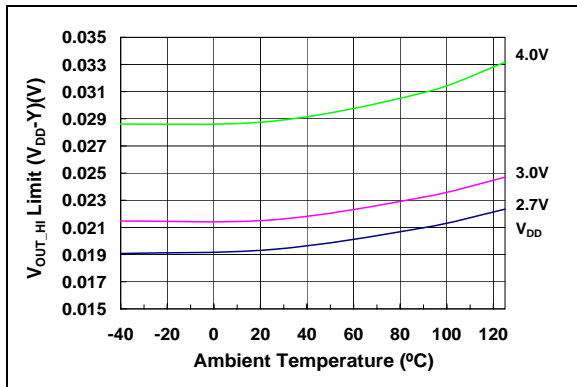


図 2-24: 周囲温度と V_{DD} に対する V_{OUT} の High 限界電圧

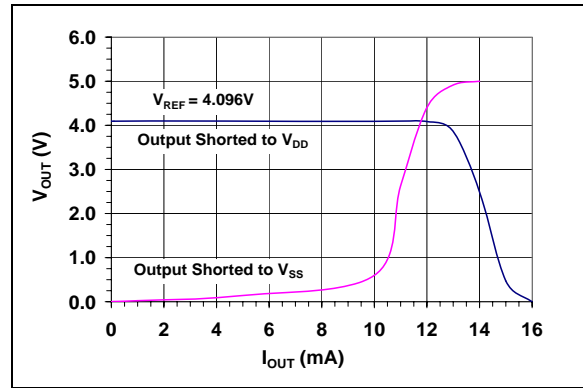


図 2-27: I_{OUT} 対 V_{OUT} ゲイン = 2 のとき

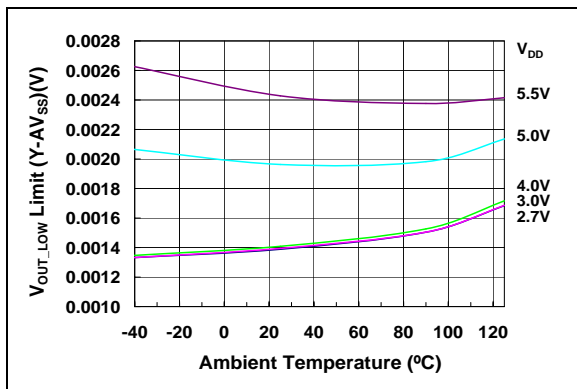


図 2-25: 周囲温度と V_{DD} に対する V_{OUT} の Low 限界電圧

MCP4821/MCP4822

注：特に示されていない限り， $T_A = +25^\circ\text{C}$ ， $V_{DD} = 5\text{V}$ ， $AV_{SS} = 0\text{V}$ ， $V_{REF} = 2.048\text{V}$ ， $\text{Gain} = 2$ ， $R_L = 5\text{ k}\Omega$ ， $C_L = 100\text{ pF}$ 。

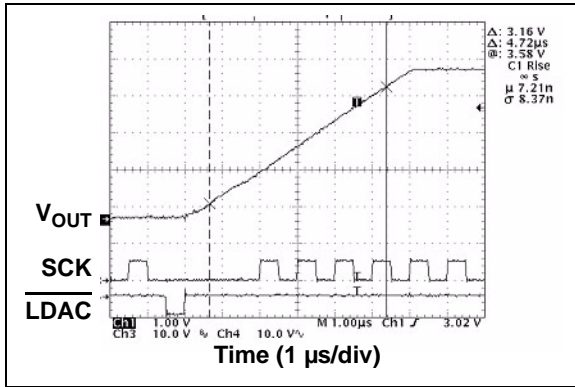


図 2-28: V_{OUT} の 100% の立上がり時間

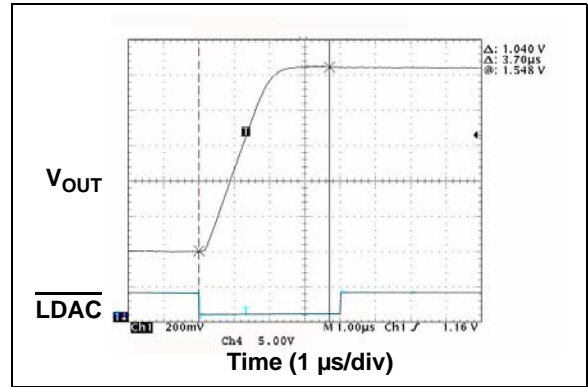


図 2-31: V_{OUT} の 25% - 75% の立上がり時間

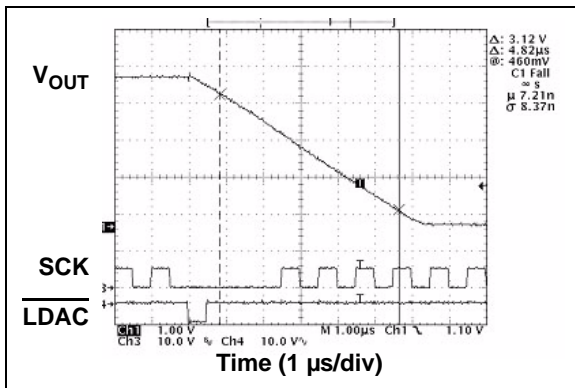


図 2-29: V_{OUT} の立下がり時間

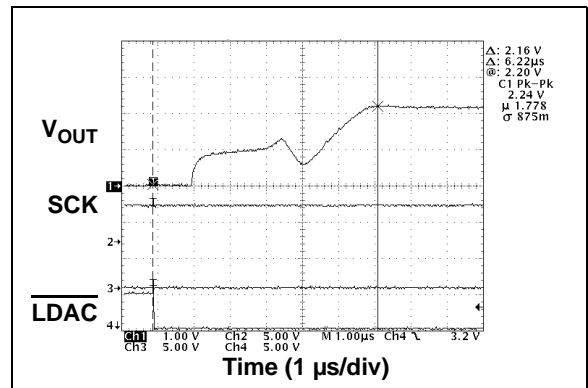


図 2-32: シャットダウンから出るときの V_{OUT} の立上がり時間

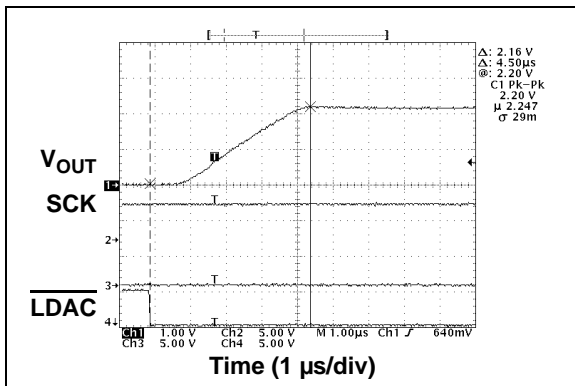


図 2-30: 50% までの V_{OUT} の立上がり時間

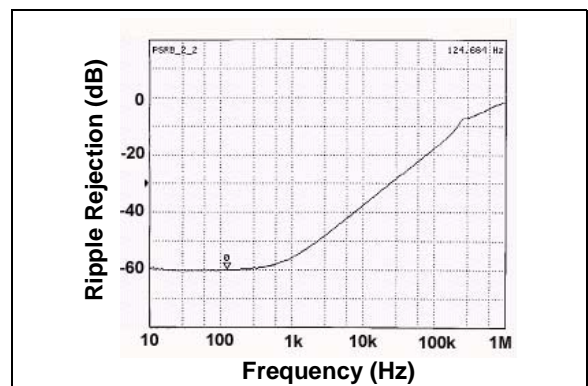


図 2-33: 周波数に対する PSRR

MCP4821/MCP4822

3.0 ピンの説明

表 3-1 に各ピンの説明を示します。

表 3-1: ピン機能一覧表

MCP4821 ピン No.	MCP4822 ピン No.	記号	機 能
1	1	V_{DD}	正電源供給入力 (2.7V ~ 5.5V)
2	2	\overline{CS}	チップ選択入力
3	3	SCK	シリアルクロック入力
4	4	SDI	シリアルデータ入力
5	5	\overline{LDAC}	シリアルラッチから出力ラッチへ DAC 設定を転送するための同期用入力
6	—	\overline{SHDN}	ハードウェアシャットダウン入力
—	6	V_{OUTB}	DAC _B 出力
7	7	AV_{SS}	アナロググランド
8	8	V_{OUTA}	DAC _A 出力

3.1 正電源供給入力 (V_{DD})

V_{DD} は正の電源の入力ピンです。入力電源供給は AV_{SS} からの相対値で 2.7V から 5.5V の範囲です。性能を最大にするため、 V_{DD} にデカップリング用コンデンサを付加することをお勧めします。

3.2 チップ選択 (\overline{CS})

\overline{CS} はチップ選択入力で、シリアルクロックとデータ機能を有効にするには Low 信号にする必要があります。

3.3 シリアルクロック入力 (SCK)

SCK は SPI 互換のシリアルクロック入力です。

3.4 シリアルデータ入力 (SDI)

SDI は SPI 互換のシリアルデータ入力です。

3.5 DAC ラッチ制御入力 (\overline{LDAC})

\overline{LDAC} (DAC ラッチ同期入力) の Low により、入力レジスタから DAC レジスタ (出力レジスタ) に転送されます。または、これを Low のままにすると、CS の立上がりエッジで転送するようにもできます。

3.6 ハードウェアシャットダウン入力 (\overline{SHDN})

\overline{SHDN} はハードウェアシャットダウン入力で、DAC を低消費電力のスタンバイモードにするには、この入力を Low にする必要があります。

3.7 DAC_x 出力 (V_{OUTA} , V_{OUTB})

V_{OUTA} と V_{OUTB} は DAC の出力です。DAC の出力アンプはこれらのピンを AV_{SS} から V_{DD} の範囲でドライブできます。

3.8 アナロググランド (AV_{SS})

AV_{SS} はアナロググランドピンです。

4.0 概説

MCP482X デバイスは電圧出力のストリング DAC です。このデバイスはレールツーレール出力アンプ、リファレンス電圧、シャットダウンとリセット制御回路を持っています。シリアル通信は SPI プロトコル形式となっています。MCP482X デバイスは 2.7V から 5.5V の電源で動作します。

このデバイスのコード化はバイナリコードで、式 4-1 で表される理想的な出力電圧を出力します。ここで、G は選択したゲイン (1x または 2x)、 D_N はデジタル入力値、 n は分解能のビット数 ($n = 12$) を表します。

式 4-1: 出力電圧

$$V_{OUT} = \frac{2.048V \cdot G \cdot D_N}{2^n}$$

1 LSB は連続する 2 つのコードの理想的な電位差です。表 4-1 に LSB の計算の仕方を示します。

表 4-1: LSB サイズ

デバイス	ゲイン	LSB サイズ
MCP482X	1x	2.048V/4096
MCP482X	2x	4.096V/4096

4.0.1 INL 精度

このデバイスの INL エラーとは、理想的なコード遷移と、対応する実際の遷移との間の最大偏差を意味しています。このときオフセットとゲインエラーはないものとします。理想的な変換点は、0x000 と 0xFFFF の両端を結ぶ直線上にあります。図 4-1 を参照。

正の INL とは変換結果が理想より大きいことを表し、負の INL とは理想より小さいことを表します。

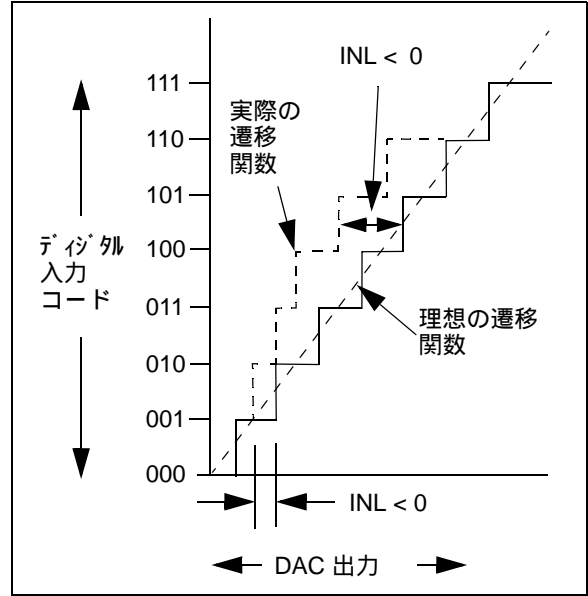


図 4-1: INL 精度

4.0.2 DNL 精度

DNL エラーとは、コード幅の理想と実際との誤差を表します。DNL エラーゼロというのはすべてのコードがぴったり 1 LSB の幅になっているということです。

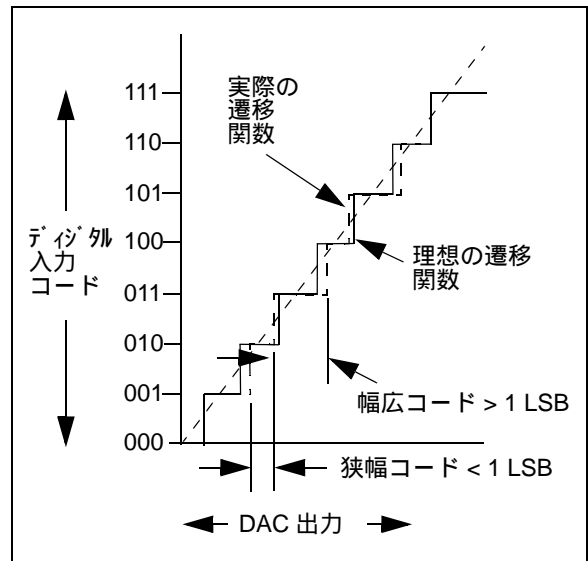


図 4-2: DNL 精度

4.0.3 オフセットエラー

オフセットエラーとは、デジタル入力コードがゼロのときの出力のゼロボルトからの偏差のことをいいます。

4.0.4 ゲインエラー

ゲインエラーとは、理想的な出力である $V_{REF} - 1 \text{ LSB}$ からのオフセット分を除いた偏差を言います。

MCP4821/MCP4822

4.1 回路説明

4.1.1 出力アンプ

DAC の出力は低電力で高精度の CMOS アンプでバッファされています。このアンプは低オフセットで低ノイズです。この出力段によりデバイスの出力電圧を電源近くまでとすることができます。出力範囲と負荷条件については、第 1.0 項 “電気的特性” を参照して下さい。

このアンプは抵抗負荷ドライブ能力に加えて、高負荷容量の負荷も発振せずにドライブできます。このアンプの強力な出力は、 V_{OUT} をシステムのプログラマブルな電圧リファレンスとして使うことができます。

4.1.1.1 プログラマブルゲインブロック

レールツーレールの出力アンプは、ゲインが設定変更可能なので、異なった電圧リファレンス入力に対しても、最適なフルスケール出力とすることができます。出力アンプのゲインは、1 V/V ($GA = 1$) か 2 V/V ($GA = 0$) の 2 種類が選択できます。

出力範囲は、 $G = 1$ のときは理想的には 0.000V から $4095/4096 \times 2.048V$ となり、 $G = 2$ のときは 0.000 から $4095/4096 \times 4.096V$ となります。ゲイン設定のデフォルトは 2 倍となっていて、内部リファレンスが 2.048V V_{REF} なので、理想的なフルスケール出力は、0.000V から 4.096V となります。注意すべきは、レールツーレールの CMOS 出力バッファの能力は、 AV_{SS} と V_{DD} に近いですが、実際の範囲には限界があることです。この出力スイング特性については、第 1.0 項 “電気的特性” で範囲と条件が規定されています。

4.1.2 電圧リファレンス

MCP482X デバイスは、内蔵の 2.048V 電圧リファレンスを使います。この電圧リファレンスは低い温度係数で低ノイズ特性です。電圧リファレンスの仕様については第 1.0 項 “電気的特性” を参照して下さい。

4.1.3 電源オンリセット回路

電源オンリセット (POR) 回路により、DAC は $\overline{SHDN} = 0$ (ハイインピーダンス) で安定に電源オンとなります。デバイスの出力は、有効な書き込みコマンドによりいずれかの DAC レジスタが設定され、その後、 \overline{LDAC} ピンに Low スレッシュホールド以下の入力があるまで、ハイインピーダンスのままとなります。

もし電源電圧が、POR のスレッシュホールド (標準値 $V_{POR} = 2.0V$) より低いときは、DAC はリセット状態のままとなります。この状態は、 $V_{DD} > V_{POR}$ となってそれに続いて書き込みコマンドが受信されるまで続きます。

図 4-3 に、リセットが発生する、標準的な電源供給の変動持続時間を示します。また持続時間とトリップ電圧についても示しています。余計な変動を避けるため、0.1 μF のデカップリングコンデンサを V_{DD} ピンのできるだけ近くに実装します。

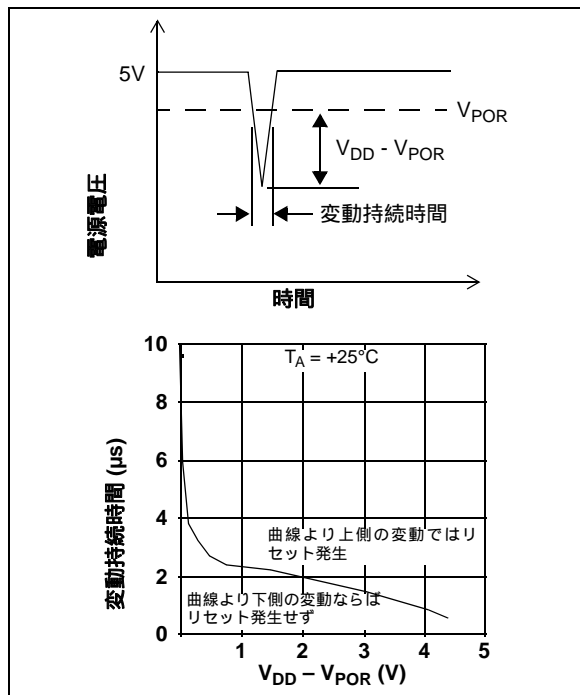


図 4-3: 標準的な変動応答

4.1.4 シャットダウンモード

ハードウェアかソフトウェアコマンドにより、シャットダウンモードにすることができます。ハードウェアピン (\overline{SHDN}) は MCP4821 だけにあります。シャットダウンモードの間は、電源電流は大部分の内部回路から切り離されます。シリアルインターフェースは動作継続し、書き込みコマンドによってデバイスをシャットダウンモードから元に戻すことができます。出力アンプがシャットダウンされると、帰還用抵抗 (標準値 500 k Ω) が、 AV_{SS} とのハイインピーダンス経路を構成します。デバイスは \overline{SHDN} ピンが High となって、さらに書き込みコマンドによりデバイス内で $\overline{SD} = 1$ にラッチされるまでシャットダウンモードを継続します。DAC がシャットダウンからアクティブ状態になると、通常のアクティブモードでのセトリングタイム (4.5 μs) より長いですが、それでも 10 μs 以下のセトリングタイムで出力が出ます。

5.0 シリアルインターフェース

5.1 概要

MCP482X ファミリーは、多くのマイクロコントローラが持っている SPI ポートに、直接インターフェースできるように設計され、Mode 0,0 と Mode 1,1 をサポートしています。コマンドとデータは SDI ピンを通して送信され、SCK の立ち上がりエッジによって取り込まれます。通信は片方向なので、MCP482X デバイスからの読み出しはできません。CS ピンは書き込みコマンドの間は Low に保持されていなければなりません。書き込みコマンドは 16 ビットで構成され、DAC の設定とデータラッチに使われます。この設定と DAC_A と DAC_B レジスタへのロードに使われる入力レジスタの詳細をレジスタ 5-1 に示します。Mode 0,0 と Mode 1,1 両動作モードにおける入出力タイミング仕様については、図 1-1 と AC 電気特性を参照して下さい。

5.2 書き込みコマンド

CS ピンを Low にすると書き込みコマンドが開始され、これに続いて 4 ビットの設定と、12 ビットのデータが SDI ピンに転送され、SCK の立ち上がりエッジで取り込まれます。次に CS ピンを立ち上げることにより、データが選択された DAC の入力レジスタにラッチされます。MCP482X デバイスは、ダブルバッファ構成を採用していますので、必要であれば、LDAC ピンにより DAC_A と DAC_B の両方の出力を同期させて出力させるようにすることができます。LDAC ピンを Low にすることで、DAC 入力レジスタに保持されていた値が DAC 出力レジスタに転送されます。これで出力が指定した値に変わり、DAC_X レジスタはそのまま保持されます。

MCP482X デバイスへのすべての書き込みは、16 ビットワードで行われます。16 個を超えるクロックは無視されます。上位 4 ビットが設定用ビットで、残りの 12 ビットがデータビットになります。CS が High の時はいかなるデータもデバイス内に転送されません。この転送は 16 クロックがデバイス内に正しく取り込まれたときにしか行われません。もしこれより前に CS が立ち上がると、入力レジスタへのデータ取り込みは中断されます。

レジスタ 5-1: 書き込みコマンドレジスタ

上位側:							
W-x	W-x	W-x	W-0	W-x	W-x	W-x	W-x
A/B	—	GA	SHDN	D11	D10	D9	D8
bit 15						bit 8	

下位側:							
W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x
D7	D6	D5	D4	D3	D2	D1	D0
bit 7						bit 0	

- bit 15 $\overline{\text{A/B}}$: DAC_A または DAC_B の選択
 1 = DAC_B への書き込み
 0 = DAC_A への書き込み
- bit 14 — 無関係
- bit 13 $\overline{\text{GA}}$: 出力ゲイン選択
 1 = 1x ($V_{\text{OUT}} = V_{\text{REF}} * D/4096$)
 0 = 2x ($V_{\text{OUT}} = 2 * V_{\text{REF}} * D/4096$)
- bit 12 $\overline{\text{SHDN}}$: 出力オフ制御
 1 = 出力オン
 0 = 出力バッファ禁止、出力ハイインピーダンス
- bit 11-0 **D11:D0**: DAC データ
 12 ビットの "D" が出力値となる。値は 0 から 4095 の間

凡例

R = 読み出し可	W = 書き込み可	U = 未実装, 読むと '0'
-n = POR 後の値	1 = セット	0 = クリア
		x = 不定

MCP4821/MCP4822

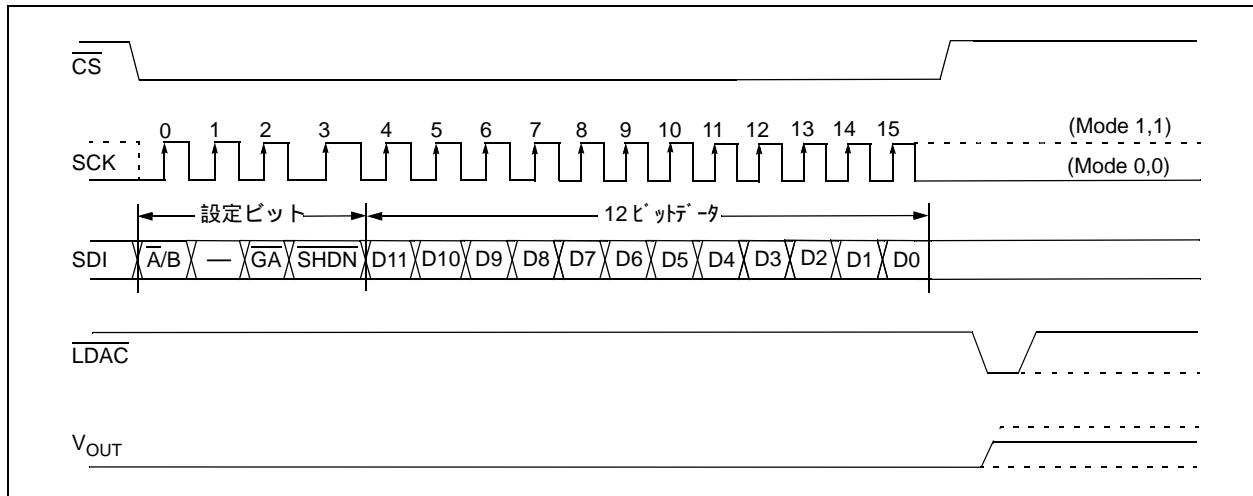


図 5-1: 書き込みコマンド

6.0 典型的な応用例

MCP482X デバイスは汎用の DAC で、高精度、低電力、適度なバンド幅、リファレンス内蔵といったことが要求される用途に適しています。

MCP482X デバイスが一般的に適している応用例は下記のようなものです。:

- 設定値やオフセット調整
- センサーの補正
- 正確で選択可能な電圧リファレンス
- 携帯器具 (バッテリ供給)
- 光通信デバイスの校正

6.1 デジタルインターフェース

MCP482X デバイスは、デジタル機器からの DAC の設定や出力設定値の転送に 3 線式同期式シリアルプロトコルを採用しています。このシリアルプロトコルは、マイクロチップ社の PICmicro[®] MCU や dsPIC[®] DSC ファミリーを含む、多くのマイクロコントローラユニット (MCU) に共通の SPI[™] やマイクロワイアと接続することができます。この 3 線接続 (CS、SCK、SDI) に加えて、LDAC 信号によりシリアル入力レジスタから DAC 出力レジスタへのラッチ転送を同期させます。図 6-1 に必要な接続を示します。注意すべきは、LDAC が負論理であることです。さらに、この入力を常時 Low に接続すれば、接続線を 4 本から 3 本に減らすことができます。このときには、有効な 16 個のクロックで転送された書き込みコマンドは、CS が立ち上がったとき直接出力レジスタにラッチされます。

6.2 電源への配慮

標準的な応用では高周波ノイズを取り除くためバイパスコンデンサが必要です。ノイズは電源パターンに誘導され DAC の出力に変動を与えてしまうことになります。バイパスコンデンサは、これらのノイズ源が信号品質に及ぼす影響を最小限に抑えてくれます。図 6-1 は適切なバイパスの仕方の説明図です。

この例では、推奨されるバイパスコンデンサの値は 0.1 μF です。このコンデンサはデバイスの電源ピン (V_{DD}) のできるだけ近く (4 mm 以内) に配置します。

デバイスへの電源供給はできるだけきれいなものとすべきです。応用する回路でデジタル用とアナログ用の電源が分かれている場合、アナログ用の AV_{DD} と AV_{SS} とはアナログ層に配置すべきです。

6.3 出力ノイズへの配慮

電圧ノイズ密度 ($\mu\text{V}/\sqrt{\text{Hz}}$) は図 2-9 に示すとおりです。このノイズは V_{OUTX} に現れ、主に内蔵リファレンス電圧によるものです。その $1/f$ コーナー (f_{CORNER}) はおよそ 400 Hz です。

図 2-10 に電圧ノイズ (mV_{RMS} または $\text{mV}_{\text{P-P}}$) を示します。 V_{OUTX} に小容量のバイパスコンデンサを付けると、単ポールのローパスフィルタ (LPF) を構成するので、ノイズを減らすためには効果的な方法です。例えば、1 kHz LPF を構成するコンデンサを付けると、 E_{NREF} は約 100 μV_{RMS} となります。この方法は、MCP482X デバイスの持てる低 DNL 性能 ($G = 1$) を達成しようとするときには必須の方法です。テストして安定だった範囲は、.001 μF から 4.7 μF です。

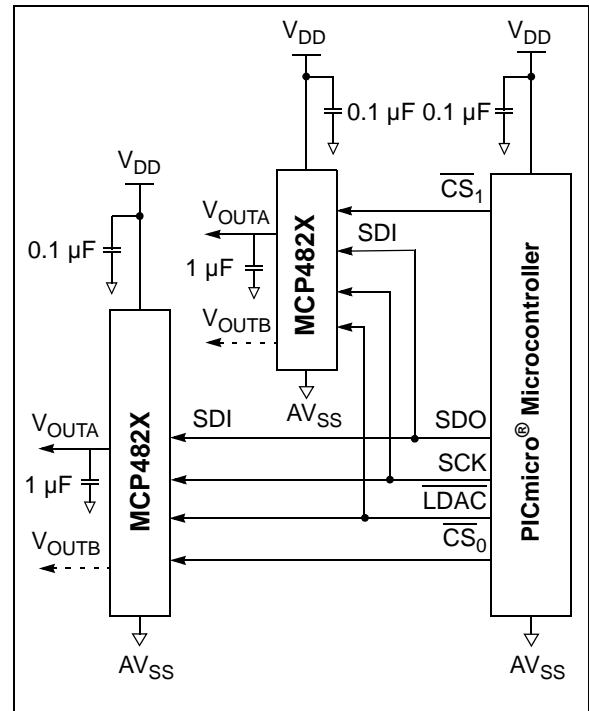


図 6-1: 標準的な接続図

6.4 配置への配慮

誘導結合による AC 変動やデジタルスイッチングノイズが、出力品質を悪化させることがあり、MCP482X ファミリーの性能を覆ってしまうことになります。これらの影響を最小限にし、信号対ノイズ比 (SNR) を大きくするには、ボード上の配置に十分注意する必要があります。ベンチテストによれば、多層基板を使い、低インダクタンスのグランド層とし、入力と出力を離し、適切なデカップリングを行うことが、MCP482X デバイスのもてる性能を達成するために重要です。特に、厳しい環境の場合には、重要な信号にはシールドが必要かも知れません。

ブレッドボードやラッピングボードは、低ノイズを望む場合はお勧めできません。

MCP4821/MCP4822

6.5 単電源動作

MCP482X デバイスは、 V_{DD} が 2.7V から 5.5V の範囲で動作するように設計された レールツーレール (R-R) の入出力を持つ DAC です。出力アンプは、コモン (例えば共通電位) のように非常に小さな負荷でも十分直接ドライブ可能なアンプですので、ほとんどの応用で外付けバッファ分のコストとサイズを低減します。

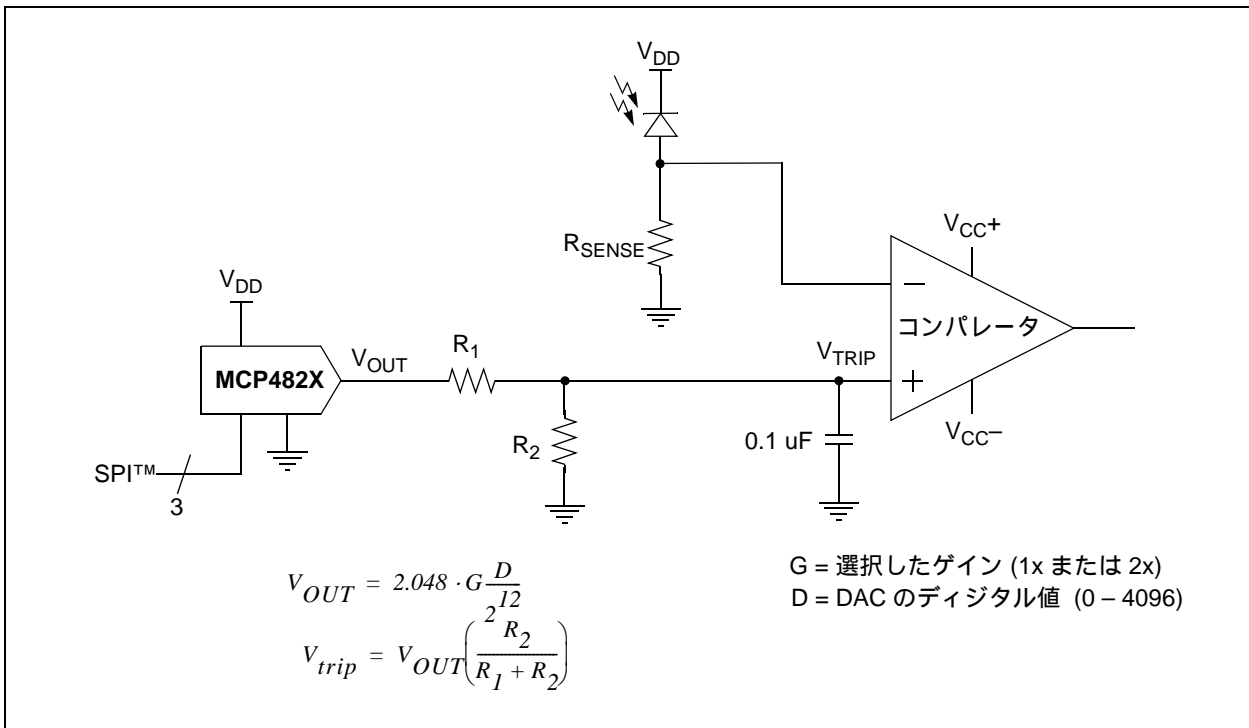
6.5.1 直流設定値と校正

MCP482X ファミリの性能を持つ DAC を使った共通の応用例は、センサーのオフセットや傾きなどの設定とか、可変パラメータの校正のデジタル制御です。12 ビットの分解能は 4096 段階の出力となります。G = 1 が選択されたときには、内蔵 $2.048 V_{REF}$ が $500 \mu V$ の分解能となります。G = 2 が選択されたときは、内蔵 $2.048 V_{REF}$ が $1 mV$ の分解能となります。

6.5.1.1 出力ステップサイズを小さくする

AV_{SS} に接続されたダイオードやトランジスタや抵抗のスレッシュホールドを調整するような応用の場合には、スレッシュホールドレンジは $0.8V$ となり、 $200 \mu V$ の分解能が必要とされます。この $0.8V$ レンジを実現するには 2 つの標準的な方法があります。まず V_{REF} を $0.82V$ まで下げる方法 (これには MCP492X デバイスで外部電圧リファレンスが必要) で、もう一つは、DAC の出力を電圧分割する方法です。普通は、低電圧の V_{REF} を使うと、ノイズによる SNR エラー悪化が容認できなくなります。電圧分割の方法では、 V_{REF} に非常に低電圧を必要とする場合や、希望する出力電圧が無い場合には有効となります。2 個の抵抗を使って出力範囲を下げることで正確に希望するレベルにする方法は、簡単かつ低価格で、非常に小さなステップサイズを実現する方法です。例 6-1 はこの考え方の説明です。注意すべきは、電圧分割出力のバイパスコンデンサが、DAC のノイズ低減と周囲環境からのノイズの低減に重要な役割を果たしているということです。

MCP482X ファミリの ± 0.75 (max.) という低 DNL 性能は、生産する際に精度を出すために重要なものとなります。



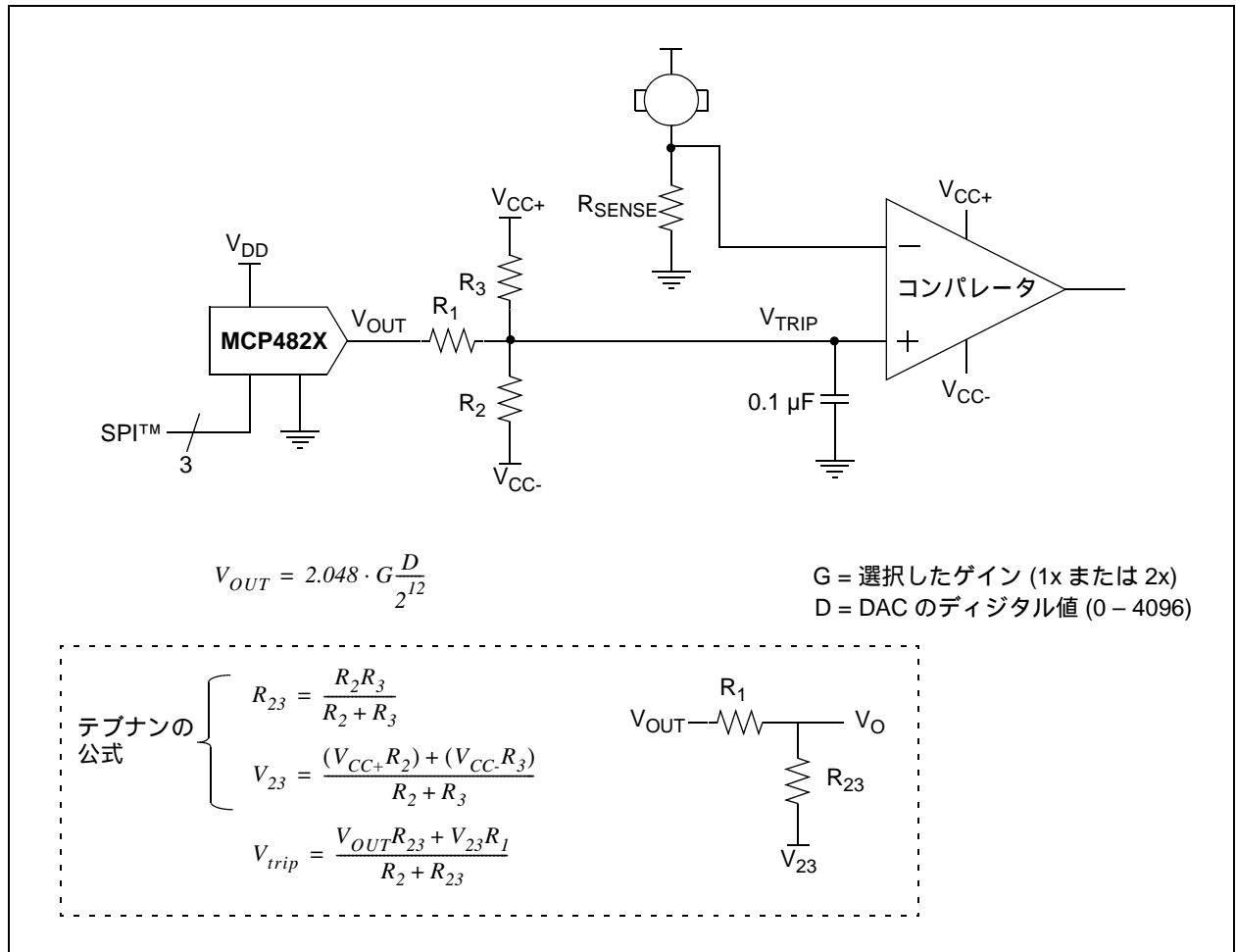
例 6-1: 設定値調整や校正

6.5.1.2 “ウィンドウ” DAC の作り方

センサーの設定値やスレッシュホールドの調整の時には、センサーの使い方で DAC の全出力範囲を使うことは希です。LSB 単位がその使い方で必要とされる精度に十分な場合には、影響なしに分解能を下げられます。もっと精度が必要な場合には、分解能を上げるために希望するスレッシュホールド近辺に出力範囲を狭くすることが必要です。もしスレッシュホールドが V_{REF} 、 $2V_{REF}$ 、 AV_{SS} 付近では無いときは、スレッシュホールド付近

に “ウィンドウ” を作るいくつかのメリットが出ます。この “ウィンドウ” を作る簡単な方法は、プルアップ、ダウンの抵抗による電圧分圧ネットワークを使う方法です。例 6-2 と 例 6-4 にこの考え方を説明しています。

MCP482X ファミリの ± 0.75 (max.) という低 DNL 性能は、生産する際に精度を出すために重要なものとなります。



例 6-2: 単電源 “ウィンドウ” DAC

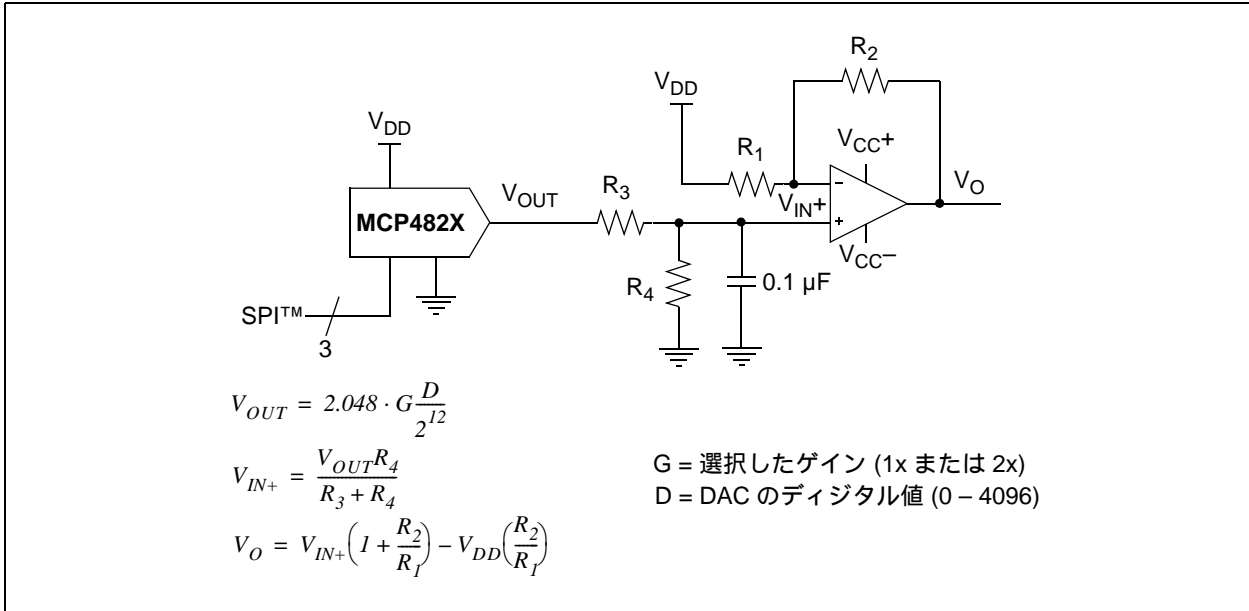
MCP4821/MCP4822

6.6 バイポーラ動作

MCP482X デバイスのバイポーラ動作は外付けオペアンプ (OP アンプ) を使うことで実現できます。この構成では幅広いオペアンプの種類と特性が活用できます。この構成は、汎用の DAC のコストや特性を使って、どんな出力レンジや電源やノイズ特性にも対応できるというメリットがあります。

例 6-3 に簡単なバイポーラ動作の構成を示します。

R_1 と R_2 がゲインを決め、 R_3 と R_4 が DAC 出力のオフセットを決めます。注意すべきは、高いオフセットが必要な場合には R_4 を AV_{SS} ではなく V_{DD} に接続することです。あるいは、このまま R_4 にさらに直列抵抗を追加してもよいでしょう。



例 6-3: デジタル制御バイポーラ電圧源

4. 次に R_3 と R_4 は DAC が 4096 のとき、出力を +2.05V とすることから求められます。

6.6.1 例 6-3 のバイポーラ DAC の設計

出力範囲が $\pm 2.05V$ で出力ステップが 1 mV というのは特定の応用ではよく使われます。

1. 計算の範囲: $+2.05V - (-2.05V) = 4.1V$.
2. 計算上で必要とされる分解能:
 $4.1V / 1 \text{ mV} = 4100$
 $2^{12} = 4096$ なので 12 ビットの分解能が必要
3. アンプのゲイン (R_2/R_1) は、 V_{OUT} (4.096V) に乗算されますので、望むバイポーラ動作のときの最小の出力に等しくなるようにしなければなりません。どんなゲインも (R_1+R_2) の抵抗値を選択することで実現できますので、 V_{REF} の値をまず最初に決めなければなりません。 V_{REF} を 4.096V としたら ($G=2$)、アンプのゲインは、DAC の出力が 0 のとき出力を -2.05V とすることから求められます。この式は下記のように簡単化されます。:

$$\frac{-R_2}{R_1} = \frac{-2.05}{4.096V} \quad \frac{R_2}{R_1} = \frac{1}{2}$$

$R_1 = 20 \text{ k}\Omega$ で $R_2 = 10 \text{ k}\Omega$ なら、ゲインは 0.5

$$\frac{R_4}{(R_3 + R_4)} = \frac{2.05V + (0.5 \cdot 4.096V)}{1.5 \cdot 4.096V} = \frac{2}{3}$$

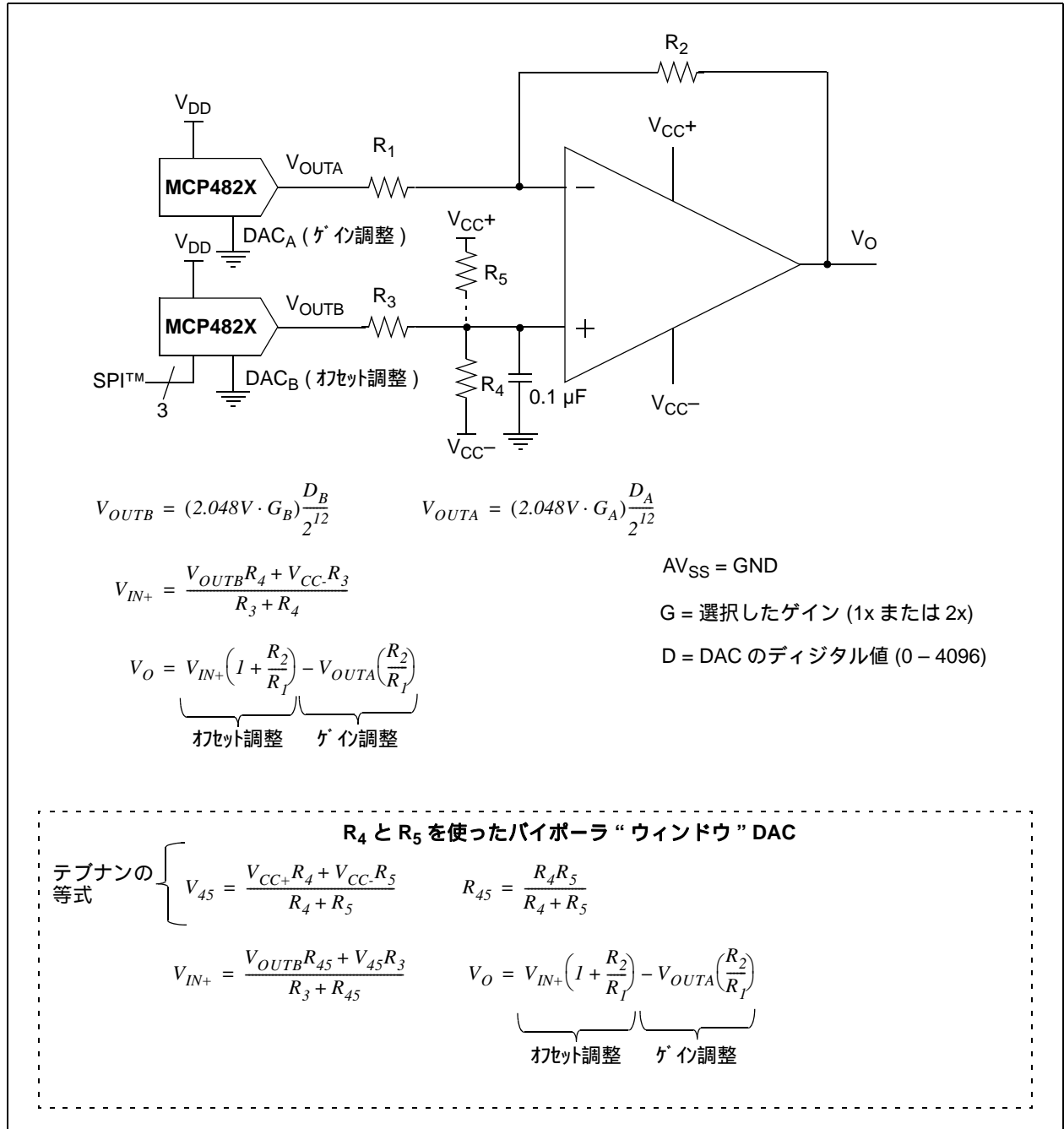
$R_4 = 20 \text{ k}\Omega$ なら $R_3 = 10 \text{ k}\Omega$

6.7 デュアル DAC を使ったゲインとオフセット調整可能なバイポーラ電圧出力

応用によっては、デジタル制御できる出力範囲を望む値にできるようにしたいことがあります。例 6-4 は、MCP482X ファミリーを使って両電源または単電源で、これを実現する方法を示しています。

この回路は傾きやオフセットが変化するセンサーのリニアライズによく使われています。

バイポーラ "ウィンドウ" DAC の設計は R_3 、 R_4 、 R_5 を含めることでできます。



例 6-4: ゲインとオフセットが調整可能なバイポーラ電圧源

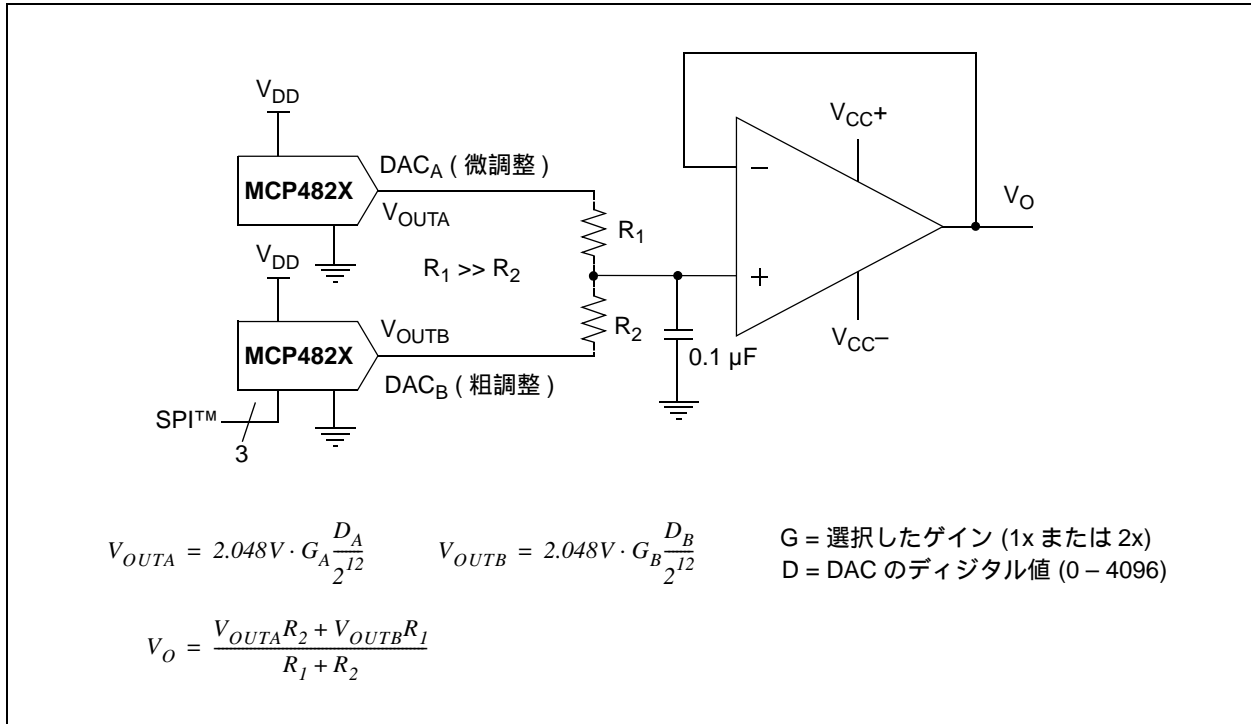
MCP4821/MCP4822

6.8 デュアルDACを使った倍精度DACの設計

例 6-5 は、デュアルの 12 ビット DAC で、単電源動作の 24 ビット分解能を設計する方法の説明です。この設計は、バッファ出力を単純に電圧分割しています。

例えば、第 6.6.1 項 “例 6-3 のバイポーラ DAC の設計” と同じような応用例で、分解能に 1 mV ではなく 1 μ V で、かつ出力範囲は 0V から 4.1V を要求されたとすると、12 ビット分解能では不足してしまいます。

1. 計算上必要な分解能：
4.1V/1 μ V = 4.1e06. $2^{22} = 4.2e06$ なので、22 ビットの分解能が必要です。DNL = ± 0.75 LSB なので、この設計には MCP482X ファミリが適用可能です。
2. DAC_B の V_{OUTB} は 1 mV の分解能なので、これを 1 μ V 目標にするには 1/1000 に下げることだけが必要になります。V_{OUTA} を 1000 分の 1 にすれば、DAC_B の DNL エラーを補償するのに利用できることになります。
3. R₂ が 100 Ω なら、R₁ は 100 k Ω が必要です。
4. 結果の伝達関数は例 6-5 の式で表されます。

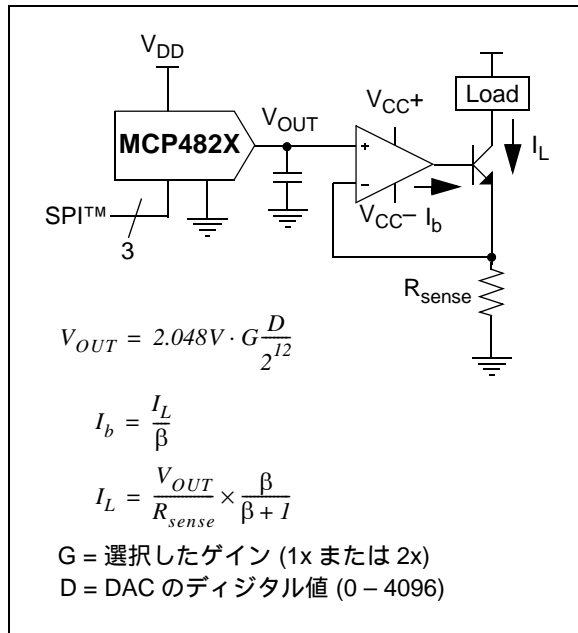


例 6-5: 簡単な倍精度 DAC.

6.9 プログラマブルな電流源を作る

例 6-6 は、ボルテージフォロワの応用例で、DAC の電圧出力をデジタル設定可能な電流出力に変換するのにセンス抵抗を使っています。

例 6-2 に抵抗ネットワークを追加するとこの応用に使えます。R_{SENSE} を小さくすれば、そこで消費する電力もより少なくて済みます。しかし、そうすると制御できる電流の分解能も下がってしまいます。電圧分割や " ウィンドウ " を適用することで、DAC 構成の範囲を狭くすることが可能です。従ってある特定の範囲内だけで分解能を高めることができます。非常に低いセンサー電圧を使うときには、既知のセンサーの条件を DAC の設定に記憶させて、アンプのオフセットエラーを排除することも考えられます。



例 6-6: デジタル制御可能な電流源

MCP4821/MCP4822

7.0 開発支援

7.1 評価・デモボード

ミックスシグナル PICtail™ デモボードが MCP482X ファミリデバイスをサポートしています。この製品に関する性能や機能に関するさらなる情報は www.microchip.com を参照して下さい。

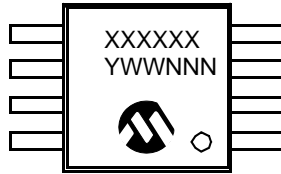
7.2 応用例

MCP482X ファミリの性能や使い方を説明したアプリケーションノートが計画されていますが、現状は未リリースです。さらなる情報は www.microchip.com を参照して下さい。

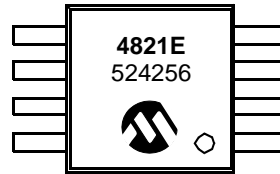
8.0 パッケージ情報

8.1 パッケージマーキング情報

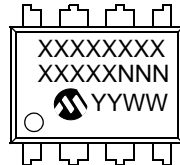
8-Lead MSOP



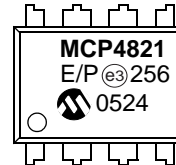
例:



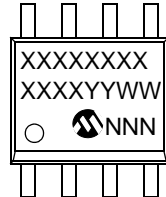
8-Lead PDIP (300 mil)



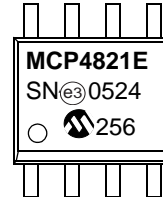
例:



8-Lead SOIC (150 mil)



例:

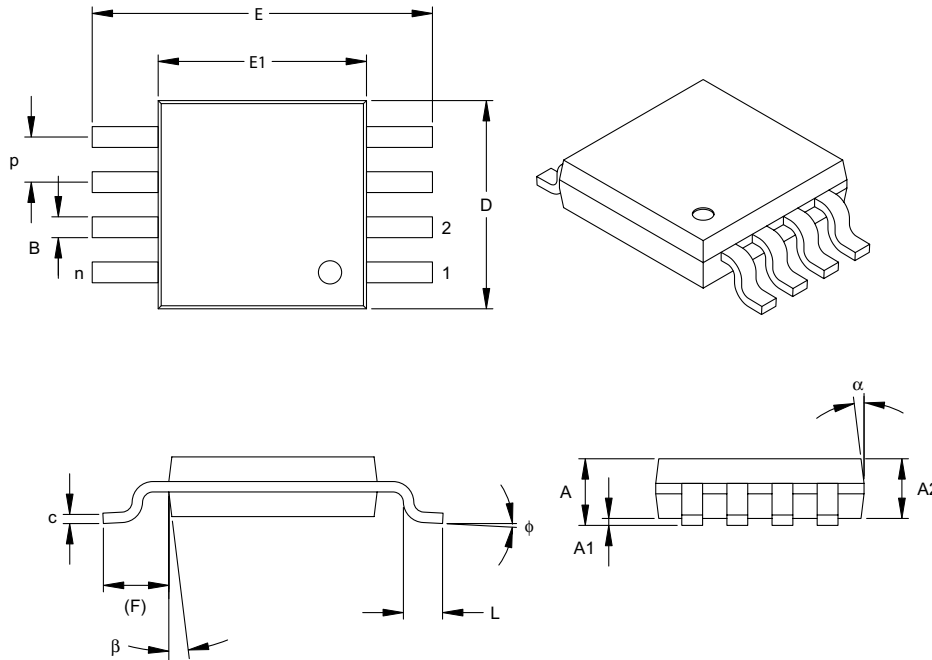


凡例:	XX...X	カスタマ仕様情報
	Y	年コード (カレンダー年の下位 1 桁目)
	YY	年コード (カレンダー年の下位 2 桁目)
	WW	週コード (1月1日を週 '01' とする)
	NNN	英数字のトレース用コード
	(e3)	錫メッキ (Sn) に関する鉛フリー JEDEC 区別コード
	*	本パッケージは鉛フリーです。鉛フリー JEDEC 区別 (e3) はパッケージの外観から見えるようにしています。

Note: マイクロチップのパーツ番号全体が 1 行で入らないときは、次の行にはみ出ます。このためカスタマ仕様情報用の文字数が制限されます。

MCP4821/MCP4822

8-Lead Plastic Micro Small Outline Package (MS) (MSOP)



Units		INCHES			MILLIMETERS*		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	P	.026 BSC			0.65 BSC		
Overall Height	A	-	-	.043	-	-	1.10
Molded Package Thickness	A2	.030	.033	.037	0.75	0.85	0.95
Standoff	A1	.000	-	.006	0.00	-	0.15
Overall Width	E	.193 TYP.			4.90 BSC		
Molded Package Width	E1	.118 BSC			3.00 BSC		
Overall Length	D	.118 BSC			3.00 BSC		
Foot Length	L	.016	.024	.031	0.40	0.60	0.80
Footprint (Reference)	F	.037 REF			0.95 REF		
Foot Angle	ϕ	0°	-	8°	0°	-	8°
Lead Thickness	c	.003	.006	.009	0.08	-	0.23
Lead Width	B	.009	.012	.016	0.22	-	0.40
Mold Draft Angle Top	α	5°	-	15°	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°	5°	-	15°

*Controlling Parameter

Notes:

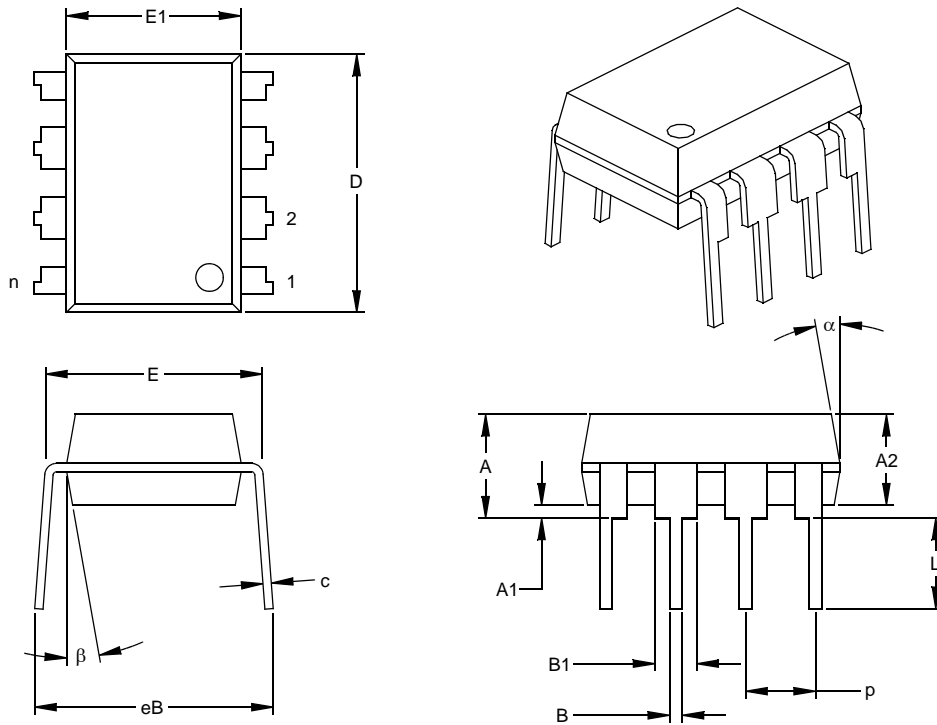
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MO-187

Drawing No. C04-111

MCP4821/MCP4822

8-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



寸法限界	単位	インチ*			ミリメートル		
		MIN	NOM	MAX	MIN	NOM	MAX
ピン数	n		8			8	
ピッチ	p		.100			2.54	
実装高さ	A	.140	.155	.170	3.56	3.94	4.32
モールド厚	A2	.115	.130	.145	2.92	3.30	3.68
スタンドオフ	A1	.015			0.38		
肩から肩端まで	E	.300	.313	.325	7.62	7.94	8.26
モールドパッケージ幅	E1	.240	.250	.260	6.10	6.35	6.60
全長	D	.360	.373	.385	9.14	9.46	9.78
実装面から先端	L	.125	.130	.135	3.18	3.30	3.43
リード厚	c	.008	.012	.015	0.20	0.29	0.38
リード上部幅	B1	.045	.058	.070	1.14	1.46	1.78
リード下部幅	B	.014	.018	.022	0.36	0.46	0.56
全体横幅 §	eB	.310	.370	.430	7.87	9.40	10.92
モールド抜け角上部	α	5	10	15	5	10	15
モールド抜け角下部	β	5	10	15	5	10	15

* 制御パラメータ

§ 有意特性

Notes:

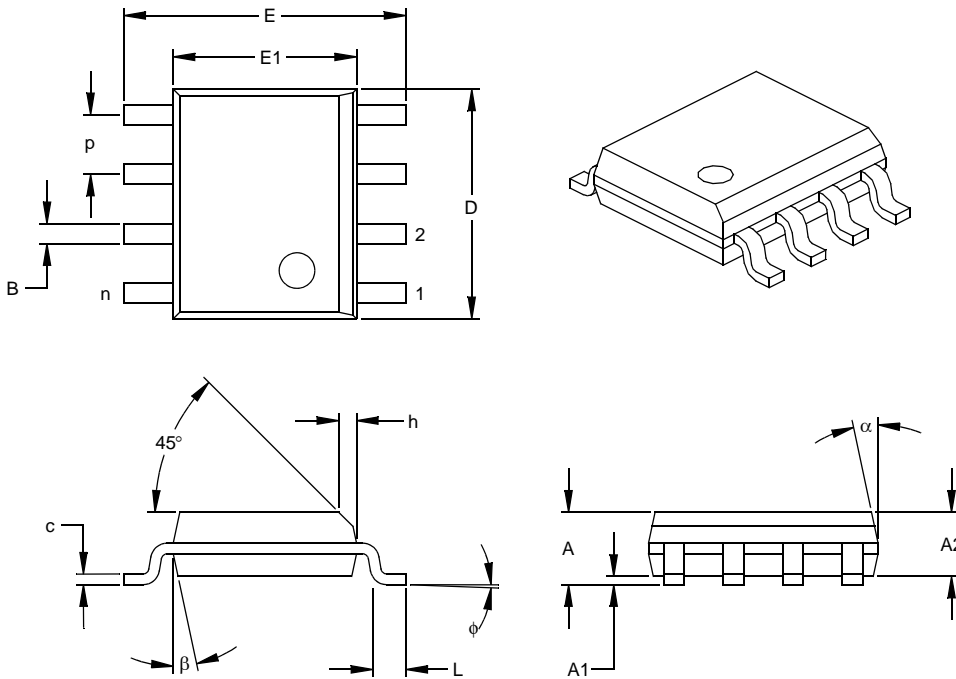
D と E1 の寸法はモールドのみ出しや突出部を含みません。モールドのみ出しや突出部は側面から .010" (0.254mm) 以上はありません。

JEDEC Equivalent: MS-001

Drawing No. C04-018

MCP4821/MCP4822

8-Lead Plastic Small Outline (SN) – Narrow, 150 mil (SOIC)



単位		インチ*			ミリメートル		
寸法限界		MIN	NOM	MAX	MIN	NOM	MAX
ピン数	n		8			8	
ピッチ	p		.050			1.27	
全高	A	.053	.061	.069	1.35	1.55	1.75
モールド厚	A2	.052	.056	.061	1.32	1.42	1.55
スタンドオフ §	A1	.004	.007	.010	0.10	0.18	0.25
全幅	E	.228	.237	.244	5.79	6.02	6.20
モールド幅	E1	.146	.154	.157	3.71	3.91	3.99
全長	D	.189	.193	.197	4.80	4.90	5.00
面取り長	h	.010	.015	.020	0.25	0.38	0.51
足長	L	.019	.025	.030	0.48	0.62	0.76
足角度	ϕ	0	4	8	0	4	8
リード厚	c	.008	.009	.010	0.20	0.23	0.25
リード幅	B	.013	.017	.020	0.33	0.42	0.51
モールド抜け角上部	α	0	12	15	0	12	15
モールド抜け角下部	β	0	12	15	0	12	15

* 制御パラメータ

§ 有意特性

Notes:

D と E1 の寸法はモールドのみ出しや突出部を含みません。モールドのみ出しや突出部は側面から

.010" (0.254mm) 以上は出ません。

JEDEC Equivalent: MS-012

Drawing No. C04-057

付録 A: 改版履歴

レビジョン A (2005 年 6 月)

- ・ 初版リリース

MCP4821/4822

NOTES:

製品識別システム

注文や資料請求、または価格や納期などの照会は工場もしくは後述のセールスオフィスへお問い合わせください。。

<u>PART NO.</u>	<u>X</u>	<u>/XX</u>
デバイス	温度範囲	パッケージ
<p>デバイス :</p> <p>MCP4821: 12-Bit DAC with SPI™ Interface MCP4821T: 12-Bit DAC with SPI Interface (Tape and Reel) (SOIC, MSOP)</p> <p>MCP4822: 12-Bit DAC with SPI Interface MCP4822T: 12-Bit DAC with SPI Interface (Tape and Reel) (SOIC, MSOP)</p> <p>温度範囲 :</p> <p>E = -40°C to +125°C</p> <p>パッケージ :</p> <p>MS = Plastic MSOP, 8-lead P = Plastic DIP (300 mil Body), 8-lead SN = Plastic SOIC, (150 mil Body), 8-lead</p>		<p>例 :</p> <p>a) MCP4821T-E/SN: テープとリール 拡張温度, 8LD SOIC package.</p> <p>b) MCP4821T-E/MS: テープとリール 拡張温度 8LD MSOP package.</p> <p>c) MCP4821-E/SN: 拡張温度, 8LD SOIC package.</p> <p>d) MCP4821-E/MS: 拡張温度, 8LD MSOP package.</p> <p>e) MCP4821-E/P: 拡張温度, 8LD PDIP package.</p> <p>a) MCP4822T-E/SN: テープとリール 拡張温度, 8LD SOIC package.</p> <p>b) MCP4822-E/P: 拡張温度, 8LD PDIP package.</p> <p>c) MCP4822-E/SN: 拡張温度, 8LD SOIC package.</p>

MCP4821/4822

NOTES:

マイクロチップデバイスのコード保護機能に関する以下の点に留意ください。

- マイクロチップの製品は各製品独自のマイクロチップデータシートにある仕様を満たしています。
- 各製品ファミリーは、通常の状態ですべての方法で利用いただければ市場にある類似製品の中で最も安全なファミリーの一つとマイクロチップは信じております。
- 不正かつ非合法的な方法を使ったコード保護機能の侵害があります。弊社の理解ではこうした手法は、マイクロチップデータシートにある動作仕様書以外の方法でマイクロチップ製品を使用することになります。こうした手法を使用した人は、ほとんどの場合、知的財産権の侵害となります。
- マイクロチップはコードの統合性に関心をお持ちの顧客とは協働させていただきます。
- マイクロチップまたは他のセミコンダクターメーカーがコードの安全性を保証したものではありません。コード保護は製品保護が「破られない」ということを保証するものではありません。

コード保護は常に進化します。マイクロチップは、当社製品のコード保護機能を継続的に改善することをお約束いたします。マイクロチップのコード保護機能を破ることは、デジタル・ミレニアム著作権法に違反します。こうした行為によるソフトウェアや著作権に関わる作品への不正アクセスがあった場合、同法に基づき賠償請求する権利があります。

本書の日本語版はユーザーの使用のために提供されます。Microchip Technology Inc. とその子会社、関連会社、すべての取締役、役員、職員、代理人は翻訳の間違いにより起こるいかなる責も負わないものとします。間違いが疑われる箇所については、Microchip Technology Inc. 発行のオリジナル文書を参照いただくようお願いいたします。

本書に書かれているデバイスアプリケーション等に関する内容は、参考情報に過ぎません。ご利用のアプリケーションが仕様を満たしているかどうかについては、お客様の責任において確認をお願いします。これらの情報の正確さ、またはこれらの情報に関し、マイクロチップテクノロジーはいかなる表明と保証を行うものではなく、また、一切の責任を負うものではありません。マイクロチップの明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にマイクロチップの製品を使用することはすべて購入者のリスクとし、また購入者はこれによって起きたあらゆる損害、クレーム、訴訟、費用に関して、マイクロチップは擁護され、免責され、損害をうけないことに同意するものとします。知的財産権に基づくライセンスを暗示的に与えたものではありません。

商標

マイクロチップの名称とロゴ、マイクロチップのロゴ、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC、SmartShunt は米国及び他の国々において、マイクロチップテクノロジーの登録商標です。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、PICMASTER、SEEVAL、SmartSensor、The Embedded Control Solutions Company は、米国においてマイクロチップテクノロジーの登録商標です。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzylab、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、MPASM、MPLIB、MPLINK、MPSIM、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock、及び Zena は、米国及び他の国々において、マイクロチップテクノロジーの登録商標とです。

SQTP は米国においてマイクロチップテクノロジーのサービスマークです。

本書に記載された上記以外の商標は、それぞれの会社の財産です。

著作権。© 2006 年マイクロチップテクノロジー、米国で印刷。無断複写・転載を禁じます。

 再生紙を使用。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

マイクロチップは、10S/TS-16949 を受けました。本社、アリゾナ州チャンドラーとテンベとカリフォルニア州マウンテンビューにあるデザイン及びウエハー施設に対する 2003 年 10 月品質システム認証です。弊社の品質システムプロセスと手続きは、PICmicro® 8-bit MCUs、KEELOQ® コードホッピングデバイス、シリアル EEPROMs、マイクロペリフェラル、非揮発性メモリーとアナログ製品を対象としています。更に、開発システムの設計及び製造に関するマイクロチップの品質システムは、2000 年に ISO9001 の認証を受けています。



MICROCHIP

全世界の販売及びサービス拠点

AMERICAS

Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support:
<http://support.microchip.com>
Web Address:
www.microchip.com

Atlanta
Alpharetta, GA
Tel: 770-640-0034
Fax: 770-640-0307

Boston
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

Chicago
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

Dallas
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

Detroit
Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

Kokomo
Kokomo, IN
Tel: 765-864-8360
Fax: 765-864-8387

Los Angeles
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

San Jose
Mountain View, CA
Tel: 650-215-1444
Fax: 650-961-0286

Toronto
Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

China - Chengdu
Tel: 86-28-8676-6200
Fax: 86-28-8676-6599

China - Fuzhou
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

China - Hong Kong SAR
Tel: 852-2401-1200
Fax: 852-2401-3431

China - Qingdao
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

China - Shanghai
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

China - Shenyang
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

China - Shenzhen
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

China - Shunde
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

China - Wuhan
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

China - Xian
Tel: 86-29-8833-7250
Fax: 86-29-8833-7256

ASIA/PACIFIC

India - Bangalore
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

India - New Delhi
Tel: 91-11-5160-8631
Fax: 91-11-5160-8632

India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

Korea - Gumi
Tel: 82-54-473-4301
Fax: 82-54-473-4302

Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 or
82-2-558-5934

Malaysia - Penang
Tel: 60-4-646-8870
Fax: 60-4-646-5086

Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

Taiwan - Hsin Chu
Tel: 886-3-572-9526
Fax: 886-3-572-6459

Taiwan - Kaohsiung
Tel: 886-7-536-4818
Fax: 886-7-536-4803

Taiwan - Taipei
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

EUROPE

Austria - Wels
Tel: 43-7242-2244-399
Fax: 43-7242-2244-393

Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820