

### 特長

高い同相除去比

DC : 90 dB typ

60 Hz : 90 dB typ

20 Hz : 85 dB typ

超低歪み : 0.0006% typ (@1 kHz)

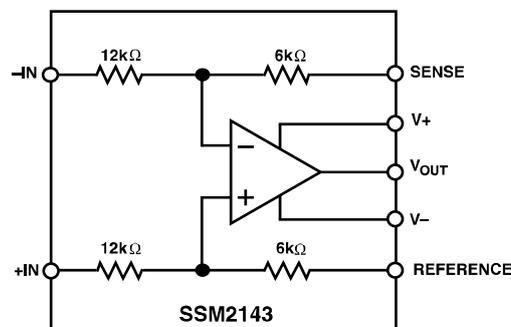
高速スルーレート : 10 V/ $\mu$ s typ

広い帯域幅 : 7 MHz typ (G = 1/2)

2つのゲイン・レベルを選択可能 : G = 1/2 または G = 2

低価格

### 機能ブロック図



### 概要

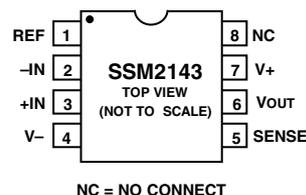
SSM2143 は高い同相ノイズ除去比を必要とするオーディオ機器の平衡ライン入力の受信用に設計された差動アンプ IC です。内蔵抵抗を 0.005%未満の精度でレーザ・トリミングすることにより 90 dB typ の高い同相除去比 (CMR) を実現しています。

さらに、この素子は 10 V/ $\mu$ s のスルーレートと広い帯域幅を備えています。低インピーダンス負荷を駆動する場合でも、オーディオ帯域の全域にわたる全高調波歪み (THD) は 0.004%未満となっています。SSM2143 の入力段は、G = 1/2 の設定時に +28 dBu までの入力信号を扱うことができるように設計されています。この素子は主に G = 1/2 の設定で使用するように設計されていますが、+IN/-IN 入力および SENSE/REFERENCE を逆に接続することで G = 2 の設定も可能です。

G = 1/2 の設定時には SSM2142 平衡ライン・ドライバとの組み合わせにより、長いケーブルでのオーディオ信号伝送が完全 IC 構成ユニティ・ゲインで実現できます。同様な性能を備えた G = 1 の製品については、SSM2141 を参照してください。

### ピン接続図

エポキシ・ミニ DIP (P サフィックス)  
および  
SOIC (S サフィックス)



アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

## 仕様

特に指定のない限り、 $V_s = \pm 15\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ 、 $G = 1/2$  の値。標準仕様は  $T_A = +25^\circ\text{C}$  の値。

Parameter	Symbol	Conditions	Min	Typ	Max	Units
<b>AUDIO PERFORMANCE</b>						
Total Harmonic Distortion Plus Noise	THD+N	$V_{IN} = 10\text{ V rms}$ , $R_L = 10\text{ k}\Omega$ , $f = 1\text{ kHz}$		0.0006		%
Signal-to-Noise Ratio	SNR	$0\text{ dBu} = 0.775\text{ V rms}$ , $20\text{ kHz BW}$ , RTI		-107.3		dBu
Headroom	HR	Clip Point = 1% THD+N		+28.0		dBu
<b>DYNAMIC RESPONSE</b>						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$ , $C_L = 200\text{ pF}$	6	10		V/ $\mu\text{s}$
Small Signal Bandwidth	BW <sub>-3 dB</sub>	$R_L = 2\text{ k}\Omega$ , $C_L = 200\text{ pF}$ $G = 1/2$ $G = 2$		7 3.5		MHz MHz
<b>INPUT</b>						
Input Offset Voltage	$V_{IOS}$	$V_{CM} = 0\text{ V}$ , RTI, $G = 2$	-1.2	0.05	+1.2	mV
Common-Mode Rejection	CMR	$V_{CM} = \pm 10\text{ V}$ , RTO $f = \text{dc}$ $f = 60\text{ Hz}$ $f = 20\text{ kHz}$ $f = 400\text{ kHz}$	70	90 90 85 60		dB dB dB dB
Power Supply Rejection	PSR	$V_s = \pm 6\text{ V to } \pm 18\text{ V}$	90	110		dB
Input Voltage Range	IVR	Common Mode Differential		$\pm 15$ $\pm 28$		V V
<b>OUTPUT</b>						
Output Voltage Swing	$V_O$	$R_L = 2\text{ k}\Omega$	$\pm 13$	$\pm 14$		V
Minimum Resistive Load Drive				2		k $\Omega$
Maximum Capacitive Load Drive				300		pF
Short Circuit Current Limit	$I_{SC}$			+45, -20		mA
<b>GAIN</b>						
Gain Accuracy			-0.1	0.03	0.1	%
<b>REFERENCE INPUT</b>						
Input Resistance				18		k $\Omega$
Voltage Range				$\pm 10$		V
<b>POWER SUPPLY</b>						
Supply Voltage Range	$V_s$		$\pm 6$		$\pm 18$	V
Supply Current	$I_{SY}$	$V_{CM} = 0\text{ V}$ , $R_L = \infty$		$\pm 2.7$	$\pm 4.0$	mA

仕様は予告なしに変更することがあります。

## 絶対最大定格

Supply Voltage	$\pm 18\text{ V}$
Common-Mode Input Voltage	$\pm 22\text{ V}$
Differential Input Voltage	$\pm 44\text{ V}$
Output Short Circuit Duration	Continuous
Operating Temperature Range	$-40^\circ\text{C to } +85^\circ\text{C}$
Storage Temperature Range	$-65^\circ\text{C to } +150^\circ\text{C}$
Junction Temperature ( $T_J$ )	$+150^\circ\text{C}$
Lead Temperature (Soldering, 60 sec)	$+300^\circ\text{C}$
Thermal Resistance	
8-Pin Plastic DIP (P): $\theta_{JA} = 103$ , $\theta_{JC} = 43$	$^\circ\text{C/W}$
8-Pin SOIC (S): $\theta_{JA} = 150$ , $\theta_{JC} = 43$	$^\circ\text{C/W}$

## オーダー・ガイド

Model	Operating Temperature Range	Package Description	Package Option
SSM2143P	$-40^\circ\text{C to } +85^\circ\text{C}$	8-Pin Plastic DIP	N-8
SSM2143S*	$-40^\circ\text{C to } +85^\circ\text{C}$	8-Pin SOIC	SO-8

\* SOIC パッケージ製品の販売についてはお問い合わせください。

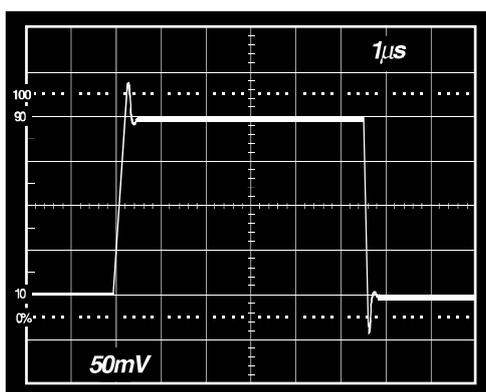


図 1. 小信号トランジェント応答性 ( $V_{IN} = \pm 200$  mV、 $G = 1/2$ 、 $R_L = 2$  k $\Omega$ 、 $V_S = \pm 15$  V、 $T_A = +25^\circ\text{C}$ )

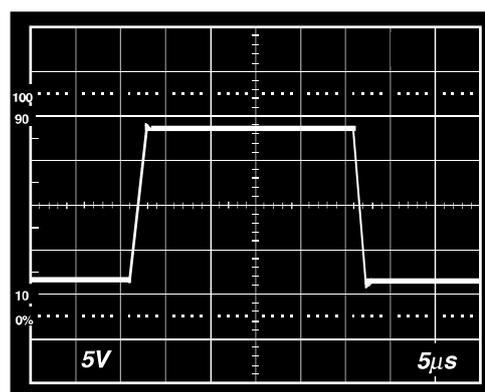


図 2. 大信号トランジェント応答性 ( $V_{IN} = +24$  dBu、 $G = 1/2$ 、 $R_L = 2$  k $\Omega$ 、 $V_S = \pm 15$  V、 $T_A = +25^\circ\text{C}$ )

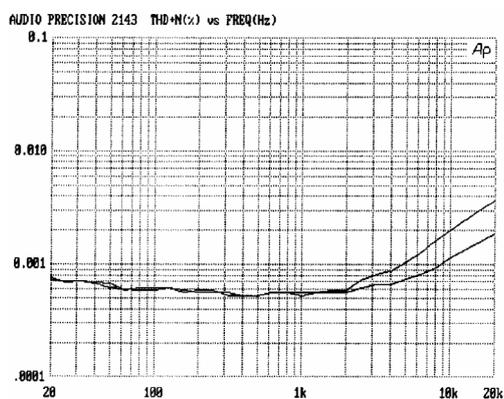


図 3. THD+N の周波数特性 ( $V_S = \pm 15$  V、 $V_{IN} = 10$  V rms、80 kHz フィルタを使用)

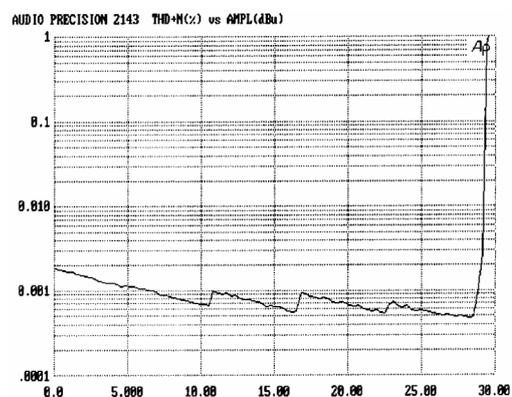


図 4. ヘッドルーム ( $V_S = \pm 15$  V、 $R_L = 10$  k $\Omega$ 、80 kHz フィルタを使用)

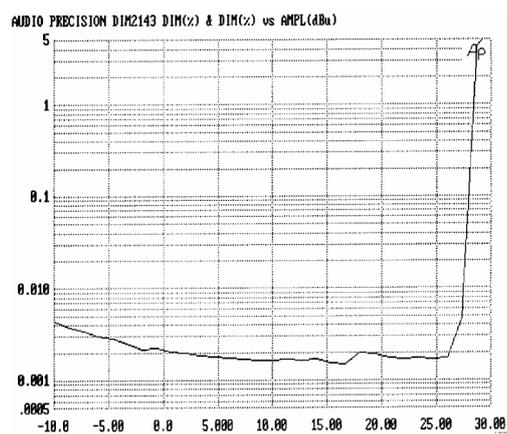


図 5. ダイナミック相互変調歪み、DIM-100 ( $V_S = \pm 15$  V、 $R_L = 100$  k $\Omega$ )

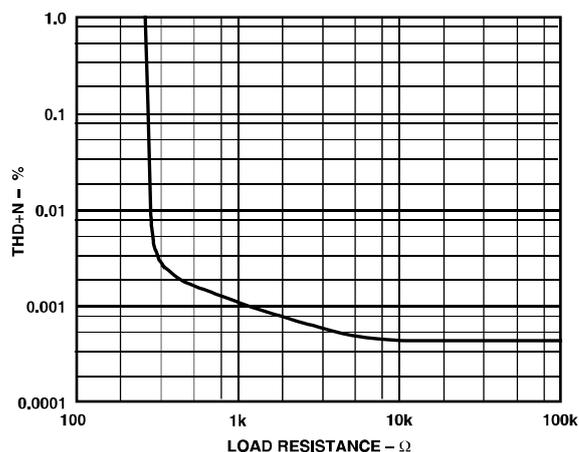


図 6. 負荷 対 THD+N ( $V_S = \pm 15$  V、 $V_{IN} = 10$  V rms、1 kHz 正弦波、80 kHz フィルタを使用)

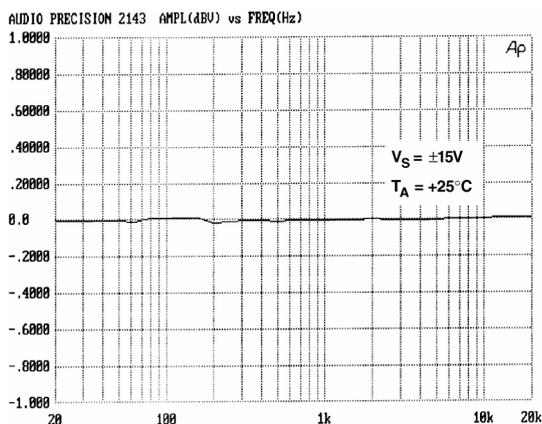


図 7. クローズドループ・ゲインの周波数特性、  
20 Hz～20 kHz (1/2 のゲインを 0 dB に正規化)

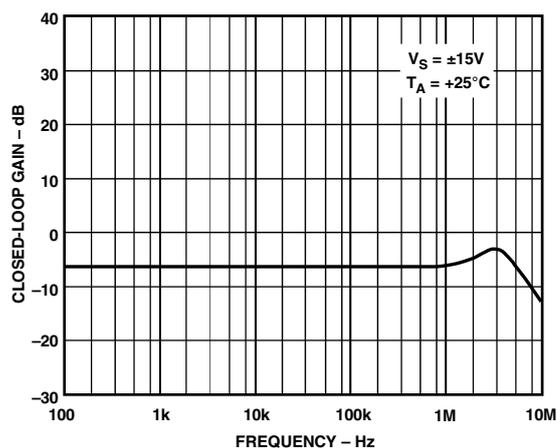


図 8. クローズドループ・ゲインの周波数特性、  
100 Hz～10 MHz

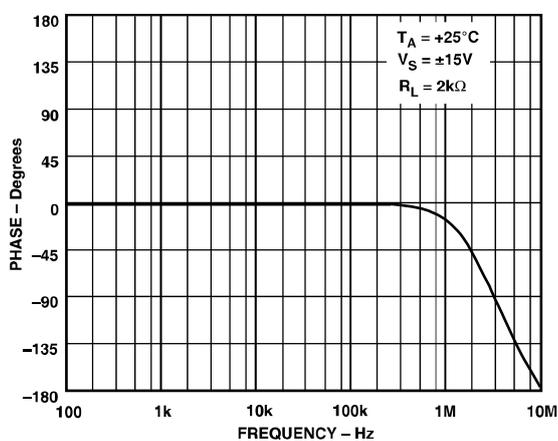


図 9. クローズドループ位相の周波数特性

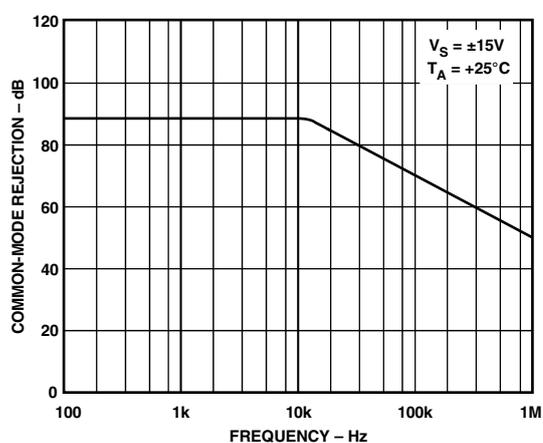


図 10. 同相ノイズ除去比の周波数特性

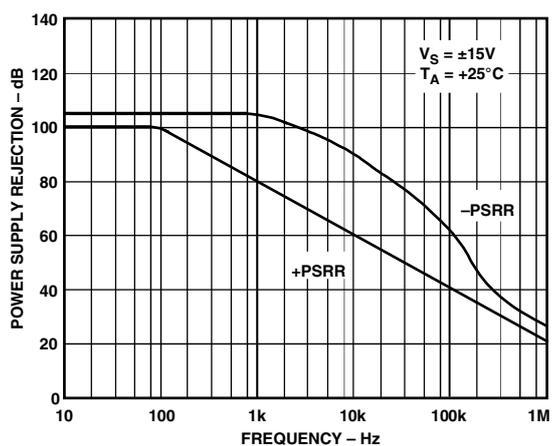


図 11. 電源変動除去比の周波数特性

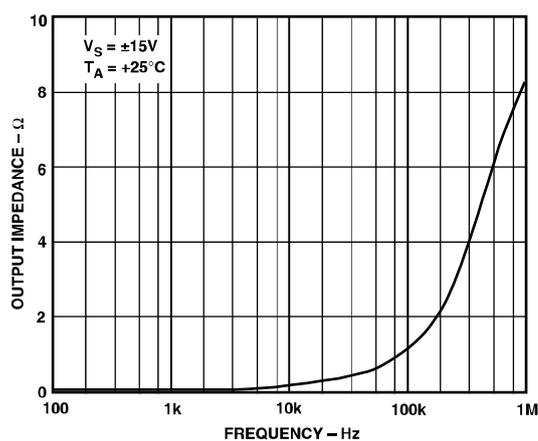


図 12. クローズドループ出力インピーダンスの  
周波数特性

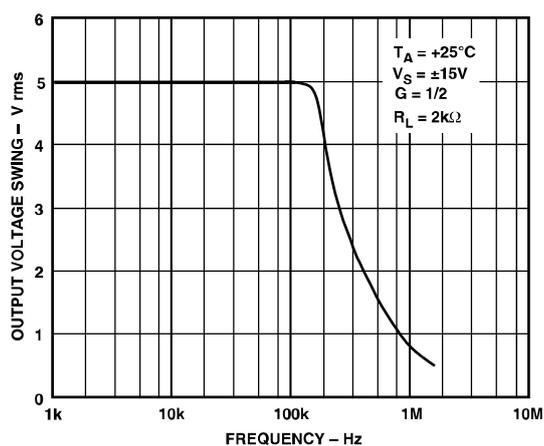


図 13. 出力電圧振幅の周波数特性

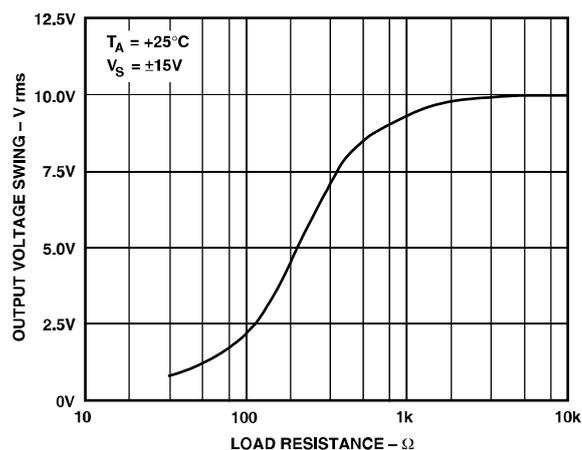


図 14. 負荷抵抗値 対 出力電圧振幅

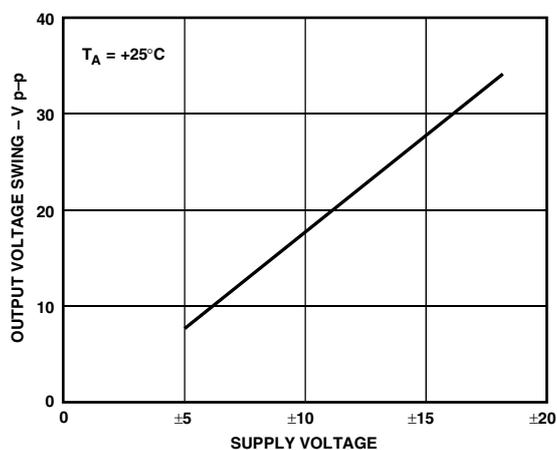


図 15. 電源電圧 対 出力電圧振幅

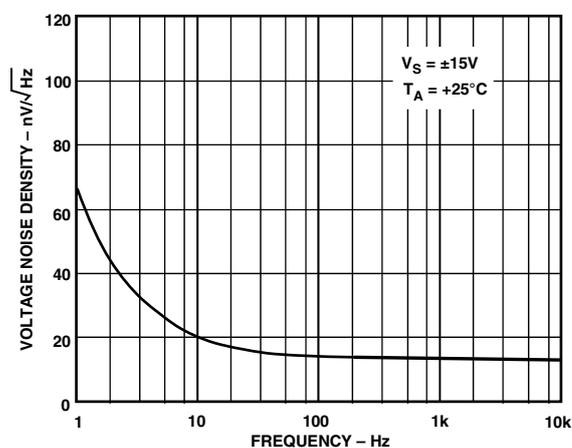


図 16. 電圧ノイズ密度の周波数特性

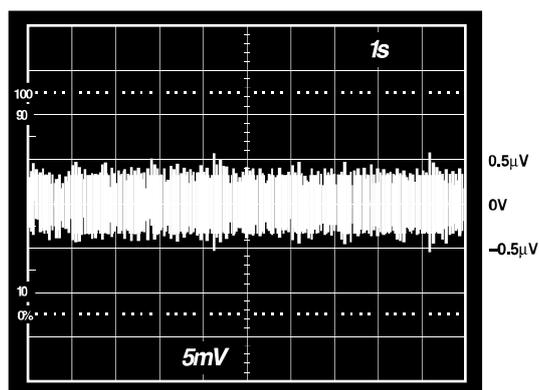


図 17. 低周波数電圧ノイズ、0.1~10 Hz\*

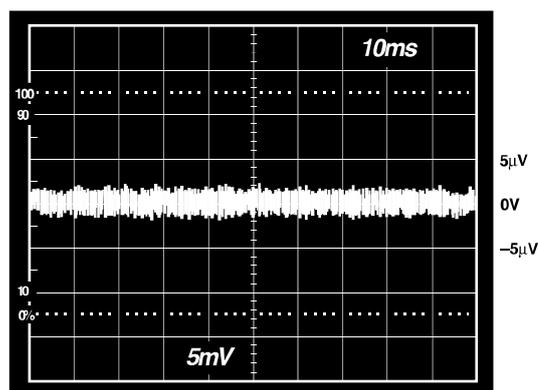


図 18. 電圧ノイズ、0~1 kHz\*

\* 図 17 から図 19 の写真は、ゲイン 1000 の外部アンプを使用して  $V_S = \pm 15\text{ V}$  および  $T_A = +25^\circ\text{C}$  の条件で撮影しました。

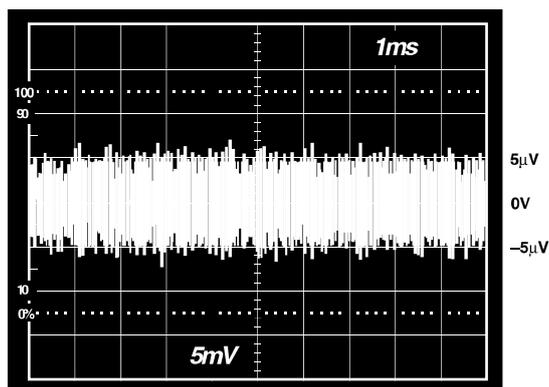


図 19. 電圧ノイズ、0~10 kHz\*

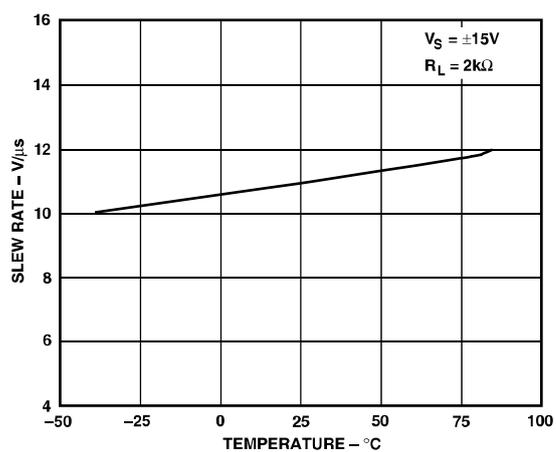


図 20. スルーレートの温度特性

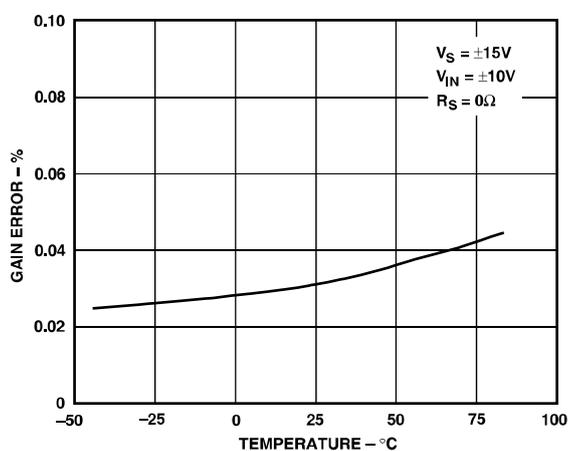


図 21. ゲイン誤差の温度特性

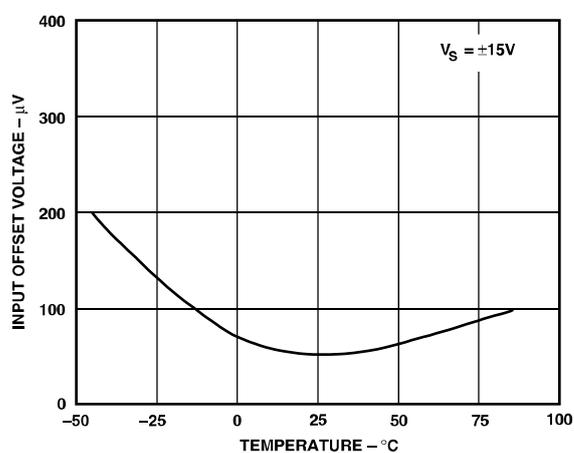


図 22. 入力オフセット電圧の温度特性

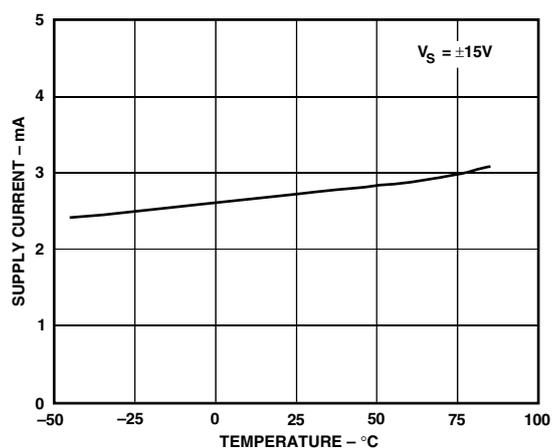


図 23. 電源電流の温度特性

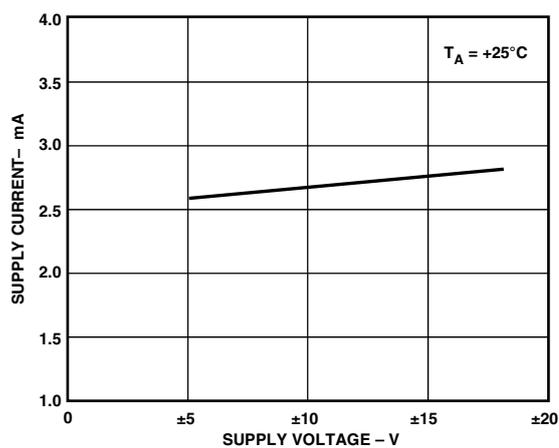


図 24. 電源電圧 対 電源電流

\* 図 17 から図 19 の写真は、ゲイン 1000 の外部アンプを使用して  $V_S = \pm 15\text{ V}$  および  $T_A = +25^\circ\text{C}$  の条件で撮影しました。

## アプリケーション情報

SSM2143 は、平衡型差動ライン・レシーバとして設計されています。このデバイスは、4 個の高精度薄膜抵抗を備えた高速、低ノイズのオーディオ・アンプを使用し、優れた同相ノイズ除去比と非常に低い THD を維持します。図 25 に、SSM2143 で 1/2 のゲインを設定する基本的な差動レシーバ・アプリケーションを示します。図 26 に示すように、入力抵抗と帰還抵抗を入れ替えて、ゲインを +2 にすることもできます。いずれの回路構成でも、入力の 1 つをグラウンドに接続することによって、SSM2143 を不平衡にすることも可能です。+1 のゲインが必要なアプリケーションには、SSM2141 を使用してください。

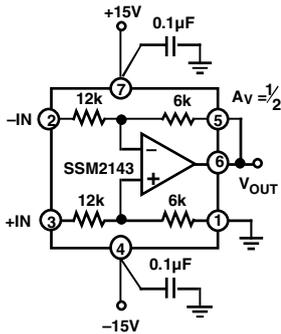


図 25. ゲイン 1/2 の標準的な構成

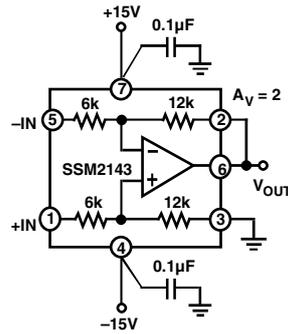


図 26. 抵抗を逆配置してゲイン 2 にする

## CMRR

内部の薄膜抵抗は、高精度なトリミングによって 90 dB の CMRR を実現します。外部回路によって少しでも不平衡になると、回路全体の CMRR 性能が大幅に低下します。たとえば、信号源の不均衡が 5 Ω の場合、CMRR は DC 時で 71 dB になります。これは、オーディオ周波数レンジで CMRR に影響する可能性がある無効の信号源インピーダンスにも当てはまります。優れた CMRR を維持するには、これらの誤差源を最小にする必要があります。

CMRR の誤差源を解析することによって、薄膜抵抗に求められるマッチング精度を定量化できます。抵抗の mismatches は、図 27 に示すようにモデル化できます。ΔR の 12 kΩ 抵抗の 1 つに許容誤差があるとすると、同相ゲインの式は以下のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{6k}{6k+12k} \left( \frac{6k}{12k+\Delta R} + 1 \right) - \frac{6k}{12k+\Delta R}$$

これを簡単にすると、以下のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{1/3 \Delta R}{12k + \Delta R}$$

このゲイン誤差から同相ノイズ除去比を以下のように求めることができます。

$$CMRR = \frac{|A_{DM}|}{|A_{CM}|} \cong \frac{18k}{\Delta R}$$

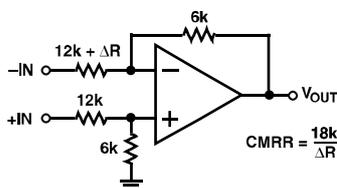


図 27. 小さい抵抗 mismatches から生じる大きい同相誤差

上述のように ΔR を 5 Ω に設定すると、CMRR は 71 dB になります。SSM2143 の 90 dB の CMRR を達成するには、抵抗の mismatches を 0.57 Ω 以内にしてください。つまり、この回路をディスクリットで構成するのであれば、抵抗のマッチングを 0.005% 未満にしなければならないことになります。

以下の表に、代表的な抵抗の精度と、それによって得られる差動アンプの CMRR を示します。

% Mismatch	CMRR
5%	30 dB
1%	44 dB
0.1%	64 dB
0.005%	90 dB

## DC出力レベル調整

SSM2143 のリファレンス・ノードは通常、グラウンドに接続されます。ただし、これを使用することで、システム内部の DC オフセットをゼロ調整するか、または DC リファレンス・レベルをグラウンド以外の電位にすることが可能です。高い CMRR を達成するには、図 28 に示すように、リファレンス・ノードをオペアンプでバッファして、インピーダンスを非常に低く維持する必要があります。上述の理屈がここでも当てはまり、6 kΩ 抵抗は 0.005% 未満、つまり 0.3 Ω 未満の精度でマッチングしていなければなりません。オペアンプは帯域幅が 20 kHz を十分に上回る限り、オーディオ周波数レンジの全域で非常に低い出力インピーダンスを維持します。リファレンス入力に ±10 V の範囲で調整できます。リファレンスから出力までのゲインは 1 であるため、得られる DC 出力調整範囲も ±10 V になります。

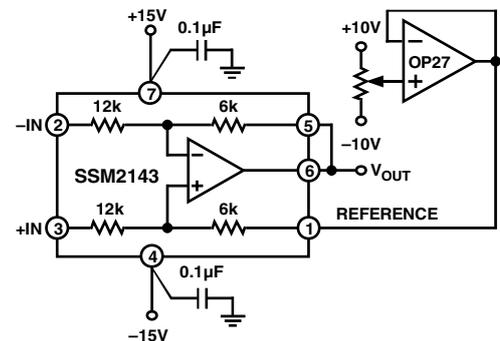


図 28. リファレンス電圧の調整に必要なとされる低インピーダンスのバッファ

## 入力誤差

SSM2143 で規定されている主な DC 入力オフセット誤差は、入力オフセット電圧です。通常のオペアンプの場合と同様に、入力バイアス電流と入力オフセット電流は規定されていません。SSM2143 は抵抗を内蔵しているため、バイアス電流に関連する誤差はすべてオフセット電圧誤差に変換されます。そのため、オフセット電圧の仕様は、アンプのオフセット電圧と、オフセット電流に入力インピーダンスを乗じた値の組み合わせになります。

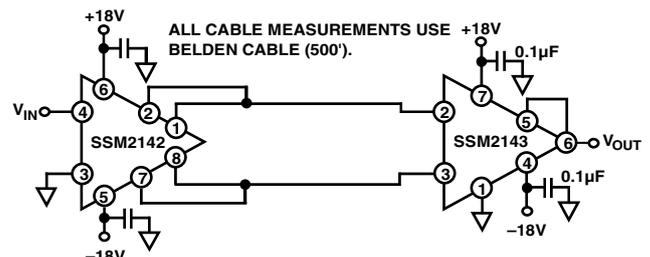


図 29. SSM2142/SSM2143 平衡型ライン・ドライバ/レシーバ・システム

## ライン・ドライバ/レシーバ・システム

SSM2143 と SSM2142 は、完全に集積化されたライン・ドライバ/レシーバ・システムを構成します。SSM2142 は、不平衡の入力を平衡の出力信号に変換する高性能の平衡型ライン・ドライバ IC です。長いケーブルで大きい容量性負荷を駆動できるため、平衡オーディオ信号の送信用に最適です。ケーブルの受信端に SSM2143 を使用すると、システムは高い同相ノイズ除去比と非常に低い THD を維持します。SSM2142 は +2 のゲイン、SSM2143 は 1/2 のゲインで設計されているため、システム全体でユニティ・ゲインが得られます。

以下のデータは、この 2 つの製品を組み合わせた場合の代表的な性能を示しており、SSM2143 の出力側で Audio Precision によって測定したものです。IC 間を 500 フィート長のケーブルで

接続した場合とケーブルを使用しない場合の 2 つの条件でテストしました。2 つの製品の組み合わせにより、20 Hz から 20 kHz までの帯域幅で優れた THD+N と S/N 比、そして代表値 -105 dB のノイズ・フロアが実現します。

SSM2142/SSM2143 システムのヘッドルームについて、少し述べておく必要があります。図 31 に約 ±22 dBu の最大信号処理を示していますが、SSM2142 の入力と SSM2143 の出力間で測定されているため半分に減衰されているという点に留意してください。通常、システムは 1 台の機器で実際に使用されるとおりに示されます。つまり、SSM2143 は入力側、SSM2142 は出力側になります。この場合、システムは入力側と出力側で +24 dBu を超える差動信号を処理することになりますが、これは大部分の業務用オーディオ機器のヘッドルーム条件に適合しています。

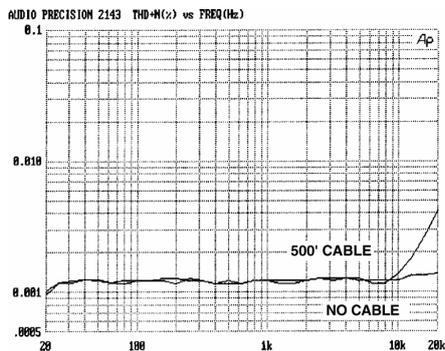


図 30. SSM2142/SSM2143 システムの THD+N の周波数特性 ( $V_S = \pm 18V$ 、 $V_{IN} = 5V$  rms、80 kHz フィルタを使用)

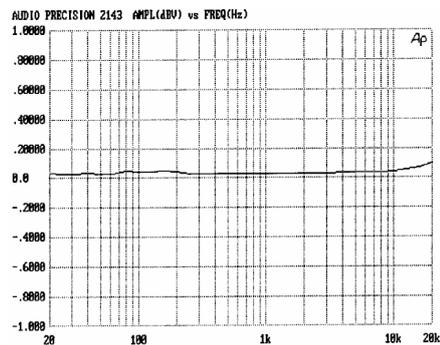


図 33. SSM2142/SSM2143 システムの周波数応答性 ( $V_S = \pm 18V$ 、 $V_{IN} = 0$  dBV、500 フィート長のケーブル)

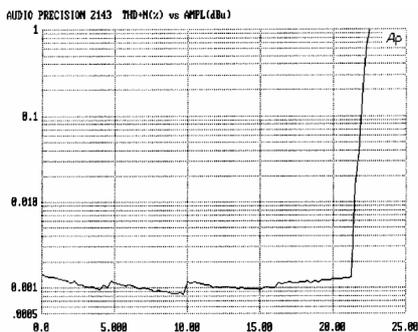


図 31. SSM2142/SSM2143 システムのヘッドルーム - 本文を参照 - ( $V_S = \pm 18V$ 、 $R_L = 10$  k $\Omega$ 、500 フィート長のケーブル)

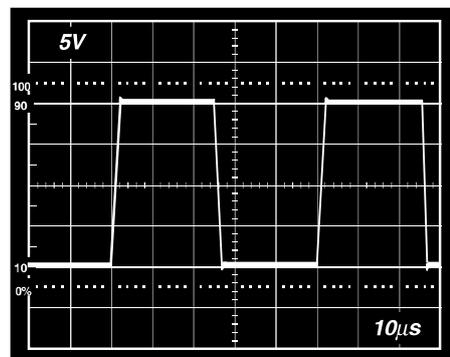


図 34. SSM2142/SSM2143 システムの大信号パルス応答性 ( $V_S = \pm 18V$ 、 $R_L = 10$  k $\Omega$ 、ケーブルなし)

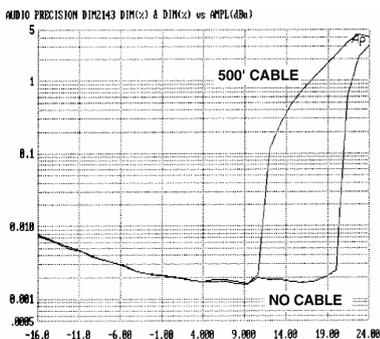


図 32. SSM2142/SSM2143 システムのダイナミック相互変調歪み、DIM-100 ( $V_S = \pm 18V$ 、 $R_L = 10$  k $\Omega$ )

## 外形寸法

寸法単位：インチ (mm)

