

S-35390Aは、超低消費電流、広動作電圧範囲で動作する2ワイヤCMOSリアルタイムクロックICです。動作電圧は1.3 V ~ 5.5 Vで、メイン電源電圧からバックアップ電池まで幅広く対応可能です。0.25 μ Aの計時消費電流と、広範囲な計時電源電圧によってバッテリーの持続時間を大幅に改善します。バックアップ電池で動作するシステムでは、内蔵しているフリーレジスタをユーザバックアップメモリ機能として使用可能です。レジスタに記憶しておいたメイン電源遮断前の情報を、電圧が復帰してからいつでも呼び出せます。

S-35390Aは、内蔵のクロック補正機能により、水晶発振回路の周波数偏差による時計データの進みや遅れを広範囲に補正可能です。この機能と温度センサを組み合わせ、温度変化に合わせて補正することで、周囲温度の影響を受けない高精度な時計機能を実現できます。

■ 特長

- ・ 低消費電流 : 0.25 μ A typ. ($V_{DD} = 3.0$ V, $T_a = +25^\circ\text{C}$)
- ・ 広動作電圧範囲 : 1.3 V ~ 5.5 V
- ・ クロック補正機能内蔵
- ・ ユーザフリーレジスタ内蔵
- ・ 2ワイヤ (I²C-bus) によるCPUインタフェース
- ・ アラーム割り込み機能内蔵
- ・ 低電源電圧検出時およびパワーオン時のフラグ生成回路内蔵
- ・ 2099年までのオートカレンダー、閏年自動演算機能内蔵
- ・ 定電圧回路内蔵
- ・ 32.768 kHz水晶発振回路内蔵 (C_d 内蔵、 C_g 外付け)
- ・ 鉛フリー、Sn 100%、ハロゲンフリー^{*1}

*1. 詳細は "■ 品目コードの構成" を参照してください。

■ 用途

- ・ 携帯用ゲーム機器
- ・ 携帯用AV機器
- ・ デジタルスチルカメラ
- ・ デジタルビデオカメラ
- ・ 電子式電力量計
- ・ DVDレコーダ
- ・ テレビ、ビデオ
- ・ 携帯電話、PHS

■ パッケージ

- ・ 8-Pin SOP (JEDEC)
- ・ 8-Pin TSSOP
- ・ SNT-8A

■ ブロック図

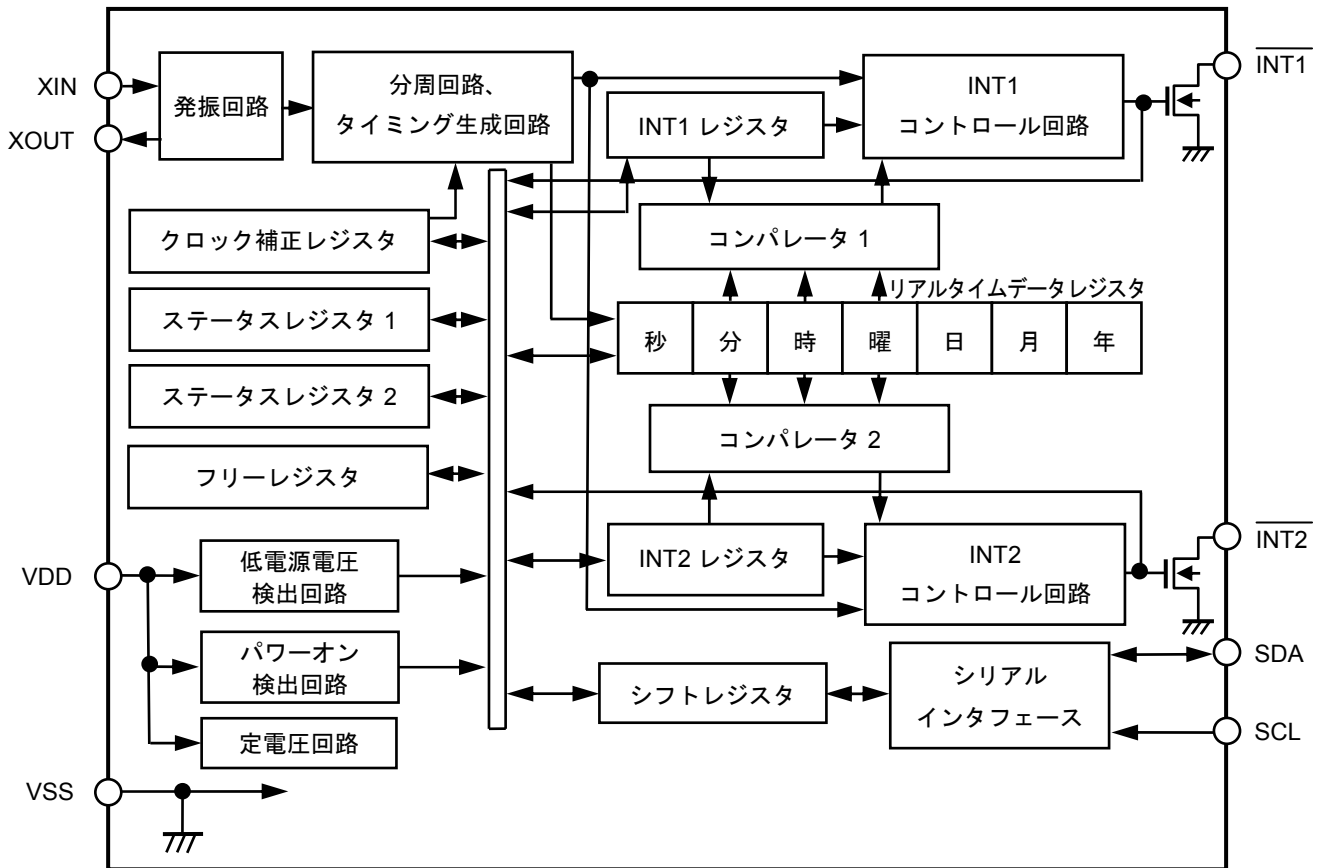
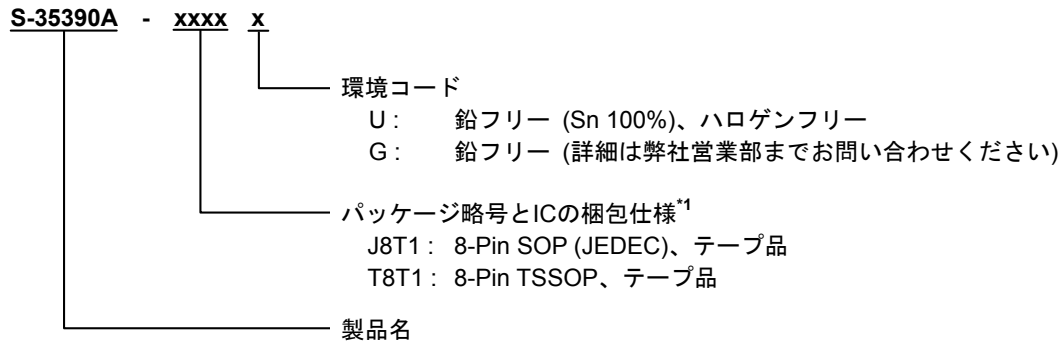


図1

■ 品目コードの構成

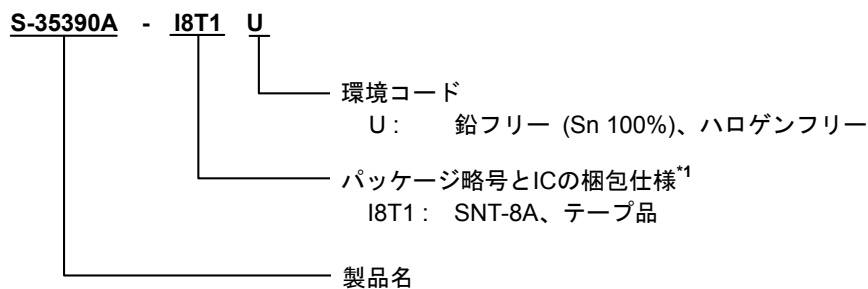
1. 製品名

1.1 8-PinSOP (JEDEC)、8-Pin TSSOP



*1. テープ図面を参照してください。

1.2 SNT-8A



*1. テープ図面を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名		外形寸法図面	テープ図面	リール図面	ランド図面
8-PinSOP (JEDEC)	環境コード = G	FJ008-A-P-SD	FJ008-D-C-SD	FJ008-D-R-SD	-
	環境コード = U	FJ008-A-P-SD	FJ008-D-C-SD	FJ008-D-R-S1	-
8-Pin TSSOP	環境コード = G	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-SD	-
	環境コード = U	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-S1	-
SNT-8A		PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

■ ピン配置図

1. 8-Pin SOP (JEDEC)

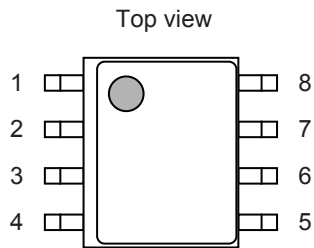


図2 S-35390A-J8T1x

2. 8-Pin TSSOP

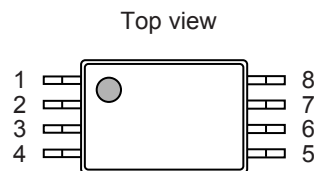


図3 S-35390A-T8T1x

3. SNT-8A

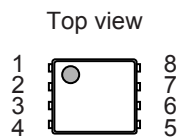


図4 S-35390A-I8T1U

表2 端子一覧

端子番号	端子記号	端子内容	I/O	端子構成
1	$\overline{\text{INT1}}$	割り込み信号1 出力端子	出力	Nchオープンドレイン出力 (VDD側には保護ダイオードなし)
2	XOUT	水晶振動子接続端子	-	-
3	XIN			
4	VSS	GND端子	-	-
5	$\overline{\text{INT2}}$	割り込み信号2 出力端子	出力	Nchオープンドレイン出力 (VDD側には保護ダイオードなし)
6	SCL	シリアルクロック 入力端子	入力	CMOS入力 (VDD側には保護ダイオードなし)
7	SDA	シリアルデータ 入出力端子	双方向	Nchオープンドレイン出力 (VDD側には保護ダイオードなし) CMOS入力
8	VDD	正電源端子	-	-

備考1. x: GまたはU

2. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = Uの製品をお選びください。

■ 各端子の機能説明

1. SDA (シリアルデータ入出力) 端子

I²C-busインタフェースのデータ入出力端子です。SCL端子のクロックパルスに同期して、SDA端子はデータの入出力を行います。この端子はCMOS入力とNchオープンドレイン出力端子で構成されています。通常、SDA端子は抵抗でVDD電位にプルアップし、ほかのオープンドレイン出力、あるいはオープンコレクタ出力のデバイスとワイヤードオア接続して使用します。

2. SCL (シリアルクロック入力) 端子

I²C-busインタフェースのクロック入力端子です。このクロックパルスに同期してSDA端子はデータの入出力を行います。

3. XIN, XOUT (水晶振動子接続) 端子

XIN, XOUT間に水晶振動子を接続します。

4. $\overline{\text{INT1}}$ (割り込み信号1出力) 端子

割り込みまたはクロックパルス信号を出力する端子です。ステータスレジスタ2で、アラーム1割り込み、周波数設定出力、分単位定常割り込み1、分単位定常割り込み2、32.768 kHz出力のいずれかを選択します。この端子はNchオープンドレイン出力です。

5. $\overline{\text{INT2}}$ (割り込み信号2出力) 端子

割り込みまたはクロックパルス信号を出力する端子です。ステータスレジスタ2で、アラーム2割り込み、周波数設定出力、分単位定常割り込み1のいずれかを選択します。この端子はNchオープンドレイン出力です。

6. VDD (正電源) 端子

正電源に接続してください。印加電圧値については、「■ 推奨動作条件」を参照してください。

7. VSS端子

GNDに接続してください。

■ 端子の等価回路

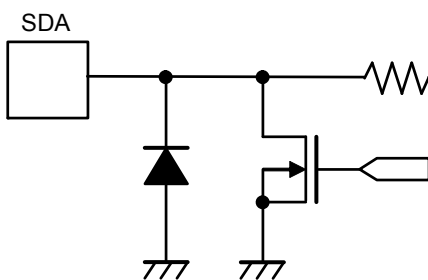


図5 SDA端子

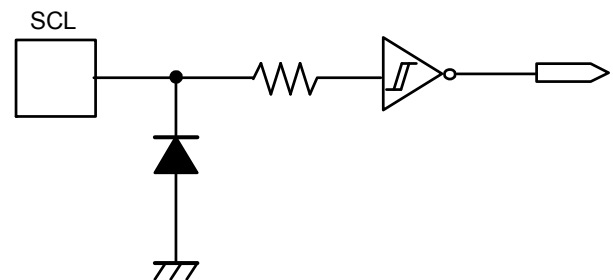


図6 SCL端子

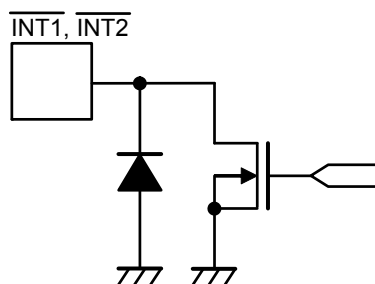


図7 $\overline{\text{INT1}}$ 端子、 $\overline{\text{INT2}}$ 端子

■ 絶対最大定格

表3

項目	記号	適用端子	絶対最大定格	単位
電源電圧	V _{DD}	—	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
入力電圧	V _{IN}	SCL, SDA	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
出力電圧	V _{OUT}	SDA, INT1, INT2	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
動作周囲温度 ^{*1}	T _{opr}	—	-40 ~ +85	°C
保存温度	T _{stg}	—	-55 ~ +125	°C

*1. 結露や霜がない状態です。結露や霜は、端子間を短絡させるため誤動作の要因となります。

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 推奨動作条件

表4

(V_{SS} = 0 V)

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧 ^{*1}	V _{DD}	Ta = -40°C ~ +85°C	1.3	3.0	5.5	V
計時電源電圧 ^{*2}	V _{DDT}	Ta = -40°C ~ +85°C	V _{DET} - 0.15	—	5.5	V
水晶振動子C _L 値	C _L	—	—	6	7	pF

*1. "■ AC電氣的特性"、表9にて通信可能な電源電圧です。

*2. 計時可能な電源電圧です。V_{DET} (低電源電圧検出電圧) との関係は "■ 諸特性データ (Typicalデータ)" を参照してください。

■ 発振特性

表5

(Ta = +25°C, V_{DD} = 3.0 V, V_{SS} = 0 V, 水晶振動子 : セイコーインスツル株式会社製, VT-200 (C_L = 6 pF, 32.768 kHz))

項目	記号	条件	Min.	Typ.	Max.	単位
発振開始電圧	V _{STA}	10秒以内	1.1	—	5.5	V
発振開始時間	t _{STA}	—	—	—	1	s
IC間周波数偏差 ^{*1}	ΔIC	—	-10	—	+10	ppm
周波数電圧偏差	ΔV	V _{DD} = 1.3 V ~ 5.5 V	-3	—	+3	ppm/V
外付け容量	C _q	XIN端子に適用	—	—	9.1	pF
内蔵発振容量	C _d	XOUT端子に適用	—	8	—	pF

*1. 参考値です。

■ DC電気的特性

表6 DC電気的特性 ($V_{DD} = 3.0\text{ V}$)(Ta = -40°C ~ +85°C, $V_{SS} = 0\text{ V}$, 水晶振動子 : セイコーインスツル株式会社製 VT-200 ($C_L = 6\text{ pF}$, 32.768 kHz, $C_g = 9.1\text{ pF}$))

項目	記号	適用端子	条件	Min.	Typ.	Max.	単位
消費電流1	I_{DD1}	-	非通信時	-	0.25	0.93	μA
消費電流2	I_{DD2}	-	通信時 (SCL = 100 kHz)	-	6	14	μA
入力リーク電流1	I_{IZH}	SCL, SDA	$V_{IN} = V_{DD}$	-0.5	-	0.5	μA
入力リーク電流2	I_{IZL}	SCL, SDA	$V_{IN} = V_{SS}$	-0.5	-	0.5	μA
出力リーク電流1	I_{OZH}	SDA, INT1, INT2	$V_{OUT} = V_{DD}$	-0.5	-	0.5	μA
出力リーク電流2	I_{OZL}	SDA, INT1, INT2	$V_{OUT} = V_{SS}$	-0.5	-	0.5	μA
入力電圧1	V_{IH}	SCL, SDA	-	$0.8 \times V_{DD}$	-	$V_{SS} + 5.5$	V
入力電圧2	V_{IL}	SCL, SDA	-	$V_{SS} - 0.3$	-	$0.2 \times V_{DD}$	V
出力電流1	I_{OL1}	INT1, INT2	$V_{OUT} = 0.4\text{ V}$	3	5	-	mA
出力電流2	I_{OL2}	SDA	$V_{OUT} = 0.4\text{ V}$	5	10	-	mA
低電源電圧検出電圧	V_{DET}	-	-	0.65	1	1.35	V

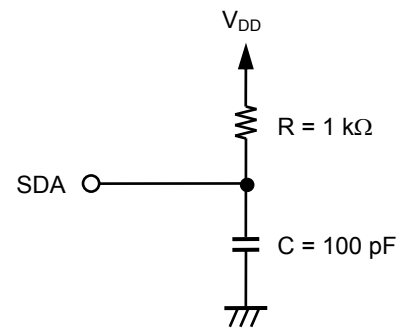
表7 DC電気的特性 ($V_{DD} = 5.0\text{ V}$)(Ta = -40°C ~ +85°C, $V_{SS} = 0\text{ V}$, 水晶振動子 : セイコーインスツル株式会社製 VT-200 ($C_L = 6\text{ pF}$, 32.768 kHz, $C_g = 9.1\text{ pF}$))

項目	記号	適用端子	条件	Min.	Typ.	Max.	単位
消費電流1	I_{DD1}	-	非通信時	-	0.3	1.1	μA
消費電流2	I_{DD2}	-	通信時 (SCL = 100 kHz)	-	14	30	μA
入力リーク電流1	I_{IZH}	SCL, SDA	$V_{IN} = V_{DD}$	-0.5	-	0.5	μA
入力リーク電流2	I_{IZL}	SCL, SDA	$V_{IN} = V_{SS}$	-0.5	-	0.5	μA
出力リーク電流1	I_{OZH}	SDA, INT1, INT2	$V_{OUT} = V_{DD}$	-0.5	-	0.5	μA
出力リーク電流2	I_{OZL}	SDA, INT1, INT2	$V_{OUT} = V_{SS}$	-0.5	-	0.5	μA
入力電圧1	V_{IH}	SCL, SDA	-	$0.8 \times V_{DD}$	-	$V_{SS} + 5.5$	V
入力電圧2	V_{IL}	SCL, SDA	-	$V_{SS} - 0.3$	-	$0.2 \times V_{DD}$	V
出力電流1	I_{OL1}	INT1, INT2	$V_{OUT} = 0.4\text{ V}$	5	8	-	mA
出力電流2	I_{OL2}	SDA	$V_{OUT} = 0.4\text{ V}$	6	13	-	mA
低電源電圧検出電圧	V_{DET}	-	-	0.65	1	1.35	V

■ AC電气的特性

表8 測定条件

入力パルス電圧	$V_{IH} = 0.9 \times V_{DD}, V_{IL} = 0.1 \times V_{DD}$
入力パルス立ち上がり / 立ち下がり時間	20 ns
出力判定電圧	$V_{OH} = 0.5 \times V_{DD}, V_{OL} = 0.5 \times V_{DD}$
出力負荷	100 pF + プルアップ抵抗1 kΩ



備考 ICの電源と負荷の電源は同一電位

図8 出力負荷回路

表9 AC電气的特性

($T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$)

項目	記号	$V_{DD}^{*2} \geq 1.3\text{ V}$			$V_{DD}^{*2} \geq 3.0\text{ V}$			単位
		Min.	Typ.	Max.	Min.	Typ.	Max.	
SCLクロック周波数	f_{SCL}	0	—	100	0	—	400	kHz
SCLクロック "L" 時間	t_{LOW}	4.7	—	—	1.3	—	—	μs
SCLクロック "H" 時間	t_{HIGH}	4	—	—	0.6	—	—	μs
SDA出力遅延時間 ^{*1}	t_{PD}	—	—	3.5	—	—	0.9	μs
スタートコンディションセットアップ時間	$t_{SU.STA}$	4.7	—	—	0.6	—	—	μs
スタートコンディションホールド時間	$t_{HD.STA}$	4	—	—	0.6	—	—	μs
データ入力セットアップ時間	$t_{SU.DAT}$	250	—	—	100	—	—	ns
データ入力ホールド時間	$t_{HD.DAT}$	0	—	—	0	—	—	μs
ストップコンディションセットアップ時間	$t_{SU.STO}$	4.7	—	—	0.6	—	—	μs
SCL, SDA立ち上がり時間	t_R	—	—	1	—	—	0.3	μs
SCL, SDA立ち下がり時間	t_F	—	—	0.3	—	—	0.3	μs
バス解放時間	t_{BUF}	4.7	—	—	1.3	—	—	μs
ノイズサプレッション時間	t_i	—	—	100	—	—	50	ns

*1. SDA出力遅延時間は、SDA端子の出力形態がNchオープンドレイン出力のため、IC外部の負荷抵抗 (R_L)、負荷容量 (C_L) 値により決まります。したがって、参考値としてください。

*2. 動作電源電圧は "■ 推奨動作条件" を参照してください。

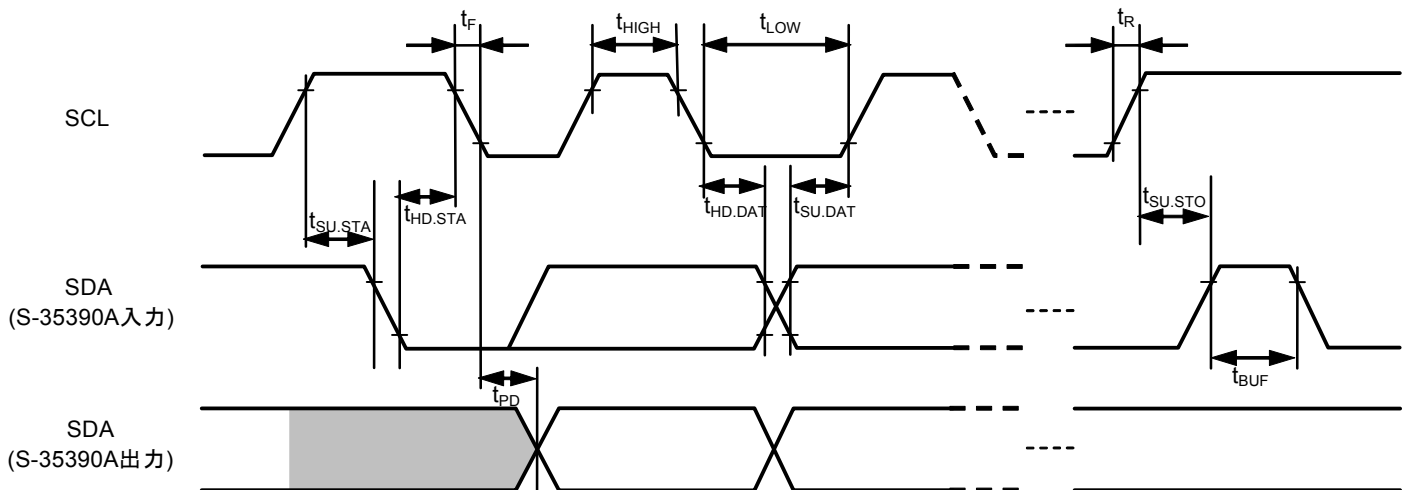


図9 バスタイミング
エイブリック株式会社

■ 通信データ構成

1. 通信データ

通信を行うためにシステム上のマスタデバイスは、S-35390Aに対してスタートコンディションを発生させます。引き続き、4ビットのデバイスコード "0110" と3ビットのコマンドと1ビットのリード / ライトコマンドを、SDAライン上に送ります。その後、データのB7から出力もしくは入力が行われます。データの出力もしくは入力終了したら、S-35390Aへストップコンディションを入力し、通信を終了してください。また、1バイトごとにアクノリッジを生成します。詳細は "■ シリアルインタフェース" を参照してください。

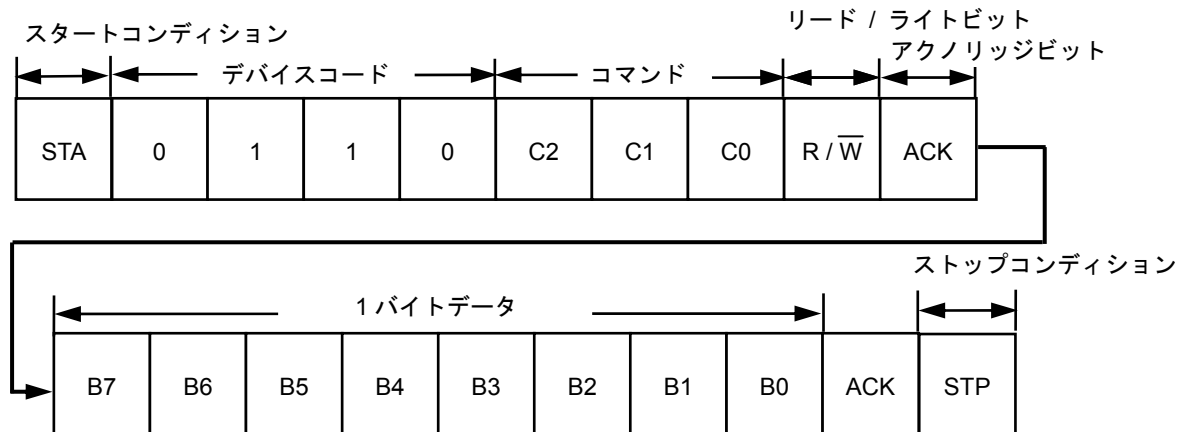


図10 通信データ

2. コマンド構成

コマンドには次の8種類があり、デバイスコードとコマンドにより各種レジスタの読み出し / 書き込みを行います。下記のデバイスコードおよびコマンド以外を入力した場合は何も実行されません。

表10 コマンド一覧

デバイス コード	コマンド			データ								
	C2	C1	C0	内容	B7	B6	B5	B4	B3	B2	B1	B0
0110	0	0	0	ステータスレジスタ1アクセス	RESET ^{*1}	12 / 24	SC0 ^{*2}	SC1 ^{*2}	INT1 ^{*3}	INT2 ^{*3}	BLD ^{*4}	POC ^{*4}
	0	0	1	ステータスレジスタ2アクセス	INT1FE	INT1ME	INT1AE	32KE	INT2FE	INT2ME	INT2AE	TEST ^{*5}
	0	1	0	リアルタイムデータ1アクセス (年データ ~)	Y1	Y2	Y4	Y8	Y10	Y20	Y40	Y80
					M1	M2	M4	M8	M10	_* ⁶	_* ⁶	_* ⁶
					D1	D2	D4	D8	D10	D20	_* ⁶	_* ⁶
					W1	W2	W4	_* ⁶	_* ⁶	_* ⁶	_* ⁶	_* ⁶
					H1	H2	H4	H8	H10	H20	AM / PM	_* ⁶
					m1	m2	m4	m8	m10	m20	m40	_* ⁶
	s1	s2	s4	s8	s10	s20	s40	_* ⁶				
	0	1	1	リアルタイムデータ2アクセス (時データ ~)	H1	H2	H4	H8	H10	H20	AM / PM	_* ⁶
					m1	m2	m4	m8	m10	m20	m40	_* ⁶
					s1	s2	s4	s8	s10	s20	s40	_* ⁶
1	0	0	INT1レジスタアクセス (アラームタイム1 曜時分) (INT1AE = 1, INT1ME = 0, INT1FE = 0)	W1	W2	W4	_* ⁶	_* ⁶	_* ⁶	_* ⁶	A1WE	
			H1	H2	H4	H8	H10	H20	AM / PM	A1HE		
				m1	m2	m4	m8	m10	m20	m40	A1mE	
				1 Hz	2 Hz	4 Hz	8 Hz	16 Hz	SC2 ^{*2}	SC3 ^{*2}	SC4 ^{*2}	
1	0	1	INT2レジスタアクセス (アラームタイム2 曜時分) (INT2AE = 1, INT2ME = 0, INT2FE = 0)	W1	W2	W4	_* ⁶	_* ⁶	_* ⁶	_* ⁶	A2WE	
			H1	H2	H4	H8	H10	H20	AM / PM	A2HE		
				m1	m2	m4	m8	m10	m20	m40	A2mE	
				1 Hz	2 Hz	4 Hz	8 Hz	16 Hz	SC5 ^{*2}	SC6 ^{*2}	SC7 ^{*2}	
1	1	0	クロック補正レジスタアクセス	V0	V1	V2	V3	V4	V5	V6	V7	
1	1	1	フリーレジスタアクセス	F0	F1	F2	F3	F4	F5	F6	F7	

- *1. ライトオンリーフラグです。このレジスタに "1" を書き込むことにより、S-35390Aのイニシャライズを行います。
- *2. スラッチビットです。ユーザが自由に使えるリードおよびライトが可能なレジスタです。
- *3. リードオンリーフラグです。アラーム機能使用時のみ有効です。アラーム時刻が一致すると "1" になり、リードすると "0" にクリアされます。
- *4. リードオンリーフラグです。"POC" は、電源投入時 "1" になり、リードすると "0" にクリアされます。"BLD" は、**■ 低電源電圧検出回路**を参照してください。
- *5. 弊社のテスト用ビットです。使用時は必ず "0" にしてください。
- *6. 書き込んでも無効になります。読み出し時は、"0" です。

■ レジスタ構成

1. リアルタイムデータレジスタ

リアルタイムデータレジスタは、7バイトのレジスタで、“年、月、日、曜日、時、分、秒”のデータをBCDコードで記憶します。リアルタイムデータ1アクセスの読み出し / 書き込みを行う場合は年データのB7から、月データ、日データ、曜日データ、時データ、分データ、秒データのB0まで7バイト分送受信します。年、月、日、曜日のデータを省略したい場合にはリアルタイムデータ2アクセスの読み出し / 書き込みを行ってください。時データのB7から、分データ、秒データのB0まで3バイト分送受信します。

S-35390Aは、リアルタイムデータ読み出し命令を認識したとき、時刻データをまとめてリアルタイムデータレジスタに転送します。したがって、S-35390Aはリアルタイムデータレジスタの読み出しを行っている最中に時刻の桁上りがあった場合でも、誤った時刻が読み出されることはありません。

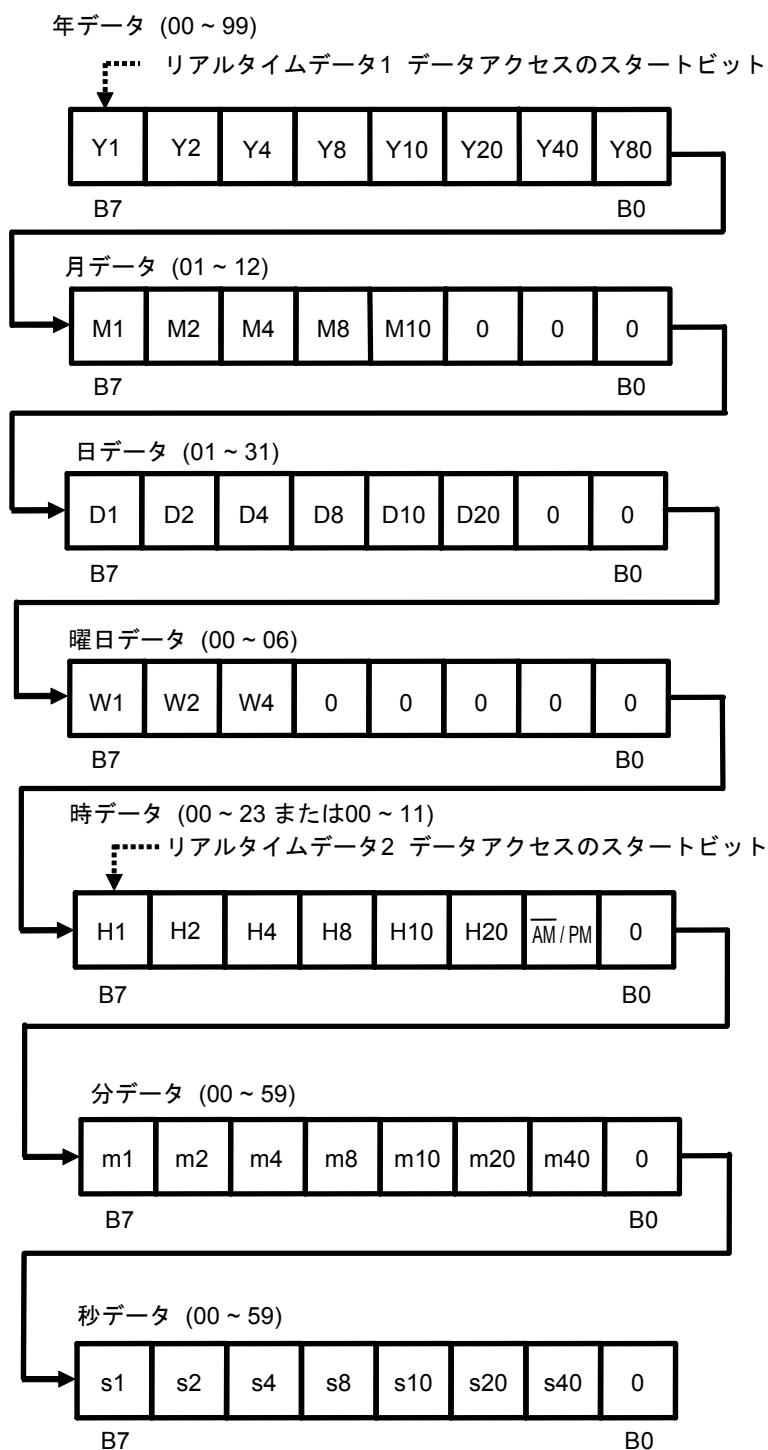


図11 リアルタイムデータレジスタ
エイブリック株式会社

年データ (00 ~ 99) : Y1, Y2, Y4, Y8, Y10, Y20, Y40, Y80

西暦の下2桁 (00 ~ 99) を設定します。2099年まではオートカレンダー機能と連動しています。
例 : 2053年 (Y1, Y2, Y4, Y8, Y10, Y20, Y40, Y80) = (1, 1, 0, 0, 1, 0, 1, 0)

月データ (01 ~ 12) : M1, M2, M4, M8, M10

例 : 12月 (M1, M2, M4, M8, M10, 0, 0, 0) = (0, 1, 0, 0, 1, 0, 0, 0)

日データ (01 ~ 31) : D1, D2, D4, D8, D10, D20

オートカレンダー機能により、カウント値を次のように自動変更します。
1 ~ 31 : 1, 3, 5, 7, 8, 10, 12月、1 ~ 30 : 4, 6, 9, 11月
1 ~ 29 : 2月閏年、1 ~ 28 : 2月平年
例 : 29日 (D1, D2, D4, D8, D10, D20, 0, 0) = (1, 0, 0, 1, 0, 1, 0, 0)

曜日データ (00 ~ 06) : W1, W2, W4

7進アップカウンタです。00曜日、01曜日、02曜日、~06曜日、00曜日とカウントします。曜日とカウント値の対応はユーザで設定してください。

時データ (00 ~ 23 または00 ~ 11) : H1, H2, H4, H8, H10, H20, $\overline{\text{AM/PM}}$

$\overline{\text{AM/PM}}$ ビットは、12時間表示の場合、0 : AM, 1 : PM を書き込んでください。24時間表示の場合、書き込みは "0", "1" どちらでも可能です。読み出し時は、時データが00時から11時までは "0" が読み出され、12時から23時までは "1" が読み出されます。

例 (12時間表示のとき) : PM11時 (H1, H2, H4, H8, H10, H20, $\overline{\text{AM/PM}}$, 0) = (1, 0, 0, 0, 1, 0, 1, 0)

例 (24時間表示のとき) : 22時 (H1, H2, H4, H8, H10, H20, $\overline{\text{AM/PM}}$, 0) = (0, 1, 0, 0, 0, 1, 1, 0)

分データ (00 ~ 59) : m1, m2, m4, m8, m10, m20, m40

例 : 32分 (m1, m2, m4, m8, m10, m20, m40, 0) = (0, 1, 0, 0, 1, 1, 0, 0)
例 : 55分 (m1, m2, m4, m8, m10, m20, m40, 0) = (1, 0, 1, 0, 1, 0, 1, 0)

秒データ (00 ~ 59) : s1, s2, s4, s8, s10, s20, s40

例 : 19秒 (s1, s2, s4, s8, s10, s20, s40, 0) = (1, 0, 0, 1, 1, 0, 0, 0)

2. ステータスレジスタ1

ステータスレジスタ1は、1バイトのレジスタで、各種モードの表示および設定を行います。各ビットの構成は次のようになります。

B7	B6	B5	B4	B3	B2	B1	B0
RESET	$\overline{12/24}$	SC0	SC1	INT1	INT2	BLD	POC
W	R/ \overline{W}	R/ \overline{W}	R/ \overline{W}	R	R	R	R

R : 読み出し可能
W : 書き込み可能
R/ \overline{W} : 読み出しおよび書き込み可能

図12 ステータスレジスタ1

B0 : POC

電源投入が行われたことを確認するフラグです。電源投入時にパワーオン検出回路が動作し、“1”になります。このフラグはリードオンリーフラグです。一度読み出すと自動的に“0”になります。なお、このフラグが“1”の場合には、必ずイニシャライズを行ってください。電源投入後の動作については、“**■ パワーオン検出回路とレジスタ状態**”を参照してください。

B1 : BLD

電源電圧の低下を表示するフラグです。電源電圧が低電源電圧検出電圧 (V_{DET}) 以下になると“1”になります。一度“1”になると電源電圧が低電源電圧検出電圧 (V_{DET}) 以上になっても“0”にはなりません。このフラグはリードオンリーフラグです。なお、このフラグが“1”の場合には、必ずイニシャライズを行ってください。低電源電圧検出回路の動作については、“**■ 低電源電圧検出回路**”を参照してください。

B2 : INT2, B3 : INT1

アラーム時刻になったことを表示するフラグです。アラーム割り込み機能使用時に設定したアラーム時刻になると“1”になります。アラーム1割り込みモードはINT1フラグ、アラーム2割り込みモードはINT2フラグが“1”になります。INT1フラグ、またはINT2フラグの“1”を読み出したあと、INT1AE (ステータスレジスタ2のB5)、またはINT2AE (ステータスレジスタ2のB1) を“0”にしてください。このフラグはリードオンリーフラグです。一度読み出すと自動的に“0”になります。

B4 : SC1, B5 : SC0

ユーザが自由に設定できる2ビットのSRAMタイプのレジスタです。

B6 : $\overline{12/24}$

12時間表示か24時間表示かの設定を行います。24時間表示にする場合、リアルタイムデータレジスタ書き込みの前に設定してください。

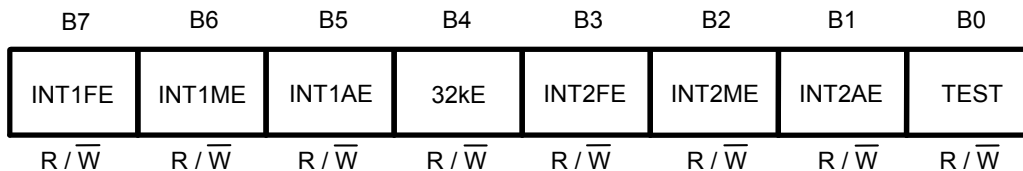
0 : 12時間表示
1 : 24時間表示

B7 : RESET

このビットに“1”を書き込むことにより、IC内部のイニシャライズが行われます。このビットは、書き込み専用ビットです。読み出し時は常に“0”となります。なお、ICの電源電圧投入時は必ず“1”を書き込んで回路をイニシャライズしてください。イニシャライズ後の各レジスタ状態に関しては、“**■ イニシャライズ後のレジスタ状態**”を参照してください。

3. ステータスレジスタ2

ステータスレジスタ2は、1バイトのレジスタで、各種モードの表示および設定を行います。各ビットの構成は次のようになります。



R/ \overline{W} : 読み出しおよび書き込み可能

図13 ステータスレジスタ2

B0 : TEST

TESTフラグは弊社のテスト用ビットです。使用時は必ず "0" にしてください。このフラグが "1" になっている場合は、必ずイニシャライズし、"0" にしてください。

B1 : INT2AE, B2 : INT2ME, B3 : INT2FE

$\overline{INT2}$ 端子出力モードを選択します。モード選択は、表11のようにになります。なお、アラーム2割り込みを使用する場合には、アラーム割り込みモード設定後、INT2レジスタへアクセスしてください。

表11 $\overline{INT2}$ 端子出力モード一覧

INT2AE	INT2ME	INT2FE	$\overline{INT2}$ 端子出力モード
0	0	0	割り込みなし
$\overline{*1}$	0	1	周波数設定出力
$\overline{*1}$	1	0	分単位エッジ割り込み
$\overline{*1}$	1	1	分単位定常割り込み1 (Duty 50%)
1	0	0	アラーム2割り込み

*1. Don't care (0または1どちらでも可)

B4 : 32kE, B5 : INT1AE, B6 : INT1ME, B7 : INT1FE

$\overline{INT1}$ 端子の出力モードを選択します。モード選択は、表12のようにになります。なお、アラーム1割り込みを使用する場合には、アラーム割り込みモード設定後、INT1レジスタへアクセスしてください。

表12 $\overline{INT1}$ 端子の出力モード一覧

32kE	INT1AE	INT1ME	INT1FE	$\overline{INT1}$ 端子出力モード
0	0	0	0	割り込みなし
0	$\overline{*1}$	0	1	周波数設定出力
0	$\overline{*1}$	1	0	分単位エッジ割り込み
0	0	1	1	分単位定常割り込み1 (Duty 50%)
0	1	0	0	アラーム1割り込み
0	1	1	1	分単位定常割り込み2
1	$\overline{*1}$	$\overline{*1}$	$\overline{*1}$	32.768 kHz出力

*1. Don't care (0または1どちらでも可)

4. INT1レジスタ、INT2レジスタ

INT1レジスタおよびINT2レジスタは、周波数設定出力もしくはアラーム割り込み設定用レジスタです。出力モードの切り換えは、ステータスレジスタ2で行います。ステータスレジスタ2でアラーム割り込み出力モードが選択されると、本レジスタはアラーム時刻データレジスタになります。また、ステータスレジスタ2で周波数設定出力が選択されると、本レジスタは出力クロックの周波数設定データレジスタになります。クロックパルスおよびアラーム割り込み出力はそれぞれINT1端子、INT2端子から出力されます。

4.1 アラーム割り込みの場合

INT1レジスタおよびINT2レジスタは、3バイトのデータで、アラーム時刻（曜日、時、分データ）の設定を行います。レジスタ構成は、リアルタイムデータレジスタの曜日、時、分データレジスタと同様に、BCDコードで表現します。非存在日は設定しないでください。また、ステータスレジスタ1で設定した12時間、もしくは24時間表示に合わせてアラーム時刻データを設定する必要があります。

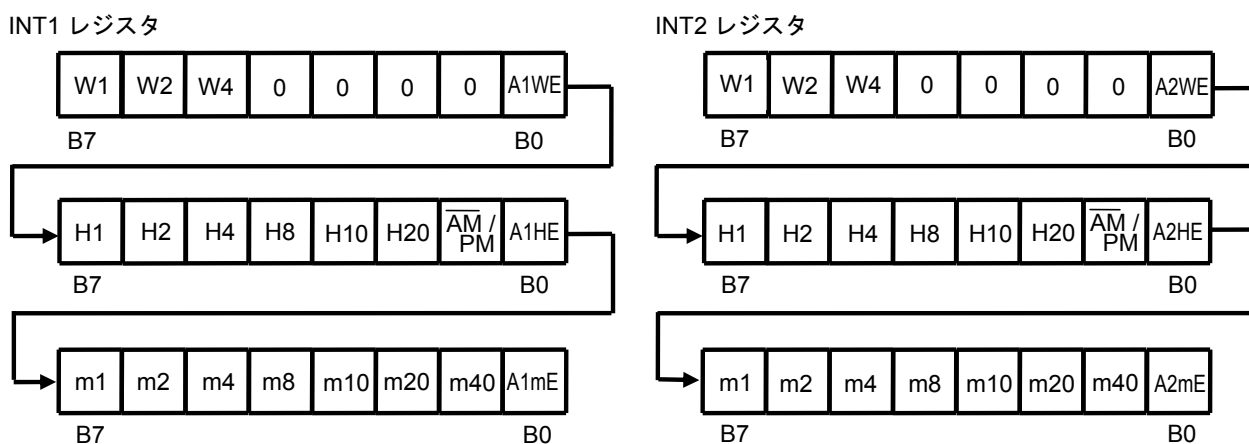


図14 INT1レジスタ、INT2レジスタ (アラーム時刻データ)

INT1レジスタには、各バイトのB0にA1WE, A1HE, A1mEがあり、これらのビットを"1"にすることで該当するバイトにある曜日、時、分データの設定が有効になります。INT2レジスタのA2WE, A2HE, A2mEも同様です。

設定例：INT1レジスタに、アラーム時刻 "午後7時00分" を設定する場合

(1) 12時間表示 (ステータスレジスタ1 B6 = 0) の場合

PM7:00に設定

INT1レジスタへの書き込みデータ

曜日	_*1	_*1	_*1	_*1	_*1	_*1	_*1	0
時	1	1	1	0	0	0	1	1
分	0	0	0	0	0	0	0	1
	B7							B0

*1. Don't care (0または1どちらでも可)

(2) 24時間表示 (ステータスレジスタ1 B6 = 1) の場合

PM19:00に設定

INT1レジスタへの書き込みデータ

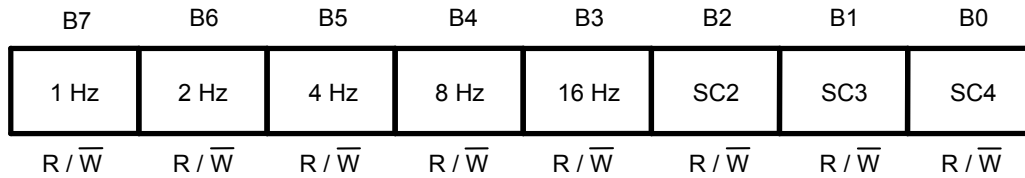
曜日	_*1	_*1	_*1	_*1	_*1	_*1	_*1	0
時	1	0	0	1	1	0	1 ^{*2}	1
分	0	0	0	0	0	0	0	1
	B7							B0

*1. Don't care (0または1どちらでも可)

*2. AM / PM フラグも時刻設定にあわせて設定してください。

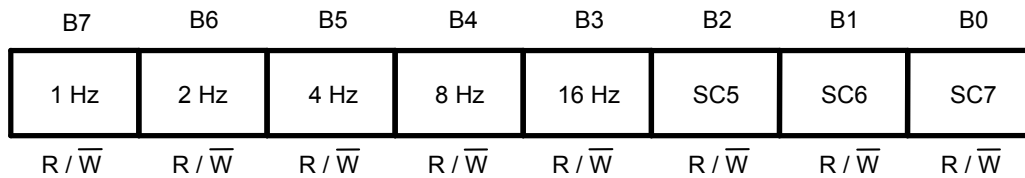
4.2 周波数設定出力の場合

INT1レジスタおよびINT2レジスタは、1バイトの周波数設定データです。レジスタのB7～B3までの各ビットを "1" にすることにより、ビットに対応した周波数がANDされた形で出力されます。また、INT1レジスタのSC2～SC4、INT2レジスタのSC5～SC7はユーザが自由に設定できる3ビットのSRAMタイプのレジスタです。



R/ \bar{W} : 読み出しおよび書き込み可能

図15 INT1レジスタ (周波数設定データ)



R/ \bar{W} : 読み出しおよび書き込み可能

図16 INT2レジスタ (周波数設定データ)

設定例 : B7～B3 = 50 hの場合

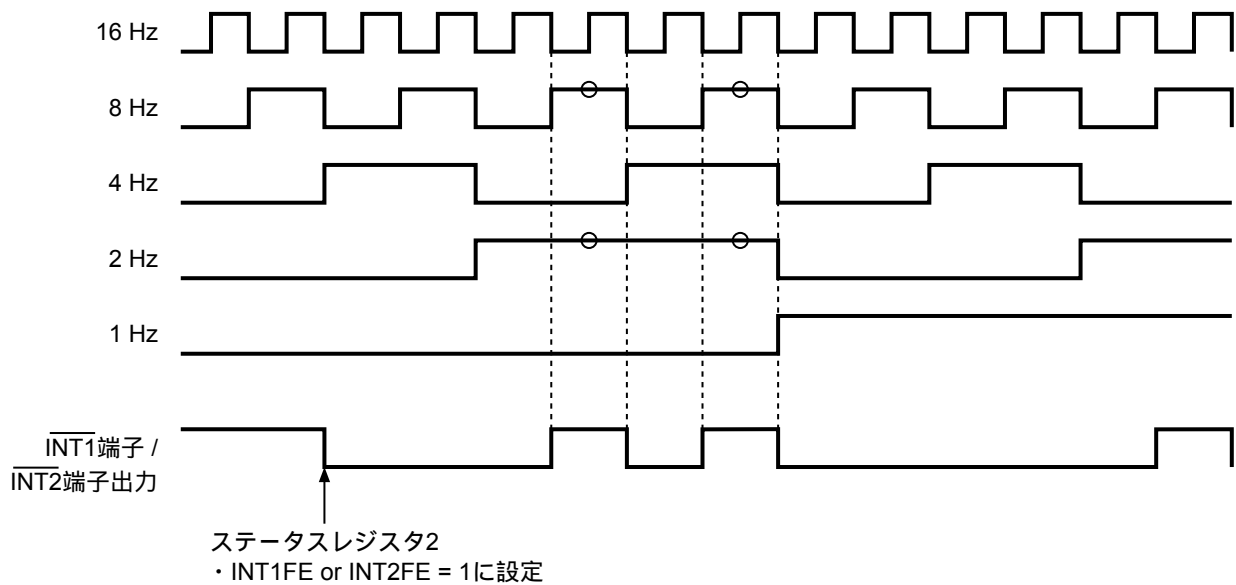


図17 INT1レジスタ、INT2レジスタ (周波数設定データ) の出力例

1 Hzのクロック出力は、S-35390Aの秒カウンタと同期しています。

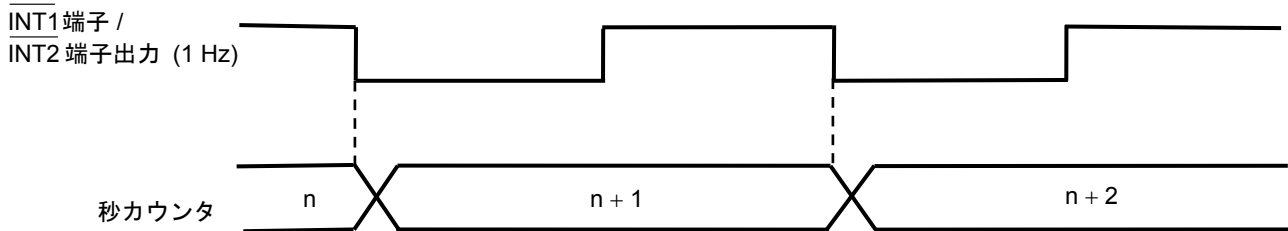
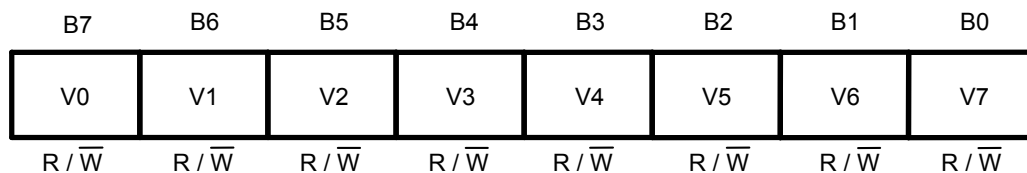


図18 1 Hzのクロック出力と秒カウンタ

5. クロック補正レジスタ

クロック補正レジスタは1バイトのレジスタで、時計の進みや遅れを補正するためのレジスタです。クロック補正機能を使用しない場合は、"00 h" を設定してください。レジスタ値は "■ クロック補正機能" を参照してください。

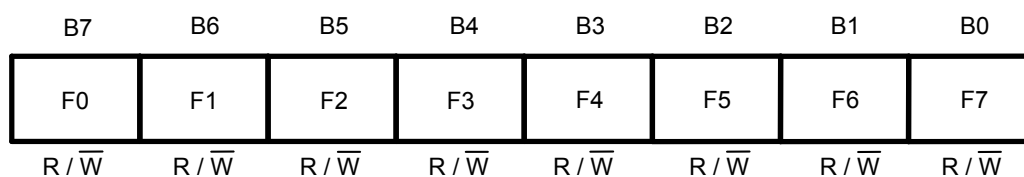


R/ \bar{W} : 読み出しおよび書き込み可能

図19 クロック補正レジスタ

6. フリーレジスタ

フリーレジスタは、ユーザが自由に設定できる1バイトのSRAMタイプのレジスタです。



R/ \bar{W} : 読み出しおよび書き込み可能

図20 フリーレジスタ

■ パワーオン検出回路とレジスタ状態

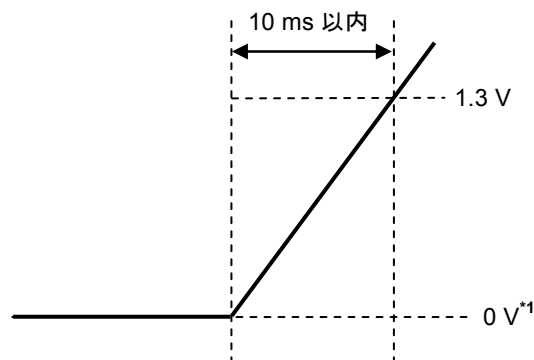
S-35390Aに電源を投入すると、パワーオン検出回路が動作し、各レジスタがクリアされ以下ようになります。

リアルタイムデータレジスタ	: 00年01月01日0曜00時00分00秒
ステータスレジスタ1	: "01 h"
ステータスレジスタ2	: "80 h"
INT1レジスタ	: "80 h"
INT2レジスタ	: "00 h"
クロック補正レジスタ	: "00 h"
フリーレジスタ	: "00 h"

電源投入が行われたことを表示するため、POCフラグ (ステータスレジスタ1のB0) に "1" が設定されます。また、発振周波数補正用に、ステータスレジスタ2が周波数設定出力モードになり、 $\overline{\text{INT1}}$ 端子から1 Hzのクロックが出力されます。なお、POCフラグに "1" が設定されている場合には、必ずイニシャライズを行ってください。イニシャライズによりPOCフラグは "0" になり、周波数設定出力モードもクリアされます ("■ イニシャライズ後のレジスタ状態" を参照してください)。

パワーオン検出回路が正常に動作するためには、**図21**に示すように、ICの電源電圧は0 Vに維持した後、1.3 Vまでの到達時間を10 ms以内で立ち上げてください。POCフラグ (ステータスレジスタ1のB0) が "1" でない場合もしくは、 $\overline{\text{INT1}}$ 端子より1 Hz出力がされない場合、パワーオン検出回路が正常に動作していません。内部データが不定状態の懸念があるため、必ず電源を再投入してください。

また、電源投入直後の処理は "■ イニシャライズフローとリアルタイムデータ設定例" を参照してください。



*1. 0 Vは、S-35390AのVDD端子とVSS端子の電位差がないことを意味します。

図21 電源電圧の立ち上げ方

■ 低電源電圧検出回路

S-35390Aには低電源電圧検出回路が内蔵されており、BLDフラグ (ステータスレジスタ1のB1) を読むことで電圧の低下をモニタできます。検出電圧と解除電圧は、約0.15 V typ.のヒステリシス幅があります ("■ 諸特性データ (Typicalデータ)" を参照してください)。低電源電圧検出回路は、1秒間に1回15.6 ms間だけサンプリング動作します。

電源電圧が検出電圧 (V_{DET}) 以下になると、BLDフラグに "1" をセットし、サンプリング動作を停止します。一度BLDフラグ "1" を検出すると、電源電圧が解除電圧以上になってもサンプリング動作は行われず、BLDフラグは "1" を保持します。

なお、S-35390AはBLDフラグに "1" がセットされても内部回路のイニシャライズは行いません。電源電圧復帰後、BLDフラグ読み出しが "1" になっている場合、内部回路が不定状態の懸念があるため、必ずイニシャライズしてください。イニシャライズせずに、次のBLDフラグ読み出しがサンプリング動作後に行われると、BLDフラグはリセットされ "0" になります。この場合、BLDフラグが "0" であっても、内部回路が不定状態の懸念があるため、必ずイニシャライズを行ってください。

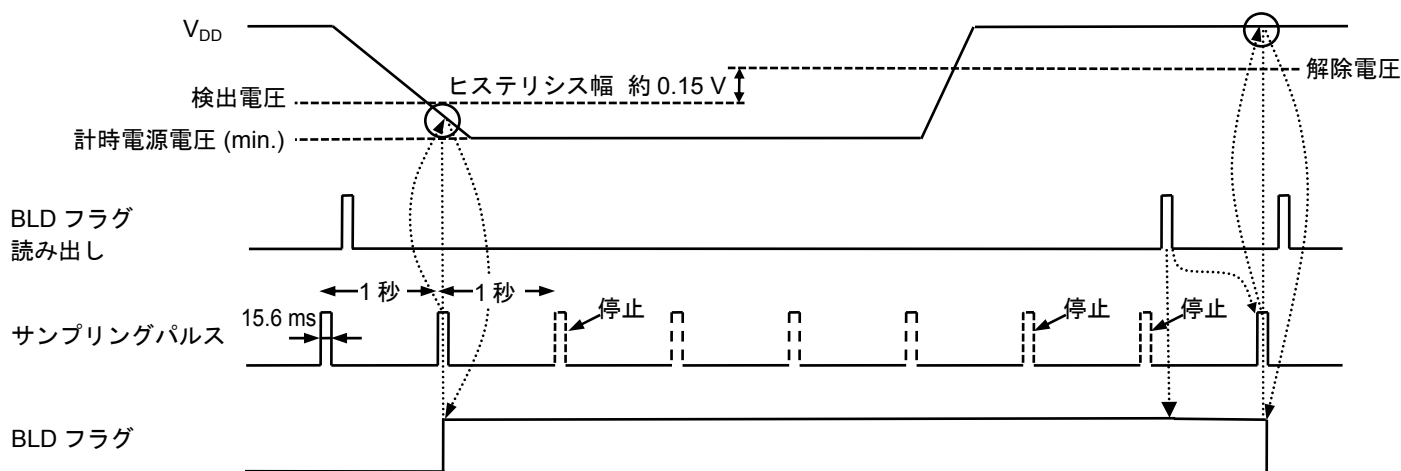


図23 低電源電圧検出回路タイミング

■ パワーオン検出回路と低電源電圧検出回路

V_{DD} 変動によるPOCフラグとBLDフラグの変化を図24に示します。

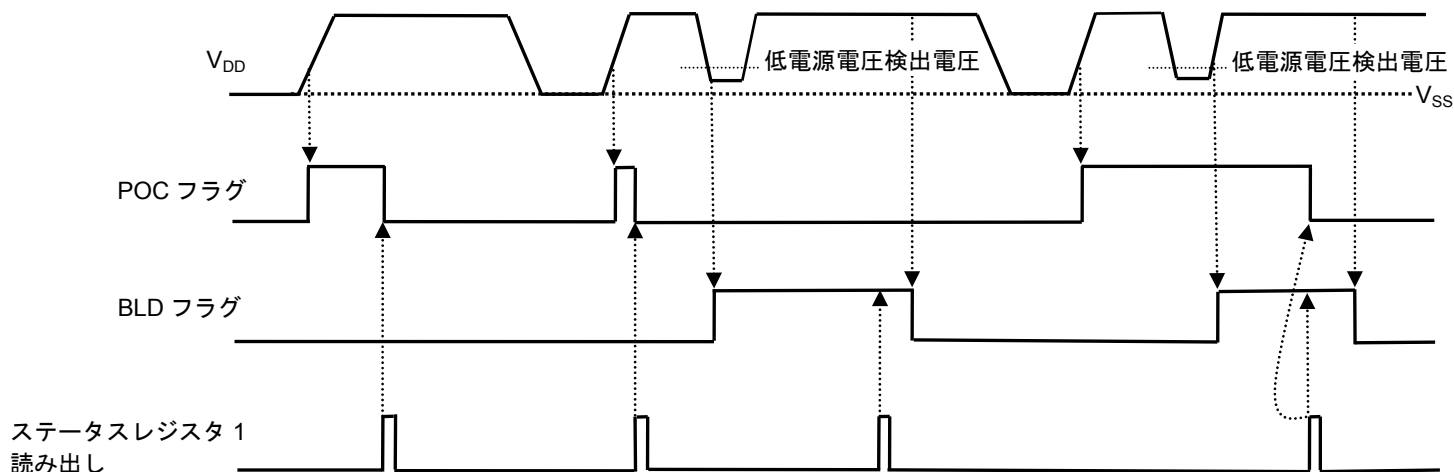


図24 POCフラグとBLDフラグ

■ 非存在データおよび月末修正処理

リアルタイムデータを書き込むとそのデータをチェックします。無効データの場合、以下の処理を行います。

1. 非存在データ処理

表13 非存在データ処理

各レジスタ	正常データ	非存在データ	処理結果	
年データ	00 ~ 99	XA ~ XF, AX ~ FX	00	
月データ	01 ~ 12	00, 13 ~ 19, XA ~ XF	01	
日データ	01 ~ 31	00, 32 ~ 39, XA ~ XF	01	
曜データ	0 ~ 6	7	0	
時データ*1	24時	0 ~ 23	24 ~ 29, 3X, XA ~ XF	00
	12時	0 ~ 11	12 ~ 20, XA ~ XF	00
分データ	00 ~ 59	60 ~ 79, XA ~ XF	00	
秒データ*2	00 ~ 59	60 ~ 79, XA ~ XF	00	

- *1. 12時間表示のときには、AM / PM フラグ (リアルタイムデータレジスタ、時データのB1) を書き込んでください。
24時間表示のときには、リアルタイムデータレジスタのAM / PM フラグは無視されますが、読み出しのときのフラグには、0 ~ 11のとき "0"、12 ~ 23のとき "1" が読み出されます。
- *2. 秒データの非存在データ処理は、書き込み終了から1秒後のキャリーパルスによって行われ、このとき、分カウンタにキャリーパルスが送られます。

2. 月末修正処理

2月30日や4月31日のように非存在日の場合、翌月の1日になります。

■ INT1 端子およびINT2 端子出力モード

INT1 端子およびINT2 端子出力モードは、アラーム割り込み出力、周波数設定出力、分単位エッジ割り込み出力、分単位定常割り込み出力1から選択できます。また、INT1 端子出力モードのみ分単位定常割り込み出力2、32.768 kHz出力も選択できます。

出力モードの切り換えは、ステータスレジスタ2で行います。「■ レジスタ構成」、「3. ステータスレジスタ2」を参照してください。

出力モードを切り換えるときは、端子の出力状態に注意してください。特に、アラーム割り込み出力または周波数設定出力を使用する場合、INT1レジスタ (またはINT2レジスタ) を "00 h" にしてから、出力モードを切換えてください。32.768 kHz出力、分単位エッジ割り込み出力または分単位定常割り込み出力を選択した場合、INT1レジスタ (またはINT2レジスタ) のデータ設定は不要です。

各出力モードの動作説明は下記を参照してください。

1. アラーム割り込み出力

アラーム割り込み出力は、設定したアラーム時刻になると、INT1 端子 (またはINT2 端子) より "L" を出力する機能です。端子出力を "H" にする場合、ステータスレジスタ2のINT1AE (またはINT2AE) を "0" にし、アラーム機能をオフにしてください。

なお、アラーム時刻はINT1レジスタ (またはINT2レジスタ) に曜日、時、分データを設定します。「■ レジスタ構成」、「4. INT1レジスタ、INT2レジスタ」を参照してください。

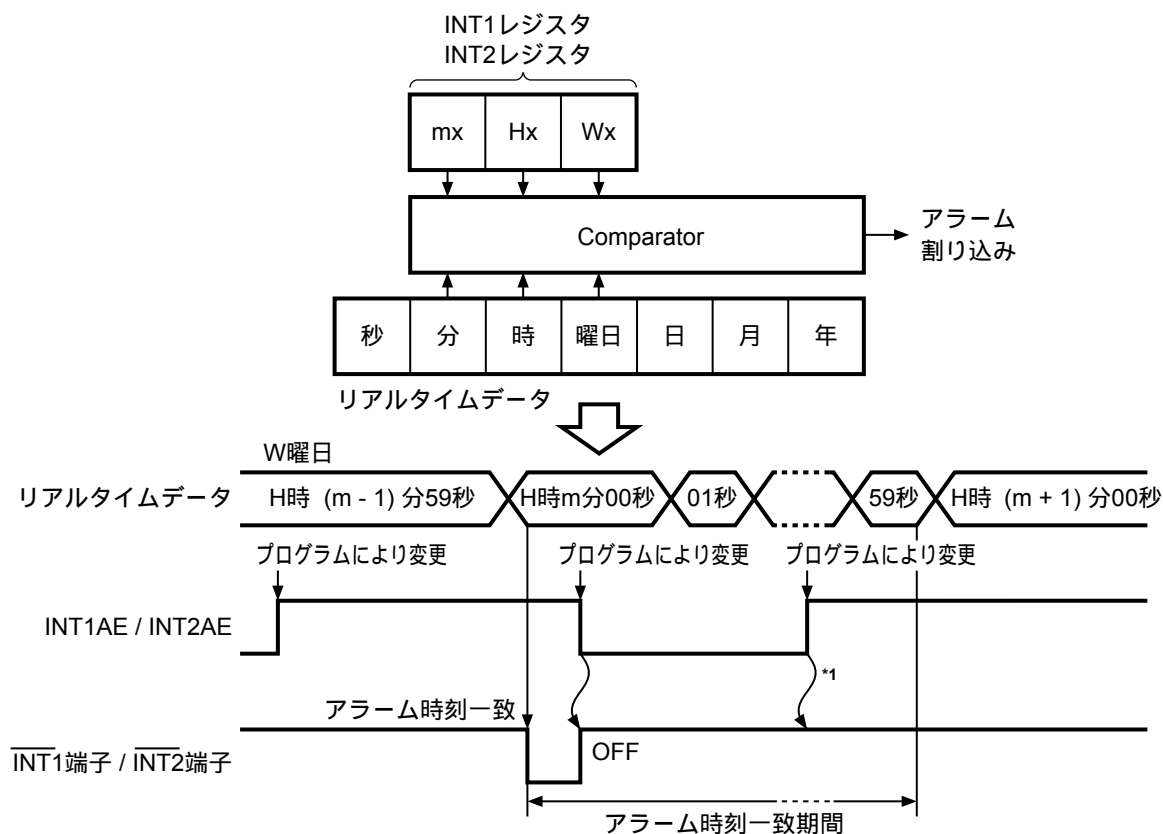
1.1 アラーム時刻 "W曜日H時m分" に設定の場合

ステータスレジスタ2設定

- ・ INT1端子出力モード
32kE = 0, INT1ME = INT1FE = 0
- ・ INT2端子出力モード
INT2ME = INT2FE = 0

INTxレジスタ アラームイネーブルフラグ

- ・ AxHE = AxmE = AxWE = "1"

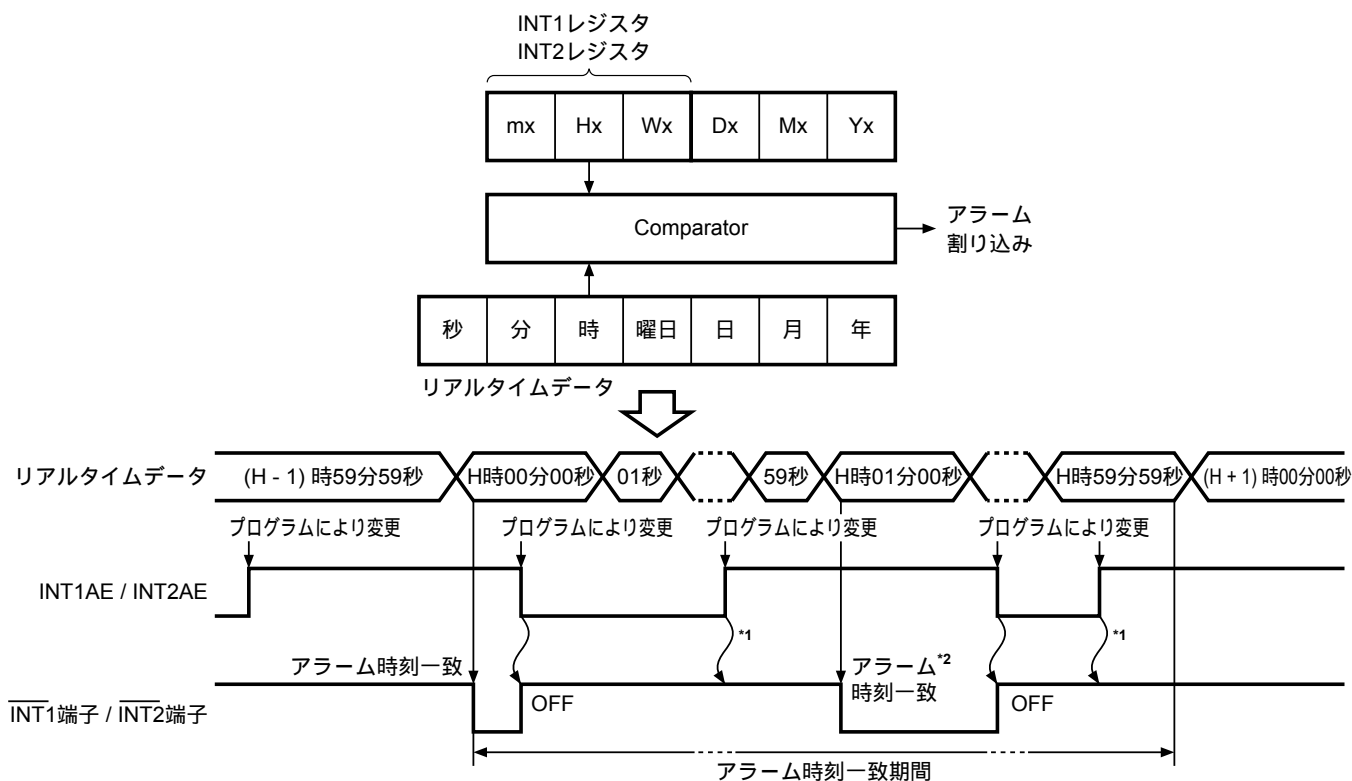


*1. 一度クリアすると、一致期間内に再度イネーブルにしてもINT1 端子 (またはINT2 端子) から "L" は出力されません。

図25 アラーム割り込み出力タイミング

1.2 アラーム時刻 "H時" に設定した場合

- ステータスレジスタ2設定
- ・INT1端子出力モード
32kE = 0, INT1ME = INT1FE = 0
 - ・INT2端子出力モード
INT2ME = INT2FE = 0
- INTxレジスタ アラームイネーブルフラグ
- ・AxHE = AxmE = AxWE = "1"



- *1. 一度クリアすると、一致期間内に再度イネーブルにしてもINT1端子 (またはINT2端子) から "L" は出力されません。
- *2. 一致期間内にプログラムによる変更でアラーム出力をONにした場合、次の分の変化時にINT1端子 (またはINT2端子) から再度 "L" が出力されます。

図26 アラーム割り込み出力タイミング

2. 周波数設定出力

周波数設定出力は、データ選択した周波数をANDした形で、INT1端子 (またはINT2端子) から出力する機能です。周波数データはINT1レジスタ (またはINT2レジスタ) に設定してください。

■ レジスタ構成、"4. INT1レジスタ、INT2レジスタ" を参照してください。

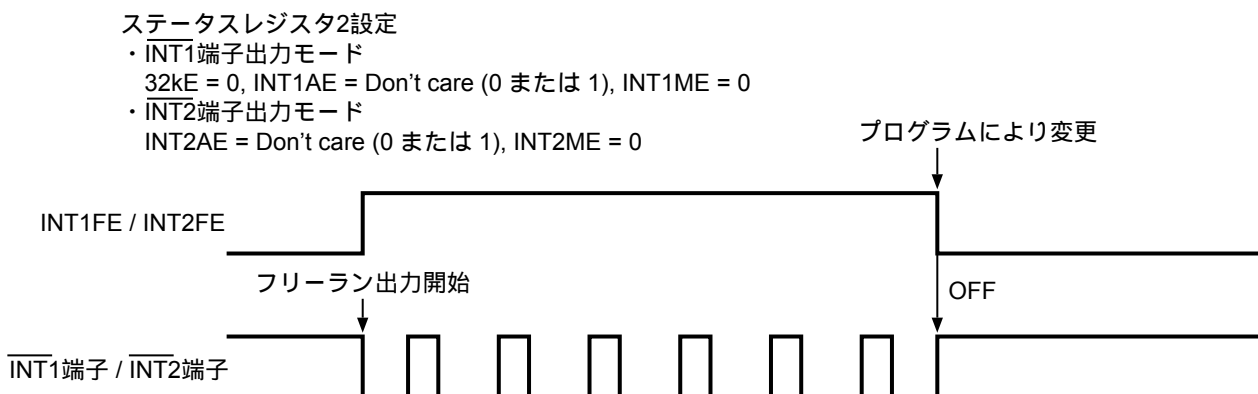


図27 周波数設定出力タイミング

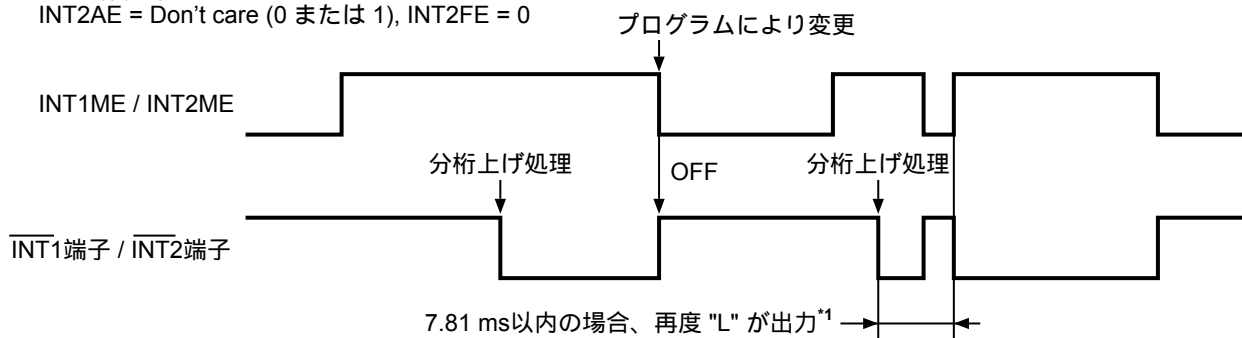
3. 分単位エッジ割り込み出力

分単位エッジ割り込み出力は、出力モード選択後に最初の分析上げ処理がされると、 $\overline{\text{INT1}}$ 端子 (または $\overline{\text{INT2}}$ 端子) より "L" を出力する機能です。

端子出力を "H" にする場合は、分単位エッジ割り込み出力モードをオフにしてください。 $\overline{\text{INT1}}$ 端子出力の場合、ステータスレジスタ2のINT1MEに "0", $\overline{\text{INT2}}$ 端子出力の場合はINT2MEに "0" を書き込んでください。

ステータスレジスタ2設定

- ・ $\overline{\text{INT1}}$ 端子出力モード
32kE = 0, INT1AE = Don't care (0 または 1), INT1FE = 0
- ・ $\overline{\text{INT2}}$ 端子出力モード
INT2AE = Don't care (0 または 1), INT2FE = 0



*1. 分析上げ処理信号は、7.81 ms間保持されているため、7.81 ms以内に出力モードをディスエーブルにすると、端子出力は "H" になります。再度イネーブルにすると、端子出力は "L" になりますので注意してください。

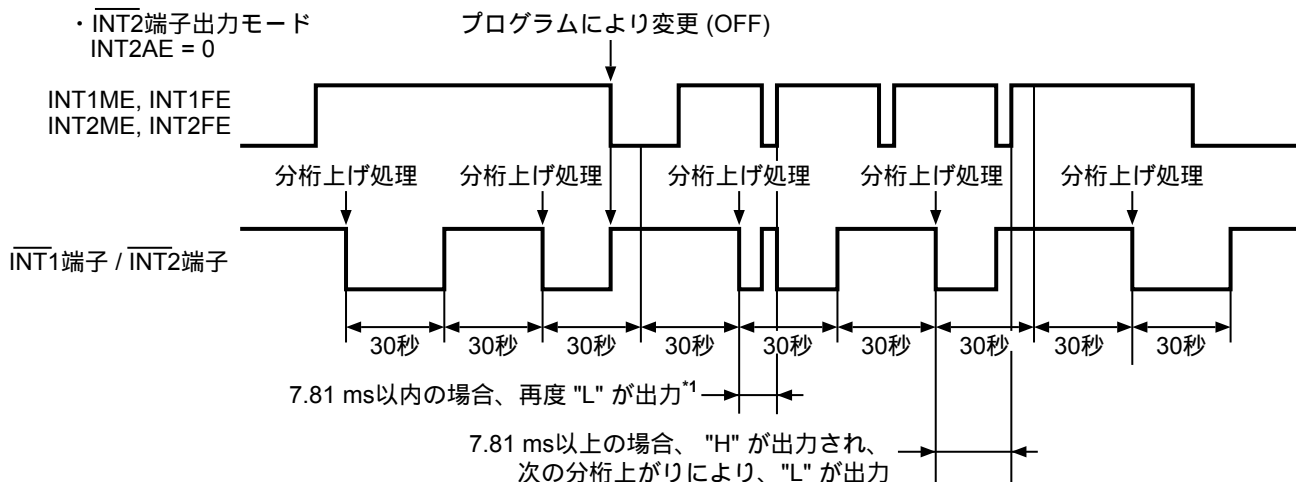
図28 分単位エッジ割り込み出力タイミング

4. 分単位定常割り込み出力1

分単位定常割り込み1は、出力モード選択後に最初の分析上げ処理がされると、 $\overline{\text{INT1}}$ 端子 (または $\overline{\text{INT2}}$ 端子) より 1分周期 (Duty 50%) のクロックが出力される機能です。

ステータスレジスタ2設定

- ・ $\overline{\text{INT1}}$ 端子出力モード
32kE = 0, INT1AE = 0
- ・ $\overline{\text{INT2}}$ 端子出力モード
INT2AE = 0



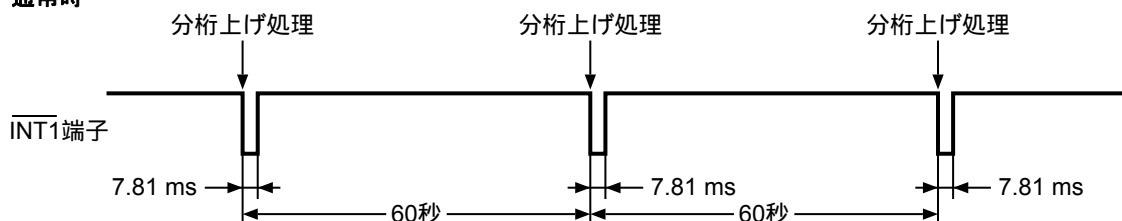
*1. $\overline{\text{INT1}}$ 端子 (または $\overline{\text{INT2}}$ 端子) からの出力が "L" の期間に出力モードをディスエーブルにすると、端子出力は "H" になります。再度イネーブルにすると、端子出力は "L" になりますので注意してください。

図29 分単位定常割り込み出力1タイミング

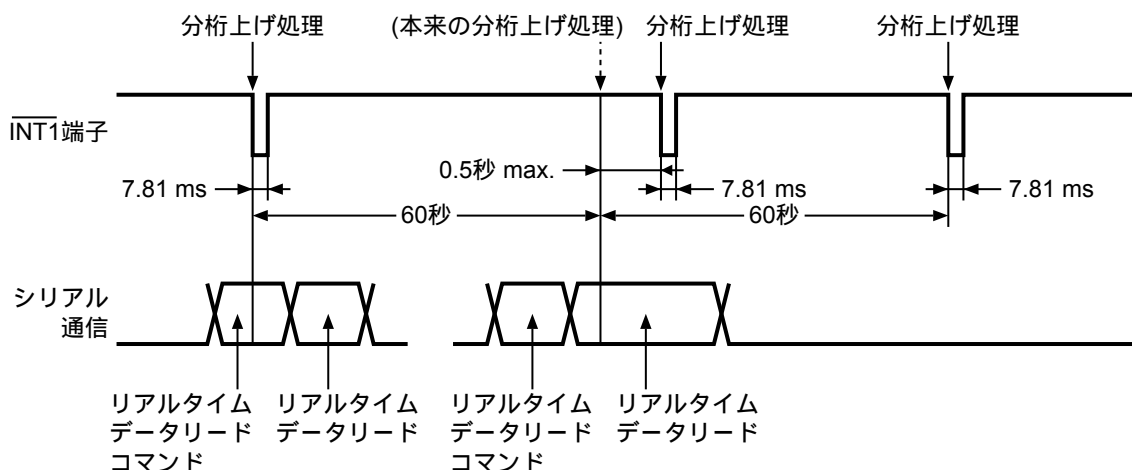
5. 分単位定常割り込み出力2 ($\overline{\text{INT1}}$ 端子出力モードのみ)

分単位定常割り込み2は、出力モード選択後に最初の分析上げ処理に同期して7.81 msの期間、 $\overline{\text{INT1}}$ 端子より "L" が出力される機能です。ただし、リアルタイムデータレジスタ読み出しが行われている場合には、分析上げ処理が最大0.5秒遅れますので、 $\overline{\text{INT1}}$ 端子からの "L" 出力も最大0.5秒遅れます。また、リアルタイムデータレジスタ書き込みでは、書き込みタイミングと書き込みの秒データにより出力期間に多少の誤差が生じます。

(1) 通常時



(2) リアルタイムデータレジスタ読み出し時



(3) リアルタイムデータレジスタ書き込み時

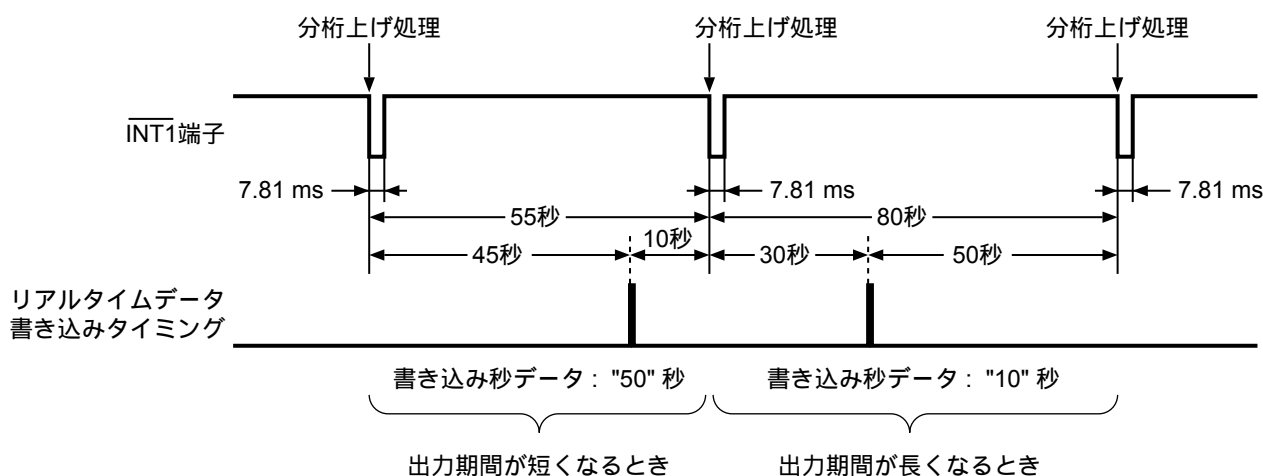


図30 分単位定常割り込み出力2タイミング

6. パワーオン検出回路動作 ($\overline{\text{INT1}}$ 端子出力モードのみ)

S-35390Aに電源を投入しパワーオン検出回路が動作すると、パワーオン検出回路によりPOCフラグ (ステータスレジスタ1のB0) に "1" が設定され、 $\overline{\text{INT1}}$ 端子から1 Hzのクロックが出力されます。

ステータスレジスタ2設定

- ・ 32kE = 0, INT1AE = INT1ME = 0

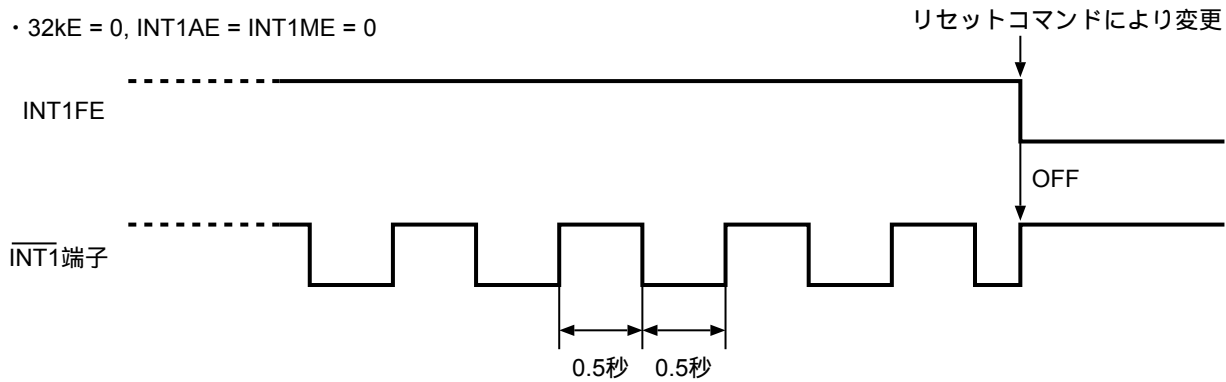


図31 パワーオン検出回路動作時の $\overline{\text{INT1}}$ 端子出力タイミング

■ クロック補正機能

クロック補正機能は、高精度な時計機能を実現するために、発振周波数のずれによる時計の進みや遅れを補正します。補正は水晶振動子の周波数を調整せず、分周回路の一部でクロックパルスを加減します。補正動作は20秒 (または60秒) に一度行います。最小分解能は約3 ppm (または約1 ppm) で-195.3 ppm ~ +192.2 ppm (または-65.1 ppm ~ +64.1 ppm) の範囲で補正できます (表14を参照してください)。設定は、クロック補正レジスタで行います。設定データの算出方法は "1. 計算方法" を参照してください。なお、クロック補正機能を使用しない場合には、必ず "00 h" に設定してください。

表14 クロック補正機能

項目	B0 = 0	B0 = 1
補正動作	20秒ごと	60秒ごと
最小分解能	3.052 ppm	1.017 ppm
補正範囲	-195.3 ppm ~ +192.2 ppm	-65.1 ppm ~ +64.1 ppm

1. 計算方法

1.1 現在の発振周波数>目標の周波数の場合 (時計が進んでいるとき)

$$\text{補正值}^{*1} = 128 - \text{整数値} \left(\frac{(\text{現在の発振周波数実測値}^{*2}) - (\text{目標の発振周波数}^{*3})}{(\text{現在の発振周波数実測値}^{*2}) \times (\text{最小分解能}^{*4})} \right)$$

注意 補正可能な範囲は、この計算値が "0 ~ 64" までの範囲です。

- *1. この値を変換し、クロック補正レジスタに設定します。変換方法は、"(1) 計算例1" を参照してください。
- *2. INT1端子 (またはINT2端子) より1 Hzのクロックパルスを出力したときの測定値です。
- *3. クロック補正機能を使用したときの、平均周波数の目標値です。
- *4. "表14 クロック補正機能" を参照してください。

(1) 計算例1

現在の発振周波数実測値 = 1.000070 [Hz]、目標の発振周波数 = 1.000000 [Hz]、B0 = 0 (最小分解能 = 3.052 ppm) の場合

$$\begin{aligned} \text{補正值} &= 128 - \text{整数値} \left(\frac{(1.000070) - (1.000000)}{(1.000070) \times (3.052 \times 10^{-6})} \right) \\ &= 128 - \text{整数値} (22.93) = 128 - 22 = 106 \end{aligned}$$

補正值 "106" を、7ビットの二進数に変換すると "1101010 b" です。

補正值 "1101010 b" を逆順に並び替えて、クロック補正レジスタのB7 ~ B1に設定します。

したがって、クロック補正レジスタには、

(B7, B6, B5, B4, B3, B2, B1, B0) = (0, 1, 0, 1, 0, 1, 1, 0) を設定します。

1.2 現在の発振周波数<目標の周波数の場合 (時計が遅れているとき)

$$\text{補正值} = \text{整数値} \left(\frac{(\text{目標の発振周波数}) - (\text{現在の発振周波数実測値})}{(\text{現在の発振周波数実測値}) \times (\text{最小分解能})} \right) + 1$$

注意 補正可能な範囲は、この計算値が "0 ~ 62" までの範囲です。

(1) 計算例2

現在の発振周波数実測値 = 0.999920 [Hz]、目標の発振周波数 = 1.000000 [Hz]、B0 = 0 (最小分解能 = 3.052 ppm) の場合

$$\begin{aligned} \text{補正值} &= \text{整数値} \left(\frac{(1.000000) - (0.999920)}{(0.999920) \times (3.0521 \times 10^{-6})} \right) + 1 \\ &= \text{整数値} (26.21) + 1 = 26 + 1 = 27 \end{aligned}$$

となり、クロック補正レジスタには、

(B7, B6, B5, B4, B3, B2, B1, B0) = (1, 1, 0, 1, 1, 0, 0, 0) を設定します。

(2) 計算例3

現在の発振周波数実測値 = 0.999920 [Hz]、目標の発振周波数 = 1.000000 [Hz]、B0 = 1 (最小分解能 = 1.017 ppm) の場合

$$\begin{aligned} \text{補正值} &= \text{整数値} \left(\frac{(1.000000) - (0.999920)}{(0.999920) \times (1.017 \times 10^{-6})} \right) + 1 \\ &= \text{整数値} (78.66) + 1 \end{aligned}$$

となり、補正可能範囲 "0 ~ 62" を越えています。

したがって、B0 = "1" (最小分解能 = 1.017 ppm) では補正が不可能となります。

2. レジスタ設定値と補正值

表15 レジスタ設定値と補正值 (最小分解能 3.052 ppm (B0 = 0))

B7	B6	B5	B4	B3	B2	B1	B0	補正值 [ppm]	歩度 [秒 / 日]
1	1	1	1	1	1	0	0	192.3	16.61
0	1	1	1	1	1	0	0	189.2	16.35
1	0	1	1	1	1	0	0	186.2	16.09
⋮								⋮	⋮
0	1	0	0	0	0	0	0	6.1	0.53
1	0	0	0	0	0	0	0	3.1	0.26
0	0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	0	-3.1	-0.26
0	1	1	1	1	1	1	0	-6.1	-0.53
1	0	1	1	1	1	1	0	-9.2	-0.79
⋮								⋮	⋮
0	1	0	0	0	0	1	0	-189.2	-16.35
1	0	0	0	0	0	1	0	-192.3	-16.61
0	0	0	0	0	0	1	0	-195.3	-16.88

表16 レジスタ設定値と補正值 (最小分解能 1.017 ppm (B0 = 1))

B7	B6	B5	B4	B3	B2	B1	B0	補正值 [ppm]	歩度 [秒 / 日]
1	1	1	1	1	1	0	1	64.1	5.54
0	1	1	1	1	1	0	1	63.1	5.45
1	0	1	1	1	1	0	1	62.0	5.36
⋮								⋮	⋮
0	1	0	0	0	0	0	1	2.0	0.18
1	0	0	0	0	0	0	1	1.0	0.09
0	0	0	0	0	0	0	1	0	0
1	1	1	1	1	1	1	1	-1.0	-0.09
0	1	1	1	1	1	1	1	-2.0	-0.18
1	0	1	1	1	1	1	1	-3.0	-0.26
⋮								⋮	⋮
0	1	0	0	0	0	1	1	-63.1	-5.45
1	0	0	0	0	0	1	1	-64.1	-5.54
0	0	0	0	0	0	1	1	-65.1	-5.62

3. レジスタ設定値と補正結果の確認方法

クロック補正機能は、水晶振動子の周波数を調整しません。したがって、32.768 kHz出力を測定しても、補正の確認はできません。クロック補正機能を使用すると、INT1端子から出力される1 Hzクロックパルスは、図32のように20回または60回に1回だけ周期が変化します。

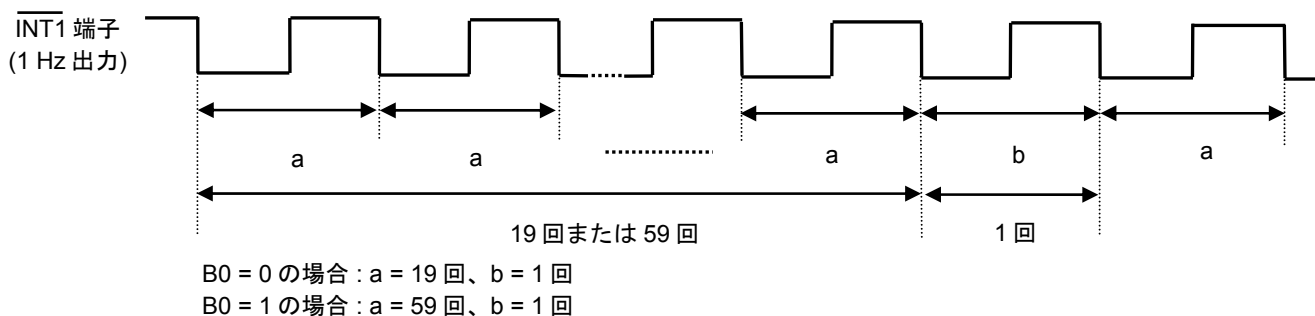


図32 クロック補正確認方法

周波数カウンタ^{*1}で、aとbを測定してください。測定結果から平均周波数 (Tave) を計算します。

$$B0 = 0, Tave = (a \times 19 + b) \div 20$$

$$B0 = 1, Tave = (a \times 59 + b) \div 60$$

平均周波数 (Tave) から、時計の誤差を計算します。以下に確認例を示します。

確認例 : 0 = 0, 66 h 設定時

測定結果 : a = 1.000080 Hz, b = 0.998493 Hz

	クロック補正レジスタ設定値	平均周波数 [Hz]	1日 [秒]
補正前	00 h (Tave = a)	1.000080	86393
補正後	66 h (Tave = (a × 19 + b) ÷ 20)	1.00000065	86399.9

このように平均周波数を求めることで、クロック補正機能の補正結果を確認することができます。

*1. 7桁以上の精度を持った周波数カウンタを使用してください。

注意 発振周波数の測定は使用動作条件で行ってください。

■ シリアルインタフェース

S-35390Aは、I²C-bus方式のシリアルインタフェースにより各種コマンドを送受信し、データのリード / ライトを行います。

1. スタートコンディション

SCLラインが "H" のときに、SDAラインが "H" から "L" へ変化することで、スタートコンディションとなり、アクセスが開始されます。

2. ストップコンディション

SCLラインが "H" のときに、SDAラインが "L" から "H" へ変化することで、ストップコンディションとなり、アクセスが終了し、S-35390Aはスタンバイ状態となります。

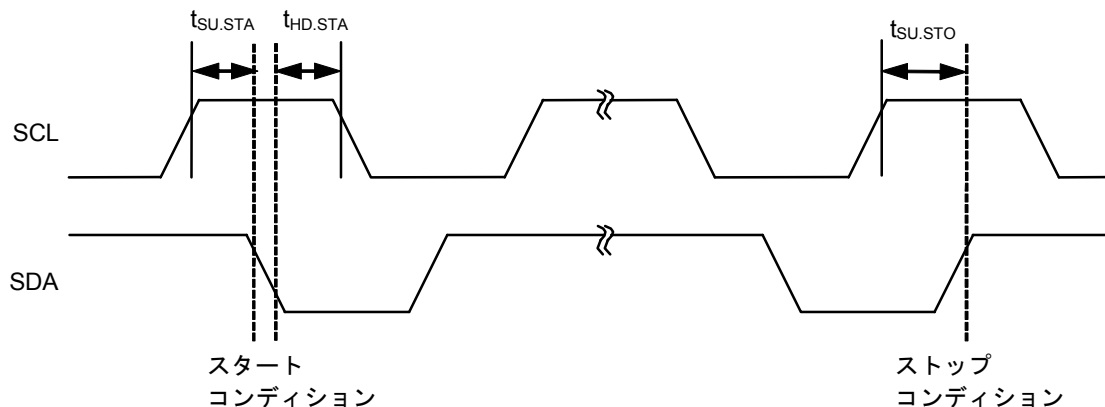


図33 スタート / ストップコンディション

3. データ転送とアクノリッジ信号

データ転送は、スタートコンディション検出後に1バイトずつ行います。SDAラインを変化させる時は $t_{SU.DAT}$ と $t_{HD.DAT}$ のスペックに注意し、SCLラインが "L" のときに行ってください。もし、SCLラインが "H" のときに、SDAラインが変化すると、データ転送中であってもスタート / ストップコンディションとして認識されます。これによって、現在のアクセスは中断されますので注意してください。

データ転送時、1バイトのデータを受信するたびに、受信側のデバイスはアクノリッジ信号を返します。例えば、**図34**のように、S-35390Aが受信側のデバイスで、マスタデバイスを送信側とします。8ビット目のクロックパルスが立ち下がると、マスタデバイスはSDAラインを解放します。そして、S-35390Aはアクノリッジ信号として、9番目のクロックパルス中、SDAラインを "L" にします。S-35390Aからアクノリッジ信号の出力がないときは、アクセスが正しく行われていないことを示します。

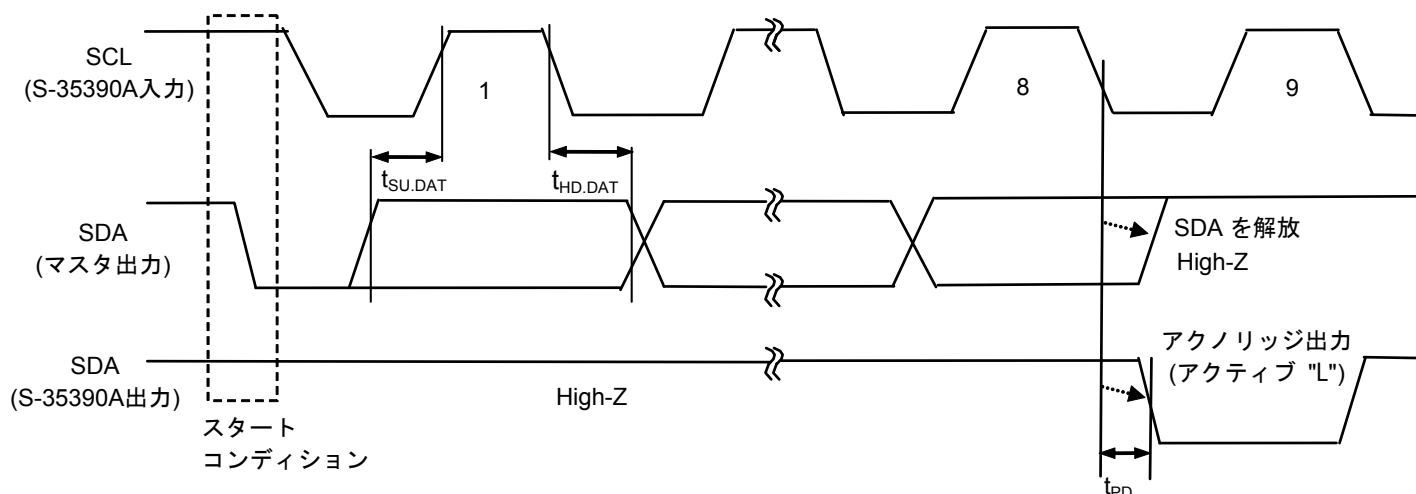


図34 アクノリッジ出力タイミング

S-35390Aのデータ読み出しと、書き込みを下記に示します。

3.1 S-35390Aのデータ読み出し

スタートコンディションを検出後、デバイスコードおよびコマンドを受信します。このとき、リードライトビットが "1" だった場合、データ読み出しモードになります。データはB7から1バイトずつ出力されます。S-35390Aが1バイトのデータを出力するごとに、マスタデバイスからアクノリッジ信号を入力してください。また、S-35390Aから出力される最後のデータバイトに対しては、アクノリッジ信号を入力しない (NO_ACK) ください。これにより、データ読み出しの終了を知らせます。その後ストップコンディションをS-35390Aへ入力し、アクセスを終了してください。

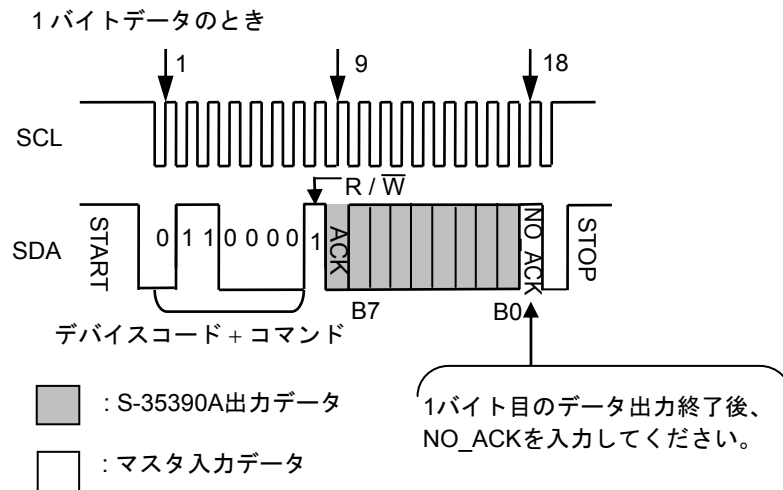


図35 データ読み出し例1 (1バイトデータレジスタ)

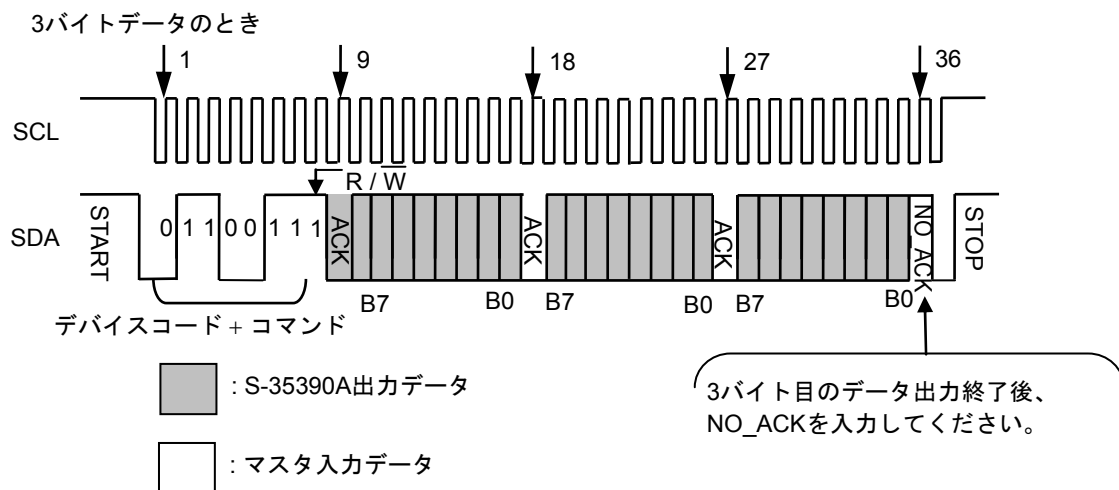


図36 データ読み出し例2 (3バイトデータレジスタ)

3.2 S-35390Aのデータ書き込み

スタートコンディション検出後、デバイスコードおよびコマンドを受信します。このとき、リードライトビットが"0" のときには、書き込みモードとなります。1バイト単位でB7 ~ B0の順にデータを入力してください。1バイトのデータが入力されるごとに、S-35390Aからアクノリッジ信号 "L" が出力されます。マスタは最後のバイトデータに対する、アクノリッジ信号を受信後、ストップコンディションをS-35390Aへ入力しアクセスを終了してください。

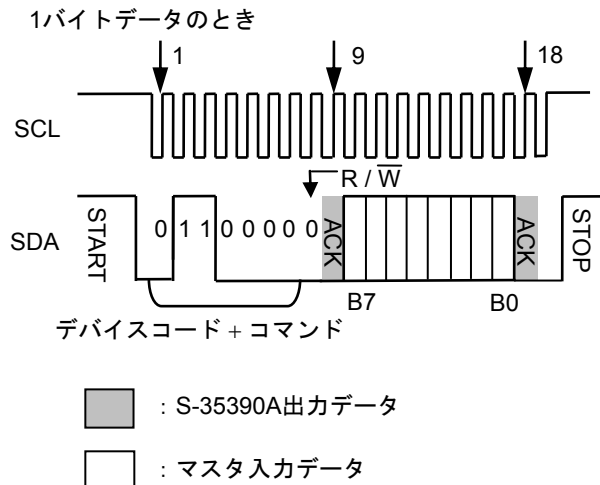


図37 データ書き込み例1 (1バイトデータレジスタ)

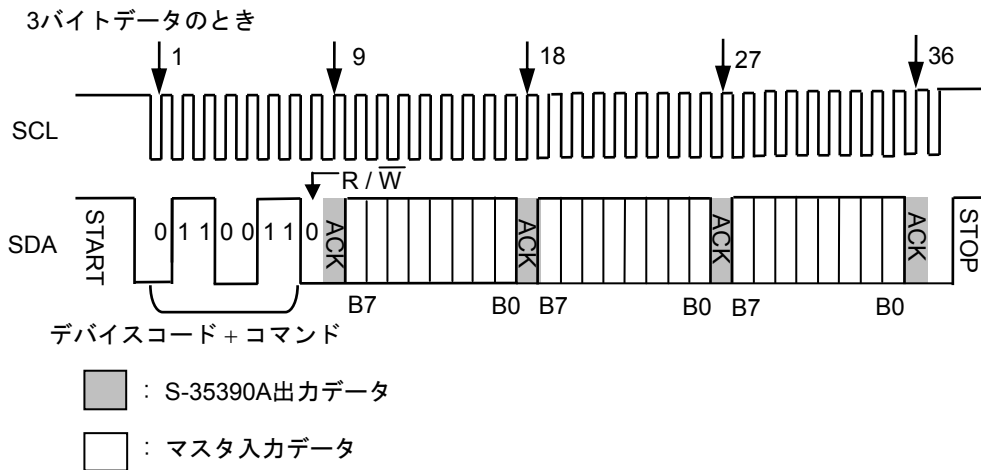
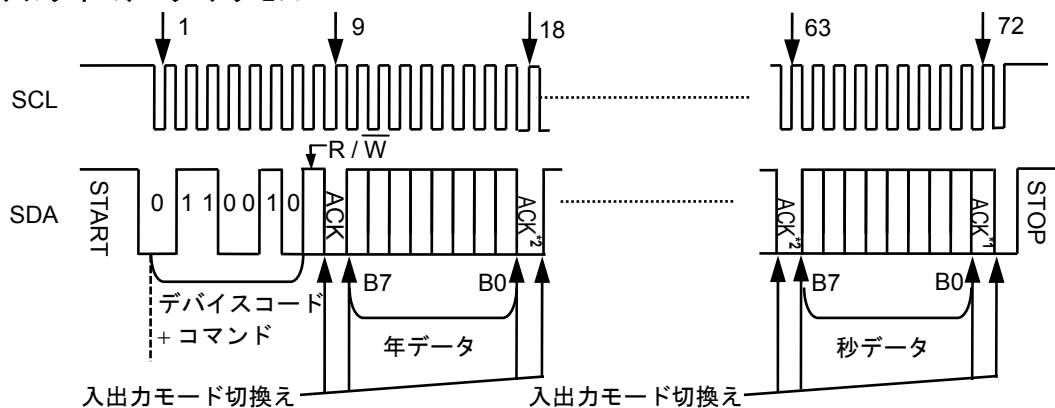


図38 データ書き込み例2 (3バイトデータレジスタ)

4. データアクセス

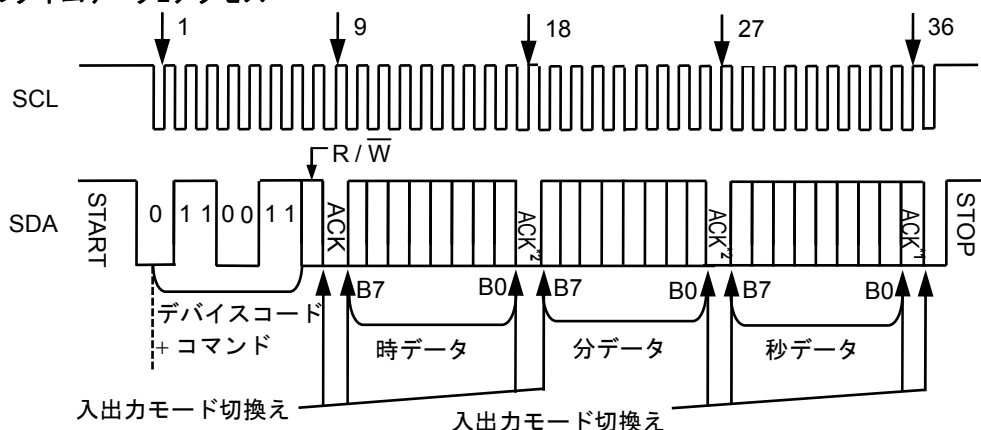
4.1 リアルタイムデータ1アクセス



- *1. 読み出し時は、NO_ACK = 1としてください。
- *2. 読み出し時は、マスタからS-35390AにACK = 0 を送信してください。

図39 リアルタイムデータ1アクセス

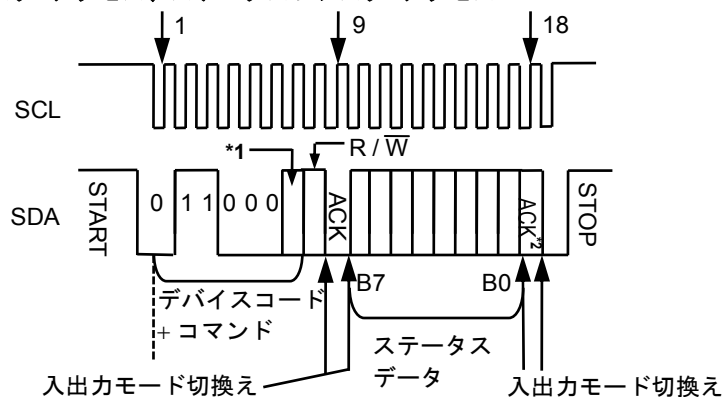
4.2 リアルタイムデータ2アクセス



- *1. 読み出し時は、NO_ACK = 1としてください。
- *2. 読み出し時は、マスタからS-35390AにACK = 0 を送信してください。

図40 リアルタイムデータ2アクセス

4.3 ステータスレジスタ1アクセス、ステータスレジスタ2アクセス



- *1. 0: ステータスレジスタ1選択, 1: ステータスレジスタ2選択
- *2. 読み出し時は、NO_ACK = 1としてください。

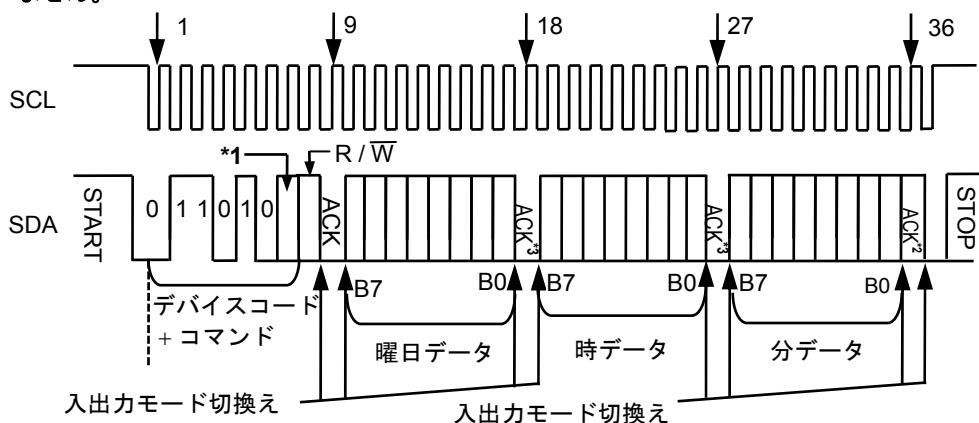
図41 ステータスレジスタ1アクセス、ステータスレジスタ2アクセス

4.4 INT1レジスタアクセス、INT2レジスタアクセス

INT1レジスタおよびINT2レジスタへの書き込み / 読み出しは、ステータスレジスタ2の設定によってデータが異なりますので、必ずステータスレジスタ2を設定してから行ってください。ステータスレジスタ2でアラーム設定時には、3バイトのアラーム時刻データレジスタ、それ以外のときは1バイトのレジスタとなり、周波数設定出力時には、周波数設定データになります。

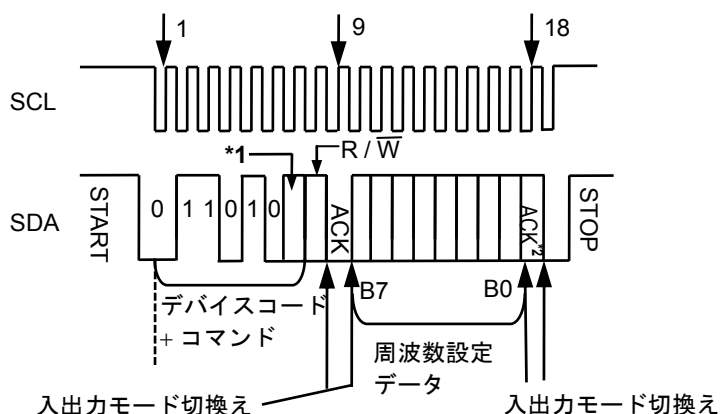
各データの詳細は、「■ レジスタ構成」、「4. INT1レジスタ、INT2レジスタ」を参照してください。

注意 INT1端子およびINT2端子のアラーム割り込み出力と周波数設定出力を2つ同時に機能させることはできません。



- *1. 0: INT1レジスタ選択、1: INT2レジスタ選択
- *2. 読み出し時は、NO_ACK = 1としてください。
- *3. 読み出し時は、マスタからS-35390AにACK = 0を送信してください。

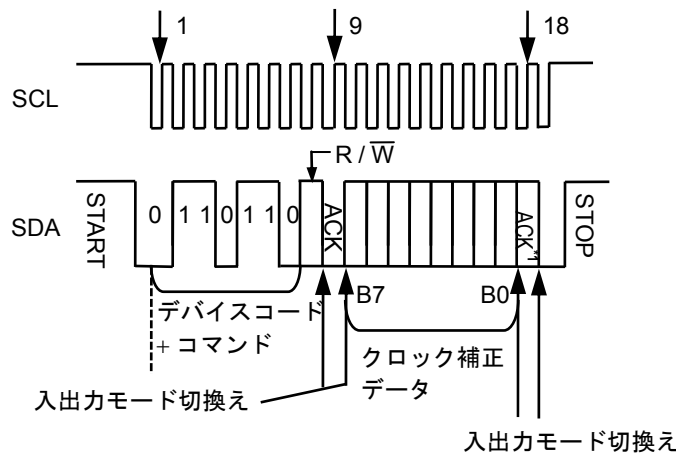
図42 INT1レジスタアクセス、INT2レジスタアクセス



- *1. 0: INT1レジスタ選択、1: INT2レジスタ選択
- *2. 読み出し時は、NO_ACK = 1としてください。

図43 INT1レジスタ、INT2レジスタ (周波数設定データ) アクセス

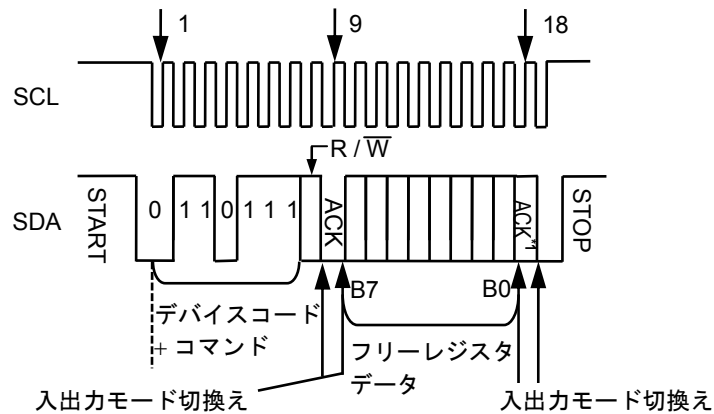
4.5 クロック補正レジスタアクセス



*1. 読み出し時は、NO_ACK = 1としてください。

図44 クロック補正レジスタアクセス

4.6 フリーレジスタアクセス



*1. 読み出し時は、NO_ACK = 1としてください。

図45 フリーレジスタアクセス

■ 通信中断後のリセット

S-35390Aへの通信中断が起こった場合、例えば通信中に電源電圧が低下しマスタデバイスだけがリセットされたとき、内部回路は通信中断前の状態を保持し、次の動作に入れません。S-35390Aはリセット端子をもたないため、通常はストップコンディションを入力し内部回路をリセットします。しかし、SDAが "L" を出力した状態（アクノリッジ出力時または読み出し時）であるとS-35390Aはマスタデバイスからのストップコンディションを受け付けません。そのためアクノリッジ出力動作またはSDAの読み出し動作を終了させる必要があります。図46にリセット方法を示します。

はじめに、マスタデバイスはスタートコンディションを入力します（S-35390AのSDAは "L" を出力しているため、S-35390Aはスタートコンディションを検出できません）。続けて、7バイトデータアクセス分のクロック（63クロック）をSCLより入力します。この間、マスタデバイス側のSDAラインを解放してください。これにより通信中断前のSDA入出力が終了し、S-35390AのSDAラインは解放状態になります。続けて、ストップコンディションを入力すると、内部回路がリセットし、通常の通信が可能な状態に復帰します。このリセット処理は、マスタデバイス側の電源電圧立ち上げ後、システムのイニシャライズの際に実行することを推奨します。

S-35390Aが書き込み命令のアクノリッジ信号を出力しているときにこのリセット方法が実行された場合、該当のレジスタで書き込みが行われることがありますので注意してください。

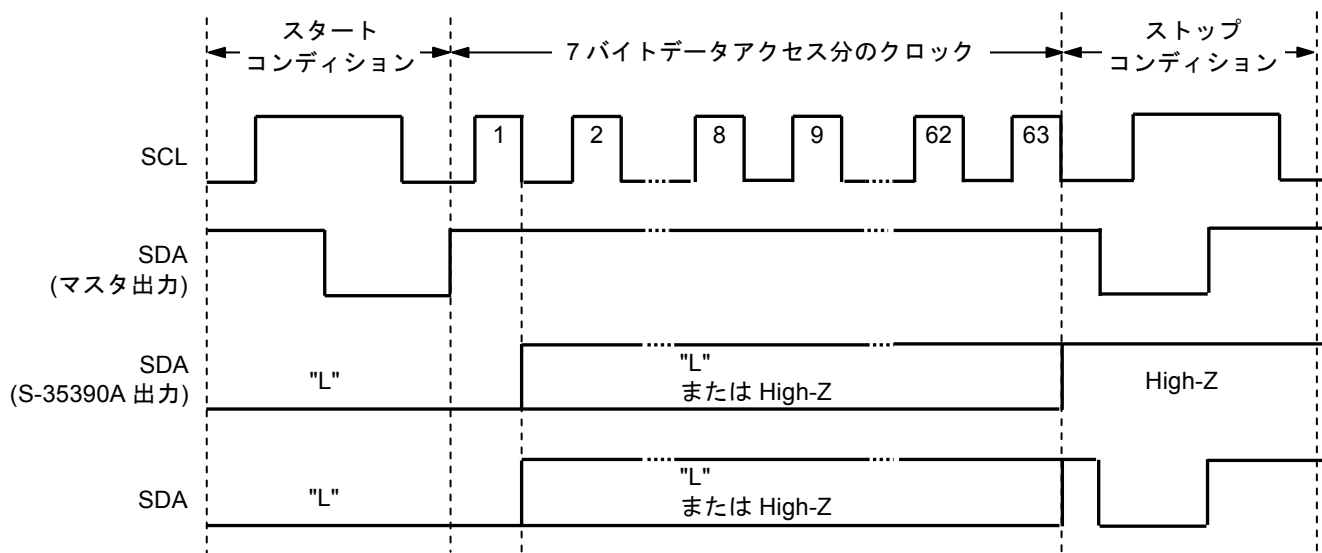
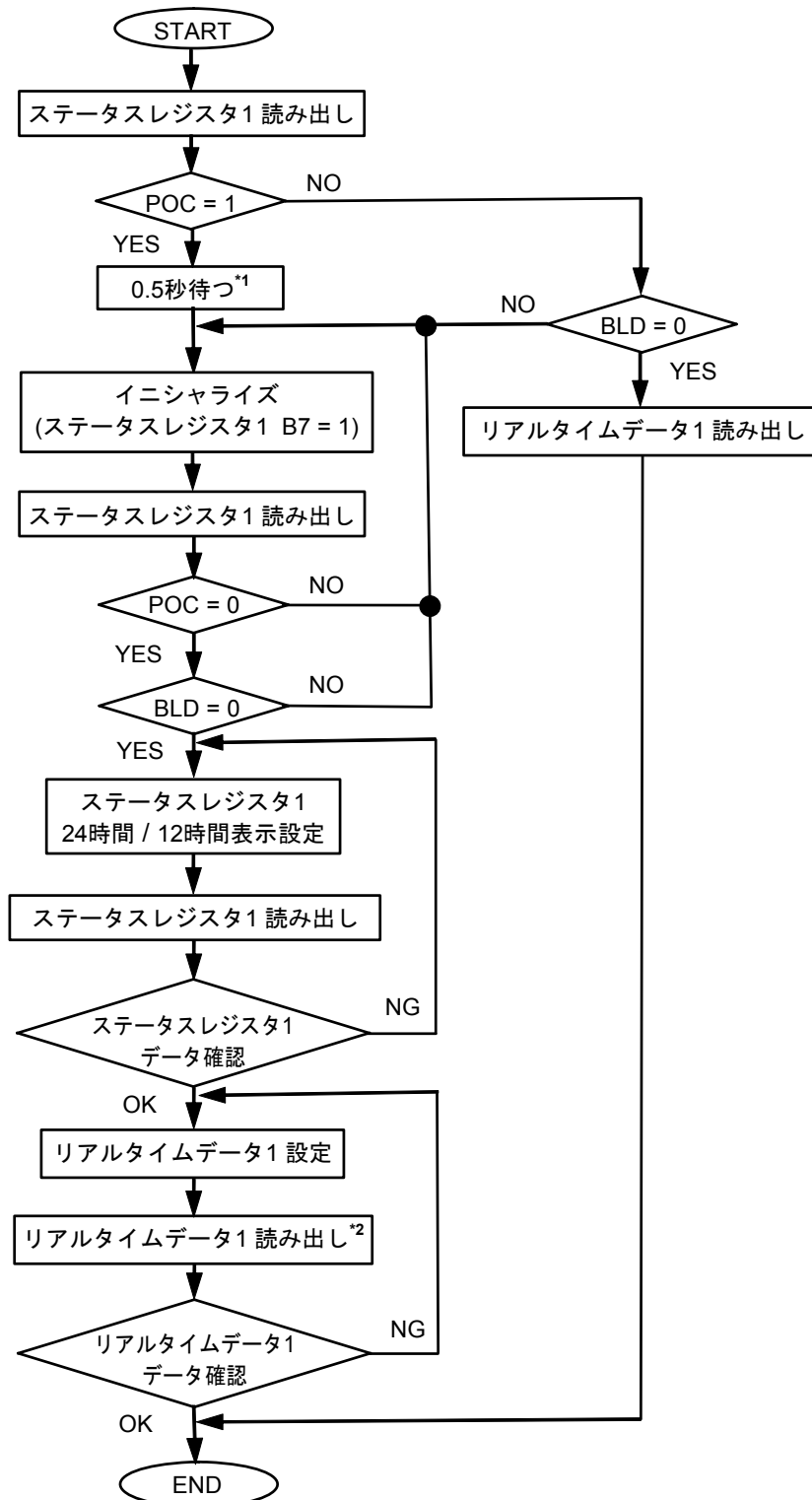


図46 リセット処理方法

■ イニシャライズフローとリアルタイムデータ設定例

マスタデバイスが通常動作状態に移行し、S-35390Aと通信を開始するときには、**図47**のフローを推奨します。電源投入方法は「**■ パワーオン検出回路とレジスタ状態**」を参照してください。リアルタイムデータ設定例のフローを遵守する必要はありません。また、イニシャライズ時のデフォルトデータ利用の場合は再設定の必要がありません。

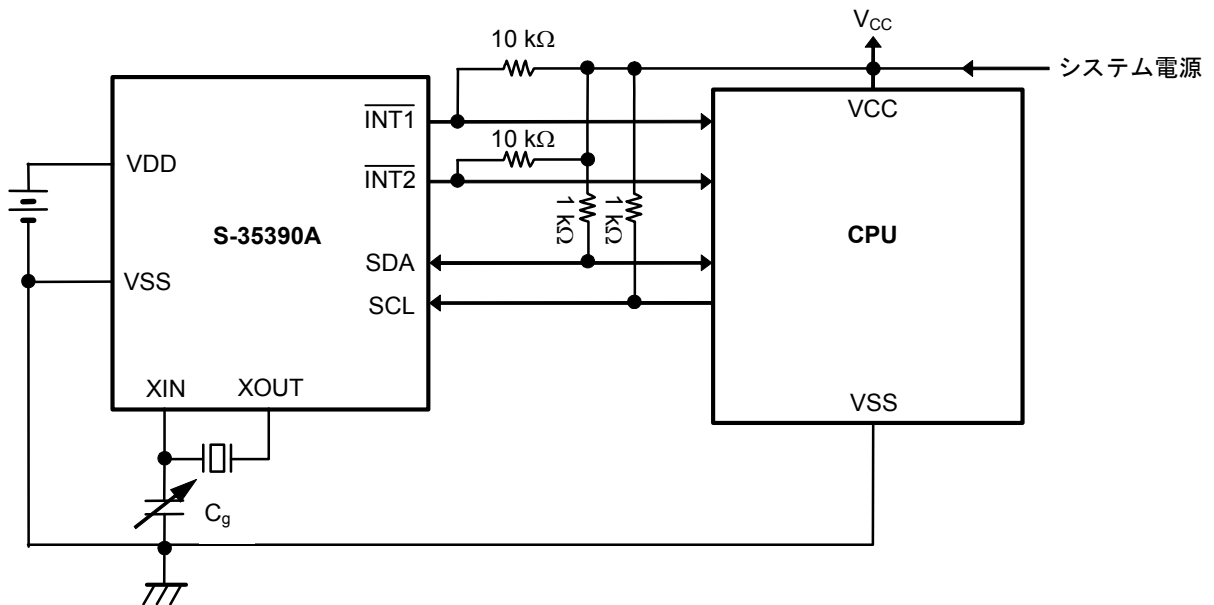


*1. パワーオン検出回路動作中のため、0.5秒間通信を行わないでください。

*2. リアルタイムデータ1読み出しは、リアルタイムデータ1設定から1秒以内で終了してください。

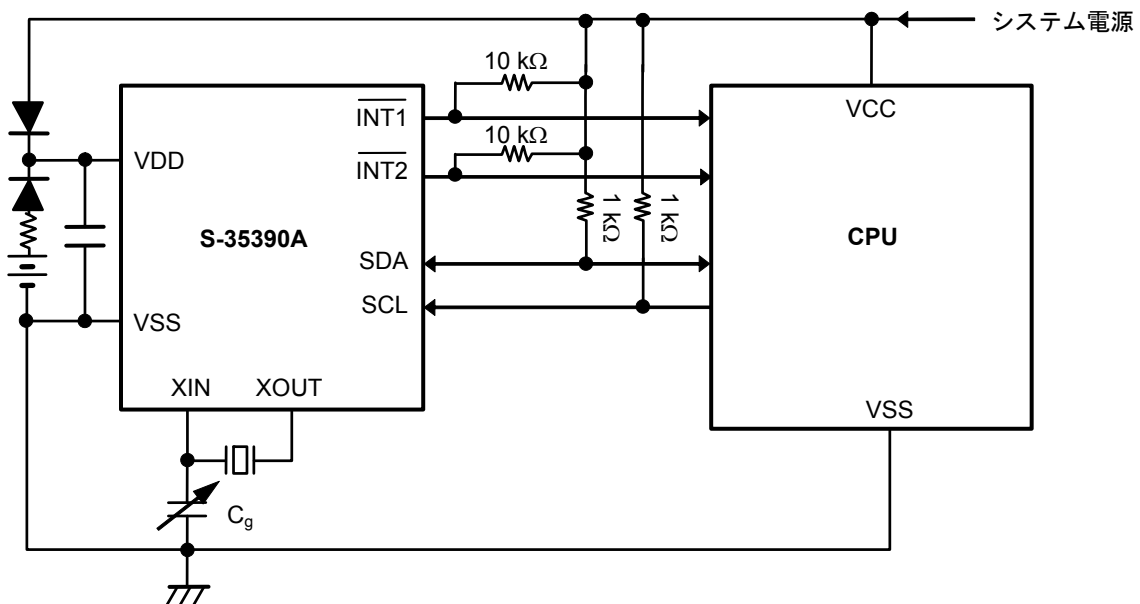
図47 イニシャライズフロー例

■ 応用回路例



- 注意 1. I/O端子にはVDD側の保護ダイオードが付いていないため、 $V_{CC} \geq V_{DD}$ の関係は問題ありませんが、規格には十分注意してください。
2. システム電源を立ち上げて安定状態になってから通信を行ってください。

図48 応用回路1



- 注意 システム電源を立ち上げて安定状態になってから通信を行ってください。

図49 応用回路2

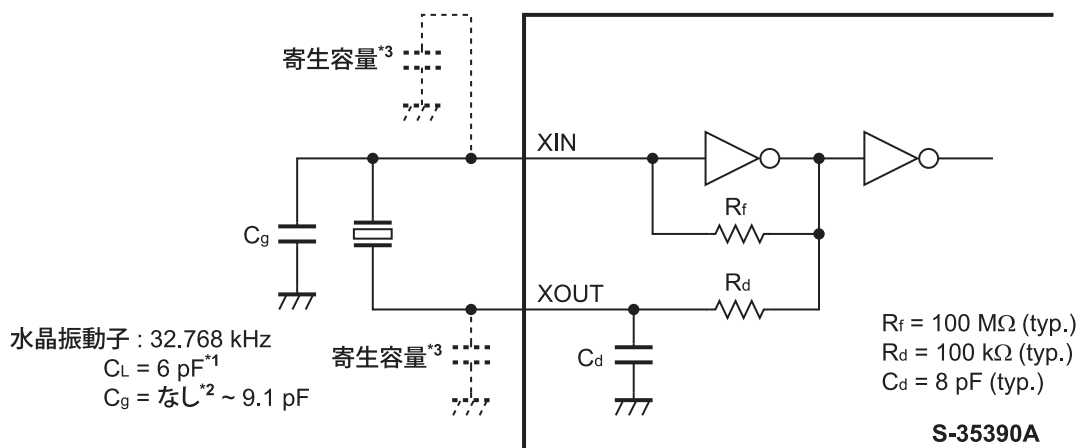
- 注意 上記接続図は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 発振周波数の調整

1. 水晶発振回路の構成

水晶発振回路は、外部ノイズの影響を受けやすいため（時計精度に影響する）、構成には十分注意してください。

- ・ S-35390Aと水晶振動子および外付けコンデンサ (C_g) は、極力近くに配置してください。
- ・ XINとXOUT間の基板および端子間絶縁抵抗を高くしてください。
- ・ 水晶発振回路の近くに信号線および電源線を通さないでください。
- ・ 水晶発振回路の直下にGND層を配置することを推奨します。
- ・ バイパスコンデンサをS-35390Aの電源ピンに近接して配置してください。



- *1. 水晶振動子の C_L 値を7 pFで使用する場合は、必要に応じて C_d を外付けし調整してください。
- *2. C_g がない状態でも水晶発振回路は動作します。ただし、発振周波数は進む方向になりますのでご注意ください。
- *3. 寄生容量は5 pF以内となるように基板設計してください。

図50 接続図1

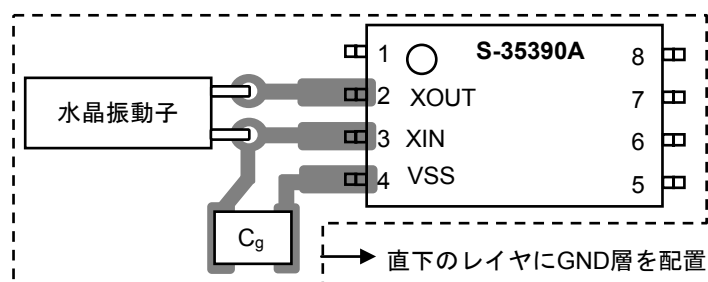


図51 接続図2

- 注意 1. C_L 値が規定値 (7 pF) を越える水晶振動子を使用した場合 (例 : $C_L = 12.5 \text{ pF}$)、発振動作が不安定になるおそれがあります。水晶振動子は、 C_L 値が6 pFまたは7 pFのものを使用してください。
2. 発振特性は、基板の寄生容量、寄生抵抗、水晶振動子、 C_g など各部品の特性バラツキの影響を受けます。水晶発振回路の構成は、これらの影響を考慮してください。

2. 発振周波数の測定

S-35390Aは、水晶振動子の選択および C_g 値最適化のため、電源投入時内蔵パワーオン検出回路が動作し、 $\overline{\text{INT1}}$ 端子より1 Hzの信号が出力されます。図52の回路構成にしたがい電源を投入し、周波数カウンタで測定してください。1 Hzが出力されない場合は、パワーオン検出回路が正常に動作していないため、電源を再投入してください。電源投入方法は「■ パワーオン検出回路とレジスタ状態」を参照してください。

備考 1 Hzに対する誤差が ± 1 ppmであれば、1ヶ月に約2.6秒の月差が生じます (以下の式により)。
 $10^{-6} (1 \text{ ppm}) \times 60 \text{ 秒} \times 60 \text{ 分} \times 24 \text{ 時間} \times 30 \text{ 日} = 2.592 \text{ 秒}$

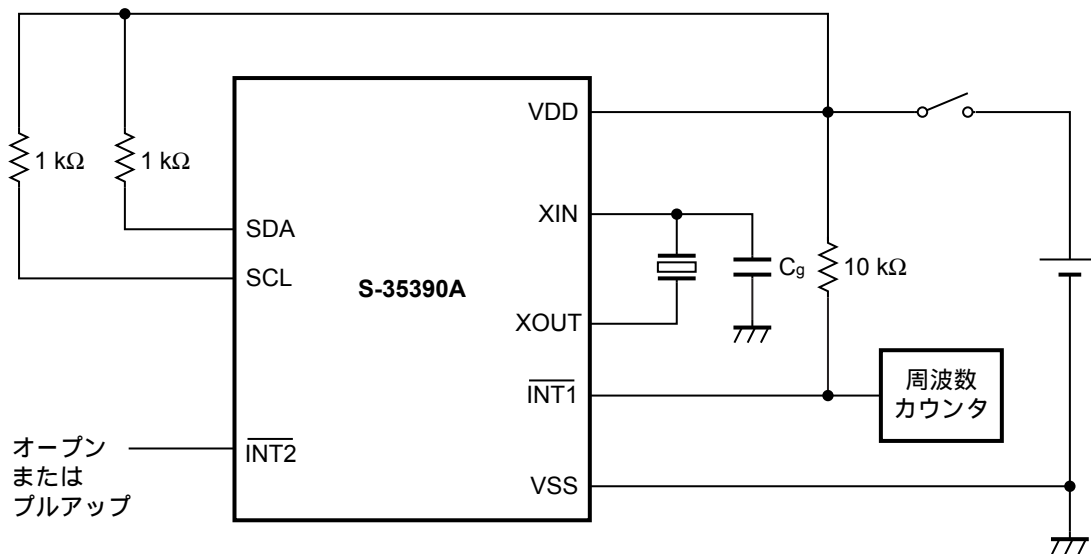


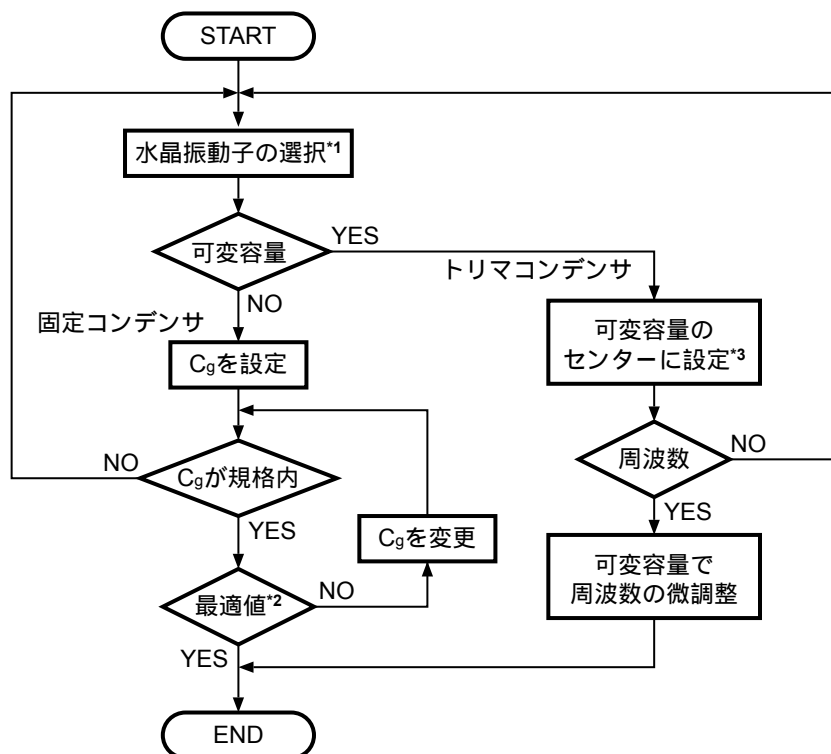
図52 発振周波数の測定回路構成

- 注意
1. 7桁以上の精度を持った周波数カウンタを使用してください。
 2. 発振周波数の測定は使用動作条件で行ってください。
 3. 1 Hzの信号は出力され続けますので、通常動作時には必ずイニシャライズしてください。

3. 発振周波数の調整

3.1 C_g で調整する場合

公称周波数に対して、基板上の寄生容量を含めた形で水晶振動子とのマッチングを取る必要があります。次のフローにしたがって、水晶振動子の選択および C_g 値の最適化を行ってください。



- *1. ICと水晶振動子のマッチング評価を水晶メーカーに依頼してください。推奨の水晶特性値は、 C_L 値（負荷容量）= 6 pF、 R_1 値（等価直列抵抗）= 50 k Ω max.です。
- *2. 寄生容量の影響があるため、実際のPCB基板にて外付け C_g 値を9.1 pF以内で選定してください。
- *3. 可変容量の回転角を、中心より容量値がやや小さくなるようにし、発振周波数と可変容量のセンター値を確認します。これは、容量値が小さいときの方が周波数の変化量が大きいため、中心値容量を実際の容量値の1/2より小さめにするためです。

図53 水晶振動子の設定フロー

- 注意 1. 発振周波数は、周囲温度、電源電圧により変化します。“■ 諸特性データ (Typicalデータ)”を参照してください。
2. 32.768 kHz水晶振動子の発振周波数は、動作周囲温度+20°C ~ +25°Cを中心にして、それより上でも下でも遅れるため、常温では若干速くなるように設定することを推奨します。

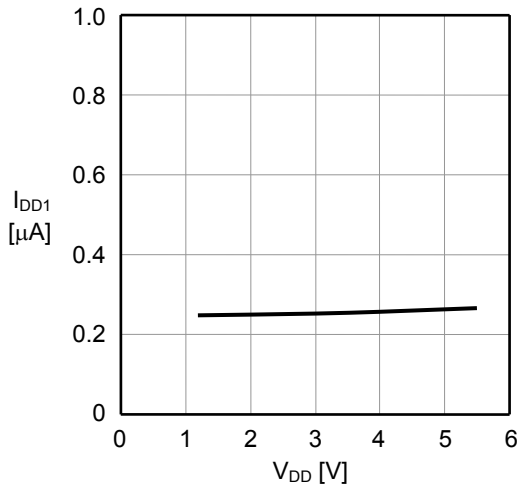
■ 注意事項

- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

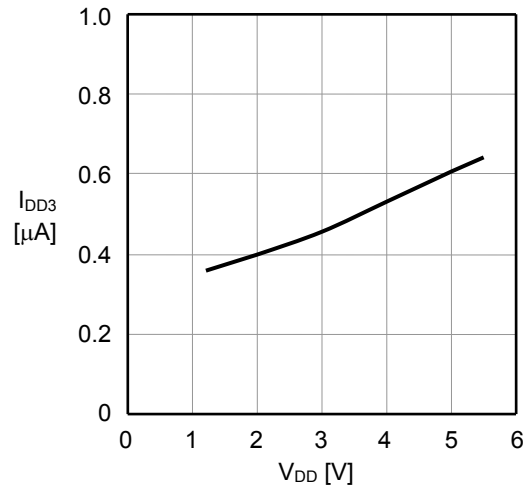
1. スタンバイ電流 – V_{DD} 特性

$T_a = +25^\circ\text{C}$, $C_L = 6\text{ pF}$



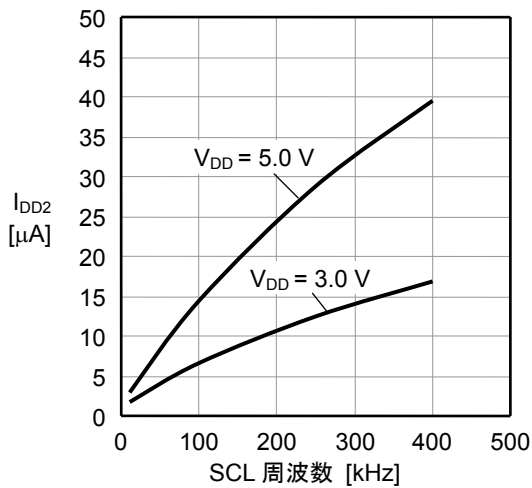
2. 32 kHz出力時消費電流 – V_{DD} 特性

$T_a = +25^\circ\text{C}$, $C_L = 6\text{ pF}$



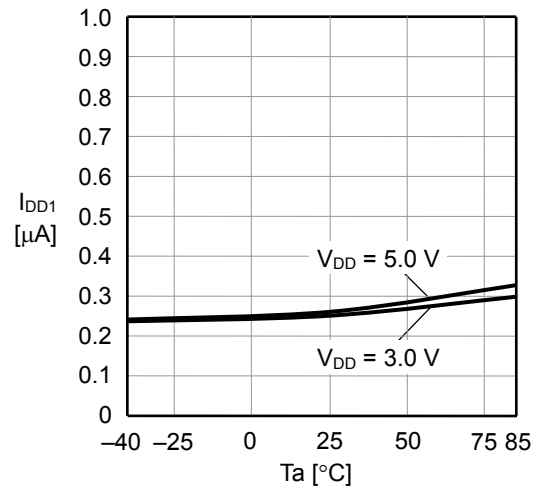
3. 動作時消費電流 – 入力クロック特性

$T_a = +25^\circ\text{C}$, $C_L = 6\text{ pF}$



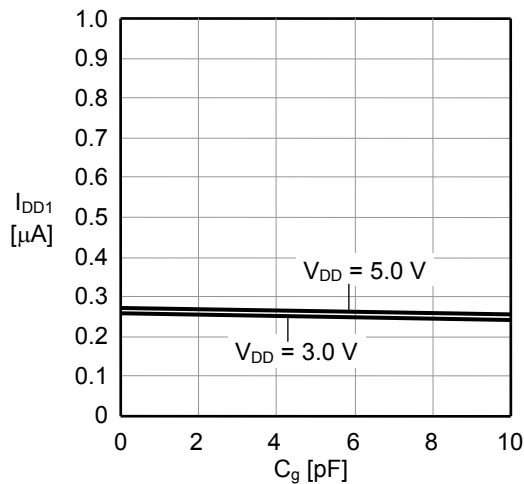
4. スタンバイ電流 – 温度特性

$C_L = 6\text{ pF}$



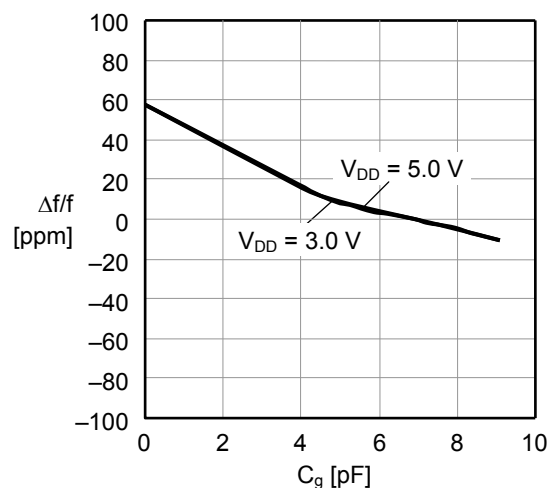
5. スタンバイ電流 – C_g 特性

$T_a = +25^\circ\text{C}$, $C_L = 6\text{ pF}$

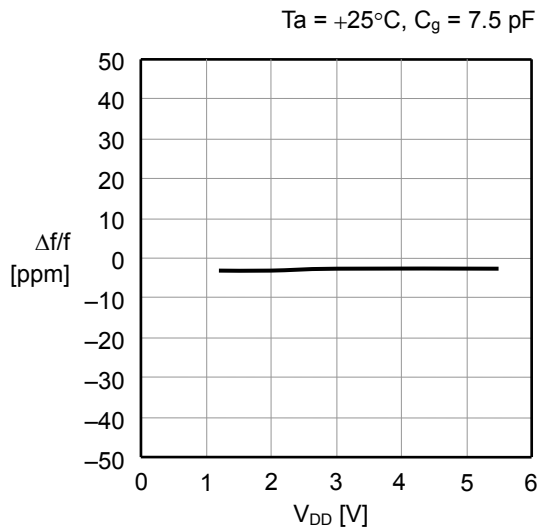


6. 発振周波数 – C_g 特性

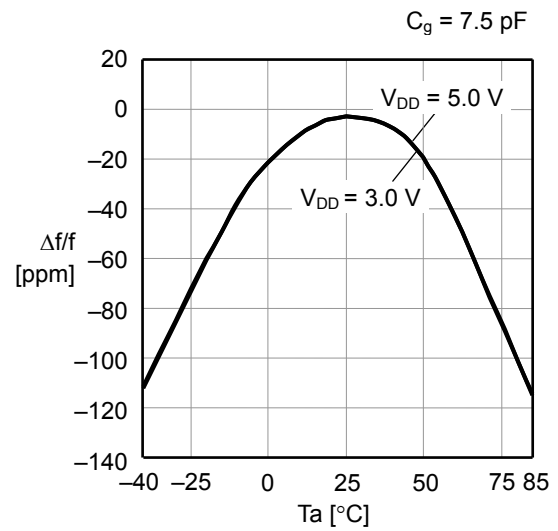
$T_a = +25^\circ\text{C}$, $C_L = 6\text{ pF}$



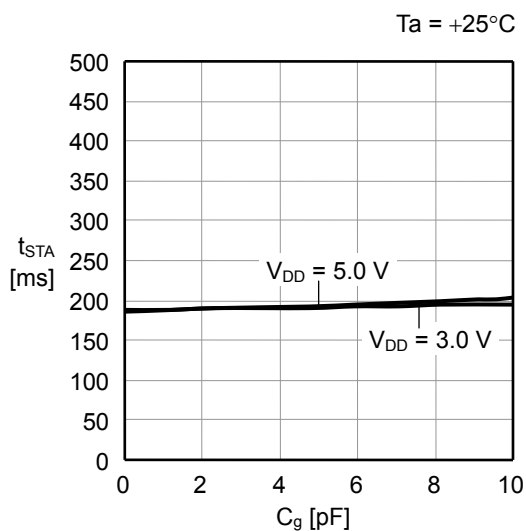
7. 発振周波数 - V_{DD} 特性



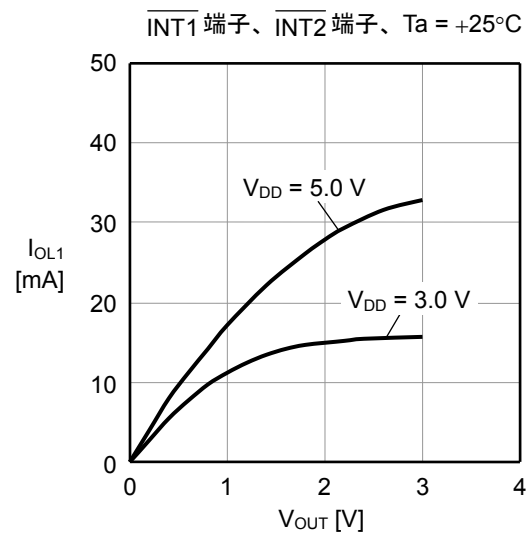
8. 発振周波数 - 温度特性



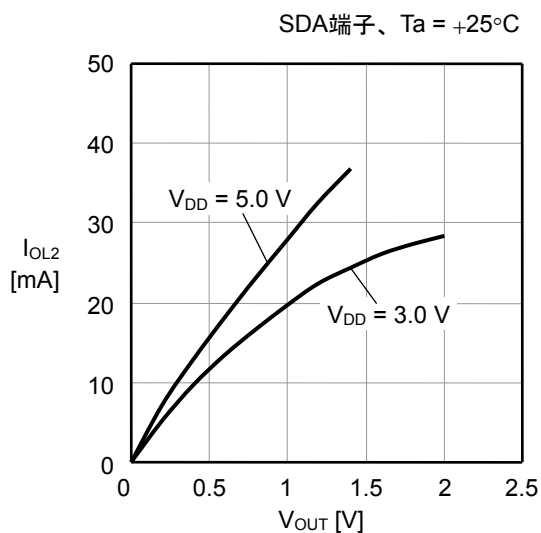
9. 発振開始時間 - C_g 特性



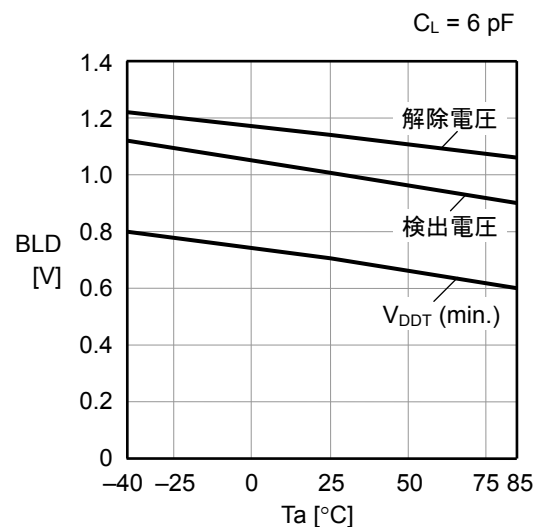
10. 出力電流特性1 ($V_{OUT} - I_{OL1}$)

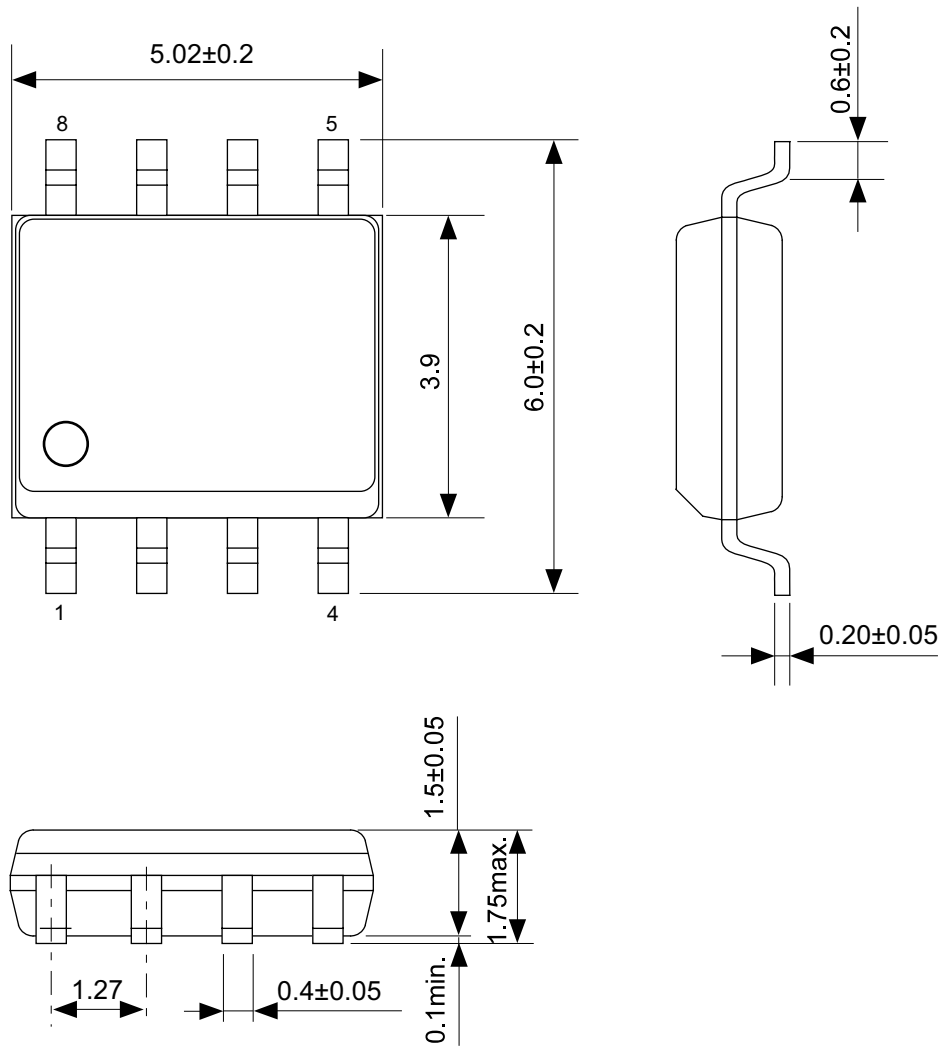


11. 出力電流特性2 ($V_{OUT} - I_{OL2}$)




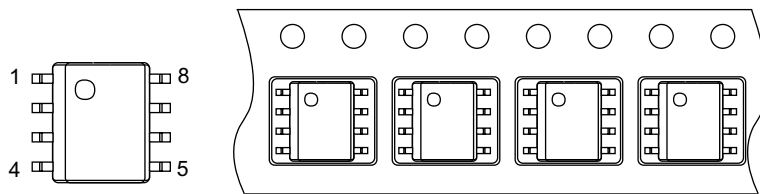
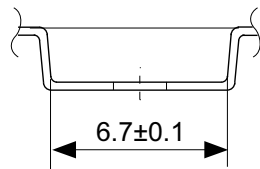
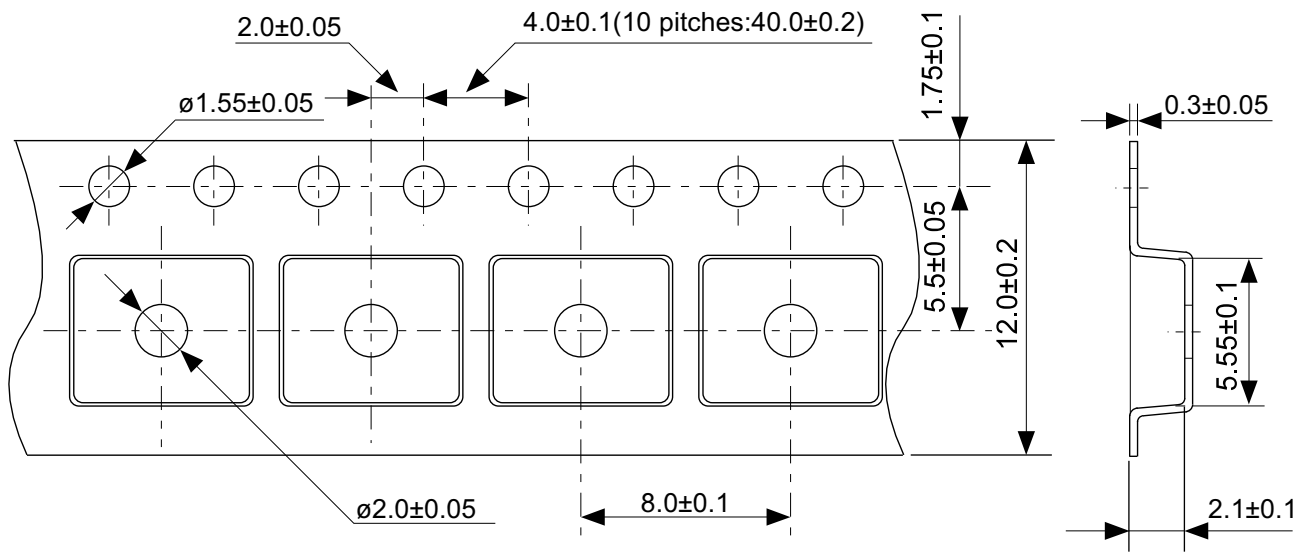
12. BLD検出、解除電圧、 $V_{DDT}(\text{min.})$ - 温度特性





No. FJ008-A-P-SD-2.2

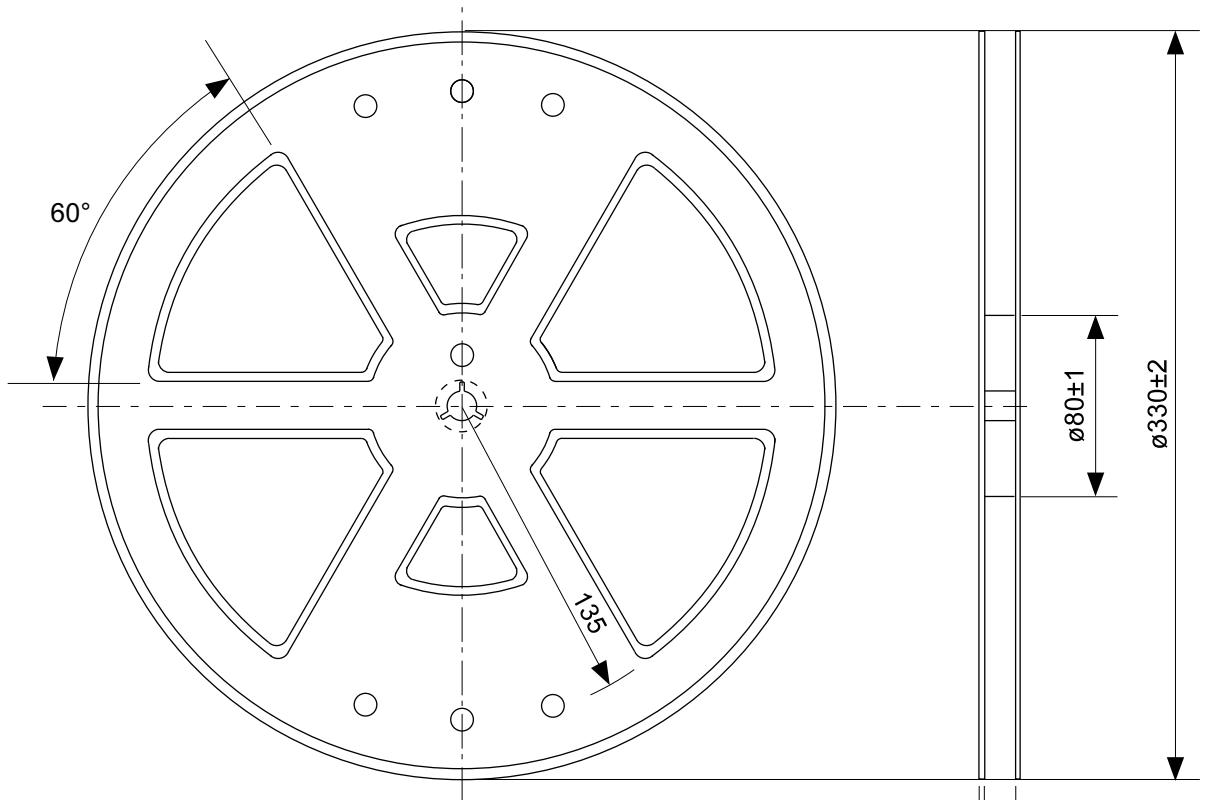
TITLE	SOP8J-D-PKG Dimensions
No.	FJ008-A-P-SD-2.2
ANGLE	
UNIT	mm
ABLIC Inc.	



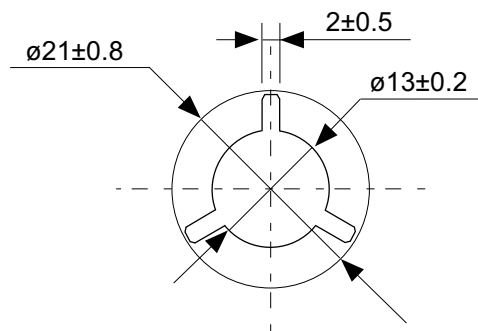
→
Feed direction

No. FJ008-D-C-SD-1.1

TITLE	SOP8J-D-Carrier Tape
No.	FJ008-D-C-SD-1.1
ANGLE	
UNIT	mm
ABLIC Inc.	

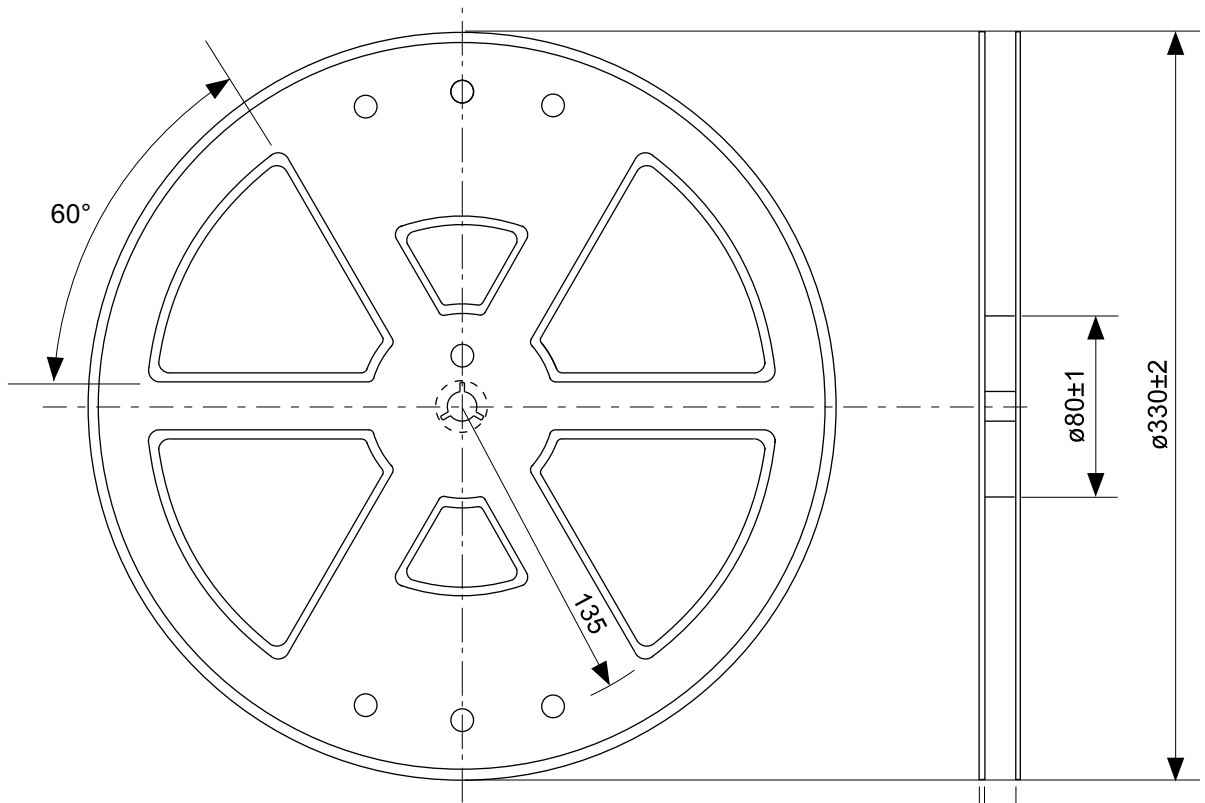


Enlarged drawing in the central part

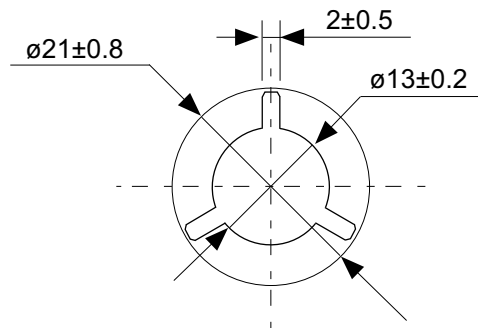


No. FJ008-D-R-SD-1.1

TITLE	SOP8J-D-Reel		
No.	FJ008-D-R-SD-1.1		
ANGLE		QTY.	2,000
UNIT	mm		
ABLIC Inc.			

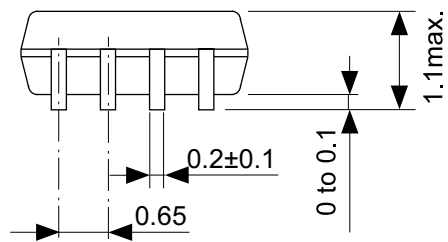
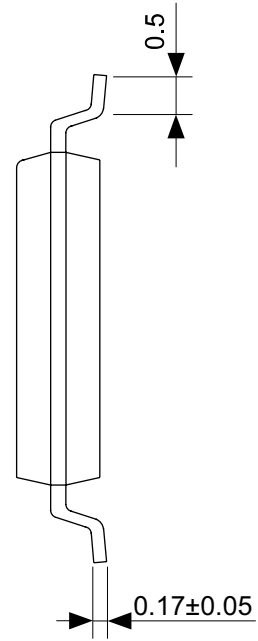
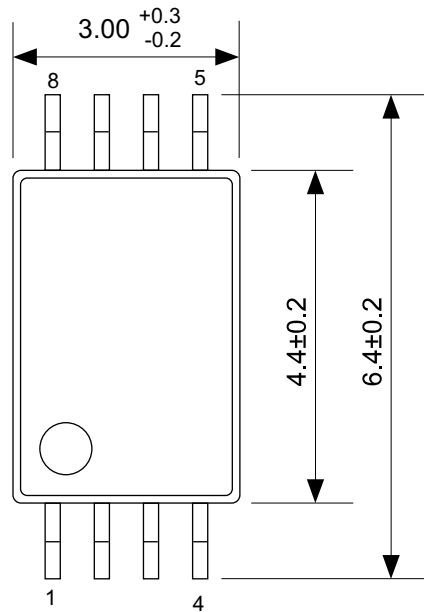


Enlarged drawing in the central part



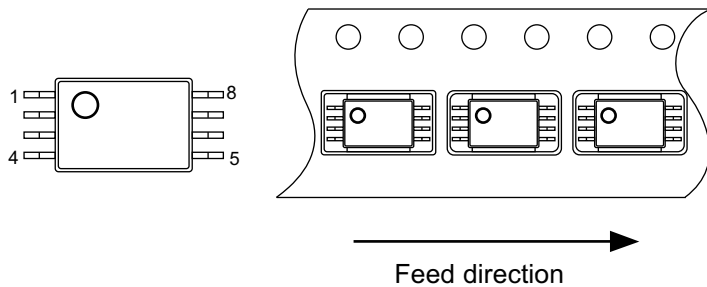
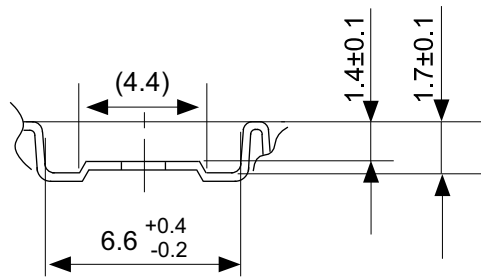
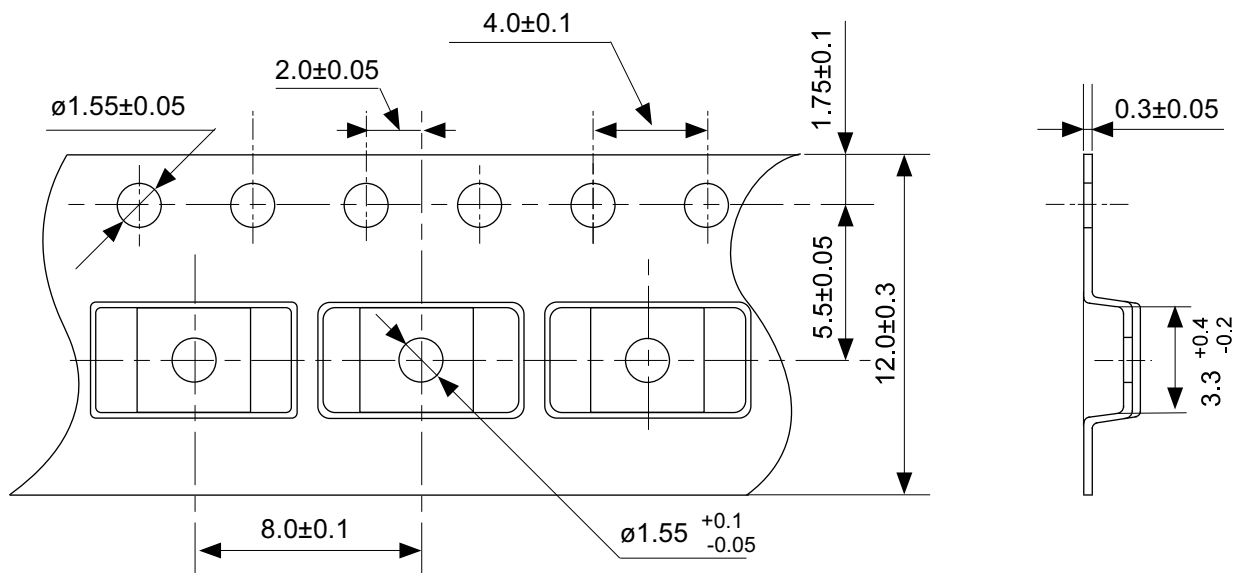
No. FJ008-D-R-S1-1.0

TITLE	SOP8J-D-Reel		
No.	FJ008-D-R-S1-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



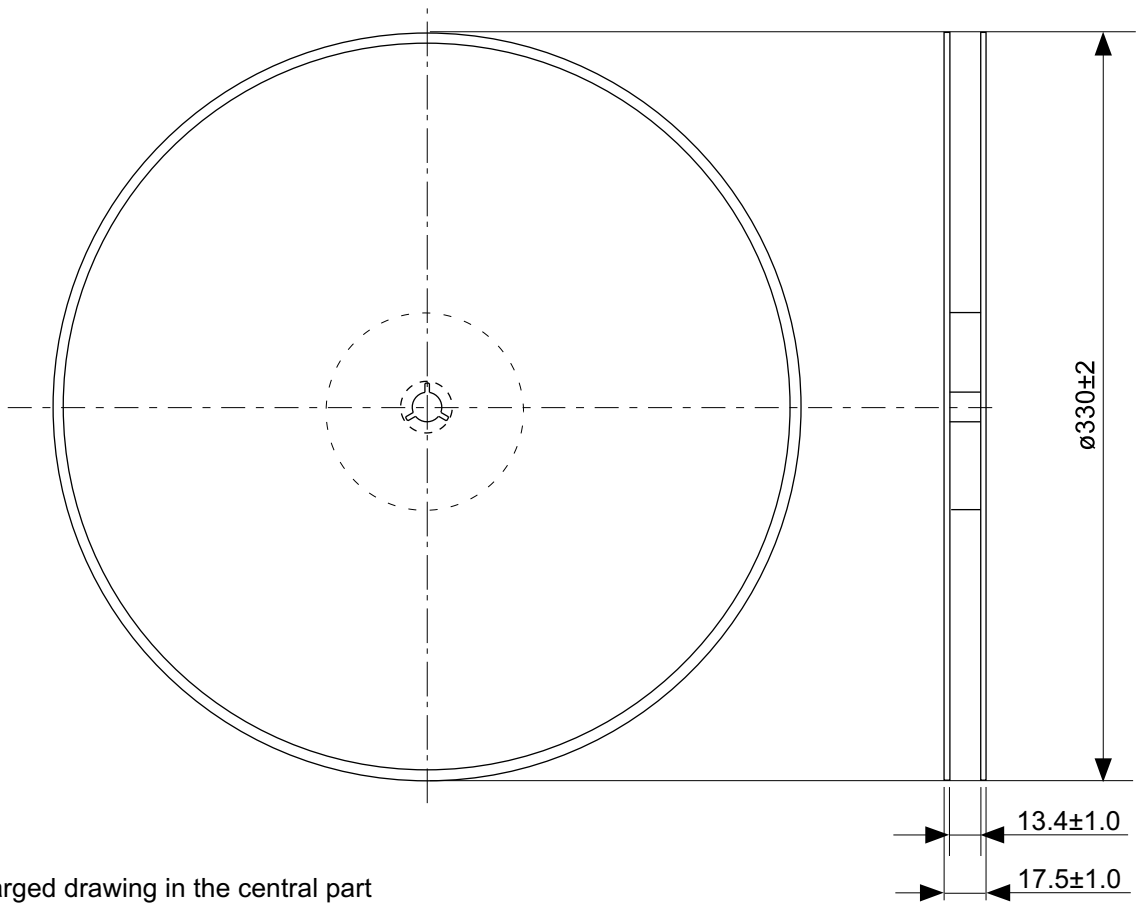
No. FT008-A-P-SD-1.2

TITLE	TSSOP8-E-PKG Dimensions
No.	FT008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

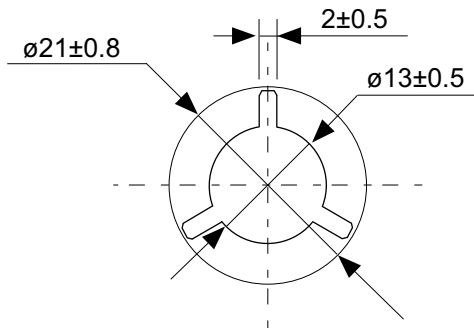


No. FT008-E-C-SD-1.0

TITLE	TSSOP8-E-Carrier Tape
No.	FT008-E-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

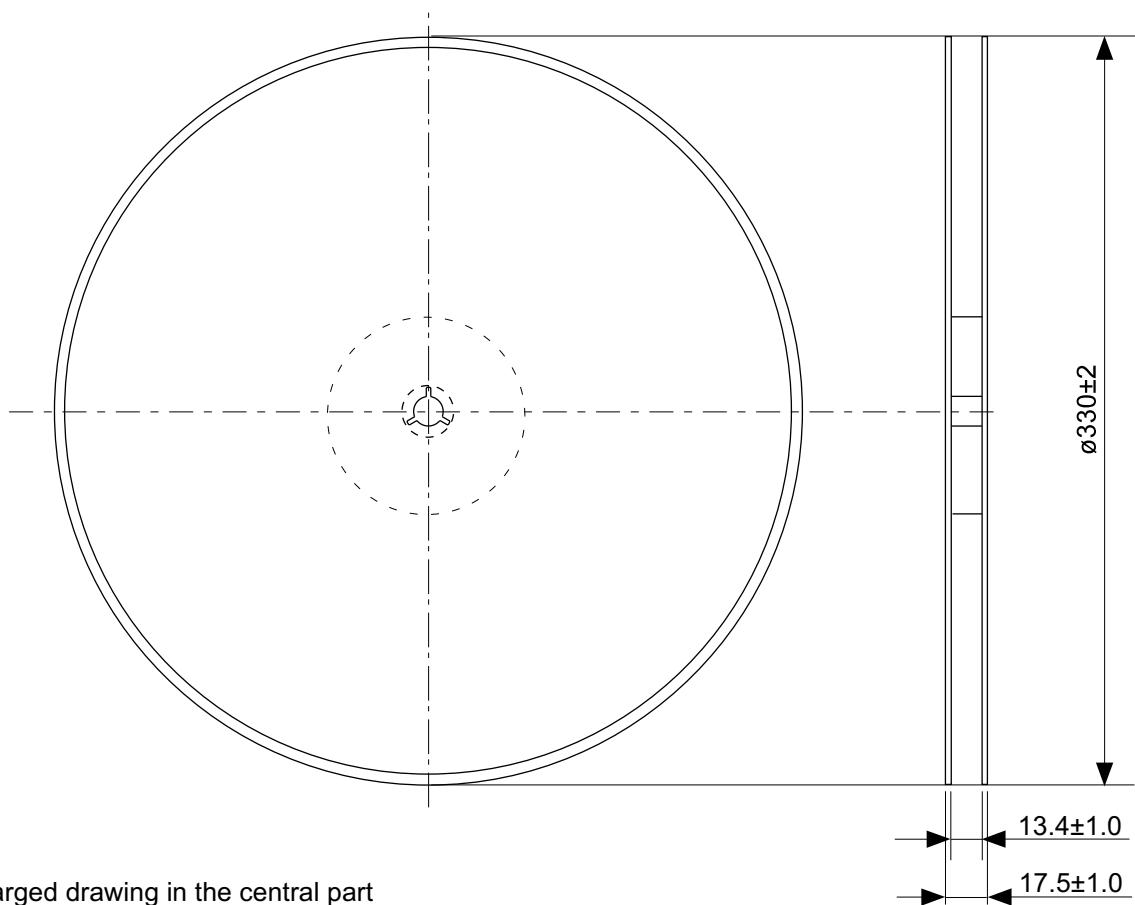


Enlarged drawing in the central part

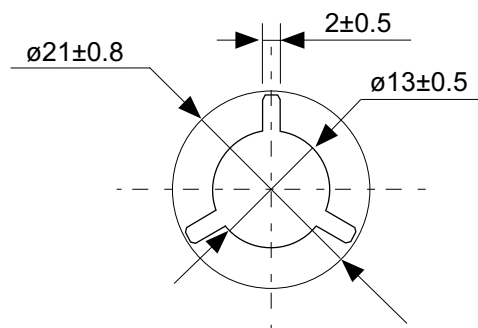


No. FT008-E-R-SD-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-SD-1.0		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

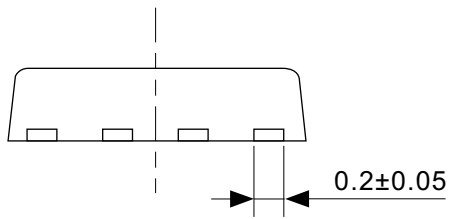
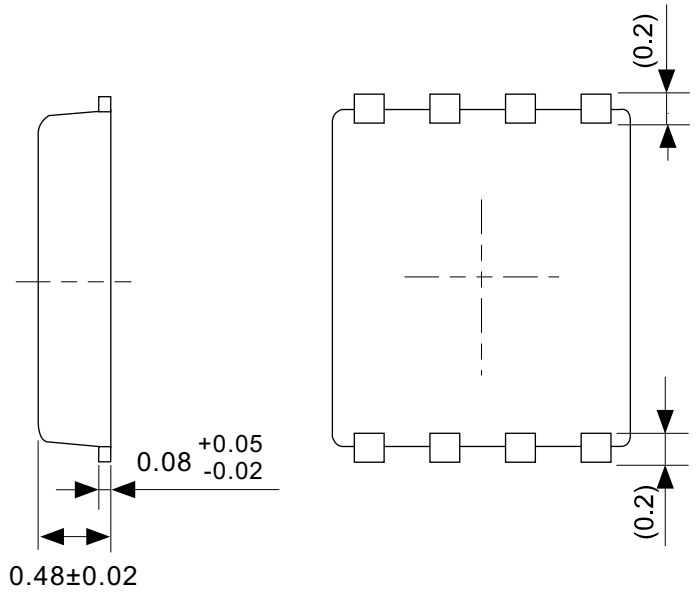
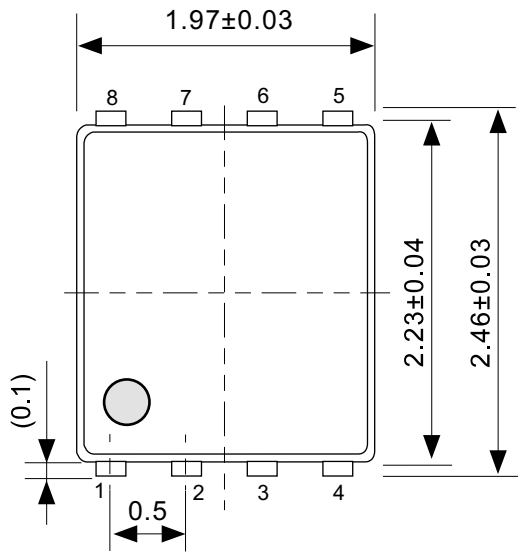


Enlarged drawing in the central part



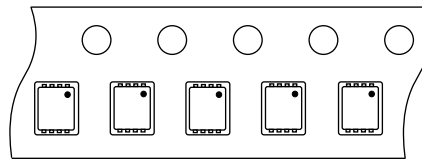
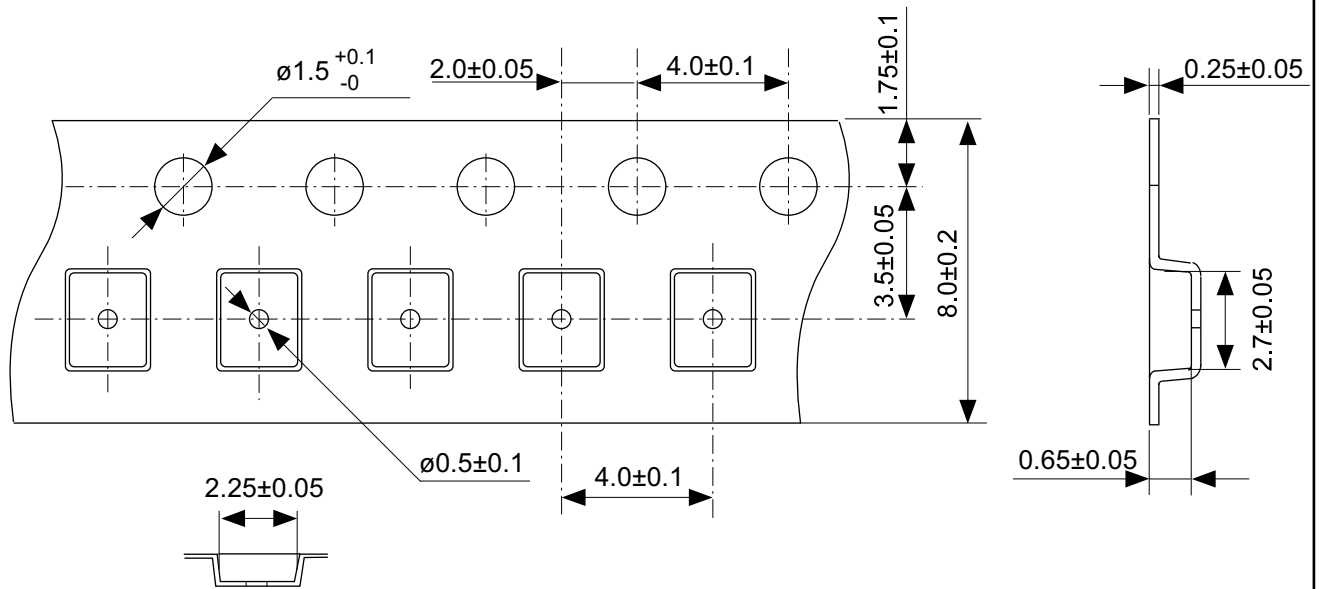
No. FT008-E-R-S1-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-S1-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

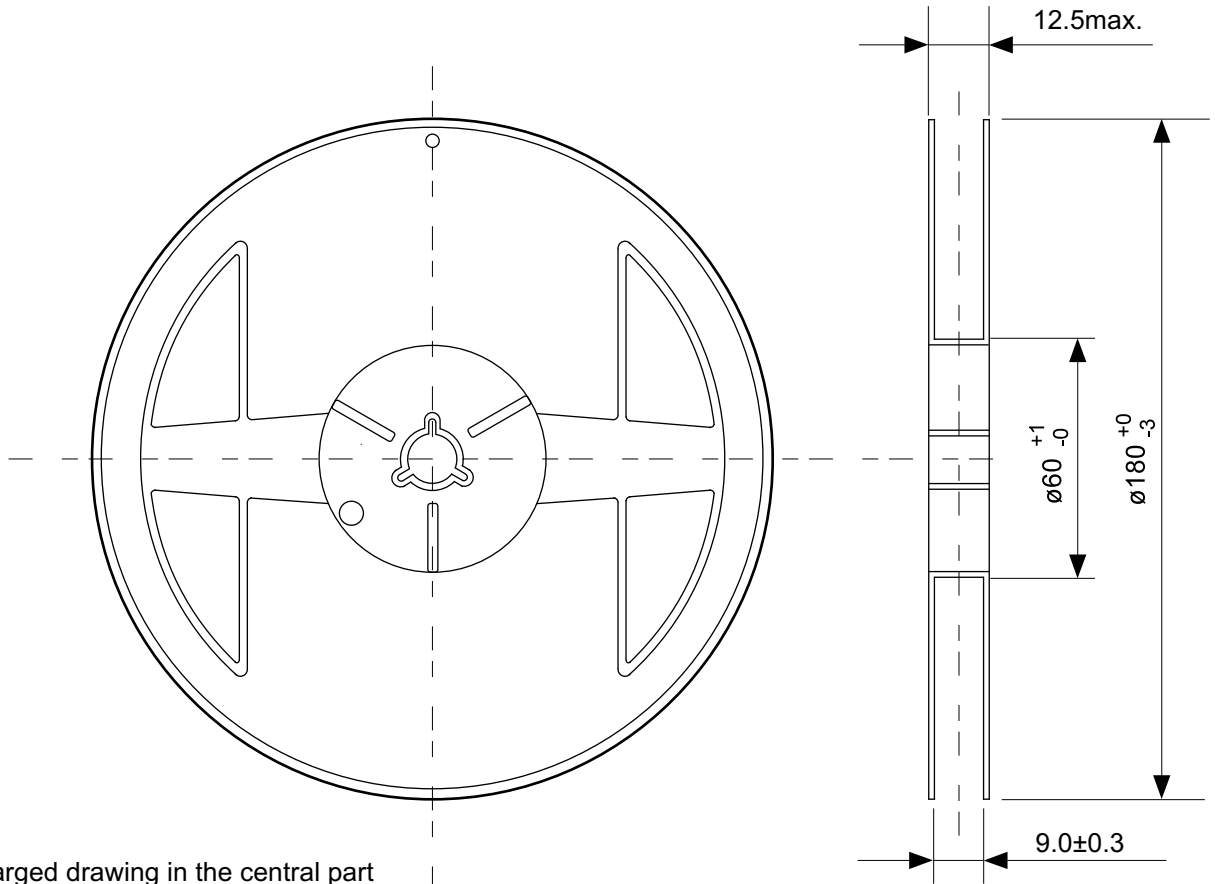
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



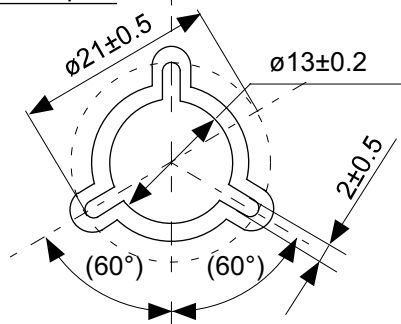
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com