

AD8129/AD8130

特長

高速

AD8130 : 270MHz、1090V/ μ s@G = 1
AD8129 : 200MHz、1060V/ μ s@G = 10

高CMRR

94dB Min、DC ~ 100kHz
80dB Min@2MHz
70dB@0 MHz

高入力抵抗 : 1M Ω 差動

入力コモンモード範囲 $\pm 10.5V$

低ノイズ

AD8130 : 12.5nV/ \sqrt{Hz}
AD8129 : 4.5nV/ \sqrt{Hz}

低歪み、1Vp-p@5MHz

AD8130最悪時高調波 - 79dBc@5MHz
AD8129最悪時高調波 - 74dBc@5MHz

ユーザー調整ゲイン

G = 1において外部部品不要

電源電圧範囲 +4.5V ~ $\pm 12.6V$

パワーダウン

アプリケーション

高速差動ライン・レシーバ

差動/シングルエンド・コンバータ

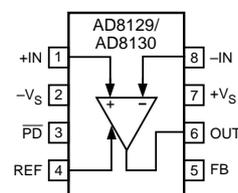
高速計装用アンプ

レベル・シフト

概要

AD8129/AD8130は、AD8131またはAD8132ドライバにより動作するツイスト・ペア・ケーブルで送信される高速信号のレシーバとして設

接続図 (上面図)
8ピンSOIC (R) および8ピン μ SOIC (RM)



計されています。両製品とも、アナログ / デジタルのビデオ信号および高速のデータ伝送に使用できます。AD8129/AD8130は、高周波において非常に高いCMRRを持った差動 / シングルエンドのアンプです。したがって、高速の計装用アンプ、または差動信号からシングルエンド信号への変換にも使用できます。

AD8129は、信号の減衰が大きくなる、非常に長いケーブルを使うアプリケーション向けの、低ノイズで高ゲイン (10以上) の製品です。AD8130はゲイン = 1の時に安定し、低ゲインが必要とされるアプリケーションで使用できます。両製品とも、ゲインがユーザー調整可能で、通信回線における損失を補償できます。ゲインは2つの抵抗値の比により設定できます。AD8129/AD8130は、ゲインの設定にかかわらず非常に大きな入力インピーダンスを持っています。

AD8129/AD8130は、優れたコモン・モード除去比 (70dB@10MHz) を持ち、外部ノイズ・ソースやクロストークによる信号の劣化を心配することなく、ローコストなシールドされていないツイストペア・ケーブルを使用できます。

AD8129/AD8130は、5V単電源から $\pm 12V$ 両電源という広い電源電圧範囲を持ち、信号の品質を維持しながら、広いコモンモードおよび差動電圧範囲を提供します。この広いコモンモード電圧範囲により、ドライバとレシーバの位置におけるグラウンド電圧の差が大きくなるような各種のシステムにおいても、絶縁トランスを使用せずにドライバとレシーバのペアを動作させることができます。AD8129/AD8130は、オペアンプおよび他のマルチアンプの受信ソリューションに比べ、コストと性能の面で大幅な改善が可能です。

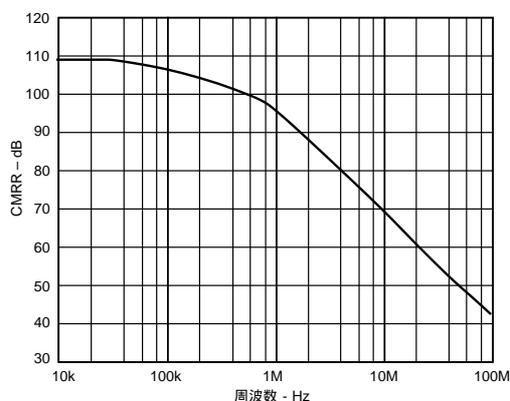


図1 AD8129のCMRR 対 周波数

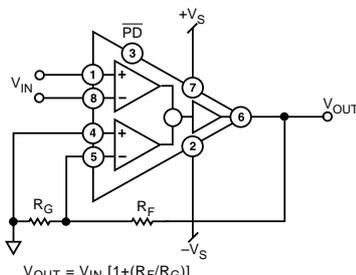


図2 代表的な接続例

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

AD8129/AD8130 仕様

± 5 V仕様 (特に指定のない限り、AD8129 G = 10、AD8130 G = 1、 $T_A = 25$ 、 $V_S = \pm 5V$ 、REF = 0V、 \overline{PD} V_{IH} 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $T_{MIN} \sim T_{MAX} = -40 \sim +85$)

パラメータ	条件	AD8129A			AD8130A			単位
		Min	Typ	Max	Min	Typ	Max	
ダイナミック特性								
- 3dB帯域幅	$V_{OUT} = 0.3V_{p-p}$	175	200		240	270		MHz
0.1dB平坦帯域幅	$V_{OUT} = 2V_{p-p}$	170	190		140	155		MHz
スルーレート	$V_{OUT} = 0.3V_{p-p}$ 、SOIC/ μ SOIC		30/50			45		MHz
セトリング時間	$V_{OUT} = 2V_{p-p}$ 、25~75%	925	1060		950	1090		V/ μ s
立ち上がり/立ち下がり時間	$V_{OUT} = 2V_{p-p}$ 、0.1%		20			20		ns
出力オーバードライブ・リカバリ	$V_{OUT} = 1V_{p-p}$ 、10~90%		1.7			1.4		ns
			30			40		ns
ノイズ/歪み								
2次高調波/3次高調波	$V_{OUT} = 1V_{p-p}$ 、5MHz		-74/-84			-79/-86		dBc
	$V_{OUT} = 2V_{p-p}$ 、5MHz		-68/-74			-74/-81		dBc
	$V_{OUT} = 1V_{p-p}$ 、10MHz		-67/-81			-74/-80		dBc
	$V_{OUT} = 1V_{p-p}$ 、10MHz		-61/-70			-74/-76		dBc
IMD(変調間歪み)	$V_{OUT} = 2V_{p-p}$ 、10MHz		-67			-70		dBc
出力IP3	$V_{OUT} = 2V_{p-p}$ 、10MHz		25			26		dBm
入力電圧ノイズ(RT1)	f 10kHz		4.5			12.5		nV/ \sqrt{Hz}
入力電流ノイズ(+IN、-IN)	f 100kHz		1			1		pA/ \sqrt{Hz}
入力電流ノイズ(REF、FB)	f 100kHz		1.4			1.4		pA/ \sqrt{Hz}
差動ゲイン誤差	AD8130、G=2、NTSC 200 IRE、 $R_L = 150$		0.3			0.13		%
差動位相誤差	AD8130、G=3、NTSC 200 IRE、 $R_L = 150$		0.1			0.15		度
入力特性								
コモンモード除去比(CMRR)	DC~100kHz、 $V_{CM} = -3 \sim +3.5V$	94	110		90	110		dB
	$V_{CM} = 1V_{p-p}@2MHz$	80			80			dB
	$V_{CM} = 1V_{p-p}@10MHz$		70			70		dB
$V_{OUT} = 1V_{p-p}$ におけるCMRR	$V_{CM} = 2V_{p-p}@1kHz$ 、 $V_{OUT} = \pm 0.5V$ DC		100			83		dB
コモンモード電圧範囲	$V_{+IN} - V_{-IN} = 0V$		± 3.5			± 3.8		V
差動動作範囲			± 0.5			± 2.5		V
差動クランプ・レベル		± 0.6	± 0.75	± 0.85	± 2.3	± 2.8	± 3.3	V
抵抗	差動		1			6		M
	コモンモード		4			4		M
容量	差動		3			3		pF
	コモンモード		4			4		pF
DC特性								
クローズド・ループ・ゲイン誤差	$V_{OUT} = \pm 1V$ 、 $R_L = 150$		± 0.4	± 1.5		± 0.15	± 0.6	%
	$T_{MIN} \sim T_{MAX}$		20			10		ppm/
オープン・ループ・ゲイン	$V_{OUT} = \pm 1V$		88			74		dB
ゲイン非直線性	$V_{OUT} = \pm 1V$		250			200		ppm
入力オフセット電圧			0.2	0.8		0.4	1.8	mV
	$T_{MIN} \sim T_{MAX}$		2			10		μ V/
入力オフセット電圧 対 電源	$+V_S = +5V$ 、 $-V_S = -4.5 \sim -5.5V$		-90	-84		-78	-74	mV
	$-V_S = -5V$ 、 $+V_S = +4.5 \sim +5.5V$		-94	-86		-80	-74	dB
入力バイアス電流(+IN、-IN)			± 0.5	± 2		± 0.5	± 2	μ A
入力バイアス電流(REF、FB)			± 1	± 3.5		± 1	± 3.5	μ A
入力オフセット電圧	$T_{MIN} \sim T_{MAX}$ (+IN、-IN、REF、FB)		5			5		nA/
	(+IN、-IN、REF、FB)		± 0.08	± 0.4		± 0.08	± 0.4	μ A
	$T_{MIN} \sim T_{MAX}$		0.2			0.2		nA/
出力特性								
電圧振幅	$R_{LOAD} = 150 \Omega / 1k$		3.6/4.0			3.6/4.0		\pm V
出力電流			40			40		mA
短絡電流	コモンに対して		-60/+55			-60/+55		mA
	$T_{MIN} \sim T_{MAX}$		-240			-240		μ A/
出力インピーダンス	\overline{PD} V_{IL} 、パワーダウン・モード		10			10		pF
電源								
動作電圧範囲	全電源	± 2.25		± 12.6	± 2.25		± 12.6	V
静止電源電流			10.8	11.6		10.8	11.6	mA
	$T_{MIN} \sim T_{MAX}$		36			36		μ A/
	\overline{PD} V_{IL}		0.68	0.85		0.68	0.85	mA
	\overline{PD} V_{IL} 、 $T_{MIN} \sim T_{MAX}$			1			1	mA
PDピン								
V_{IH}			$+V_S - 1.5$			$+V_S - 1.5$		V
V_{IL}				$+V_S - 2.5$			$+V_S - 2.5$	V
I_{IH}	$\overline{PD} = \text{Min } V_{IH}$			-30			-30	μ A
I_{IL}	$\overline{PD} = \text{Max } V_{IL}$			-50			-50	μ A
入力抵抗	$\overline{PD} +V_S - 3V$		12.5			12.5		k
	$\overline{PD} +V_S - 2V$		100			100		k
イネーブル時間			0.5			0.5		μ s

仕様は予告なく変更されることがあります。

AD8129/AD8130

± 1.2 V仕様 (特に指定のない限り、AD8129 G = 10、AD8130 G = 1、 $T_A = 25$ 、 $V_S = \pm 12V$ 、REF = 0V、 \overline{PD} V_{IH} 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $T_{MIN} \sim T_{MAX} = -40 \sim +85$)

パラメータ	条件	AD8129A			AD8130A			単位
		Min	Typ	Max	Min	Typ	Max	
ダイナミック特性								
-3dB帯域幅	$V_{OUT} = 0.3V_{p-p}$	175	200		250	290		MHz
0.1dB平坦帯域幅	$V_{OUT} = 2V_{p-p}$	170	195		150	175		MHz
スルーレート	$V_{OUT} = 0.3V_{p-p}$ 、SOIC/ μ SOIC		50/70			110		MHz
セトリング時間	$V_{OUT} = 2V_{p-p}$ 、25~75%	935	1070		960	1100		V/ μ s
立ち上がり/立ち下がり時間	$V_{OUT} = 2V_{p-p}$ 、0.1%		20			20		ns
出力オーバードライブ・リカバリ	$V_{OUT} = 1V_{p-p}$ 、10~90%		1.7			1.4		ns
			40			40		ns
ノイズ / 歪み								
2次高調波 / 3次高調波	$V_{OUT} = 1V_{p-p}$ 、5MHz		-71/-84			-79/-86		dBc
	$V_{OUT} = 2V_{p-p}$ 、5MHz		-65/-74			-74/-81		dBc
	$V_{OUT} = 1V_{p-p}$ 、10MHz		-65/-82			-74/-80		dBc
	$V_{OUT} = 2V_{p-p}$ 、10MHz		-59/-70			-74/-74		dBc
IMD(変調間歪み)	$V_{OUT} = 2V_{p-p}$ 、10MHz		-67			-70		dBc
出力IP3	$V_{OUT} = 2V_{p-p}$ 、10MHz		25			26		dBm
入力電圧ノイズ(RT1)	f 10kHz		4.6			13		nV/ \sqrt{Hz}
入力電流ノイズ(+IN、-IN)	f 100kHz		1			1		pA/ \sqrt{Hz}
入力電流ノイズ(REF、FB)	f 100kHz		1.4			1.4		pA/ \sqrt{Hz}
差動ゲイン誤差	AD8130、G=2、NTSC 200 IRE、 $R_L = 150$		0.3			0.13		%
差動位相誤差	AD8130、G=2、NTSC 200 IRE、 $R_L = 150$		0.1			0.2		度
入力特性								
コモンモード除去比(CMRR)	DC~100kHz、 $V_{CM} = \pm 10V$	92	105		88	105		dB
	$V_{CM} = 1V_{p-p}@2MHz$	80			80			dB
	$V_{CM} = 1V_{p-p}@10MHz$		70			70		dB
$V_{OUT} = 1V_{p-p}$ におけるCMRR	$V_{CM} = 4V_{p-p}@1kHz$ 、 $V_{OUT} = \pm 0.5V$ DC		93			80		dB
コモンモード電圧範囲	$V_{+IN} - V_{-IN} = 0V$		± 10.3			± 10.5		V
差動動作範囲			± 0.5			± 2.5		V
差動クランプレベル		± 0.6	± 0.75	± 0.85	± 2.3	± 2.8	± 3.3	V
抵抗	差動		1			6		M
	コモンモード		4			4		M
容量	差動		3			3		pF
	コモンモード		4			4		pF
DC特性								
クローズド・ループ・ゲイン誤差	$V_{OUT} = \pm 1V$ 、 $R_L = 150$		± 0.8	± 1.8		± 0.15	± 0.6	%
	$T_{MIN} \sim T_{MAX}$		20			10		ppm/
オープン・ループ・ゲイン	$V_{OUT} = \pm 1V$		87			73		dB
ゲイン非直線性	$V_{OUT} = \pm 1V$		250			200		ppm
入力オフセット電圧			0.2	0.8		0.4	1.8	mV
	$T_{MIN} \sim T_{MAX}$		2			10		μ V/
入力オフセット電圧対電源	$T_{MIN} \sim T_{MAX}$			1.4			3.5	mV
	$+V_S = +12V$ 、 $-V_S = -11.0 \sim -13.0V$		-88	-82		-77	-70	dB
	$-V_S = -12V$ 、 $+V_S = +11.0 \sim +13.0V$		-92	-84		-88	-70	dB
入力バイアス電流(+IN、-IN)			± 0.25	± 2		± 0.25	± 2	μ A
入力バイアス電流(REF、FB)			± 0.5	± 3.5		± 0.5	± 3.5	μ A
入力オフセット電圧	$T_{MIN} \sim T_{MAX}$ (+IN、-IN、REF、FB)		2.5			2.5		nA/
	(+IN、-IN、REF、FB)		± 0.08	± 0.4		0.08	± 0.4	μ A
	$T_{MIN} \sim T_{MAX}$		0.2			0.2		nA/
出力特性								
電圧振幅	$R_{LOAD} = 700$		± 10.8			± 10.8		V
出力電流			40			40		mA
短絡電流	コモンに対して		-60/+55			-60/+55		mA
	$T_{MIN} \sim T_{MAX}$		-240			-240		μ A/
出力インピーダンス	\overline{PD} V_{IL} 、パワーダウン・モード		10			10		pF
電源								
動作電圧範囲	全電源	± 2.25		± 12.6	± 2.25		± 12.6	V
静止電源電流			13	13.9		13	13.9	mA
	$T_{MIN} \sim T_{MAX}$		43			43		μ A/
	\overline{PD} V_{IL}		0.73	0.9		0.73	0.9	mA
	\overline{PD} V_{IL} 、 $T_{MIN} \sim T_{MAX}$			1.1			1.1	mA
\overline{PD} ピン								
V_{IH}			$+V_S - 1.5$			$+V_S - 1.5$		V
V_{IL}				$+V_S - 2.5$			$+V_S - 2.5$	V
I_{IH}	$\overline{PD} = \text{Min } V_{IH}$			-30			-30	μ A
I_{IL}	$\overline{PD} = \text{Max } V_{IL}$			-50			-50	μ A
入力抵抗	$\overline{PD} +V_S - 3V$		3			3		k
	$\overline{PD} +V_S - 2V$		100			100		k
イネーブル時間			0.5			0.5		μ s

仕様は予告なく変更されることがあります。

AD8129/AD8130 仕様

± 5V仕様 (特に指定のない限り、AD8129 G = 10、AD8130 G = 1、 $T_A = 25$ 、 $+V_S = 5V$ 、 $-V_S = 0V$ 、 $REF = 2.5V$ 、 \overline{PD} V_{IH} 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $T_{MIN} \sim T_{MAX} = -40 \sim +85$)

パラメータ	条件	AD8129A			AD8130A			単位
		Min	Typ	Max	Min	Typ	Max	
ダイナミック特性								
- 3dB帯域幅	$V_{OUT} = 0.3V_{p-p}$	160	185		220	250		MHz
	$V_{OUT} = 1V_{p-p}$	160	185		180	205		MHz
0.1dB平坦帯域幅	$V_{OUT} = 0.3V_{p-p}$ 、SOIC/ μ SOIC		25/40			25		MHz
スルーレート	$V_{OUT} = 2V_{p-p}$ 、25 ~ 75%	810	930		810	930		V/ μ s
セトリング時間	$V_{OUT} = 2V_{p-p}$ 、0.1%		20			20		ns
立ち上がり/立ち下がり時間	$V_{OUT} = 1V_{p-p}$ 、10 ~ 90%		1.8			1.5		ns
出力オーバードライブ・リカバリ			20			30		ns
ノイズ/歪み								
2次高調波/3次高調波	$V_{OUT} = 1V_{p-p}$ 、5MHz		- 68/ - 75			- 72/ - 79		dBc
	$V_{OUT} = 2V_{p-p}$ 、5MHz		- 62/ - 64			- 65/ - 71		dBc
	$V_{OUT} = 1V_{p-p}$ 、10MHz		- 63/ - 70			- 60/ - 62		dBc
	$V_{OUT} = 2V_{p-p}$ 、10MHz		- 56/ - 58			- 68/ - 68		dBc
IMD(変調間歪み)	$V_{OUT} = 2V_{p-p}$ 、10MHz		- 67			- 70		dBc
出力IP3	$V_{OUT} = 2V_{p-p}$ 、10MHz		25			26		dBm
入力電圧ノイズ(RT1)	f 10kHz		4.5			12.3		nV/ \sqrt{Hz}
入力電流ノイズ(+IN、-IN)	f 100kHz		1			1		pA/ \sqrt{Hz}
入力電流ノイズ(REF、FB)	f 100kHz		1.4			1.4		pA/ \sqrt{Hz}
差動ゲイン誤差	AD8130、G=2、NTSC 200 IRE、 $R_L = 150$		0.3			0.13		%
差動位相誤差	AD8130、G=2、NTSC 200 IRE、 $R_L = 150$		0.1			0.15		度
入力特性								
コモンモード除去比(CMRR)	DC ~ 100kHz、 $V_{CM} = 1.5 \sim 3.5V$	86	96		86	96		dB
	$V_{CM} = 1V_{p-p}@1MHz$	80			80			dB
	$V_{CM} = 1V_{p-p}@10MHz$		70			70		dB
$V_{OUT} = 1V_{p-p}$ におけるCMRR	$V_{CM} = 1V_{p-p}@1kHz$ 、 $V_{OUT} = \pm 0.5V$ DC		80			72		dB
コモンモード電圧範囲	$V_{+IN} - V_{-IN} = 0V$		1.25 ~ 3.7			1.25 ~ 3.8		V
差動動作範囲			± 0.5			± 2.5		V
差動クリッピング・レベル		± 0.6	± 0.75	± 0.85	± 2.3	± 2.8	± 3.3	V
抵抗	差動		1			6		M
	コモンモード		4			4		M
容量	差動		3			3		pF
	コモンモード		4			4		pF
DC特性								
クローズド・ループ・ゲイン誤差	$V_{OUT} = \pm 1V$ 、 $R_L = 150$		± 0.25	± 1.25		± 0.1	± 0.6	%
	$T_{MIN} \sim T_{MAX}$		20			20		ppm/
オープン・ループ・ゲイン	$V_{OUT} = \pm 1V$		86			71		dB
ゲイン非直線性	$V_{OUT} = \pm 1V$		250			200		ppm
入力オフセット電圧			0.2	0.8		0.4	1.8	mV
	$T_{MIN} \sim T_{MAX}$		2			10		μ V/
入力オフセット電圧対電源	$T_{MIN} \sim T_{MAX}$			1.4			3.5	mV
	$+V_S = +5V$ 、 $-V_S = -0.5 \sim +0.5V$		- 88	- 80		- 74	- 70	dB
	$-V_S = -0V$ 、 $+V_S = +4.5 \sim +5.5V$		- 100	- 86		- 90	- 76	dB
入力バイアス電流(+IN、-IN)			± 0.5	± 2		± 0.5	± 2	μ A
入力バイアス電流(REF、FB)			± 1	± 3.5		± 1	± 3.5	μ A
入力オフセット電圧	$T_{MIN} \sim T_{MAX}$ (+IN、-IN、REF、FB)		5			5		nA/
	(+IN、-IN、REF、FB)		± 0.08	± 0.4		± 0.08	± 0.4	μ A
	$T_{MIN} \sim T_{MAX}$		0.2			0.2		nA/
出力特性								
電圧振幅	$R_{LOAD} = 150$	1.1		3.9	1.1		3.9	V
出力電流			35			35		mA
短絡電流	コモンに対して		- 60/ + 55			- 60/ + 55		mA
	$T_{MIN} \sim T_{MAX}$		- 240			- 240		μ A/
出力インピーダンス	\overline{PD} V_{IL} 、パワーダウン・モード		10			10		pF
電源								
動作電圧範囲	全電源	± 2.25		± 12.6	± 2.25		± 12.6	V
静止電源電流			9.9	10.6		9.9	10.6	mA
	$T_{MIN} \sim T_{MAX}$		33			33		μ A/
	\overline{PD} V_{IL}		0.65	0.85		0.65	0.85	mA
	\overline{PD} V_{IL} 、 $T_{MIN} \sim T_{MAX}$			1			1	mA
PDピン								
V_{IH}			$+V_S - 1.5$			$+V_S - 1.5$		V
V_{IL}				$+V_S - 2.5$			$+V_S - 2.5$	V
I_{IH}	$\overline{PD} = \text{Min } V_{IH}$			- 30			- 30	μ A
I_{IL}	$\overline{PD} = \text{Max } V_{IL}$			- 50			- 50	μ A
入力抵抗	$\overline{PD} + V_S - 3V$		12.5			12.5		k
	$\overline{PD} + V_S - 2V$		100			100		k
イネーブル時間			0.5			0.5		μ s

仕様は予告なく変更されることがあります。

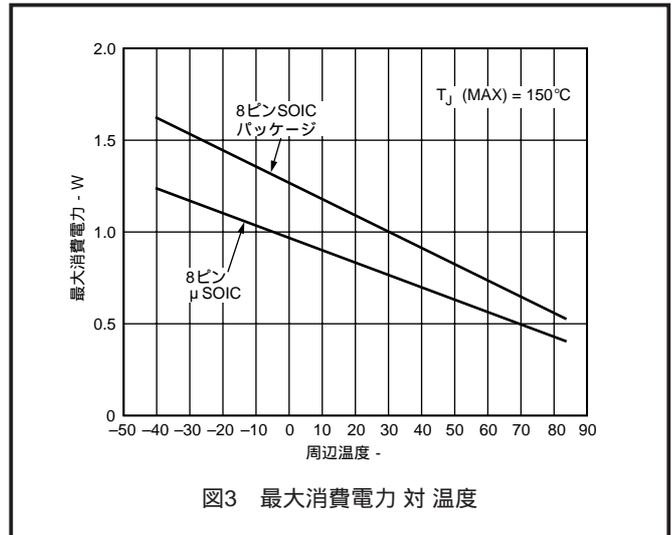
AD8129/AD8130

絶対最大定格^{1, 2}

電源電圧	26.4V
消費電力	図3参照
入力電圧 (任意の入力)	- $V_S - 0.3V \sim + V_S + 0.3V$
差動入力電圧 (AD8129) $V_S \pm 11.5$	$\pm 0.5V$
差動入力電圧 (AD8129) $V_S < \pm 11.5$	$\pm 6.2V$
差動入力電圧 (AD8130)	$\pm 8.4V$
保管温度	- 65 ~ + 150
ピン温度 (ハンダ付け、10秒)	300

注

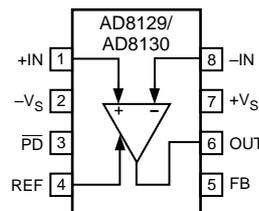
- 上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長期間絶対最大定格条件に置くと、デバイスの信頼度に影響を与えることがあります。
- 熱抵抗は、SEMI標準の4層基板で測定したものです。
8ピンSOIC: $\theta_{JA} = 121 \text{ } ^\circ\text{C/W}$ 。8ピン μ SOIC: $\theta_{JA} = 142 \text{ } ^\circ\text{C/W}$ 。
- アプリケーション、極端な温度条件および消費電力の項を参照してください。



機能ブロック図

(上面図)

8ピンSOICおよび8ピン μ SOIC (RM)



オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション	ブランド情報
AD8129AR	- 40 ~ + 85	8ピンSOIC	8ピンSOIC	
AD8129AR-REEL ¹	- 40 ~ + 85	8ピンSOIC	13インチ・テープ/リール	
AD8129AR-REEL7 ²	- 40 ~ + 85	8ピンSOIC	7インチ・テープ/リール	
AD8129ARM	- 40 ~ + 85	8ピン μ SOIC	RM-8	HQA
AD8129ARM-REEL ³	- 40 ~ + 85	8ピン μ SOIC	13インチ・テープ/リール	HQA
AD8129ARM-REEL7 ²	- 40 ~ + 85	8ピン μ SOIC	7インチ・テープ/リール	HQA
AD8129-EVAL		SOIC用評価ボード		
AD8130AR	- 40 ~ + 85	8ピンSOIC	8ピンSOIC	
AD8130AR-REEL ¹	- 40 ~ + 85	8ピンSOIC	13インチ・テープ/リール	
AD8130AR-REEL7 ²	- 40 ~ + 85	8ピンSOIC	7インチ/リール	
AD8130ARM	- 40 ~ + 85	8ピン μ SOIC	RM-8	HPA
AD8130ARM-REEL ³	- 40 ~ + 85	8ピン μ SOIC	13インチ・テープ/リール	HPA
AD8130ARM-REEL7 ²	- 40 ~ + 85	8ピン μ SOIC	7インチ・テープ/リール	HPA
		SOIC用評価ボード		

注

- 13インチ・リールあたり2500個。
- 7インチ・リールあたり100個。
- 13インチ・リールあたり3000個。

注意

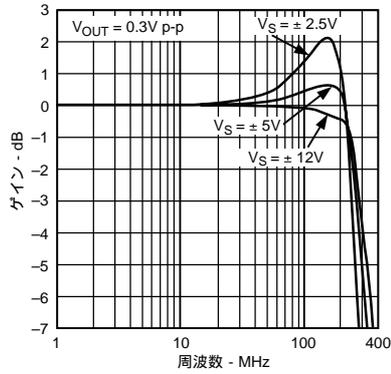
ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えています。高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



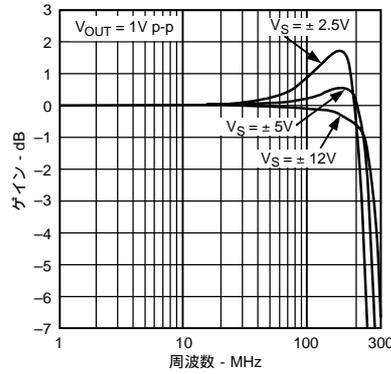
AD8129/AD8130

AD8130周波数応答特性

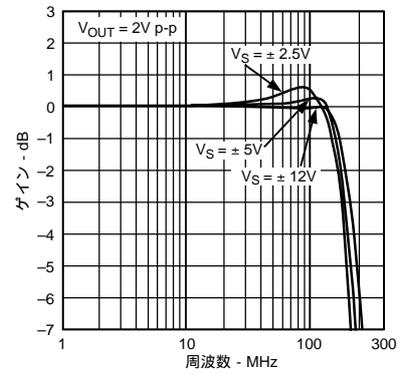
(特に指定のない限り、 $G = 1$ 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $V_{OUT} = 0.3Vp-p$ 、 $T_A = 25$)



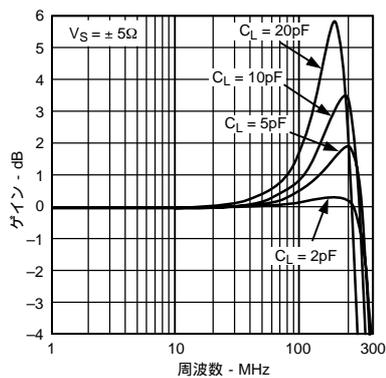
特性1 AD8130周波数応答対電源
($V_{OUT} = 0.3Vp-p$)



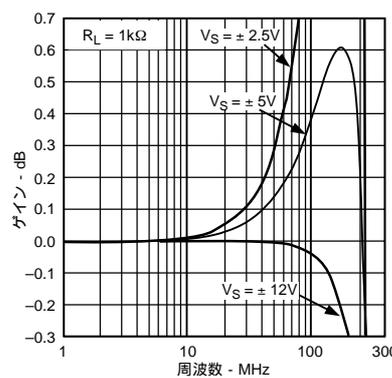
特性2 AD8130周波数応答対電源
($V_{OUT} = 1Vp-p$)



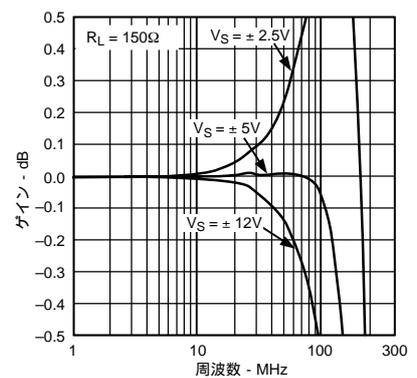
特性3 AD8130周波数応答対電源
($V_{OUT} = 2Vp-p$)



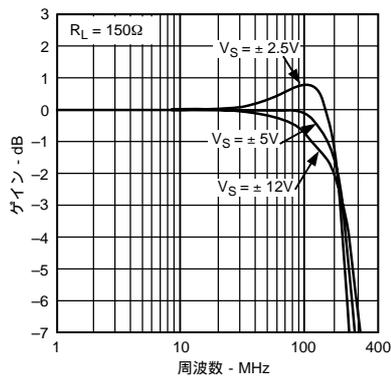
特性4 AD8130周波数応答対負荷容量



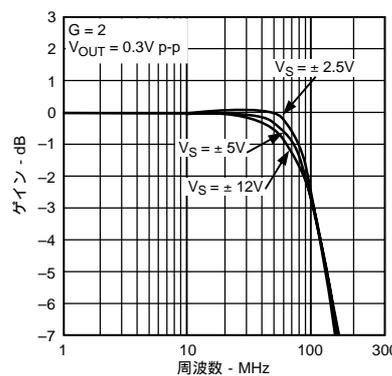
特性5 AD8130高精度スケール応答
対電源 ($R_L = 1k\Omega$)



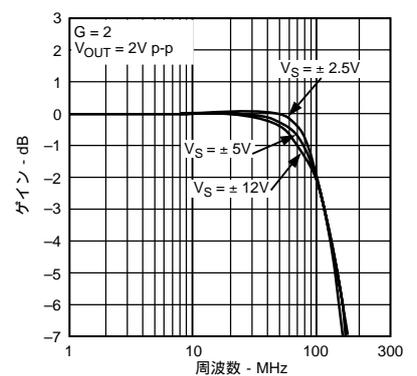
特性6 AD8130高精度スケール応答
対電源 ($R_L = 150\Omega$)



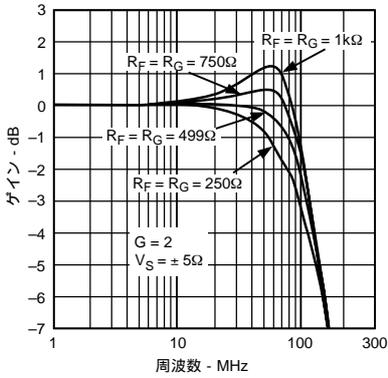
特性7 AD8130周波数応答
対電源 ($R_L = 150$)



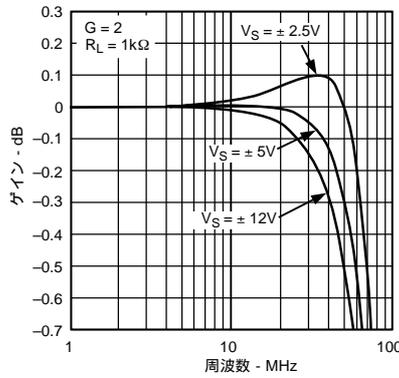
特性8 AD8130周波数応答対電源
($G = 2$ 、 $V_{OUT} = 0.3Vp-p$)



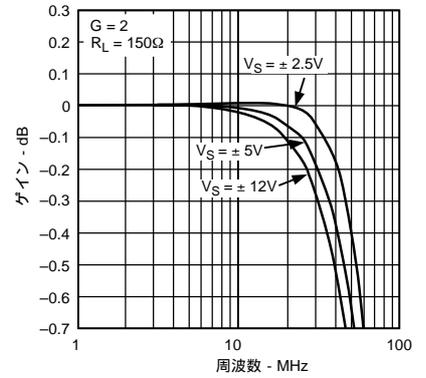
特性9 AD8130周波数応答対電源
($G = 2$ 、 $V_{OUT} = 2Vp-p$)



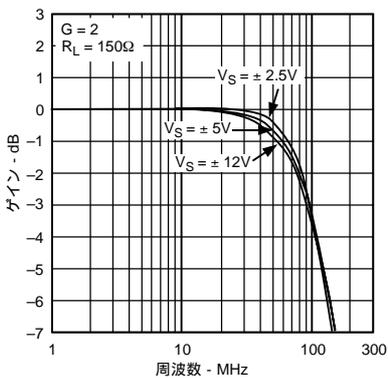
特性10 あらゆる R_F/R_G に対するAD8130周波数応答



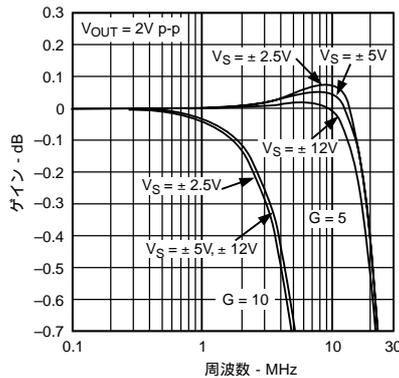
特性11 AD8130高精度スケール応答対電源 ($G=2, R_L=1k$)



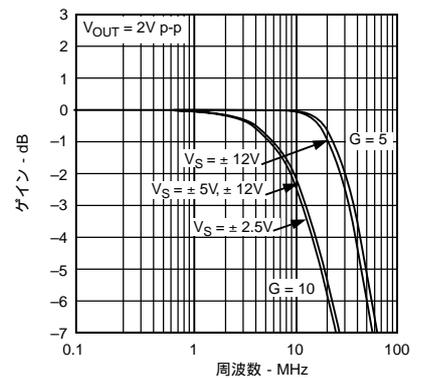
特性12 AD8130高精度スケール応答対電源 ($G=2, R_L=150$)



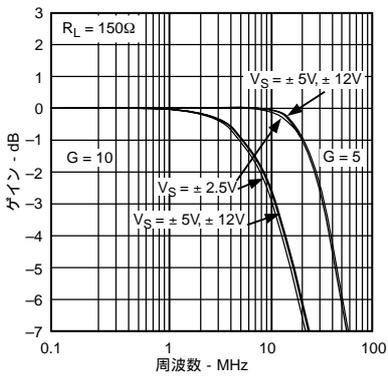
特性13 AD8130周波数応答対電源 ($G=2, R_L=150$)



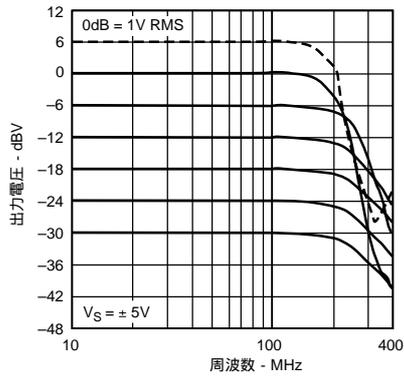
特性14 AD8130高精度スケール応答対電源 ($G=5, G=10, V_{OUT}=2Vp-p$)



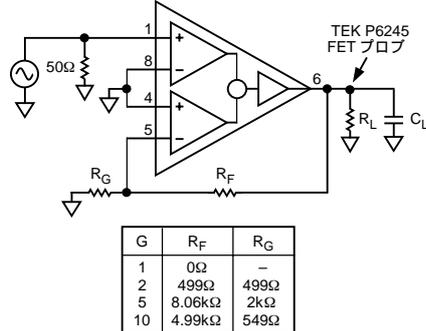
特性15 AD8130周波数応答対電源 ($G=5, G=10, V_{OUT}=2Vp-p$)



特性16 AD8130周波数応答対電源 ($G=5, G=10, R_L=150$)



特性17 出力レベルを変化させた場合のAD8130周波数応答

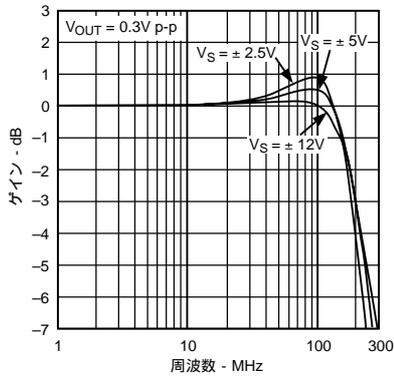


特性18 AD8130の基本的な周波数応答テスト回路

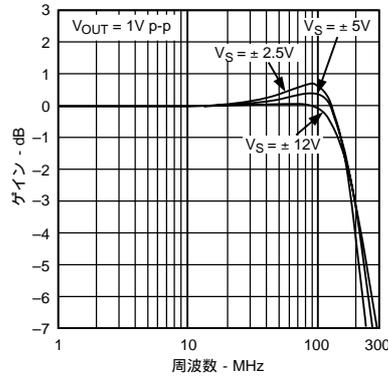
AD8129/AD8130

AD8129周波数応答特性

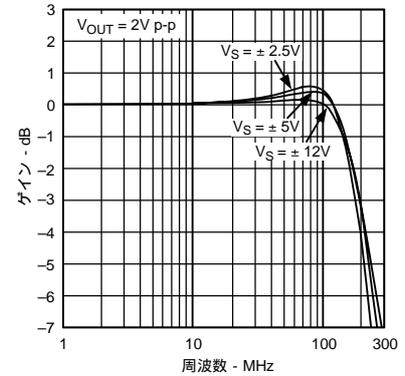
(特に指定のない限り、 $G = 10$ 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $V_{OUT} = 3Vp-p$ 、 $T_A = 25$)



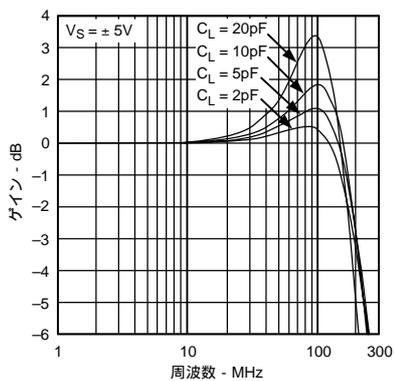
特性19 AD8129周波数応答対電源
($V_{OUT} = 0.3Vp-p$)



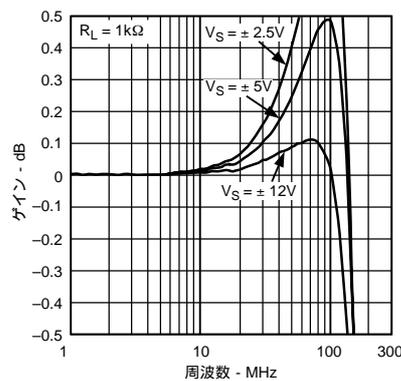
特性20 AD8129周波数応答対電源
($V_{OUT} = 1Vp-p$)



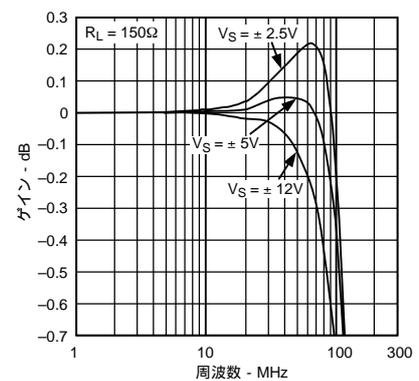
特性21 AD8129周波数応答対電源
($V_{OUT} = 2Vp-p$)



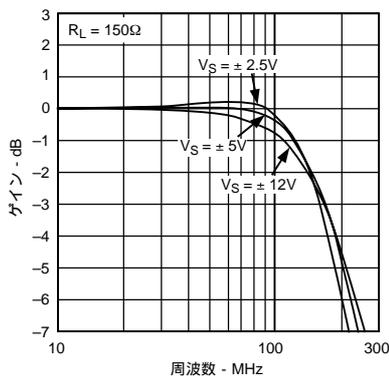
特性22 AD8129周波数応答対負荷容量



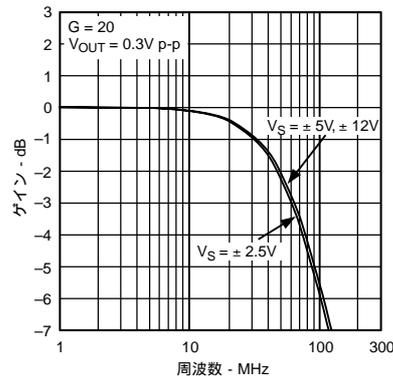
特性23 AD8129高精度スケール応答
対電源 ($R_L = 1k$)



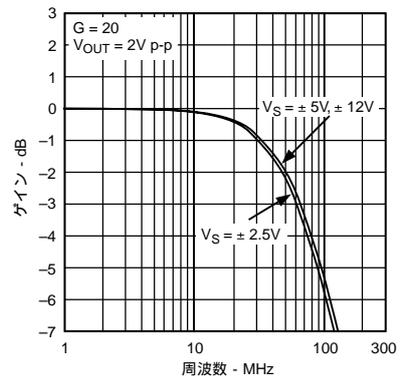
特性24 AD8129高精度スケール応答
対電源 ($R_L = 150$)



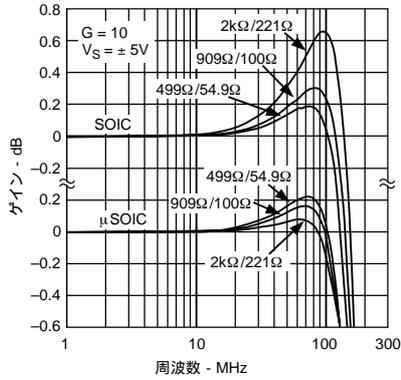
特性25 AD8129周波数応答対電源
($R_L = 150$)



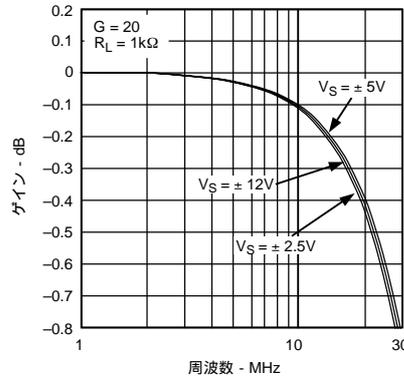
特性26 AD8129周波数応答対電源
($G = 20$ 、 $V_{OUT} = 0.3Vp-p$)



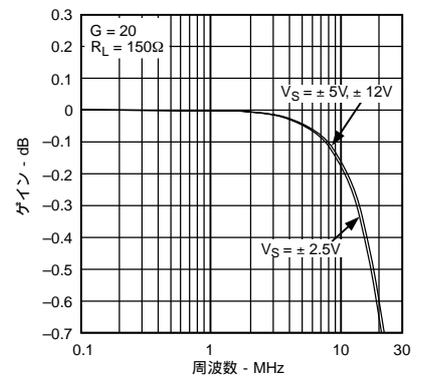
特性27 AD8129周波数応答対電源
($G = 20$ 、 $V_{OUT} = 2Vp-p$)



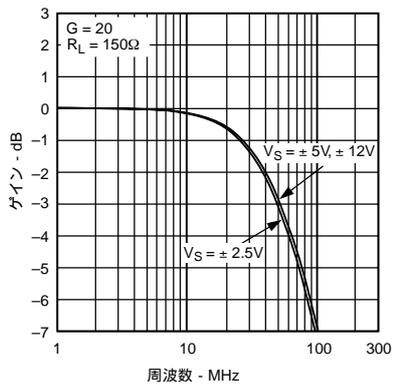
特性28 AD8129高精度スケール応答 対 SOIC / μ SOICにおける R_F/R_G の変化



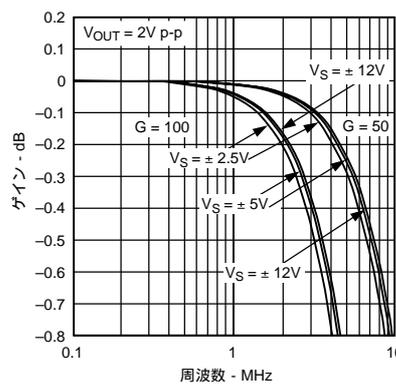
特性29 AD8129高精度スケール応答 対 電源



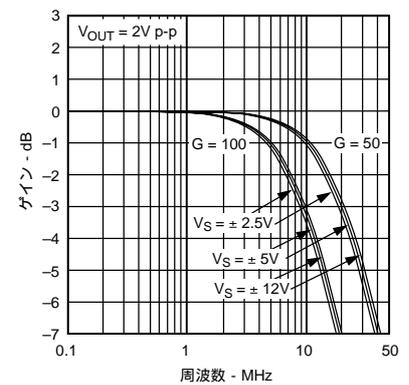
特性30 AD8129高精度スケール応答 対 電源



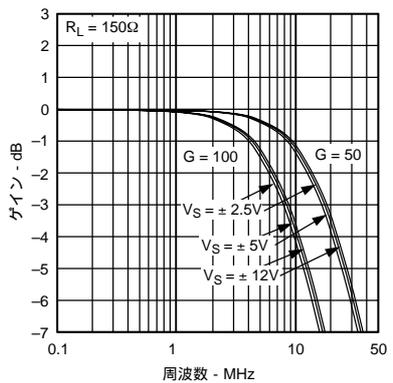
特性31 AD8129周波数応答 対 電源 ($G = 20, R_L = 150 \Omega$)



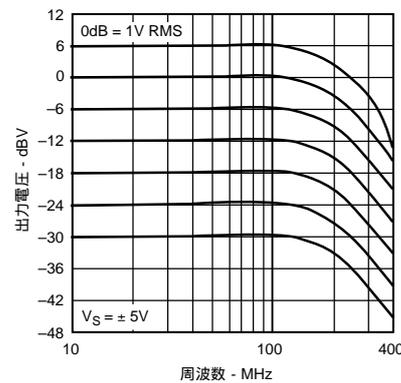
特性32 AD8129高精度スケール応答 対 電源 ($G = 50, G = 100, V_{OUT} = 2V_{p-p}$)



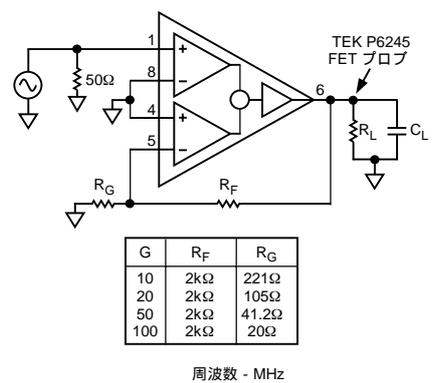
特性33 AD8129周波数応答 対 電源 ($G = 50, G = 100, V_{OUT} = 2V_{p-p}$)



特性34 AD8129周波数応答 対 電源 ($G = 50, G = 100, R_L = 150 \Omega$)



特性35 出力レベルを変化させた場合の AD8129周波数応答

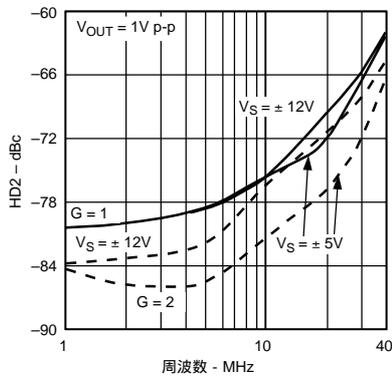


特性36 AD8129の基本的な周波数応答テスト回路

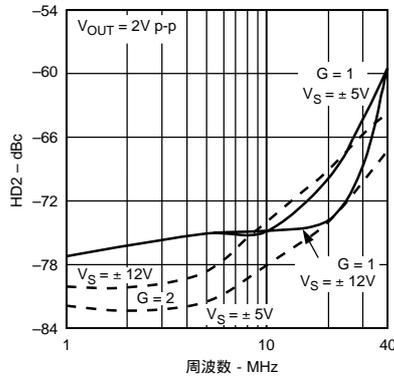
AD8129/AD8130

AD8130 高調波歪み特性

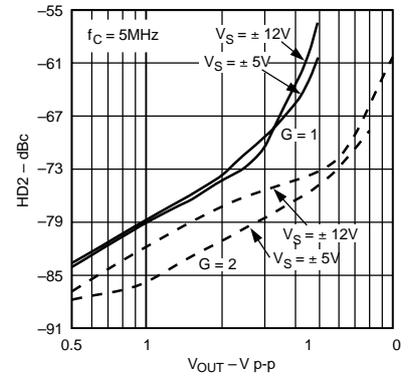
(特に指定のない限り、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $T_A = 25$)



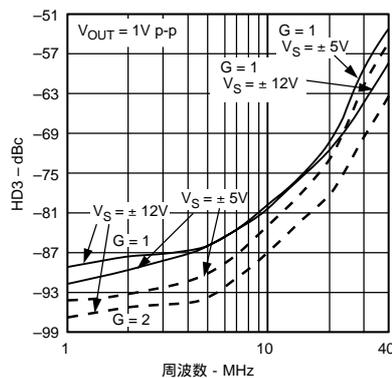
特性37 AD8130の2次高調波歪み対周波数



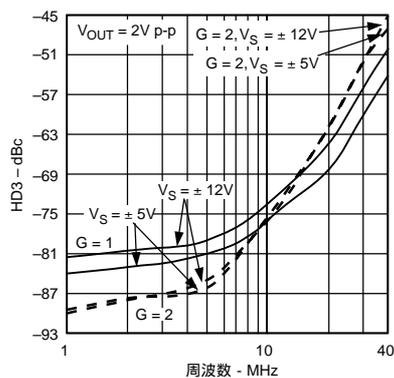
特性38 AD8130の2次高調波歪み対周波数



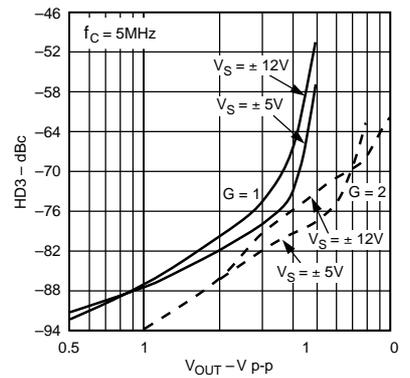
特性39 AD8130の2次高調波歪み対周波数



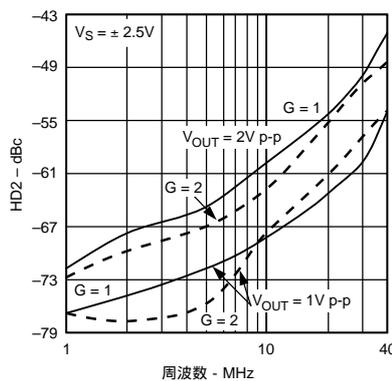
特性40 AD8130の3次高調波歪み対周波数



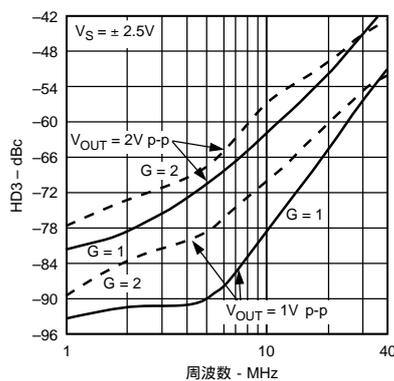
特性41 AD8130の3次高調波歪み対周波数



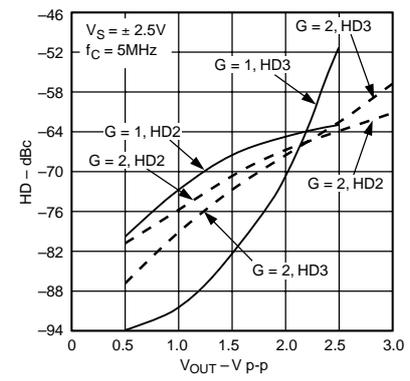
特性42 AD8130の3次高調波歪み対出力電圧



特性43 AD8130の2次高調波歪み対周波数



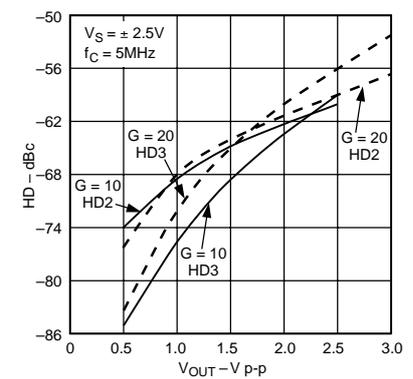
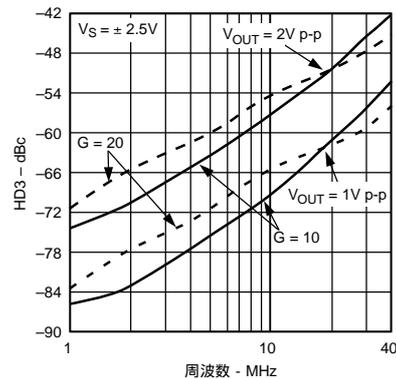
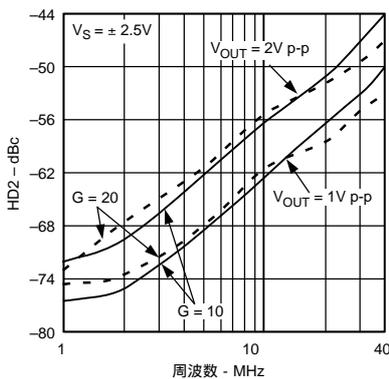
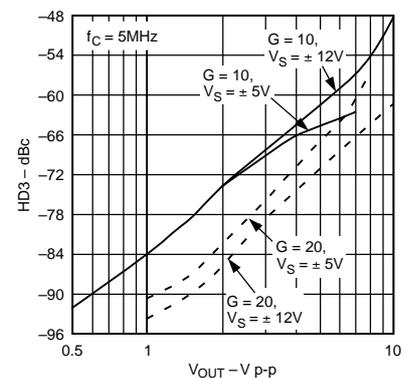
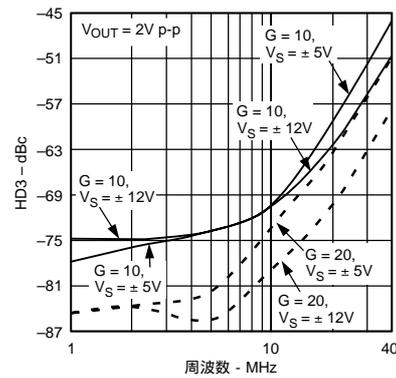
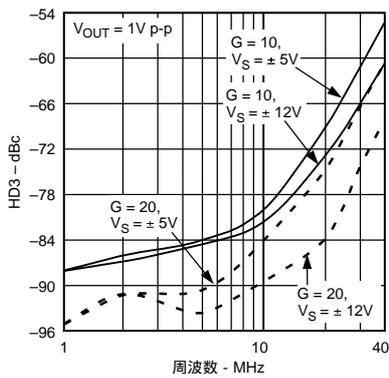
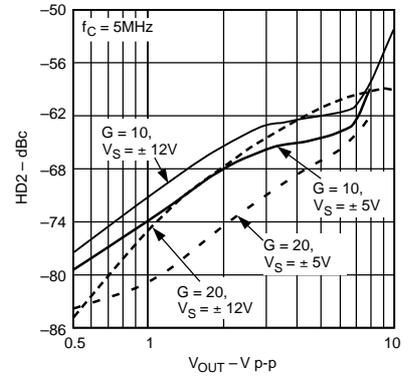
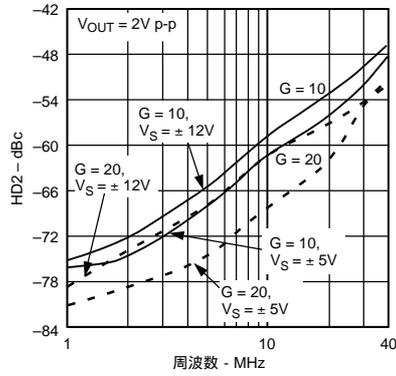
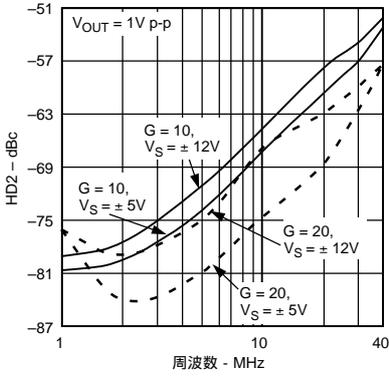
特性44 AD8130の3次高調波歪み対周波数



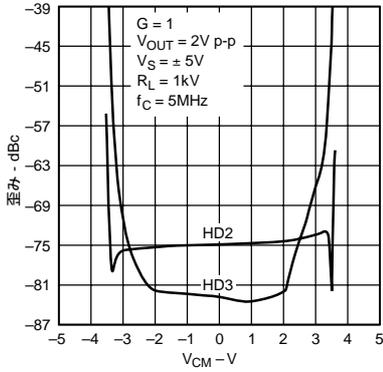
特性45 AD8130高調波歪み対出力電圧

AD8129 高調波歪み特性

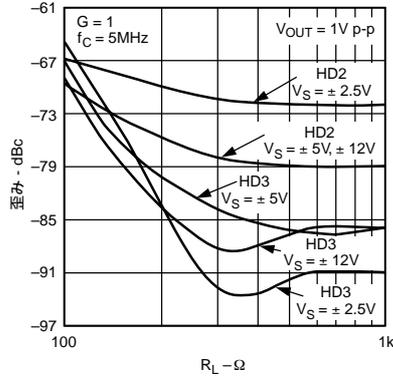
(特に指定のない限り、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $T_A = 25$)



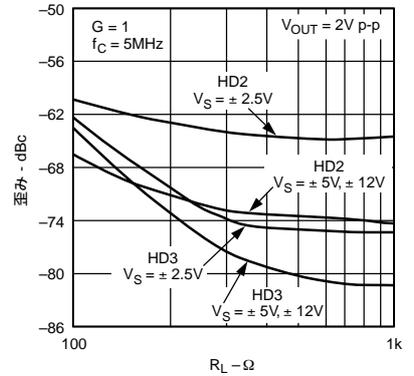
AD8129/AD8130



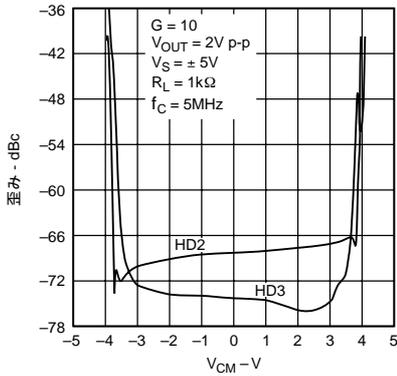
特性55 AD8130高調波歪み 対 コモンモード電圧



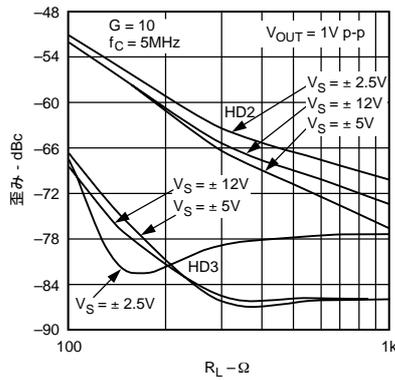
特性56 AD8130高調波歪み 対 負荷抵抗



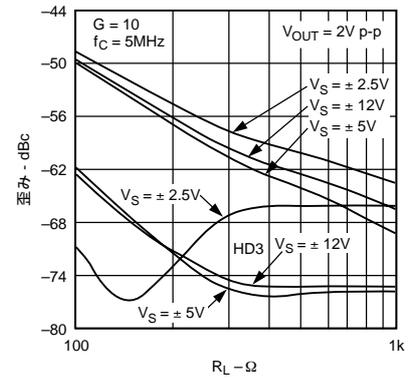
特性57 AD8130高調波歪み 対 負荷抵抗



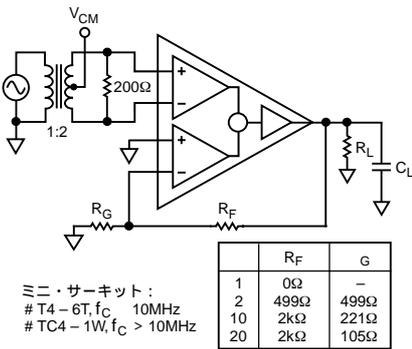
特性58 AD8129高調波歪み 対 コモンモード電圧



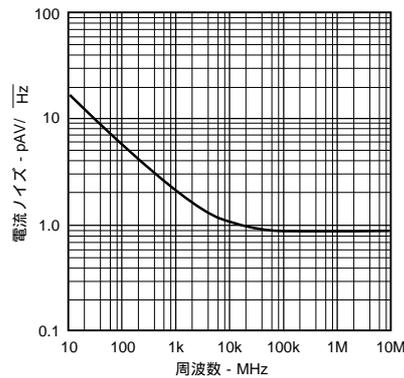
特性59 AD8129高調波歪み 対 負荷抵抗



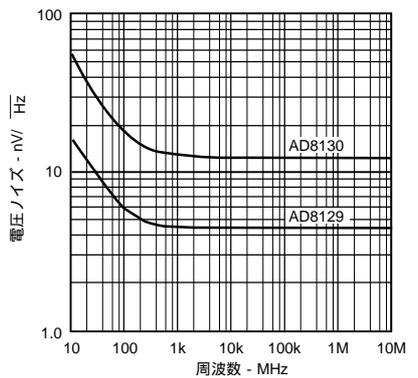
特性60 AD8129高調波歪み 対 負荷抵抗



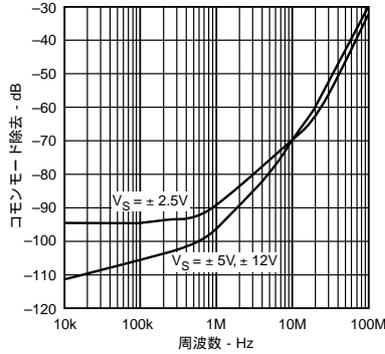
特性61 AD8129/AD8130の基本的なテスト回路 (特に指定のない限り $V_{CM} = 0V$)



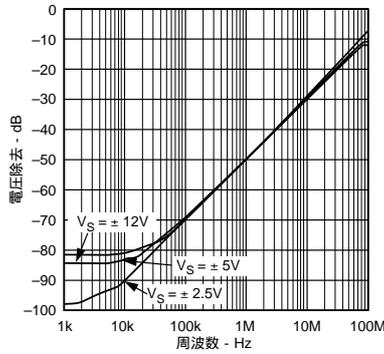
特性62 AD8129/AD8130入力電流ノイズ 対 周波数



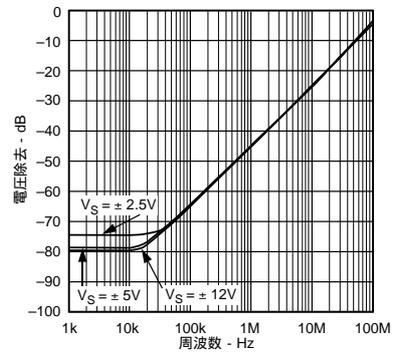
特性63 AD8129/AD8130入力電圧ノイズ 対 周波数



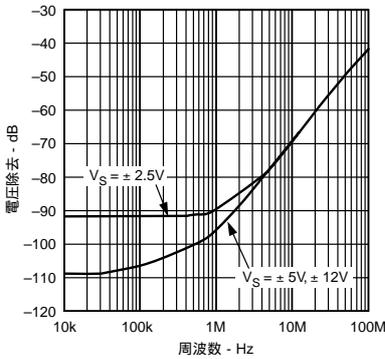
特性64 AD8130コモンモード除去
対周波数



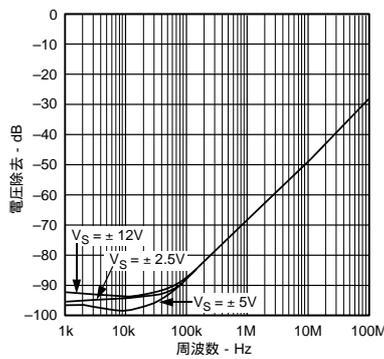
特性65 AD8130正極性電圧除去
対周波数



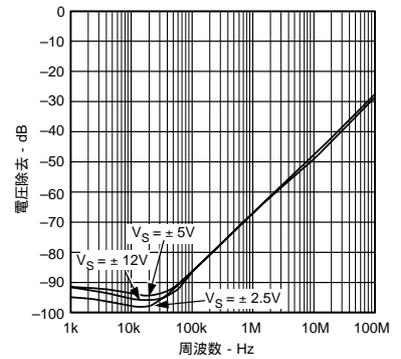
特性66 AD8130負極性電圧除去
対周波数



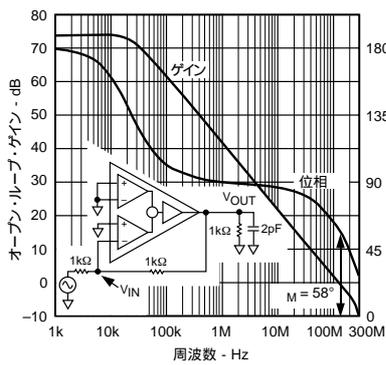
特性67 AD8129コモンモード除去
対周波数



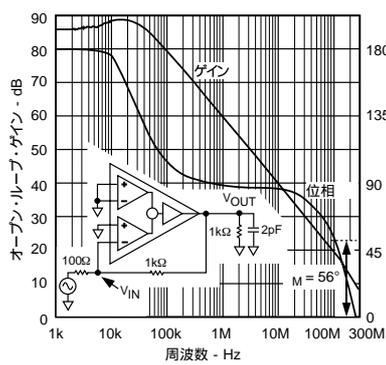
特性68 AD8129正極性電圧除去
対周波数



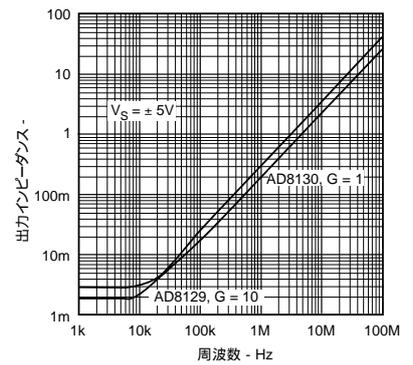
特性69 AD8129負極性電圧除去
対周波数



特性70 AD8130オープン・ループ・ゲイン
および位相 対周波数



特性71 AD8129オープン・ループ・ゲイン
および位相 対周波数

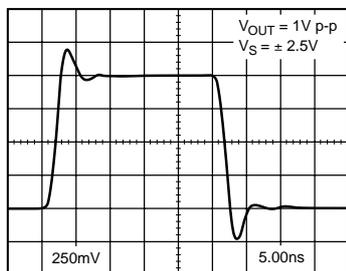


特性72 オープン・ループ出力インピーダンス
対周波数

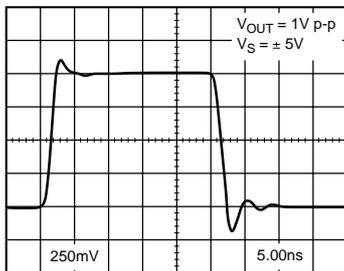
AD8129/AD8130

AD8130 過渡応答特性

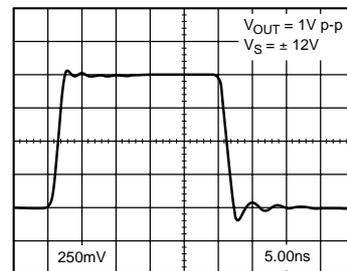
(特に指定のない限り、 $G = 1$ 、 $R_L = 1k$ 、 $C_L = 2pF$ 、 $V_S = \pm 5V$ 、 $T_A = 25$)



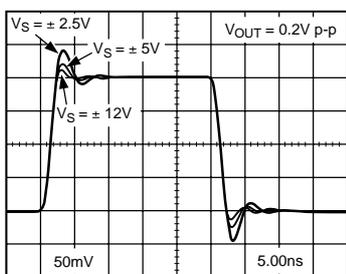
特性73 AD8130過渡応答
($V_S = \pm 2.5V$ 、 $V_{OUT} = 1V_{p-p}$)



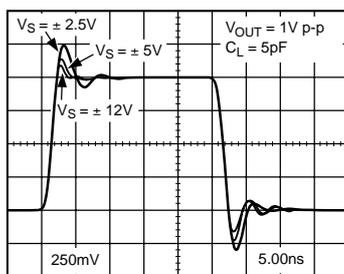
特性74 AD8130過渡応答
($V_S = \pm 5V$ 、 $V_{OUT} = 1V_{p-p}$)



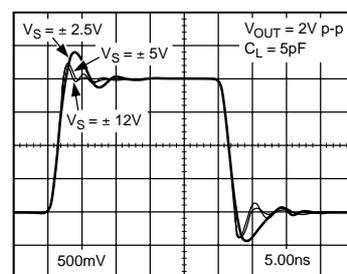
特性75 AD8130過渡応答
($V_S = \pm 12V$ 、 $V_{OUT} = 1V_{p-p}$)



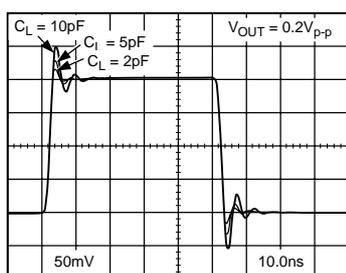
特性76 AD8130過渡応答 対電源
($V_{OUT} = 0.2V_{p-p}$)



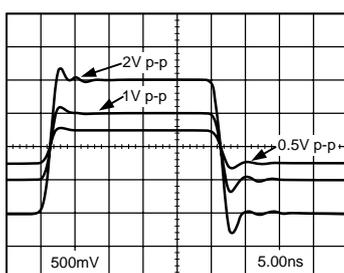
特性77 AD8130過渡応答 対電源
($V_{OUT} = 1V_{p-p}$ 、 $C_L = 5pF$)



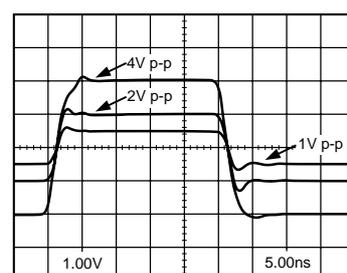
特性78 AD8130過渡応答 対電源
($V_{OUT} = 2V_{p-p}$ 、 $C_L = 5pF$)



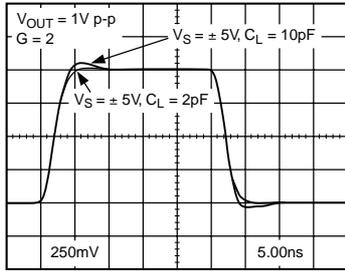
特性79 AD8130過渡応答 対負荷容量
($V_{OUT} = 0.2V_{p-p}$)



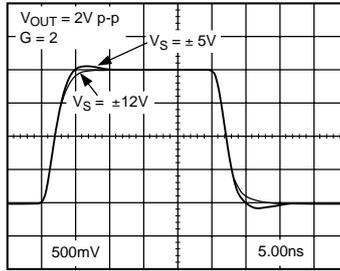
特性80 AD8130過渡応答 対出力振幅
($V_{OUT} = 0.5V_{p-p}$ 、 $1V_{p-p}$ 、 $2V_{p-p}$)



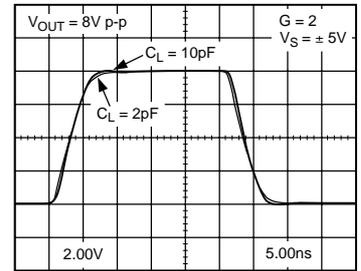
特性81 AD8130過渡応答 対出力振幅
($V_{OUT} = 1V_{p-p}$ 、 $2V_{p-p}$ 、 $4V_{p-p}$)



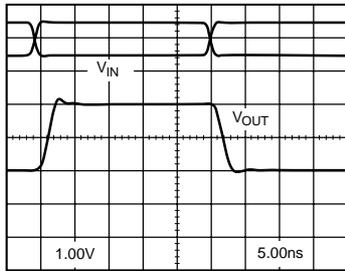
特性82 AD8130過渡応答 対 負荷容量
($V_{OUT} = 1Vp-p$, $G = 2$)



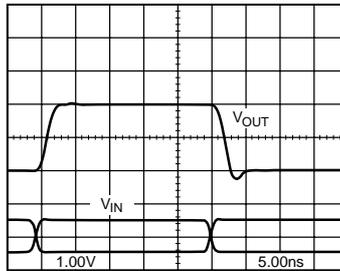
特性83 AD8130過渡応答 対 電源
($V_{OUT} = 2Vp-p$, $G = 2$)



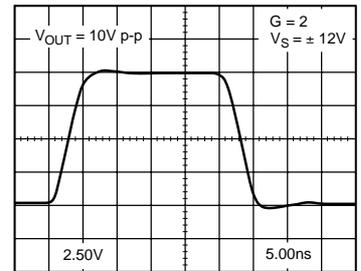
特性84 AD8130過渡応答 対 負荷容量
($V_{OUT} = 8Vp-p$)



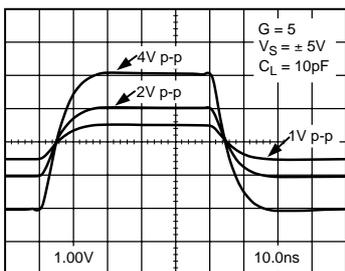
特性85 +3Vコモンモード入力における
AD8130過渡応答



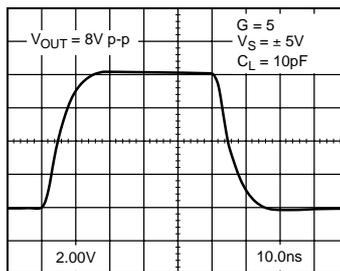
特性86 -3Vコモンモード入力における
AD8130過渡応答



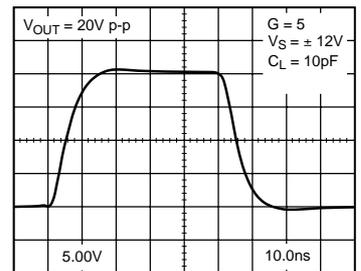
特性87 AD8130過渡応答
($V_{OUT} = 10Vp-p$, $G = 2$, $V_S = ± 12V$)



特性88 AD8130過渡応答 対 出力振幅



特性89 AD8130過渡応答
($V_{OUT} = 8Vp-p$, $G = 5$, $V_S = ± 5V$)

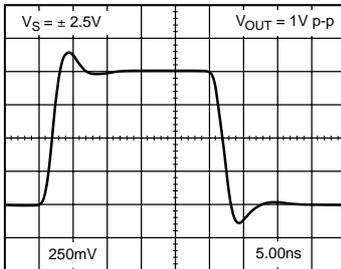


特性90 AD8130過渡応答
($V_{OUT} = 20Vp-p$, $G = 5$, $V_S = ± 12V$)

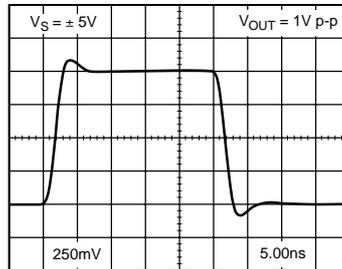
AD8129/AD8130

AD8129 過渡応答特性

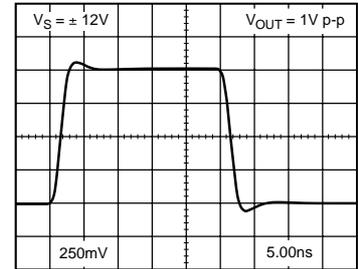
(特に指定のない限り、 $G = 10$ 、 $R_F = 2k$ 、 $R_F = 221$ 、 $R_L = 1k$ 、 $C_L = 1pF$ 、 $V_S = \pm 5V$ 、 $T_A = 25$)



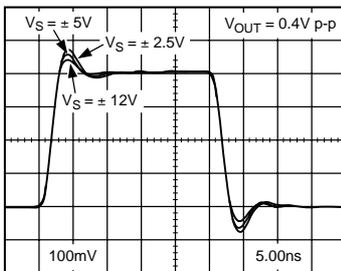
特性91 AD8129過渡応答
($V_S = \pm 2.5V$ 、 $V_{OUT} = 1Vp-p$)



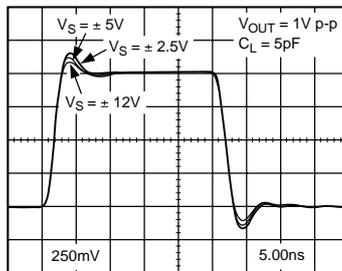
特性92 AD8129過渡応答
($V_S = \pm 5V$ 、 $V_{OUT} = 1Vp-p$)



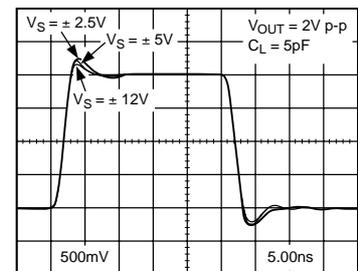
特性93 AD8129過渡応答
($V_S = \pm 12V$ 、 $V_{OUT} = 1Vp-p$)



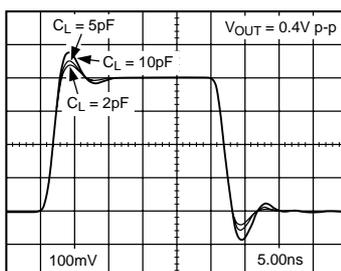
特性94 AD8129過渡応答 対電源
($V_{OUT} = 0.4Vp-p$)



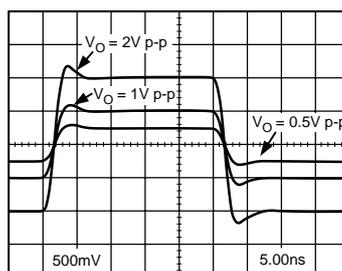
特性95 AD8129過渡応答 対電源
($V_{OUT} = 1Vp-p$ 、 $C_L = 5pF$)



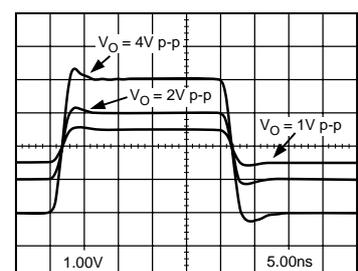
特性96 AD8129過渡応答 対電源
($V_{OUT} = 2Vp-p$ 、 $C_L = 5pF$)



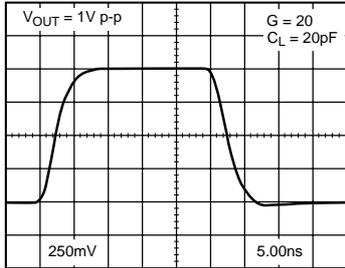
特性97 AD8129過渡応答 対負荷容量
($V_{OUT} = 0.4Vp-p$)



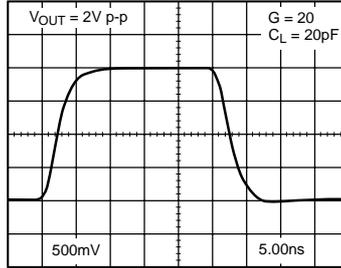
特性98 AD8129過渡応答 対出力振幅
($V_{OUT} = 0.5Vp-p$ 、 $1Vp-p$ 、 $2Vp-p$)



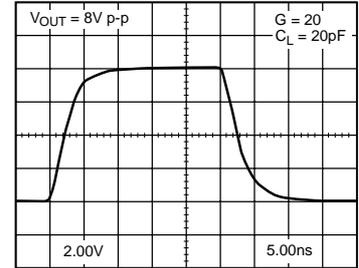
特性99 AD8129過渡応答 対出力振幅
($V_{OUT} = 1Vp-p$ 、 $2Vp-p$ 、 $4Vp-p$)



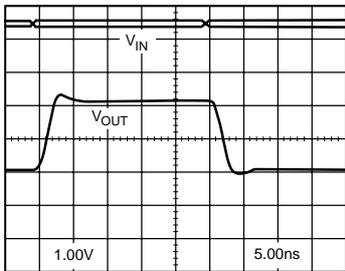
特性100 AD8129過渡応答
($V_{OUT} = 1V_{p-p}$, $V_S = \pm 2.5 \sim \pm 12V$)



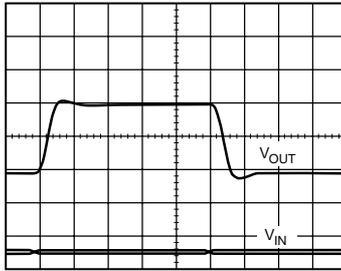
特性101 AD8129過渡応答
($V_{OUT} = 2V_{p-p}$, $V_S = \pm 5V$)



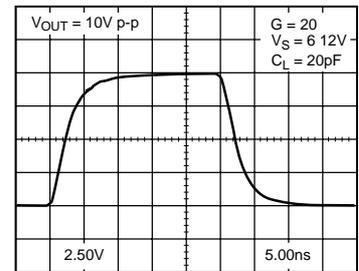
特性102 AD8129過渡応答
($V_{OUT} = 8V_{p-p}$, $V_S = \pm 5V$)



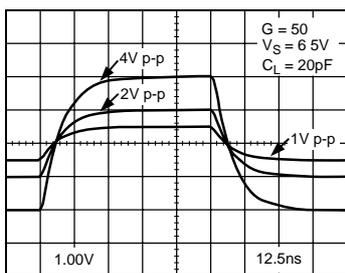
特性103 +3.5Vコモンモード入力における
AD8129過渡応答



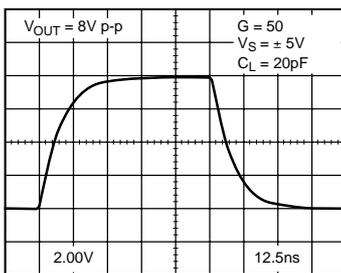
特性104 -3.5Vコモンモード入力における
AD8129過渡応答



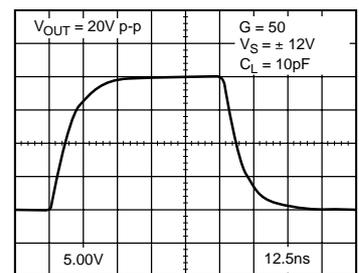
特性105 AD8129過渡応答
($V_{OUT} = 10V_{p-p}$, $G = 20$)



特性106 AD8129過渡応答 対出力振幅
($V_{OUT} = 1V_{p-p}$, $2V_{p-p}$, $4V_{p-p}$)

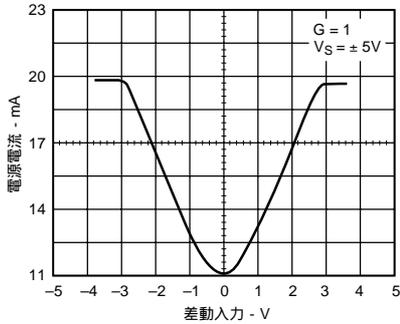


特性107 AD8129過渡応答
($V_{OUT} = 8V_{p-p}$, $G = 50$, $V_S = \pm 5V$)

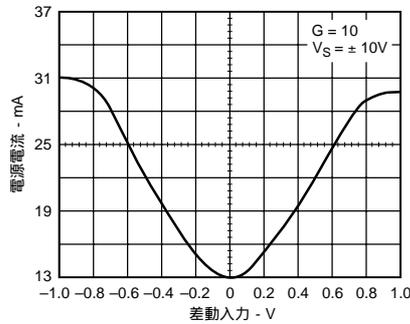


特性108 AD8129過渡応答
($V_{OUT} = 20V_{p-p}$, $G = 50$, $V_S = \pm 12V$)

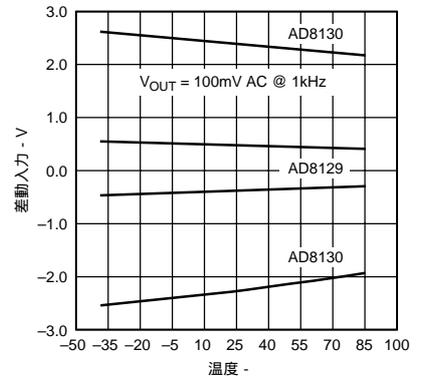
AD8129/AD8130



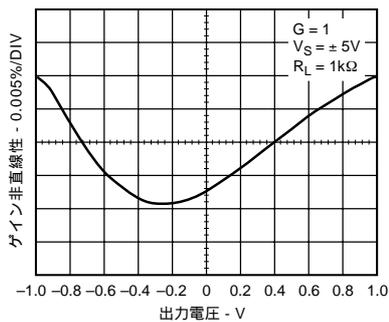
特性109 AD8130 DC電源電流
対 差動入力電圧



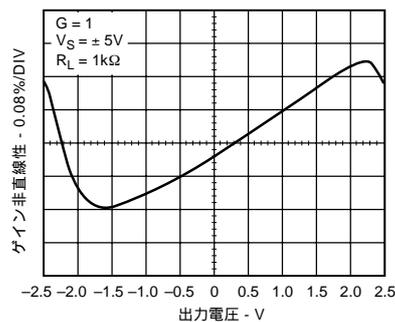
特性110 AD8129 DC電源電流
対 差動入力電圧



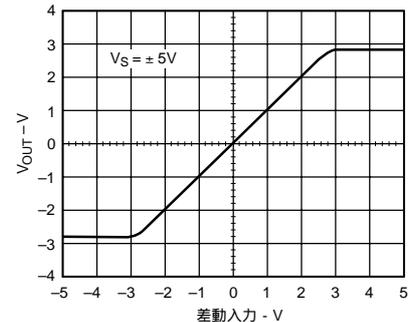
特性111 AD8129/30の入力差動電圧範囲
対 温度 (%ゲイン圧縮)



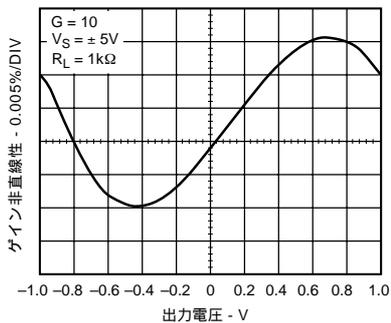
特性112 AD8130ゲイン非直線性
($V_{OUT} = 2V_{p-p}$)



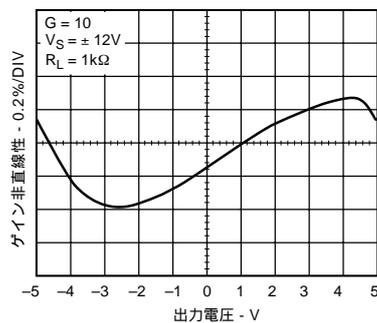
特性113 AD8130ゲイン非直線性
($V_{OUT} = 5V_{p-p}$)



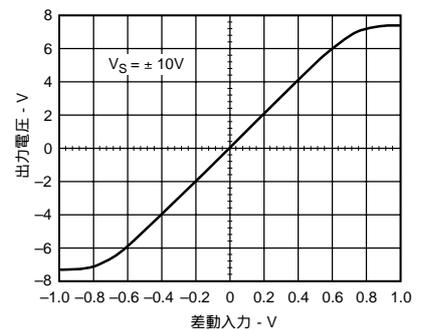
特性114 AD8130差動入力
クリッピング・レベル



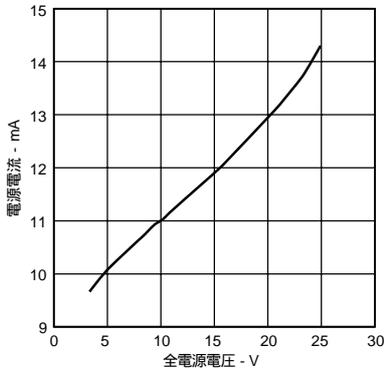
特性115 AD8129ゲイン非直線性
($V_{OUT} = 2V_{p-p}$)



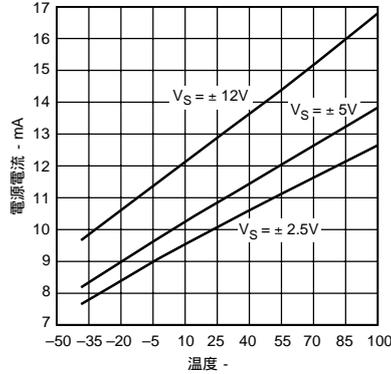
特性116 AD8129ゲイン非直線性
($V_{OUT} = 10V_{p-p}$)



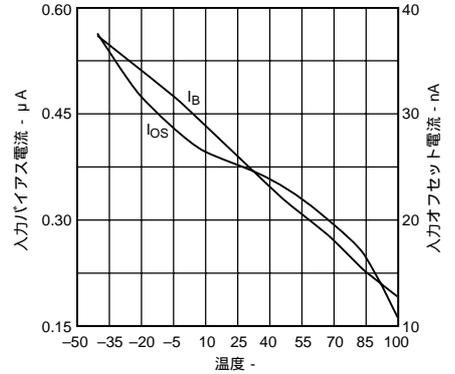
特性117 AD8129ゲイン非直線性



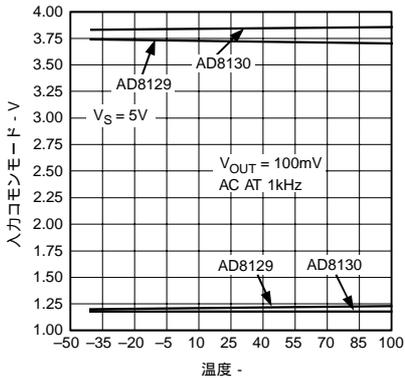
特性118 静止電源電流 対 全電源電圧



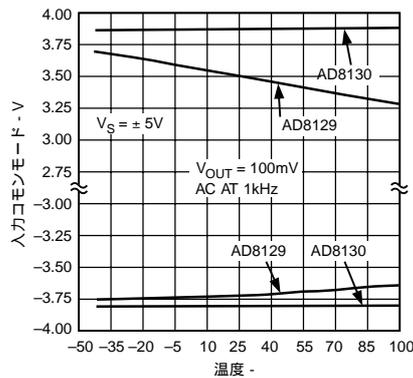
特性119 静止電源電流 対 温度



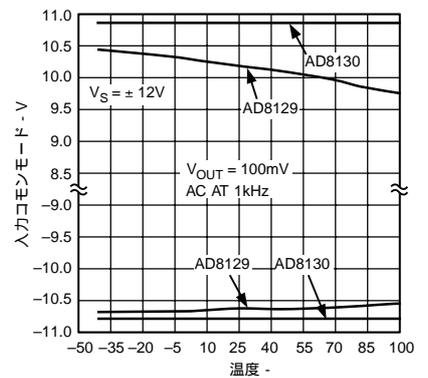
特性120 入力バイアス電流および
入力オフセット電流 対 温度



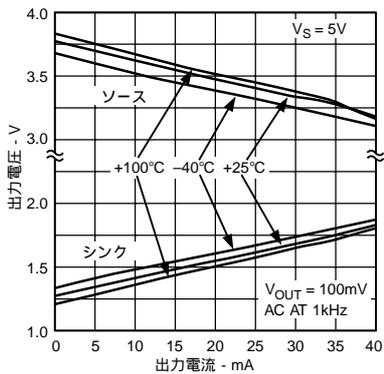
特性121 コモンモード電圧範囲 対 温度
(代表値1%ゲイン圧縮)



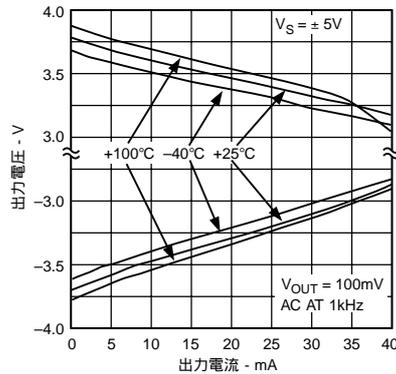
特性122 コモンモード電圧範囲 対 温度
(代表値1%ゲイン圧縮)



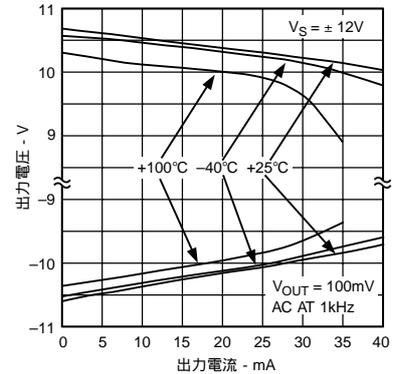
特性123 コモンモード電圧範囲 対 温度
(代表値1%ゲイン圧縮)



特性124 出力電圧範囲 対 出力電流
(代表値1%ゲイン圧縮)



特性125 出力電圧範囲 対 出力電流
(代表値1%ゲイン圧縮)



特性126 出力電圧範囲 対 出力電流
(代表値1%ゲイン圧縮)

AD8129/AD8130

動作原理

AD8129/AD8130は、従来のオペアンプのアーキテクチャとは異なるアクティブ・フィードバックと呼ばれるアーキテクチャを採用しています。機能における最も顕著な違いは、従来のオペアンプでは差動入力ペアを1対備えているのに対し、AD8129/30は差動入力ペアを2対備えていることです。アクティブ・フィードバック・アーキテクチャの代表的な特長は、入力ペアの1つが差動入力信号によってドライブされ、他方のペアがフィードバックに用いられる点です。このフィードバック経路におけるアクティブ段から「アクティブ・フィードバック」と呼ばれています。

このアクティブ・フィードバック・アーキテクチャにより、幾つかのタイプのアプリケーションでは、従来のオペアンプ以上の利点が得られます。優れたコモンモード除去、広いコモンモード入力範囲、代表的なアプリケーションにおいて完全なバランスを得られる高インピーダンスの入力ペアがあります。さらに、従来のオペアンプのよう外部フィードバック・ネットワークによりゲイン応答を確立しますが、経路が分離しているため、フィードバックは信号入力から完全に独立しています。したがって、フィードバックと入力回路の間のすべての干渉が解消され、従来の差動入力オペアンプ回路におけるCMRRの問題が解決されます。他の利点としては、差動入力を切り替えるだけでゲインの極性を変更できます。また、高インピーダンスの反転増幅器も構成できます。高い入力インピーダンスに加えて、AD8130を用いたユニティ・ゲインのインバータでは、ノイズもユニティ・ゲインとなります。したがって出力ノイズが低減され、ユニティ・ゲイン・インバータにおけるノイズ・ゲイン=2のオペアンプに比べて広い帯域幅を得られます。

AD8129/AD8130の2つの差動入力段は、それぞれが、よく整合されたトランスコンダクタンス段です。これらの入力段は、対応する差動入力電圧を内部電流に変換します。次に、これらの電流が加算されて電圧に変換され、出力をドライブするためにバッファされます。加算回路には、補償コンデンサがあります。

フィードバックの経路が部品のまわりで閉じている場合、出力はフィードバック経路をこの電圧でドライブして、内部電流の合計値をゼロにします。この動作は、2つの差動入力絶対値が同じで互いに反対の極性を持っている場合、つまり、これらの代数的な合計がゼロとなったときに発生します。

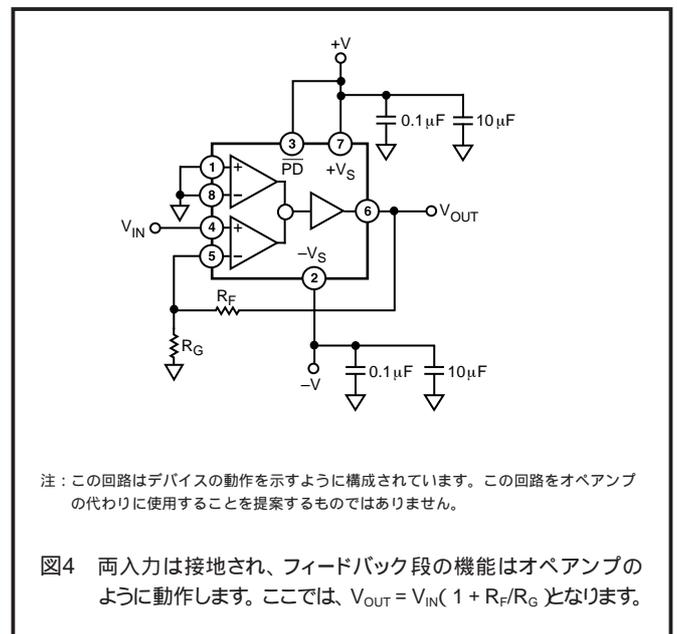
クローズド・ループのアプリケーションでは、従来のオペアンプは、過渡的ではない条件において、差動入力電圧をほとんどゼロにドライブします。AD8129/AD8130は一般的に、平衡状態においても各入力ペアに差動入力電圧が存在します。実践的な観点から、この差動入力電圧をクランプ回路によって内部的に制限する必要があります。入力のダイナミックレンジは、AD8130では約2.5Vに、AD8129では約0.5Vに制限されます（詳細については仕様のセクションを参照）。この理由と他の幾つかの理由により、一定の条件において明らかに正常な機能が認識される場合でも、

AD8129/AD8130の入力およびフィードバック段を反転することは推奨できません。

単純な回路により、AD8129/AD8130のアクティブ・フィードバック動作の様子を観察できます。

オペアンプの設定

AD8129/AD8130の入力段の1つだけが使用される場合には、従来のオペアンプと非常によく似た動作となります（図4参照）。従来の反転/非反転のオペアンプ回路を構成でき、これらを記述する等式も、従来のオペアンプについてのもと同じになります。使用されない入力ピンは2番目の入力となるため、使用しない間はこれらを接続してグラウンド、または一定の中間電圧に接続する必要があります。



使用されない入力ペアを接続した場合には、これらの間では差動電圧は生じません。使用されている入力の差動入力電圧は、クローズド・ループのアプリケーションにおいても強制的にゼロとされます。これは、従来のオペアンプを支配する原理なので、アクティブ・フィードバック・アンプもこれらの条件で従来のオペアンプと同様に動作します。この図の回路は解説用のものであり、アクティブ・フィードバック・アーキテクチャの機能と従来のオペアンプの機能の類似性を示すためだけのものです。従来のオペアンプにより構成される回路を設計する必要がある場合には、アプリケーションに対する適合性の高い従来のオペアンプを推奨します。これらのオペアンプの原理は、出力オフセット/レベル変換器の項に示すように、出力をオフセットするための基礎となるものです。

アプリケーション

基本的なゲイン回路

AD8129/AD8130のゲインは、フィードバック抵抗のペアによって設定可能です。図5に、基本的な構成を示します。ゲインの式は、従来のオペアンプのものと同じであり、 $G = 1 + R_F/R_G$ となります。AD8130を用いたユニティ・ゲインのアプリケーションでは、 R_F をゼロとし（短絡）、 R_G を削除できます。AD8129は10以上のゲインで動作するように補償され、フィードバック経路の短絡によりユニティ・ゲインとして発振させることができます。

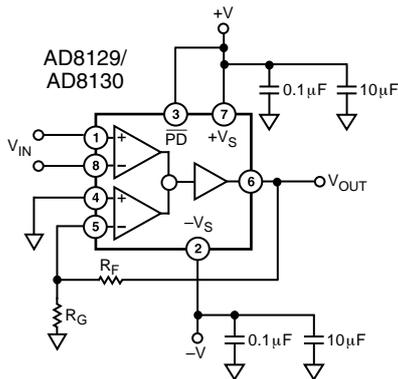


図5 基本的なゲイン回路： $V_{OUT} = V_{IN} (1 + R_F/R_G)$

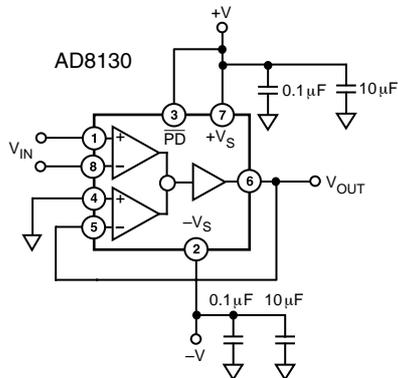


図6 AD8130によるユニティ・ゲインの構成

入力信号は、差動/シングルエンドを入力でき、2つの入力の間での差動信号の信号のみが問題となります。シングルエンドのアプリケーションでは、-INをグラウンドに接続して+INに信号を与えることにより非反転ゲインを得られ、また、これらの接続を逆にして反転ゲインを得られます。これらの2つの入力は高インピーダンスよく整合しているため、両方の条件で同一の高い入力インピーダンスを得られます。このように、アクティブ・フィードバック・アーキテクチャの利点は、高い入力インピーダンスを持った反転アンプを構成できることです。従来のオペアンプを使用する場合には、反転の段に高インピーダンスのバッファを接続する必要があります。この場合、2つのオペアンプが必要となります。

ツイスト・ペア・ケーブル、AD8130によりイコライズ処理を行うコンポジット・ビデオ・レシーバ

AD8130は、入力において優れたコモンモード除去特性を持っています。したがって、AD8130は、ツイストペア・ケーブルを使って長距離を伝送された信号を受信するレシーバに最適です。カテゴリ5タイプのケーブルは、オフィスの構築において非常に一般的であり、データ伝送にも頻繁に用いられています。このケーブルは、ビデオなどの信号をアナログ伝送するためにも用いられています。このようなケーブルは、その伝送経路の環境からノイズを拾います。このノイズは、2つの導体を重ね合わせた伝送路には影響を与えにくいいため、コモンモード信号となります。ケーブル上のコモンモード信号を除去するレシーバを使えば、リンク内のS/N比は著しく改善できます。

また、AD8130では差動入力とフィードバック入力完全に分離されているため、簡単に差動レシーバを構成できます。これは従来のオペアンプ型のレシーバにみられたフィードバック・ネットワークと終端ネットワークの間の干渉が存在しないことを意味します。

さらに、長いケーブルを使う問題としては、伝送距離が長くなった場合の減衰の問題があります。この減衰は周波数の関数であり、おおまかに言って周波数の平方根にしたがって増加します。

ビデオ回路の品質向上のため、伝送チャンネルの総合的な周波数応答は周波数に対して平坦にしてください。ケーブルは高い周波数を減衰させるため、周波数の選択が可能でブースト回路によって、この効果を排除できます。この回路はイコライザと呼ばれます。イコライザは周波数に依存する素子（LおよびR）を用いて、チャンネルの他の応答と反対の周波数応答を実現し、これにより全体として平坦な応答を得ています。このような回路を構成する方法は多く存在しますが、周波数を選択できる素子をオペアンプ回路のフィードバック経路に組み込む方法が一般的です。先述の通り、AD8130のフィードバック経路は入力経路から完全に分離されており、相互干渉が発生しないため、他製品の回路に比べて簡単な構成にできます。

図7に示す回路は、300mのカテゴリ5のケーブルを介してコンポジット・ビデオ信号を伝送するレシーバ / イコライザを構築しています。このケーブルは、300mあたり10MHzで約20dBの減衰を生じさせます。100MHzでは約60dBの減衰となります。（図8参照）

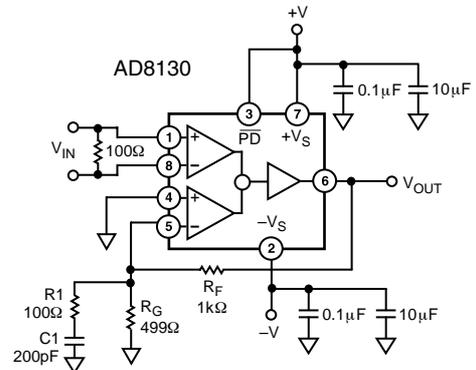
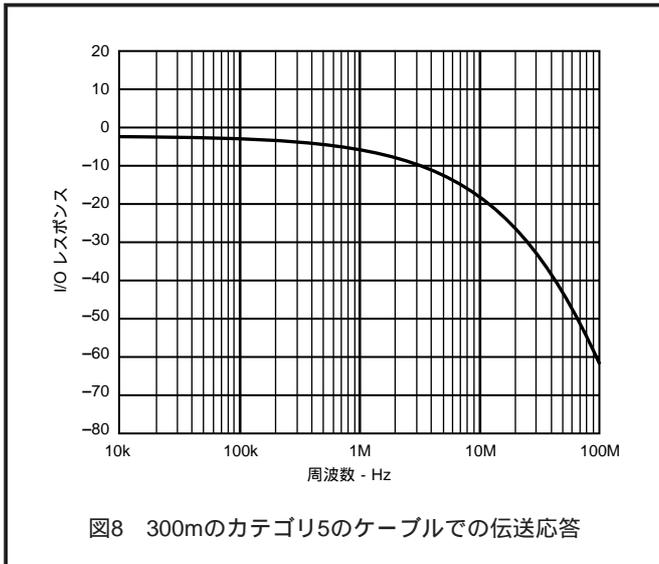
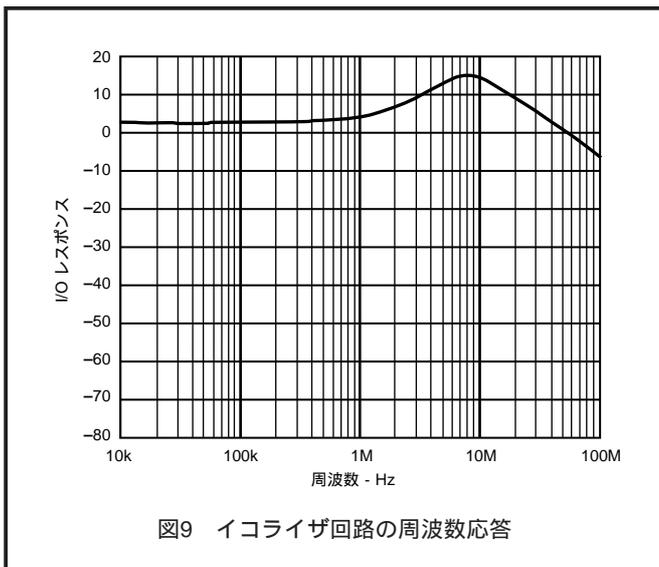


図7 300mのカテゴリ5のケーブルでコンポジット・ビデオ信号を伝送するためのイコライザ回路

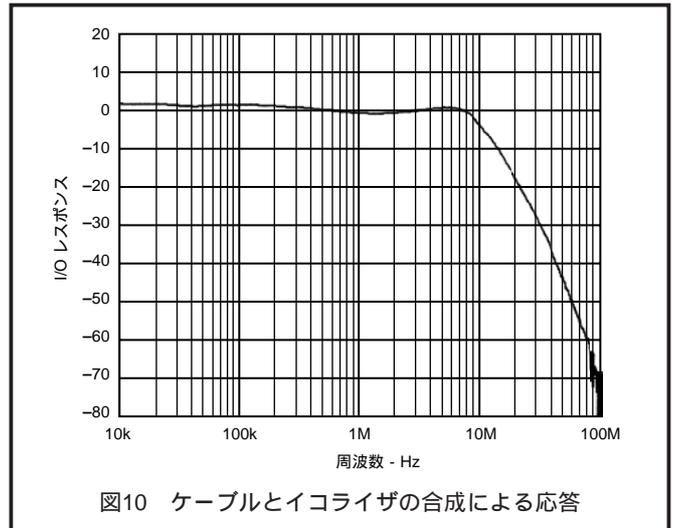
AD8129/AD8130



フィードバック・ネットワークは、6ピンと5ピンの間および5ピンとグラウンドの間にあります。C1とR_Fは約800kHzのコーナー周波数を生成します。ゲインが増加して、8MHzにおいて15dBの増幅を与えます。図9に、この回路の応答を示します。

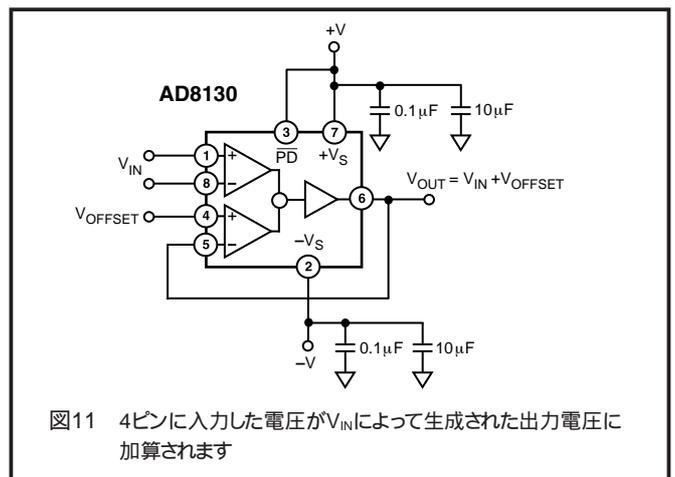


部品の定数を決定するのは、厳密な計算だけでは困難です。なぜなら、ケーブルの減衰の方程式は近似値であり、RCネットワークと直接的な関連を持たない関数を含んでいるためです。この設計を行うには、周波数応答から得られるグラフによって目的とする応答を得て、次にこの応答の近似値が得られる部品を選択するという方法が取られます。次に回路を組み立てて測定し、許容範囲の応答が得られるように最終的な調整を行います。この例では、9MHzまで約1dBの範囲内で平坦な特性が得られています。(図10参照)



出力オフセット/レベル変換器

図6の回路には、グラウンドに接続されたリファレンス入力(4ピン)があり、これによりグラウンドをリファレンスとする出力信号が生成されます。グラウンドに対して出力電圧をオフセットする必要がある場合には、REF入力を使用することができます。(図11参照)。V_{OFFSET}のレベルがユニティ・ゲインで出力されます。



回路がユニティ・ゲインを超えるゲインを持っている場合には、ゲインを計算に入れる必要があります。R_Gがグラウンドに接続されている場合には、REFに与えられる電圧が回路のゲインにより乗算されて出力されます。しかし、非反転の従来のオペアンプで、このような状態が必ずしも望まなかったように、V_{OFFSET}の値をユニティ・ゲインで出力させたいと考える人もいます。これを実現する1つの方法は、目的とするオフセット信号でREFとR_Gをドライブするものです。(図12参照) 重ね合わせにより、この回路の解析を行えます。最初にV_{OFFSET}とR_Gの間の接続を切断します。R_Gがグラウンドに接続されているときには、ピン4からV_{OUT}へのゲインは1 + R_F/R_Gです。ピン4がグラウンドに接続されているときには、R_GからV_{OUT}へのゲインは - R_F/R_Gです。これらの合計は+1です。これは、V_{REF}が低インピーダンスのソースから供給されている場合には有効です。しかし、供給されたオフセット電圧が分圧器のような高インピーダンスのソースからのものである場合には、そのインピーダンスはゲインの式に影響を与えます。これにより、ゲインとオフセットの電圧の間での干渉が生じるため、回路が複雑になります。

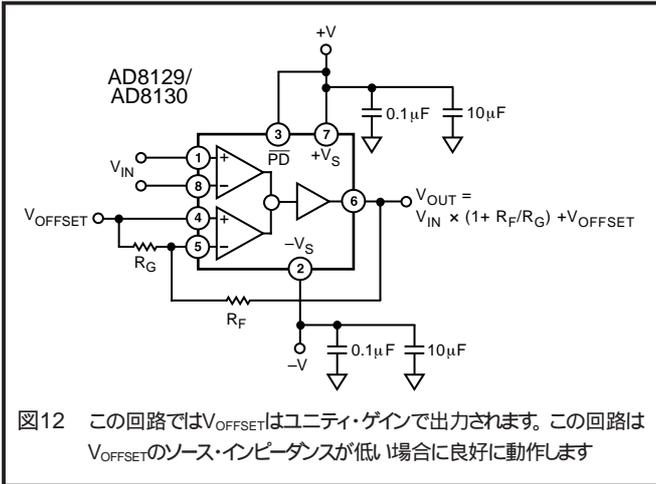


図12 この回路では V_{OFFSET} はユニティ・ゲインで出力されます。この回路は V_{OFFSET} のソース・インピーダンスが低い場合に良好に動作します

これを回避する1つの方法としては、減衰係数が増幅器のゲインと同一である分圧器にオフセット電圧を入力し、次に、この電圧を高インピーダンスのREF入力に加えます。この回路では、まず目的とするオフセット電圧をゲインで除算し、増幅器がこれを乗算してユニティ・ゲインに戻します。(図13参照)

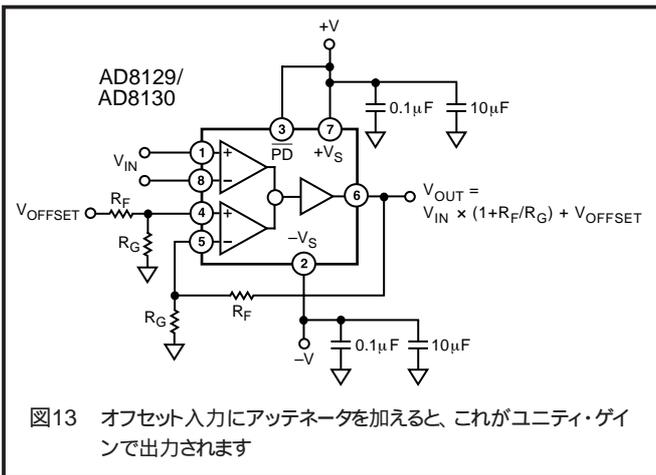


図13 オフセット入力にアッテネータを加えると、これがユニティ・ゲインで出力されます

レジスタなしのゲイン2

REF入力(ピン4)に与えられる信号も広帯域の信号である場合があります。ユニティ・ゲインのAD8130の+INとREFが同じ信号でドライブされている場合、 V_{IN} からのユニティ・ゲインと V_{REF} からのユニティ・ゲインが存在します。このため、回路のゲインは2となり、抵抗器は必要とされません。(図14参照)

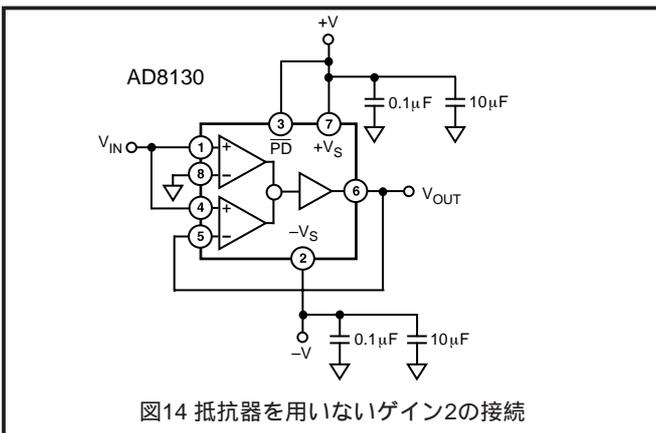


図14 抵抗器を用いないゲイン2の接続

加算器

上述の手法により一般的な加算器を構成できます。ユニティ・ゲインに設定されたAD8130では、1つの信号が+INに与えられ、もう1つの信号がREFに与えられます。出力はこれらの2つの入力信号の合計となります。(図15を参照。)

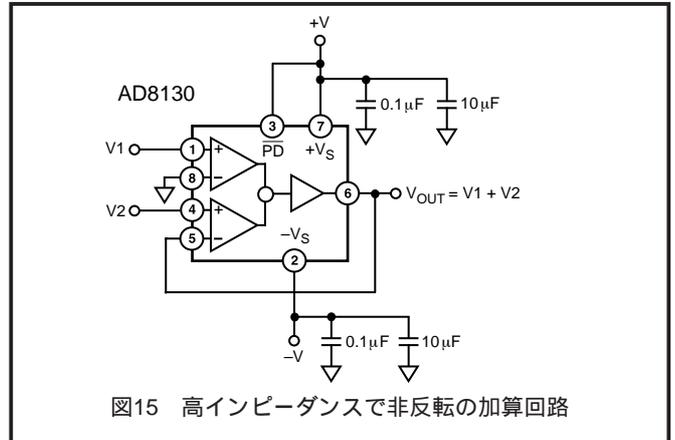


図15 高インピーダンスで非反転の加算回路

この回路には、従来のオペアンプによる反転加算回路に比べ、いくつかの利点があります。第一に、入力は両入力とも高インピーダンスであり、回路は非反転です。従来のオペアンプを使って、高入力インピーダンスの非反転加算回路を構成するには、多くの追加回路が必要となると思われます。

他の利点としては、AD8130の回路では部品の最大帯域幅が維持されます。従来の加算回路では、入力が追加されるたびにノイズ・ゲインが増加し、これにより帯域幅応答は減少していました。この手法では、2つのAD8130を追加することにより4つの信号を加算ことができ、3番目のAD8130によって2つの出力を加算することができます。

ケーブル・タップ増幅器

しばしば、1つのビデオ信号によって複数の異なる機器をドライブしたい場合があります。しかし、ケーブルは1点のみで終端されるため、各デバイスに終端を設けることが適当です。「ループスルー」接続を使えば、追加される負荷への影響が生じずにデバイスにビデオ信号を供給できます。

このような接続は、ケーブル・タップ増幅器とも呼ばれ、1つのAD8130により簡単に構成できます。(図16参照)この回路はユニティ・ゲインに設定され、出力オフセットを抑圧する必要がある場合に、REFピンがグラウンドに接続されます。負極性の差動入力は、ケーブルのシールド(または関連するコネクタ)に「タップ」すべき位置に直接に接続されます。

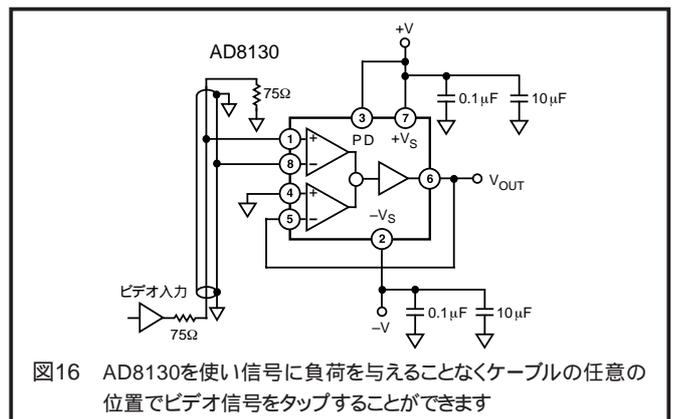


図16 AD8130を使い信号に負荷を与えることなくケーブルの任意の位置でビデオ信号をタップすることができます

AD8129/AD8130

中央の導線はAD8130の正極性の差動入力に接続されます。この位置におけるビデオ信号は、2つの終端抵抗の間にあるため、ユニティ・ゲインになります。AD8130は信号を高インピーダンスにするため、これを妨害しません。ビデオ信号がバッファされたユニティ・ゲインの信号が出力されます。

パワーダウン

AD8129/AD8130は、増幅器を使用していない時に静止電流を低減できるパワーダウン・ピンを備えています。PDピンをロジック・レベル・ローにすると、AD8129/AD8130がパワーダウンします。

AD8129/AD8130は、「グラウンド」ピンを備えていないため、標準ロジック・レベルインターフェースするためのロジック・リファレンスは存在しません。このため、PD入力のリファレンス・レベルは $+V_S$ となります。AD8129/AD8130を $+V_S = 5V$ で動作させる場合には、ロジック・ファミリーとの間で直接的な互換性を確保できません。しかし、 $+V_S$ が上記の値より高い場合には、既存のロジック・レベルへのインターフェースのためにレベルシフト回路が必要となります。図17に、一般的なロジック・ファミリーとの互換性を持った簡単なレベル・シフト回路を示します。

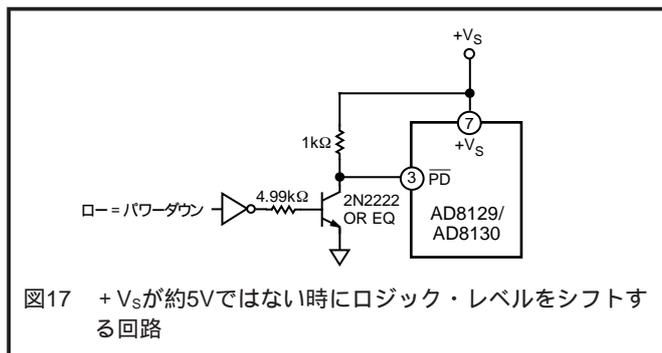


図17 $+V_S$ が約5Vではない時にロジック・レベルをシフトする回路

極端な動作条件

AD8129/AD8130は、広い電源電圧範囲にわたって高性能を発揮するように設計されています。しかし、最適な結果をもたらさない極端な動作条件も見受けられます。このような条件の1つは、AD8130を低い電源電圧（約 $\pm 4V$ 以下）でユニティ・ゲインで動作させるものです。ユニティ・ゲインでは、出力はFBを直接ドライブします。 $\pm V_S$ の電源が概略 $\pm 4V$ 未満でのユニティ・ゲイン動作では、FBの電圧が電源レールに近すぎる出力によってドライブされるため、回路を適正にバイアスされた状態に維持できません。これにより、寄生的な発振が生じます。

これを回避する1つの方法は、クランプ・ダイオードによって入力信号の振幅を制限することです。IN4148のような一般的なシリコン接合ダイオードは、1mAの電流が流れたときに約0.7Vの順方向のバイアスを持っています。このようなダイオードを互いに逆方向で並列に、差動入力の間で接続して入力信号をクランプすれば、上述の状態を防止できます。REF入力によっても出力信号をシフトできるため、この手法はREFがグラウンドかグラウンドの近くにあるときにのみ利用できる点に注意してください。

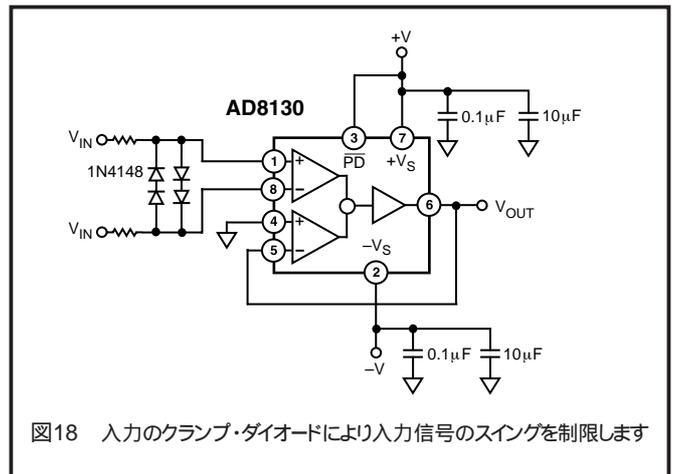


図18 入力のクランプ・ダイオードにより入力信号のスイングを制限します

もう1つの問題は、AD8129が $\pm 12V$ と同等以上の電源電圧で動作している場合に発生します。このアーキテクチャは、入力差動電圧が増加するにしたがって、電源電流を増加させません。AD8129の差動入力が過度のオーバードライブの状態となると、過剰な電流がデバイスに流入し、永久的な損傷を生じさせる場合があります。

この状態を防止するための実用的な手段の1つは、互いに逆方向で並列に接続したショットキ・ダイオードで入力を差動的にクランプすることです。（図19参照）。これらのダイオードは、約0.4Vという低い順方向電圧を持っています。入力間の差動電圧が、これらの条件で制限された場合には、これらの動作条件においてもAD8129へ過剰な電流が引き込まれることはありません。

電源電圧が $\pm 11V$ 未満に制限された場合には、内部のクランプ回路が差動電圧を制限し、過剰な電源電流が引き込まれることはありません。外部クランプ回路は必要とされません。

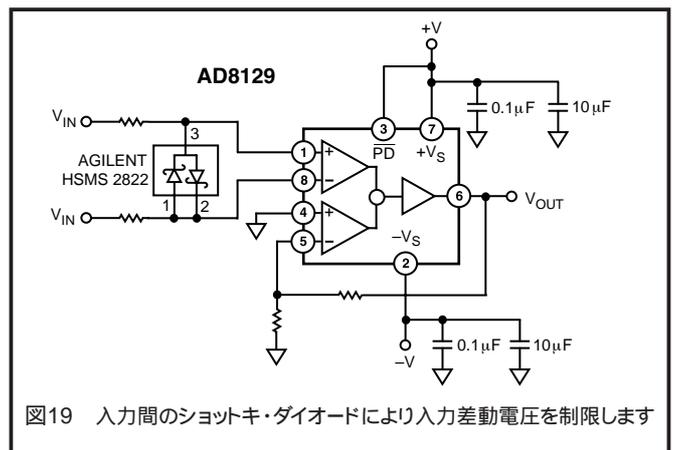


図19 入力間のショットキ・ダイオードにより入力差動電圧を制限します

どちらの回路でも、入力のシリーズ抵抗は、順方向にバイアスされたダイオードを流れる電流を制限するように機能します。現実的な問題は、CMRRが高い周波数においても維持される程度に、これらの抵抗が整合している必要がある点です。これらの抵抗は、低い周波数ではCMRRには、ほとんど影響を与えません。

消費電力（ワット損）

AD8129/AD8130は、+5Vから±12Vの電源電圧で動作できます。このように広い電源電圧を備えている大きな理由は、システムが広い入力コモンモード範囲を必要とする場合に供給できるようにするためです。これは、大きなコモンモード・ノイズが入力経路の中にカップリングされた場合に必要とされます。広い入/出力ダイナミックレンジを必要としないアプリケーションでは、低い電源電圧で動作させることを推奨します。

AD8129/AD8130は、非常に小型の8ピン μ SOICパッケージでも供給されています。大型パッケージに比べて熱抵抗が大きく、同じ消費電力ではより高い温度で動作します。部品仕様の範囲内の一定の動作条件では、過剰な消費電力となる場合があるため、注意が必要です。

消費電力は、電源電圧、入力差動電圧、出力負荷、信号周波数など、いくつかの動作条件の関数です。

基本的には、信号がなく差動入力電圧がない状態での静止消費電力を、最初に計算します。これは、単純に全電源電圧と静止動作電流の積として求められます。動作電源電圧の最大値は26.4Vで、静止電流は13mAです。したがって、静止消費電力は343mWとなります。 μ SOICパッケージでは J_A の仕様は142 $^{\circ}$ C/Wです。したがって、 μ SOICパッケージでは、周辺温度に対し49 $^{\circ}$ Cの温度上昇となります。

消費電流も差動入力電圧の関数です。（特性109および特性110参照）この電流は静止電流に加算して、全電源電流を乗じることにより、電力を計算する必要があります。

AD8129/AD8130は、終端された50 Ω のケーブルのような最低100 Ω の負荷を直接ドライブできます。出力段における最悪時の電力消費は、出力が電源の中間電圧となった場合に発生します。例えば、電源が12Vであり、出力がグラウンドに接続された250 Ω の負荷をドライブする場合には、出力電圧が6Vのときに最大消費電力となります。

負荷電流は、 $6V/250\Omega = 24mA$ です。この電流は+ V_S から6Vだけ下の出力を流れます。これにより、144mWが消費されます。8ピン μ SOICパッケージでは、これによって周辺温度から20 $^{\circ}$ Cの温度上昇を生じます。これは、最悪事にお

ける数値ですが、消費電力が大きく増加することは明白です。

これを軽減するために、いくつかの変更を加えることができます。1つは、標準的な8ピンSOICパッケージを使うことです。すると熱抵抗は121 $^{\circ}$ C/Wとなり、15%改善します。もう1つは、絶対的な必要性がある場合を除き、低い電源電圧を使用することです。

最後に、AD8129/AD8130が高い電源電圧で動作しているときに、重い負荷をドライブさせないことです。出力段の次に第2のオペアンプを用いるのが最善です。いくつかのゲインは、この段にシフトでき、AD8129/AD8130の出力における信号振幅が大きくなりすぎないようにできます。

レイアウト、グラウンディング、バイパス処理

AD8129/AD8130は、チップが動作する基板の環境に敏感な、高速部品です。優れた仕様を發揮するためには、標準の高速製品の基板設計における慣例を様々な観点から注目して見る必要があります。

まず、AD8129/AD8130のまわりに設ける基板は、なるべく広い範囲を良質でしっかりとしたグラウンド・プレーンにします。唯一の例外として、FBピンの周りのグラウンド・プレーンを2、3mm離して設置し、内部の層や基板の裏面のグラウンド・プレーンから離してください。これにより、このノードにおける浮遊容量が最小化され、周波数に対するゲインの平坦性が維持されます。

電源ピンは、デバイスにできる限り近い位置で近くのグラウンド・プレーンにバイパスしてください。良質で高周波のセラミック・コンデンサを使用してください。このバイパス処理は、各電源について0.01 μ Fから0.1 μ Fのコンデンサで行います。低周波のバイパス処理は各電源からグラウンドに対して10 μ Fのタンタル・コンデンサを用いて行います。

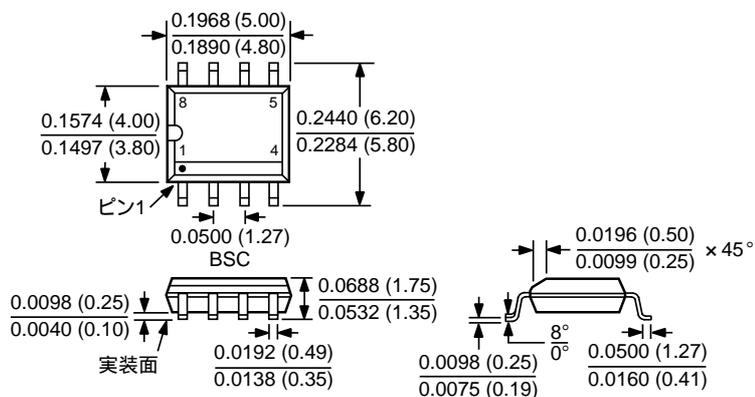
寄生容量の影響を防止するために、信号のルーティングは短く直接的なものとします。可能な場合には、輻射を防止して他の輻射源の影響を避けるため、信号をグラウンド・プレーンの上で引き回さないようにします。

AD8129/AD8130

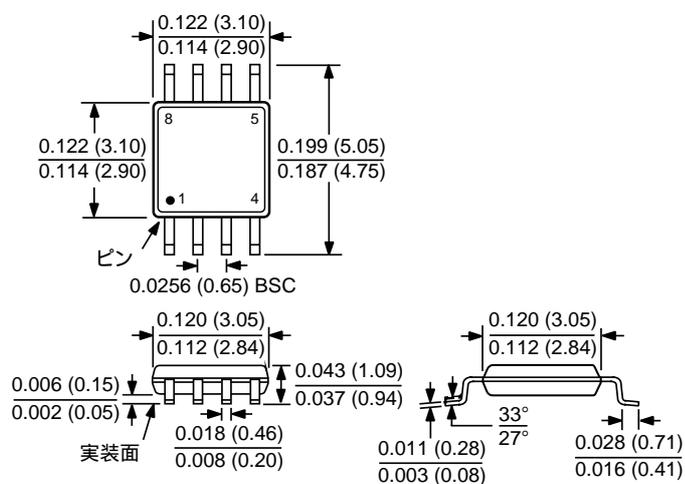
外形寸法

サイズはインチと (mm) で示します。

8ピンSOIC (SO-8)



8ピンμSOIC (RM-8)



AD8129/AD8130

TDS07/2001/1000

PRINTED IN JAPAN

