

ADG701/ADG702

特長

- +1.8 ~ +5.5 V単電源動作
- 2 (Typ)のオン抵抗
- 平坦な低いオン抵抗
- 3 dB帯域幅>200 MHz
- レールtoレール動作が可能
- 6ピンSOT-23
- 8ピン μ SOICパッケージ
- 高速スイッチング時間
 - t_{ON} 18 ns
 - t_{OFF} 12 ns
- 消費電力(Typ) (<0.01 μ W)
- TTL/CMOS互換

アプリケーション

- バッテリー駆動のシステム
- 通信システム
- サンプル・ホールド・システム
- オーディオ信号の配信
- ビデオ・スイッチング
- メカニカル・リード・リレーの置き換え

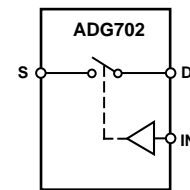
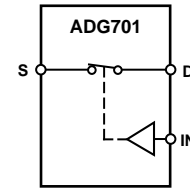
概要

ADG701/ADG702はモノリシックCMOS SPSTスイッチです。これらのスイッチは、低消費電力、高速スイッチング、低いオン抵抗、低リーク電流、200 MHzより広い-3 dB帯域幅を可能にする最新のサブミクロン・プロセスを基に設計されています。

ADG701/ADG702は+1.8~+5.5 Vの単電源で動作可能で、バッテリー駆動機器や、アナログ・デバイゼスの新世代DACとADCとの共用に最適です。

機能ブロック図に示すように、ロジック入力“1”で、ADG701のスイッチは閉じ、一方、ADG702のスイッチは開きます。閉じているときは、各スイッチとも両方向に等しい特性で導通します。ADG701/ADG702は、6ピンSOT-23パッケージと8ピン μ SOICパッケージで供給しています。

機能ブロック図



スイッチはロジック入力“1”の場合について表示

製品のハイライト

1. +1.8~+5.5 V単電源動作
ADG701/ADG702は、低いオン抵抗や高速スイッチング時間などの高性能を提供し、電源レール+3 Vと+5 Vで仕様を定めて保証しています。
2. 非常に低い R_{ON} (5 Vで最大3 Ω 、3 Vで最大5 Ω)
1.8 V動作では、全温度範囲で R_{ON} は40 Ω (typ)です。
3. オン抵抗の平坦性 $R_{FLAT(ON)}$ (最大1 Ω)
4. -3 dB帯域幅>200 MHz.
5. 低ワット損。CMOS構造により低ワット損を保証。
6. 高速な t_{ON}/t_{OFF} 。
7. 小型の6ピンSOT-23、8ピン μ SOIC。

ADG701/ADG702 仕様¹

($V_{DD} = 5V \pm 10\%$ 、 $GND = 0V$ 。特に指定のない限り、全ての仕様は $-40 \sim +85$)

パラメータ	Bバージョン		単位	テスト条件/備考
	+25	$T_{MIN} \sim T_{MAX}$		
アナログ・スイッチ				
アナログ信号範囲		$0V \sim V_{DD}$	V	
オン抵抗(R_{ON})	2		typ	$V_S = 0V \sim V_{DD}$ 、 $I_S = -10mA$;
	3	4	max	テスト回路1
オン抵抗の平坦性($R_{FLAT(ON)}$)	0.5		typ	$V_S = 0V \sim V_{DD}$ 、 $I_S = -10mA$
		1.0	max	
リーク電流				
ソースOFFリーク I_S (OFF)	± 0.01		nA typ	$V_{DD} = +5.5V$
	± 0.25	± 0.35	nA max	$V_S = 4.5V/1V$ 、 $V_D = 1V/4.5V$;
				テスト回路2
ドレインOFFリーク I_D (OFF)	± 0.01		nA typ	$V_S = 4.5V/1V$ 、 $V_D = 1V/4.5V$;
	± 0.25	± 0.35	nA max	テスト回路2
チャンネルONリーク I_D 、 I_S (ON)	± 0.01		nA typ	$V_S = V_D = 1V$ 、または $4.5V$;
	± 0.25	± 0.35	nA max	テスト回路3
デジタル入力				
入力ハイ電圧、 V_{INH}		2.4	V min	
入力ロー電圧、 V_{INL}		0.8	V max	
入力電流				
I_{INL} または I_{INH}	0.005		μA typ	$V_{IN} = V_{INL}$ または V_{INH}
		± 0.1	μA max	
ダイナミック特性²				
t_{ON}	12	18	ns typ	$R_L = 300$ 、 $C_L = 35pF$
			ns max	$V_S = 3V$; テスト回路4
t_{OFF}	8	12	ns typ	$R_L = 300$ 、 $C_L = 35pF$
			ns max	$V_S = 3V$; テスト回路4
電荷注入	5		pC typ	$V_S = 2V$ 、 $R_S = 0$ 、 $C_L = 1nF$;
				テスト回路5
オフ・アイソレーション	-55		dB typ	$R_L = 50$ 、 $C_L = 5pF$ 、 $f = 10MHz$
	-75		dB typ	$R_L = 50$ 、 $C_L = 5pF$ 、 $f = 1MHz$;
				テスト回路6
-3dB帯域幅	200		MHz typ	$R_L = 50$ 、 $C_L = 5pF$;
				テスト回路7
C_S (OFF)	17		pF typ	
C_D (OFF)	17		pF typ	
C_D 、 C_S (ON)	38		pF typ	
電源条件				
I_{DD}	0.001	1.0	μA typ	$V_{DD} = +5.5V$
			μA max	デジタル入力=0Vまたは5V

注

1 温度範囲: Bバージョンは $-40 \sim +85$ 。

2 設計上保証しますが、製造時テストは行いません。

仕様は予告無く変更されることがあります。

仕様¹ ($V_{DD} = 3V \pm 10\%$ 、 $GND = 0V$ 。特に指定のない限り、全ての仕様は $-40 \sim +85$)

パラメータ	Bバージョン		単位	テスト条件/備考
	+25	-40 ~ +85		
アナログ・スイッチ				
アナログ信号範囲	0V ~ V_{DD}		V	
オン抵抗(R_{ON})	3.5		typ	$V_S = 0V \sim V_{DD}$ 、 $I_S = -10mA$;
	5	6	max	テスト回路1
オン抵抗の平坦性($R_{FLAT(ON)}$)	1.5		typ	$V_S = 0V \sim V_{DD}$ 、 $I_S = -10mA$
リーク電流				
ソースOFFリーク I_S (OFF)	± 0.01		nA typ	$V_{DD} = +3.3V$ $V_S = 3V/1V$ 、 $V_D = 1V/3V$;
	± 0.25	± 0.35	nA max	テスト回路2
ドレインOFFリーク I_D (OFF)	± 0.01		nA typ	$V_S = 3V/1V$ 、 $V_D = 1V/3V$;
	± 0.25	± 0.35	nA max	テスト回路2
チャンネルONリーク I_D 、 I_S (ON)	± 0.01		nA typ	$V_S = V_D = 1V$ 、または3V;
	± 0.25	± 0.35	nA max	テスト回路3
デジタル入力				
入力ハイ電圧、 V_{INH}	2.0		V min	
入力ロー電圧、 V_{INL}	0.4		V max	
入力電流				
I_{INL} または I_{INH}	0.005		μA typ	$V_{IN} = V_{INL}$ または V_{INH}
		± 0.1	μA max	
ダイナミック特性²				
t_{ON}	14		ns typ	$R_L = 300$ 、 $C_L = 35pF$
		20	ns max	$V_S = 2V$; テスト回路4
t_{OFF}	8		ns typ	$R_L = 300$ 、 $C_L = 35pF$
		13	ns max	$V_S = 2V$; テスト回路4
電荷注入	4		pC typ	$V_S = 1.5V$ 、 $R_S = 0$ 、 $C_L = 1nF$;
				テスト回路5
オフ・アイソレーション	-55		dB typ	$R_L = 50$ 、 $C_L = 5pF$ 、 $f = 10MHz$
	-75		dB typ	$R_L = 50$ 、 $C_L = 5pF$ 、 $f = 1MHz$;
				テスト回路6
-3dB帯域幅	200		MHz typ	$R_L = 50$ 、 $C_L = 5pF$;
				テスト回路7
C_S (OFF)	17		pF typ	
C_D (OFF)	17		pF typ	
C_D 、 C_S (ON)	38		pF typ	
電源条件				
I_{DD}	0.001		μA typ	$V_{DD} = +3.3V$ デジタル入力=0Vまたは3V
		1.0	μA max	

注
 1 温度範囲: Bバージョンは $-40 \sim +85$ 。
 2 設計上保証しますが、製造時テストは行いません。

仕様は予告無く変更されることがあります。

ADG701/ADG702

絶対最大定格¹

(特に指定のない限り、 $T_A = +25$)

$V_{DD} \sim GND$ - 0.3 ~ +7 V
アナログ、デジタル入力² - 0.3 V ~ $V_{DD} + 0.3$ V

または30 mAの先に発生する方

連続電流、SまたはD 30 mA

ピーク電流、SまたはD 100 mA

(1 ms、デューティ・サイクル最大10%のパルス)

動作温度範囲

工業用(Bバージョン) - 40 ~ +85

保存温度範囲 - 65 ~ +150

接合温度 +150

μ SOICパッケージ、ワット損 315 mW

_{JA} 熱インピーダンス 206 /W

_{JC} 熱インピーダンス 44 /W

SOT-23パッケージ、ワット損 282 mW

_{JA} 熱インピーダンス 229.6 /W

_{JC} 熱インピーダンス 91.99 /W

ピン温度、ハンダ処理

蒸着(60 秒) +215

赤外線(15 秒) +220

ESD 2 kV

注

1 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。同時に複数の絶対最大定格項目を加えることはできません。

2 IN、SまたはD上の過電圧は内部ダイオードによりクランプされます。電流は最大定格値に制限する必要があります。

表I. 真理値表

ADG701入力	ADG702入力	スイッチ状態
0	1	OFF
1	0	ON

オーダー・ガイド

モデル	温度範囲	ブランド*	パッケージ	パッケージ・オプション
ADG701BRT	- 40 ~ +85	S3B	SOT-23 (プラスチック表面実装)	RT-6
ADG702BRT	- 40 ~ +85	S4B	SOT-23 (プラスチック表面実装)	RT-6
ADG701BRM	- 40 ~ +85	S3B	μ SOIC (スモール・アウトライン)	RM-8
ADG702BRM	- 40 ~ +85	S4B	μ SOIC (スモール・アウトライン)	RM-8

*ブランド=パッケージ・サイズの制限のため、これら3文字は製品番号を表します。

注意

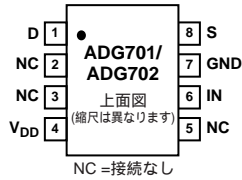
ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このADG701/ADG702には当社独自のESD保護回路が備えられていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお願いいたします。



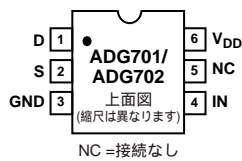
ADG701/ADG702

ピン配置

8ピン μ SOIC
(RM-8)



6ピン・プラスチック表面実装(SOT-23)
(RT-6)



用語

V_{DD}	正電源電位
GND	グラウンド(0V)リファレンス
S	ソース・ピン。入力または出力
D	ドレイン・ピン。入力または出力
IN	ロジック制御入力
R_{ON}	DとSの間のオーム抵抗
$R_{FLAT(ON)}$	平坦性は、規定アナログ信号範囲で測定されたオン抵抗の最大値と最小値の間の差と定義されます。
I_S (OFF)	スイッチ“OFF”時のソース・リーク電流
I_D (OFF)	スイッチ“OFF”時のドレイン・リーク電流
I_D, I_S (ON)	スイッチ“ON”時のチャンネル・リーク電流
$V_D (V_S)$	ピンDとピンSのアナログ電圧
C_S (OFF)	スイッチ“OFF”時のソース容量
C_D (OFF)	スイッチ“OFF”時のドレイン容量
C_D, C_S (ON)	スイッチ“ON”時の容量
t_{ON}	デジタル制御入力から出力スイッチングがONになるまでの遅延。テスト回路4を参照
t_{OFF}	デジタル制御入力から出力スイッチングがOFFになるまでの遅延
オフ・アイソレーション	“OFF”状態のスイッチを通過して混入する不要信号の大きさ
電荷注入	スイッチング時に、デジタル入力からアナログ出力に伝達されるグリッチ・インパルス大きさ
帯域幅	3 dBだけ出力が減衰する点の周波数
オン応答	スイッチが“ON”する際の周波数応答
オン損失	“ON”状態のスイッチの両端間に生ずる電圧降下。オンの周波数応答カーブの非常に低い周波数で、信号が0 dBから何dB減衰するかで表されます

ADG701/ADG702 代表的な性能特性

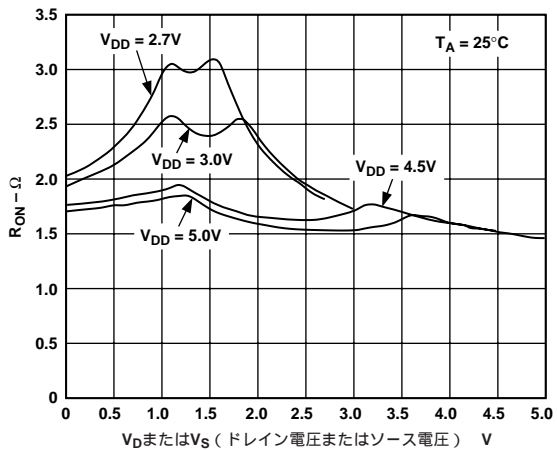


図1. V_D (V_S) 単電源の関数としてのオン抵抗

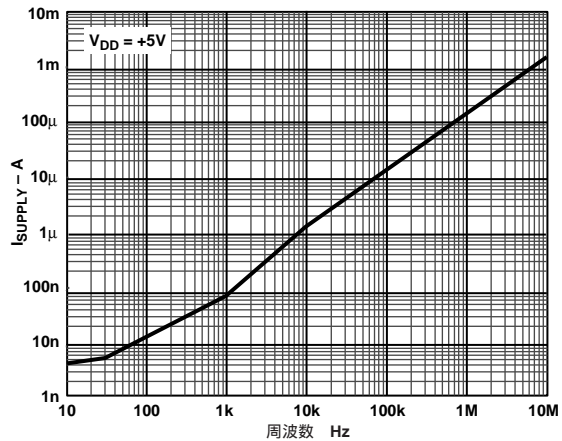


図4. 電源電流 対 入力スイッチング周波数

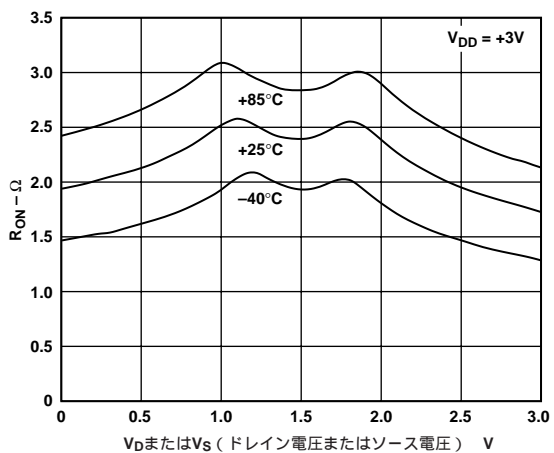


図2. 各温度での V_D (V_S) の関数としてのオン抵抗 ($V_{DD} = 3V$)

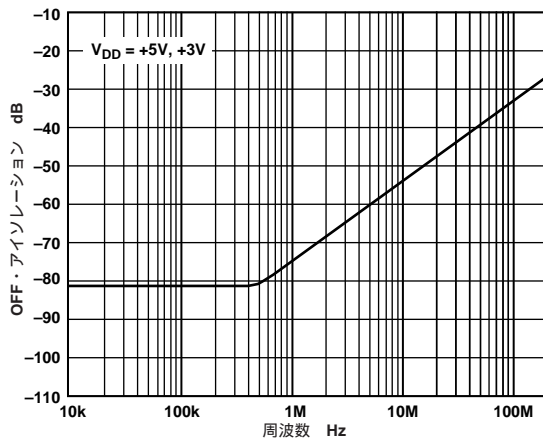


図5. オフ・アイソレーション 対 周波数

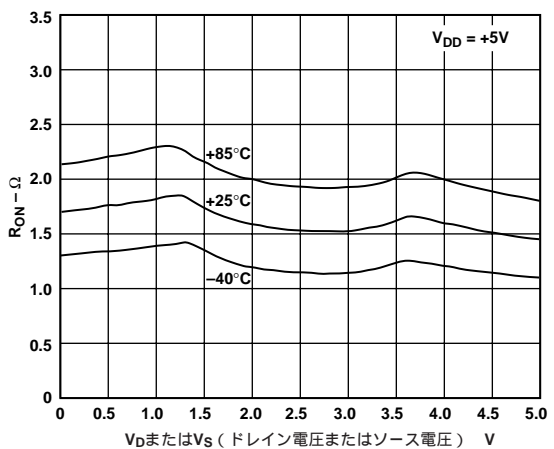


図3. 各温度での V_D (V_S) の関数としてのオン抵抗 ($V_{DD} = 5V$)

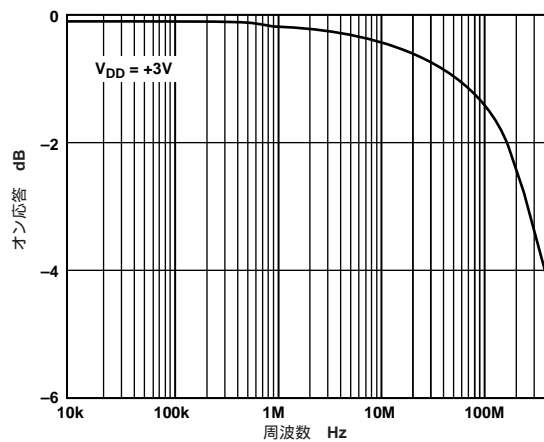
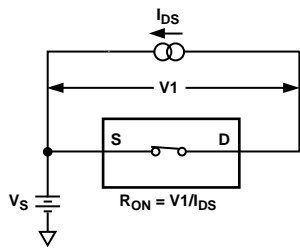
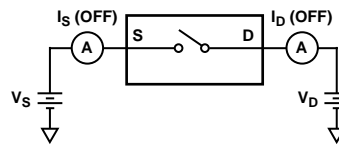


図6. オン応答 対 周波数

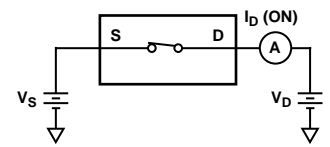
テスト回路



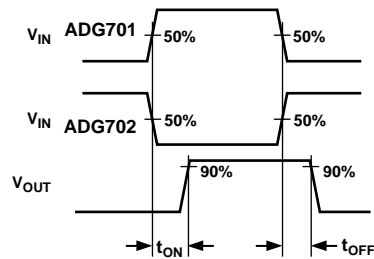
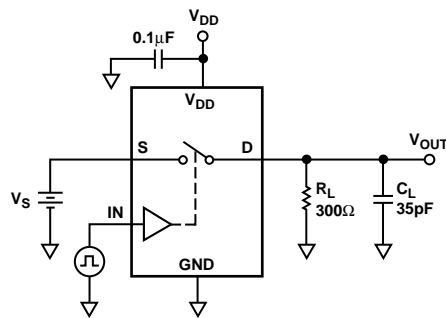
テスト回路1. オン抵抗



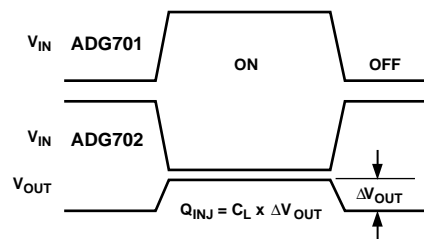
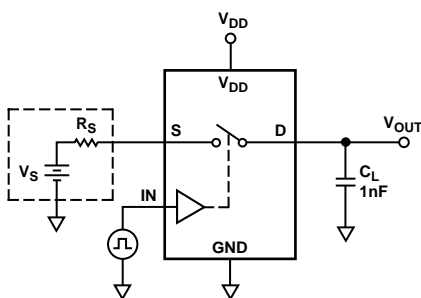
テスト回路2. オフ時リーク電流



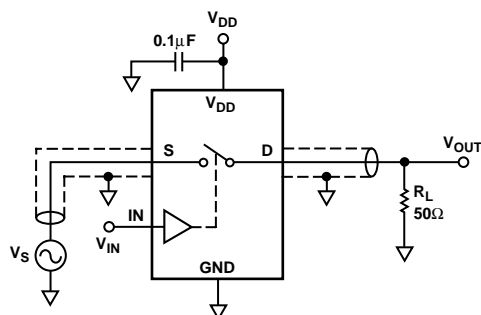
テスト回路3. オン時リーク電流



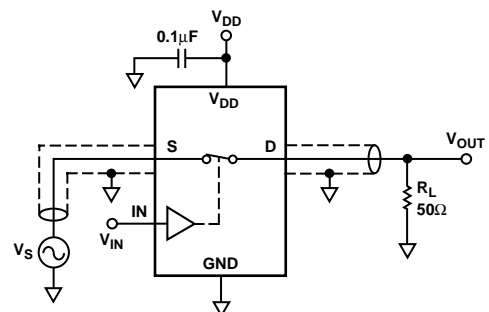
テスト回路4. スイッチング時間



テスト回路5. 電荷注入



テスト回路6. オフ・アイソレーション



テスト回路7. 帯域幅

ADG701/ADG702

アプリケーション情報

ADG701/ADG702は、アナログ・デバイスCMOSスイッチの新ファミリーに属します。この汎用スイッチのシリーズは、スイッチング時間、低いオン抵抗、広い帯域幅、低消費電力、低いリーク電流が改善されています。

ADG701/ADG702の電源電圧

ADG701/ADG702は単電源+1.8~+5.5Vで機能が拡張されており、電力効率と性能が重要なデザイン・パラメータになっているバッテリー駆動機器に最適です。

電源電圧が、デバイスの入力信号範囲、オン抵抗、スイッチング時間に影響を与えることを知っておくことは重要です。代表的な性能特性と仕様を見ると、電源の影響を明確に知ることができます。

$V_{DD} = +1.8V$ 動作の場合、 R_{ON} は全温度範囲で40 (typ)です。

オン応答と周波数の関係

図7に、CMOSスイッチのAC性能に影響を与える寄生成分を示します(スイッチはボックス内に示します)。その他の外部容量も性能を低下させます。これらの容量は通過、クロストーク、システム帯域幅に影響を与えます。

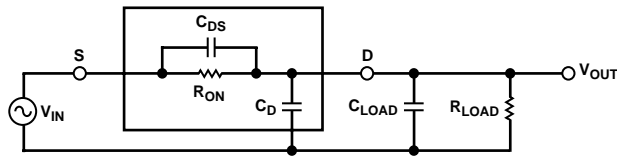


図7. 等価寄生成分で表したスイッチ

スイッチの等価回路(図7)を表す伝達関数は次式で求められます。

$$A(s) = R_T \left[\frac{s(R_{ON} C_{DS}) + 1}{s(R_{ON} C_T R_T) + 1} \right]$$

ここで、

$$C_T = C_{LOAD} + C_D + C_{DS}$$

$$R_T = R_{LOAD} / (R_{LOAD} + R_{ON})$$

信号伝達特性は、スイッチのチャンネル容量 C_{DS} に依存します。この容量は、伝達関数 $A(s)$ の分子で周波数ゼロ点を構成します。スイッチのオン抵抗は小さいため、通常、このゼロ点は高い周波数で発生します。帯域幅は、 C_{DS} と負荷容量を組み合わせたスイッチの出力容量の関数になります。これらの容量に対応する極は、 $A(s)$ の分母に現れます。

出力容量 C_D の強い影響により、最初の極ブレイクポイント周波数が決まります。したがって、帯域幅を最大にするためには、スイッチは小さい入/出力容量、および低いオン抵抗を持つ必要があります。図6の、ADG701/ADG702のオン応答対周波数を参照してください。

オフ・アイソレーション

オフ・アイソレーションは、オフ状態のスイッチを通してスイッチ出力に漏れる入力信号の大きさを表します。スイッチがOFFのとき、容量 C_{DS} により入力信号が出力負荷に結合されます(図8)。

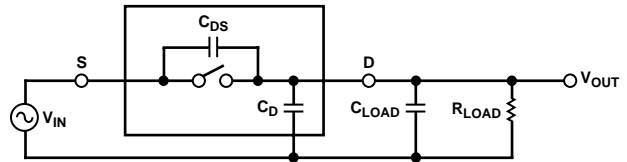


図8. 外部負荷抵抗と外部負荷容量の影響を受けるオフ・アイソレーション

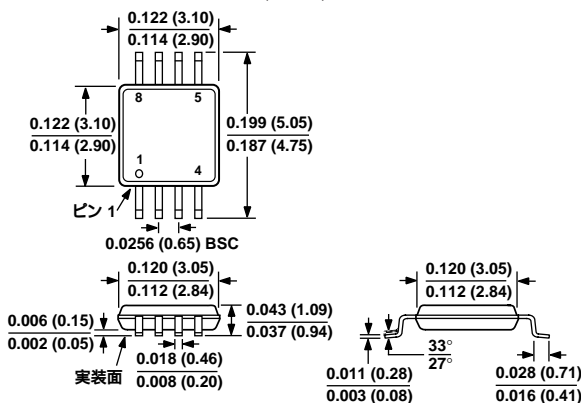
C_{DS} の値が大きいほど、通過する値は大きくなります。図5の代表的な性能特性図に、オフ・アイソレーションの減衰量を周波数の関数として示します。DCから約1 MHzまで、このスイッチは -75 dBより優れたアイソレーションを示しています。周波数10 MHzまで、-55 dBより優れたオフ時アイソレーションを保ちます。周波数の増加と共に、出力に漏れる入力信号が大きくなります。可能な限り小さい C_{DS} を持つスイッチを選択することにより、オフ・アイソレーションを最大にできます。負荷抵抗と負荷容量の値はオフ時スイッチの伝達関数の極とゼロ点の係数に関係しているため、これらもオフ・アイソレーションに影響を与えます。

$$A(s) = \left[\frac{s(R_{LOAD} C_{DS})}{s(R_{LOAD} \times C_T) + 1} \right]$$

外形寸法

サイズはインチと(mm)で示します。

8ピン μ SOIC (RM-8)



6ピン・プラスチック表面実装(SOT-23) (RT-6)

