

富士スイッチング電源制御用 IC

FA5510 / 11 / 14 / 15

Application Note

' 01-2

富士電機(株) 電子カンパニー

IC 開発部

ご 注 意

- 1.この資料の内容（製品の仕様、特性、データ、材料、構造など）は2001年2月現在のものです。この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。この資料に記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。
- 2.本資料に記載してある応用例は、富士電機製品を使用した代表的な応用例を説明するものであり、本資料によって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。
- 3.富士電機は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はある確率で故障する可能性があります。
富士電機製半導体製品の故障が、結果として人身事故、火災等による財産に対する損害や、社会的な損害を起こさぬように冗長設計、延焼防止設計、誤動作防止設計など安全確保のための手段を講じてください。
- 4.本資料に記載している製品は、普通の信頼度が要求される下記のような電子機器や電気機器に使用されることを意図して造られています。
 - ・コンピュータ ・OA 機器 ・通信機器（端末） ・計測機器 ・工作機械
 - ・オーディオビジュアル機器 ・家庭用電気製品 ・パーソナル機器 ・産業用ロボット
など
- 5.本資料に記載の製品を、下記のような特に高い信頼度を持つ必要がある機器に使用をご予定のお客様は、事前に富士電機へ必ず連絡の上、了解を得てください。この資料の製品をこれらの機器に使用するには、そこに組み込まれた富士電機製半導体製品が故障しても、機器が誤動作しないように、バックアップ・システムなど、安全維持のための適切な手段を講じることが必要です。
 - ・輸送機器（車載、船用など） ・幹線用通信機器 ・交通信号機器
 - ・ガス漏れ検知及び遮断機 ・防災／防犯装置 ・安全確保のための各種装置
- 6.極めて高い信頼性を要求される下記のような機器には、本資料に記載の製品を使用しないでください。
 - ・宇宙機器 ・航空機搭載用機器 ・原子力制御機器 ・海底中継機器 ・医療機器
- 7.本資料の一部または全部の転載複製については、文書による当社の承諾が必要です。
- 8.本資料の内容にご不明の点がありましたら、製品を使用する前に富士電機または、その販売店へ質問してください。本注意書きの指示に従わないために生じたいかなる損害も富士電機とその販売店は責任を負うものではありません。

目次

1 . 概要	4
2 . 特長	4
3 . 外形図	4
4 . ブロック図	5
5 . 端子機能の説明	5
6 . F A 5 5 1 Xの系列	5
7 . 定格と特性	6 ~ 9
8 . 特性曲線	10 ~ 13
9 . 各ブロックの動作説明	14 ~ 19
10 . 設計上のアドバイス	20 ~ 28
11 . 応用回路例	29 ~ 30

注)

- ・本資料の内容は、改良などのために予告無く変更することがあります。
- ・本資料に記載されている応用例や部品定数は、設計の補助を目的とするものであり、部品バラツキや使用条件を十分に考慮したものではありません。ご使用にあたっては、これら部品バラツキや使用条件等を考慮した設計をお願いします。

1. 概要

FA5510/11/14/15は、パワーMOSFETを直接駆動できるPWM型スイッチング電源制御用ICです。高耐圧CMOS(30V耐圧)デバイスを採用し、低消費電力化を実現しています。

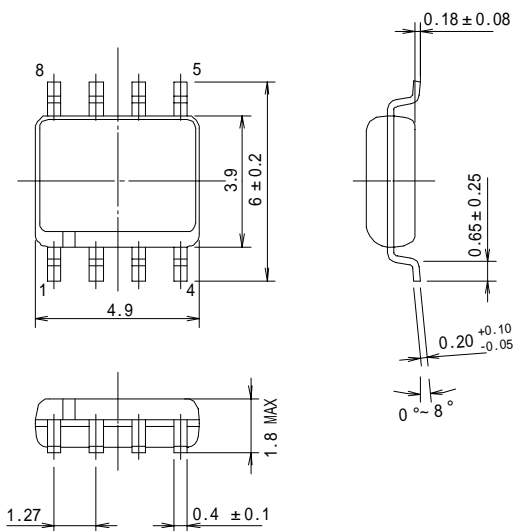
また、8ピンでありながら豊富な機能を集積し、外付け部品が少なく済むため、小型、高性能で高効率、省電力形の電源に最適です。

2. 特長

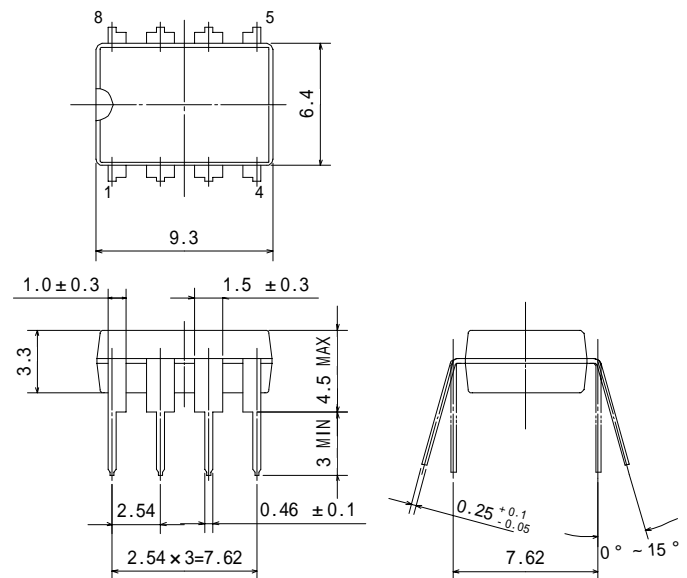
- ・新開発の30V高耐圧CMOSプロセスを採用し、低消費電力化を実現
- ・スタンバイ時電流 $2\mu\text{A}$ 以下(at $V_{cc}=14\text{V}$) 動作電流 1.5mA (typ)
- ・電源(V_{cc})を監視する過電圧保護機能を内蔵
- ・パワーMOSFETを直結可能なドライブ回路を内蔵
- ・出力ピーク電流： $\pm 1.5\text{A}$
- ・パルスバイパルス過電流制限機能内蔵
- ・過負荷遮断機能内蔵(ラッチモード/ノンラッチモード選択可)
- ・外部信号によるON/OFFコントロールが可能
- ・ラッチモード過電圧遮断可能
- ・低電圧誤動作防止回路内蔵(16.5V ON/9V OFF)
- ・8ピンパッケージ収納(DIP/SOP)
- ・基準電圧出力(5V)

3. 外形図

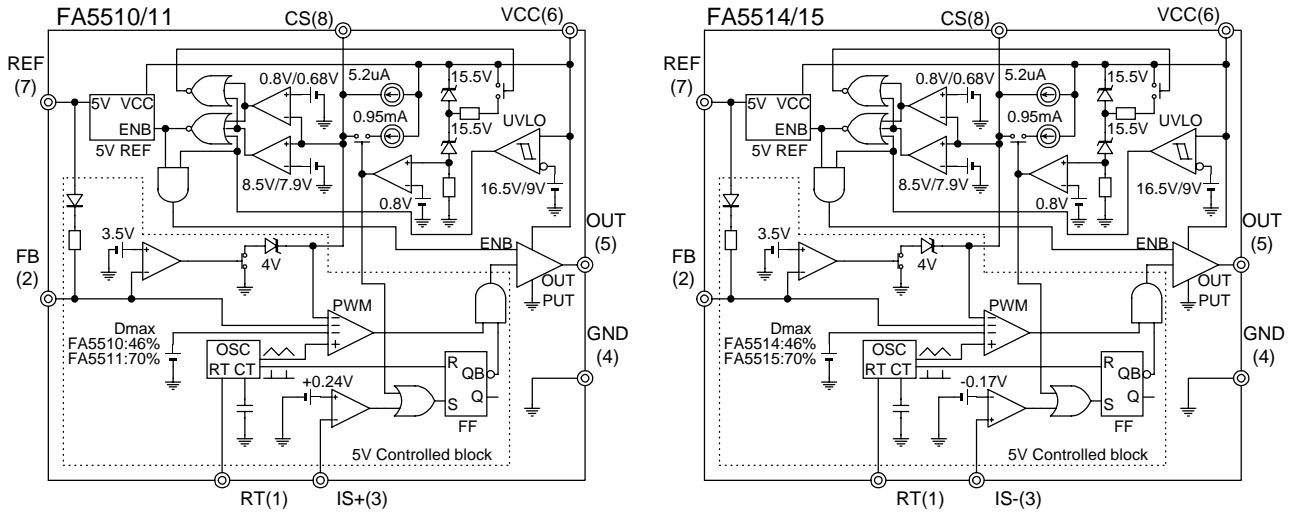
SOP 8



DIP 8



4. ブロック図



5. 端子機能の説明

端子	記号	機能	機能説明
1	RT	発振器タイミング抵抗	発振周波数決定
2	FB	フィードバック端子	PWM比較器の入力でPWM制御入力
3	IS	過電流検出	パルスバイパルス制御入力
4	GND	接地	電源グラウンド
5	OUT	出力	MOSFETを直接駆動する為の出力
6	VCC	電源	ICを動作させる為の電源
7	REF	基準電圧出力	5Vの基準出力
8	CS	ソフトスタート、ON/OFFコントロール	ソフトスタート、ON/OFF、ラッチ停止動作

6. FA551X の系列

型式	最大デューティサイクル(%)	過電流検出	外形
FA5510P	46	+検出	DIP-8
FA5510N			SOP-8
FA5511P	70	+検出	DIP-8
FA5511N			SOP-8
FA5514P	46	-検出	DIP-8
FA5514N			SOP-8
FA5515P	70	-検出	DIP-8
FA5515N			SOP-8

7. 定格と特性

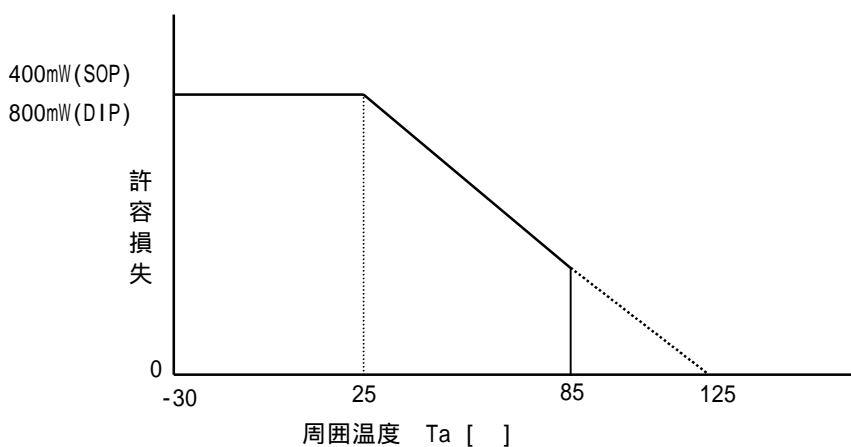
* 電流の規定は+がシンク、-がソースを表します。

(1) 絶対最大定格

項目	記号	定格	単位	
電源電圧	低インピーダンスソースの場合 ($I_{CC} > 15\text{mA}$)	VCC1	30	V
	$I_{CC} < 15\text{mA}$ の場合	VCC2	self Limiting	V
出力ピーク電流	IOUT	± 1.5	A	
F B 端子入力電圧	VFB	-0.3 ~ 5.0	V	
IS 端子入力電圧	VIS	-0.3 ~ 5.0	V	
REF 端子出力	IREF	-10	mA	
C S 端子入力電流	ICS	2.0	mA	
全損失 ($T_a=25$)	Pd	800 (DIP-8) 400 (SOP-8)	mW	
動作周囲温度	Topr	-30 ~ +85		
最大ジャンクション温度	Tj	125		
保存温度	Tstg	40 ~ +150		

備考) 出力ピーク電流は、電源電圧や温度条件によって定格値まで流れない場合があります。

許容損失低減特性



(2) 推奨動作条件

項目	記号	MIN	TYP	MAX	単位
電源電圧	VCC	10		28	V
発振周波数	fosc	10		500	kHz
REF-GND 間容量	Cref	0.1	0.47		μF
ソフトスタート容量	Cs	0.01		1	μF

(3) 電気的特性 (指定の無い場合: $T_a=25$ 、 $V_{CC}=18V$ 、 $R_T=47k$)

基準電圧出力部 (REF端子)

項目	記号	条件	MIN	TYP	MAX	単位
基準電圧出力	VREF	$T_j=25$, $I_L=no\ load$	4.75	5.00	5.25	V
電源安定度	Vdv1	$V_{CC}=10\sim 28V$		± 6	± 20	mV
負荷安定度	Vdv2	$I_L=0\sim 1mA$	-40	-12		mV
温度安定度	VdT	$T_a=-30\sim 85$		± 0.5		mV/

発振器部 (RT端子)

項目	記号	条件	MIN	TYP	MAX	単位
発振周波数	fOSC	$R_T=47k$ 、 $T_j=25$	92.6	100	107.4	kHz
電源安定度	fdv	$V_{CC}=10\sim 28V$		± 1		%
温度安定度	fdT	$T_a=-30\sim 85$		± 0.02		%/

パルス幅変調回路部 (FB端子)

項目	記号	条件	MIN	TYP	MAX	単位
FB端子ソース電流	IFB	$V_{FB}=0V$	-855	-720	-585	μA
入力スレッシュ電圧	VTHFBO	Duty cycle=0%	0.9	1.00		V
	VTHFBM	Duty cycle=DMAX FA5510/14 FA5511/15		1.92 2.40		V
最大デューティ サイクル	DMAX	FA5510/14	42	46	50	%
		FA5511/15	66	70	74	

電流制限回路部 (IS端子)

項目	記号	条件	MIN	TYP	MAX	単位
入力スレッシュ電圧	VTHIS	FA5510/11 FA5514/15	220 -190	240 -170	260 -150	mV
入力端子ソース電流	IIS	$V_{IS}=0V$ FA5510/11 FA5514/15			± 5 -12	μA
遅延時間	t pdIS			150		ns

ソフトスタート回路部 (CS端子)

項目	記号	条件	MIN	TYP	MAX	単位
充電電流	ICHG	$V_{CS}=1V$, $T_j=25$	-7.2	-5.2	-3.2	μA
入力スレッシュ電圧	VTHCSO	Duty cycle=0%	0.9	1		V
	VTHCSM	Duty cycle=DMAX FA5510/14 FA5511/15		1.92 2.40		V

ON/OFF回路部 (CS端子)

項目	記号	条件	MIN	TYP	MAX	単位
入力端子ソース電流	ISOCS	VCS=0V, Tj=25	-7.2	-5.2	-3.2	μA
ON/OFF スレッシュ電圧	VTHON	OFF ON Tj=25		0.8	0.93	V
	VTHOFF	ON OFF Tj=25	0.50	0.68		V
ヒステリシス幅	VTHOHS			0.12		V

ラッチモード遮断回路部 (CS端子)

項目	記号	条件	MIN	TYP	MAX	単位
シンク電流	ISICS	VCS=6.5V, VFB=1V Tj=25	18	30	45	μA
遮断スレッシュ電圧	VTHCSF	ON OFF Tj=25	8.0	8.5	9.0	V
	VTHCSN	OFF ON Tj=25	7.4	7.9	8.4	V
ヒステリシス幅	VTHHIS			0.6		V

過負荷時遮断回路部 (FB端子)

項目	記号	条件	MIN	TYP	MAX	単位
スレッシュ電圧	VTHFB		3.2	3.5	3.8	V

過電圧時遮断回路部 (VCC端子)

項目	記号	条件	MIN	TYP	MAX	単位
スレッシュ電圧	VTHVCC	Tj=25	30	31.8	34	V
遮断時動作電流 (VCC端子)	IVCC	Tj=25		14		mA
CS充電電流	ISOCS2	VCS=6.5V	-1.4	-0.95	-0.5	mA

低電圧誤動作防止回路部 (VCC端子)

項目	記号	条件	MIN	TYP	MAX	単位
ONスレッシュ電圧	VCCON	Tj=25	15.5	16.5	17.5	V
OFFスレッシュ電圧	VCCOFF	Tj=25	8.5	9.0	10.0	V
ヒステリシス幅	VHYS	Tj=25	6.8	7.5	8.2	V

出力部 (OUT端子)

項目	記号	条件	MIN	TYP	MAX	単位
L出力電圧	VOL	IO=100mA		0.7	1.5	V
H出力電圧	VOH	IO=-100mA, VCC=18V	15	16.5		V
立ち上がり時間	tr	CL=1nF, Tj=25		40		ns
立ち下がり時間	tf	CL=1nF, Tj=25		25		ns

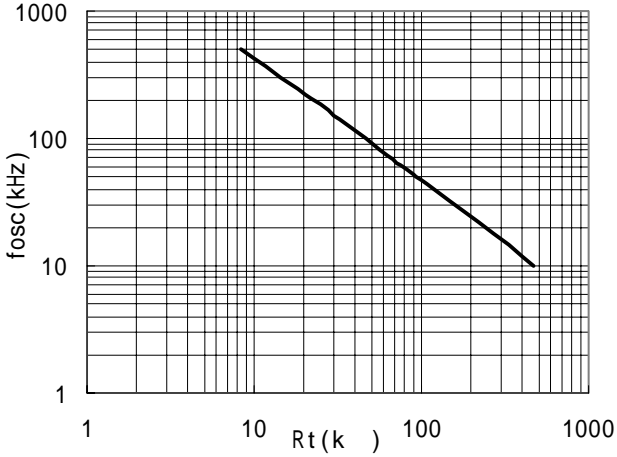
消費電流 (VCC端子)

項目	記号	条件	MIN	TYP	MAX	単位
スタンバイ電流	ICCSTB	VCC=14V			2	μA
スタートアップ電流	ICCST	VCC=start threshold		12	30	μA
動作時電源電流	ICCOF	無負荷時		1.5	2.5	mA
OFF時電源電流	ICCOF	VCC=17V, CS=0V		80	200	μA
遮断時電源電流	ICCL	VCC=10V		45	80	μA

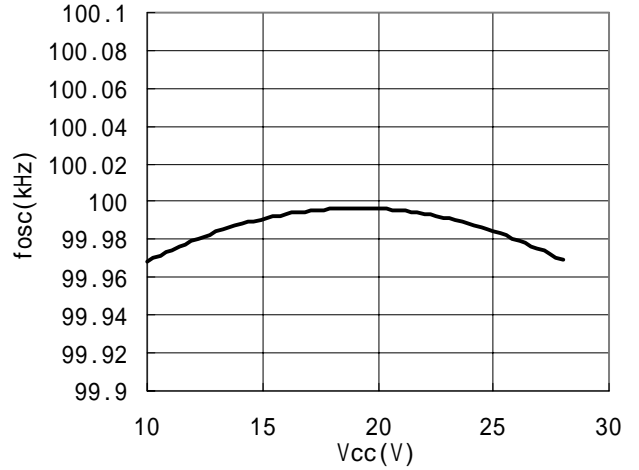
8. 特性曲線

- * 電流の規定は+がシンク、-がソースを表します。
- * 指定の無い場合 : Ta=25、VCC=18V、RT=47k

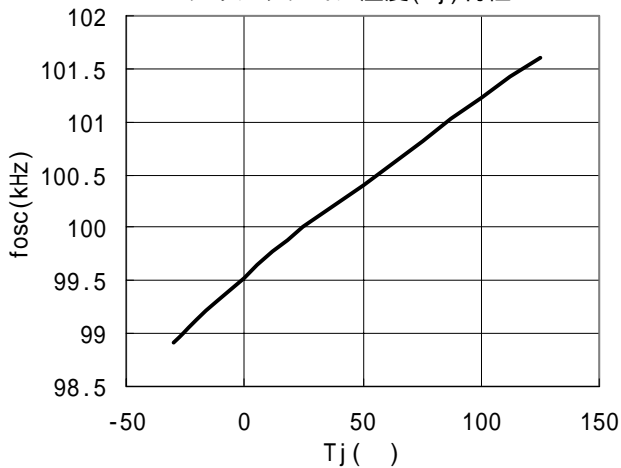
発振周波数 (fosc) - タイミング抵抗(Rt)特性



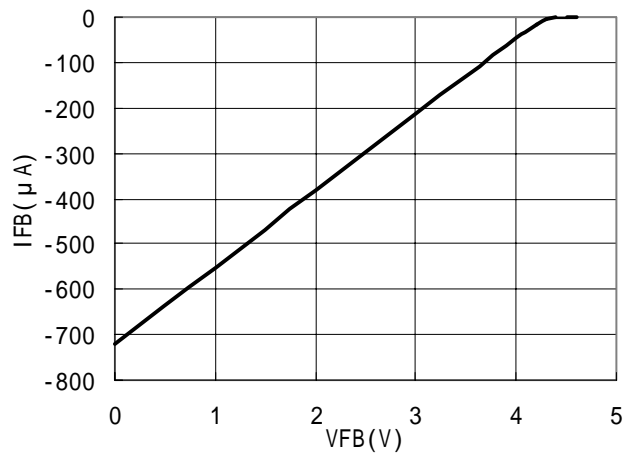
発振周波数(fosc) - 電源電圧(Vcc) 特性



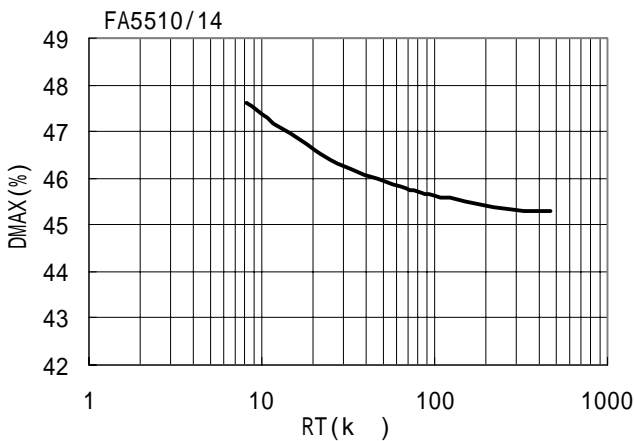
発振周波数(fosc)
-ジャンクション温度(Tj)特性



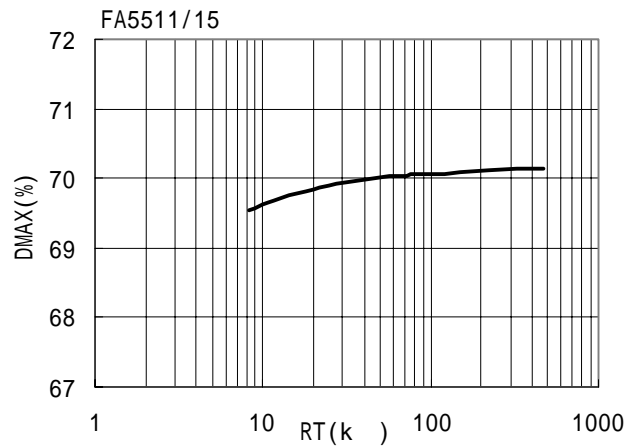
FB端子ソース電流(IFB)
-FB端子電圧(VFB)特性



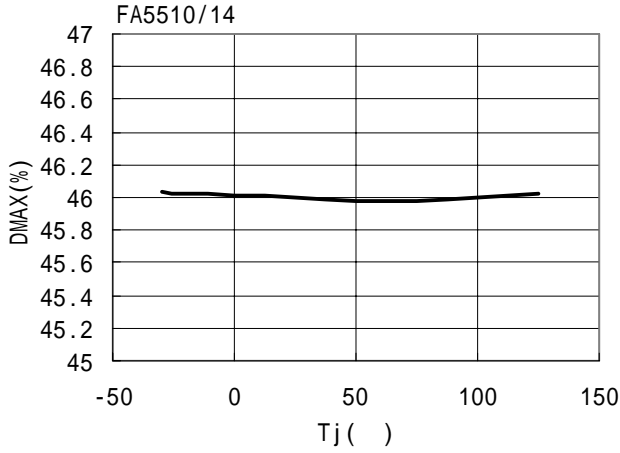
最大デューティサイクル(DMAX)
-タイミング抵抗(RT)特性



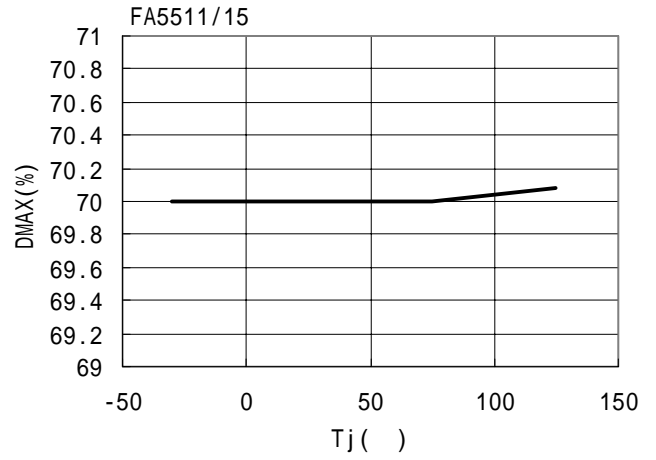
最大デューティサイクル(DMAX)
-タイミング抵抗(RT)特性



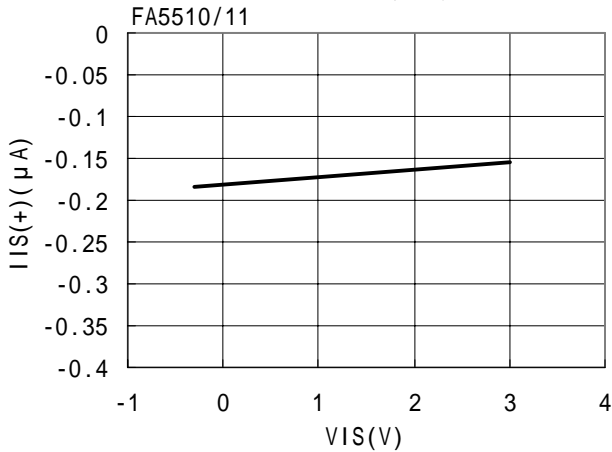
最大デューティサイクル(DMAX)
-ジャンクション温度(Tj)特性



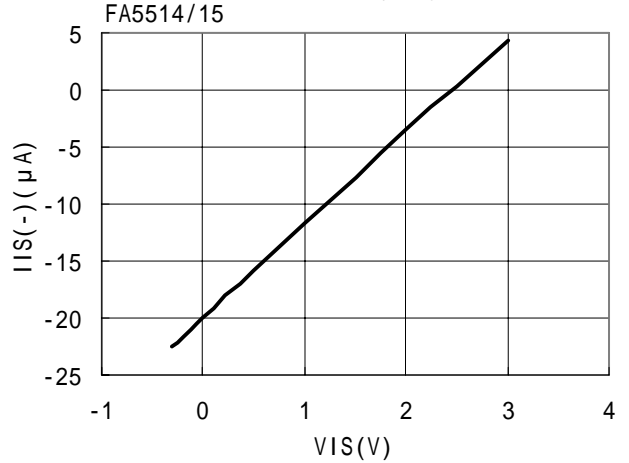
最大デューティサイクル(DMAX)
-ジャンクション温度(Tj)特性



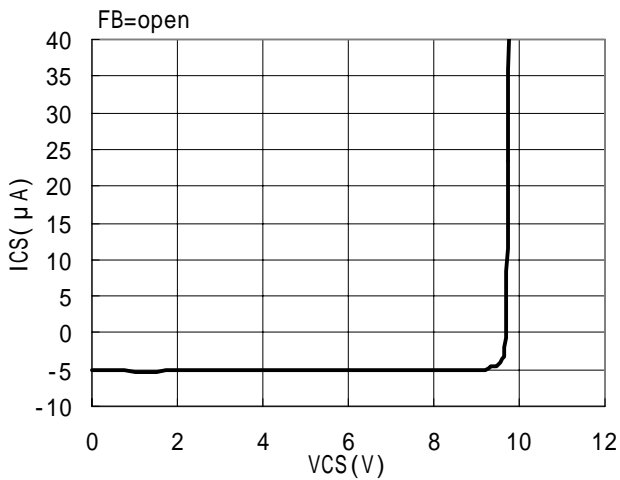
IS(+)端子ソース電流(IIS(+))
-IS端子電圧(VIS)特性



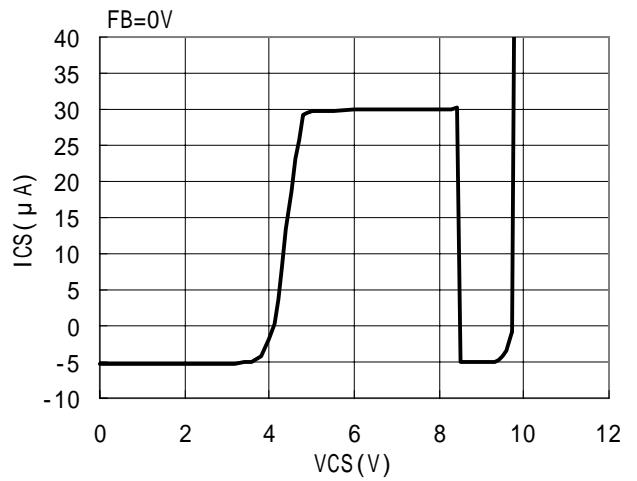
IS(-)端子ソース電流(IIS(-))
-IS端子電圧(VIS)特性

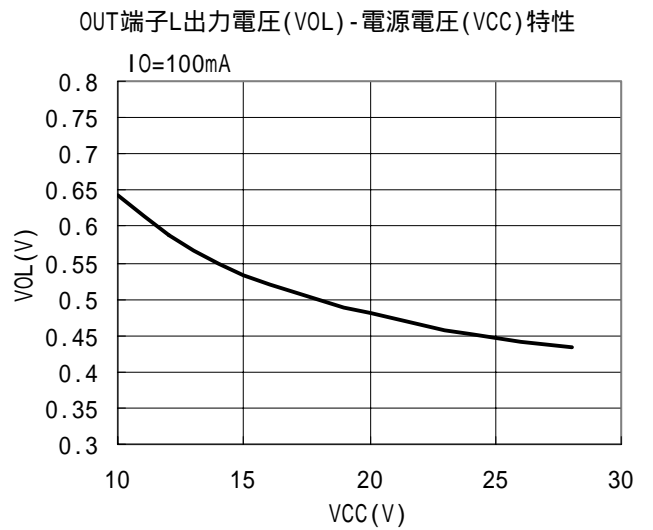
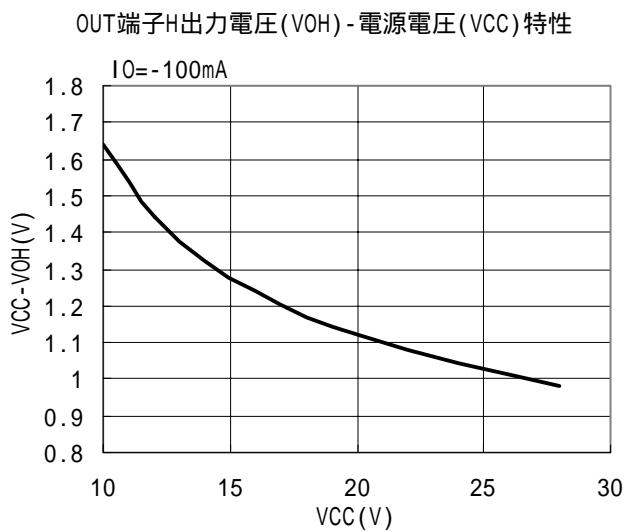
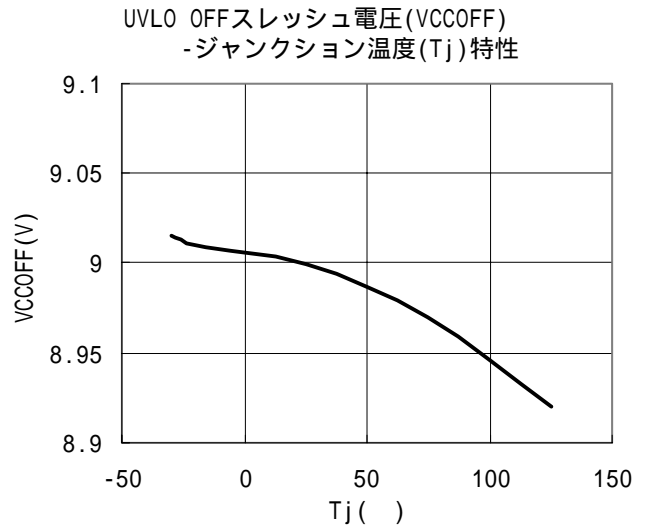
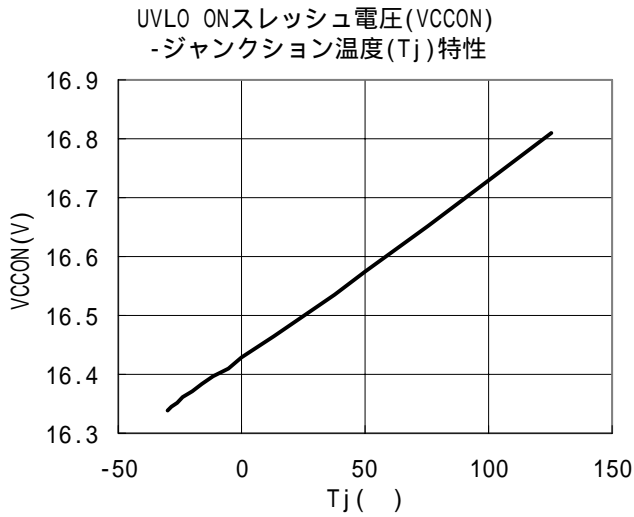
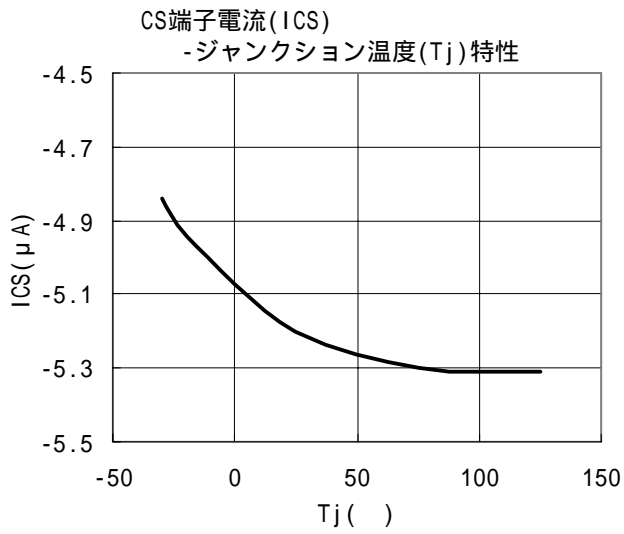


CS端子電流(ICS)-CS端子電圧(VCS)特性

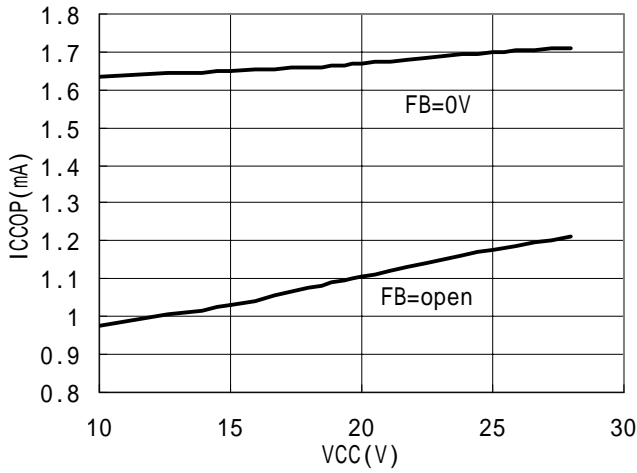


CS端子電流(ICS)-CS端子電圧(VCS)特性

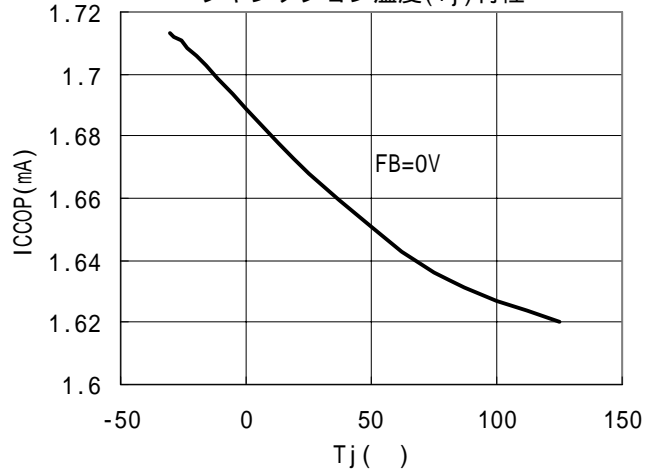




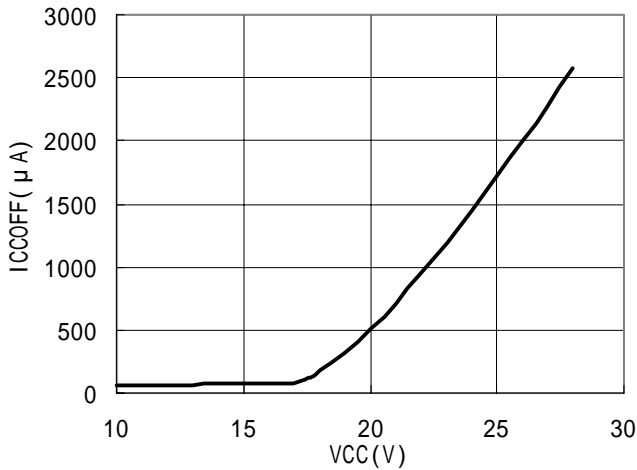
動作時電流 (ICCOF) - 電源電圧 (VCC) 特性



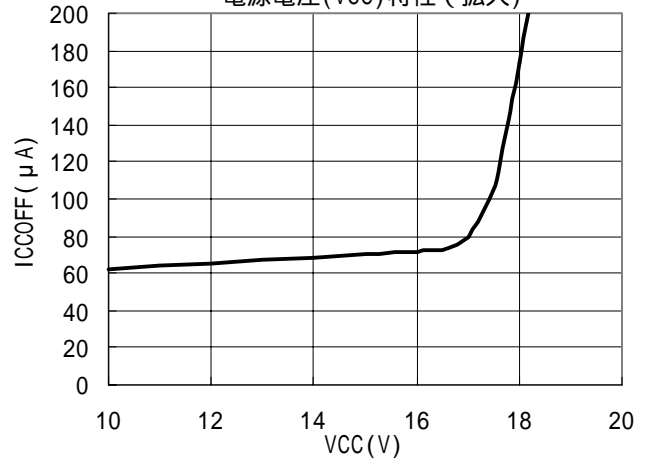
動作時電源電流 (ICCOF)
- ジャンクション温度 (Tj) 特性



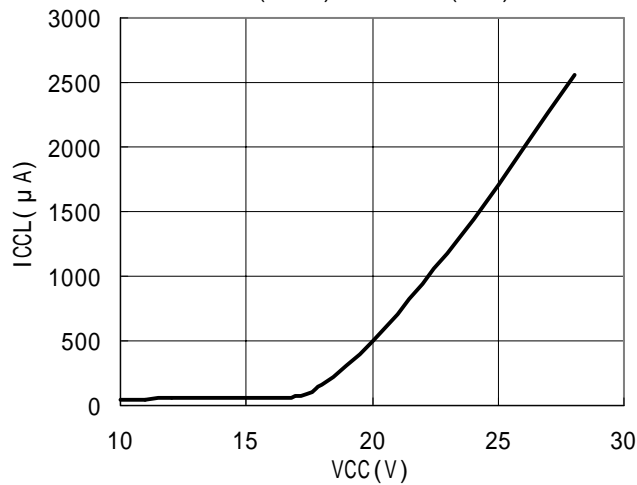
OFF時電源電流 (ICCOFF) - 電源電圧 (VCC) 特性



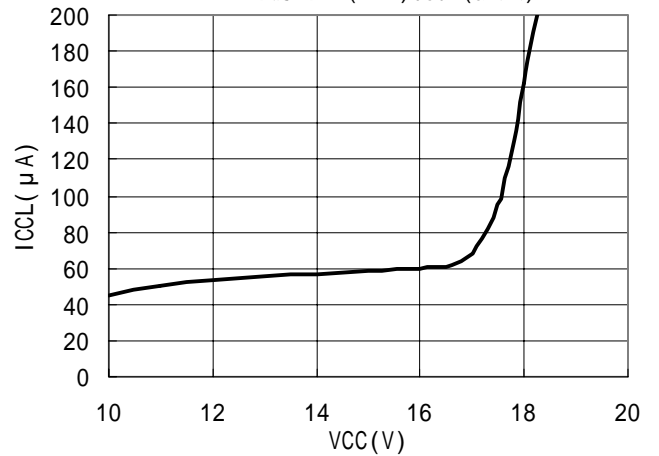
OFF時電源電流 (ICCOFF)
- 電源電圧 (VCC) 特性 (拡大)



遮断時電源電流 (ICCL) - 電源電圧 (VCC) 特性



遮断時電源電流 (ICCL)
- 電源電圧 (VCC) 特性 (拡大)



9. 各ブロックの動作説明

(1) 発振器部

内蔵コンデンサの充放電を用いた三角波発振器であり、発振周波数は R T 端子に接続される抵抗値で任意に設定できます(図 1)。発振電圧は、約 3V と 1V の間で繰り返され充電、放電の傾きはほぼ同じです(図 2)。発振周波数は、R T に接続する抵抗でこの傾きを変化させ任意に設定します。(R t 大 = 周波数低い、 R t 小 = 周波数高い)

Rt と固定発振周波数の関係は概略

$$f_0 = \frac{4880}{R_t + 1.4} \text{ [kHz]} \cdots \cdots (1)$$

$$R_t = \frac{4880}{f_0} - 1.4 \text{ [k]} \cdots \cdots (2)$$

ここで

f_0 : 固定周波数 [kHz]
R_t : タイミング抵抗 [k]

この発振器波形は端子が無いので、外部からは観測できません。

発振器の出力は P W M 比較器へ入力されます。

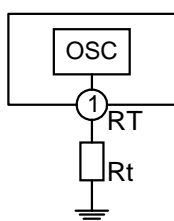


図 1

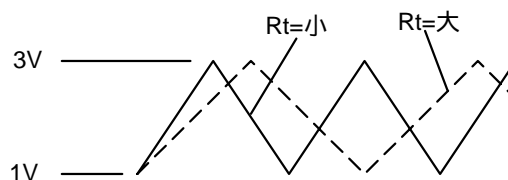


図 2

(2) P W M 比較器部

P W M 比較器は、図 3 の様に 4 つの入力を持っています。発振器出力に対し、 C S 端子電圧、 F B 端子電圧、 D T 電圧が比較される 3 入力のうち最も電圧の低いものが優先されます。 P W M 比較器の出力は、この電圧値が発振器出力波形より低い期間に H i g h , 高い期間に L o w となります(図 4 参照)。 P W M 比較器出力が L o w の期間に I C の O U T 端子が H i g h になります。

起動時には C S 端子電圧によりソフトスタートがかかり、出力パルスは徐々に広がって行きます。通常動作時には、

D T 電圧により設定された最大デューティサイクル(FA5510/14:46%、FA5511/15:70%)の範囲内で F B 端子電圧の条件によりパルス幅が決定され、出力電圧が安定化されます。

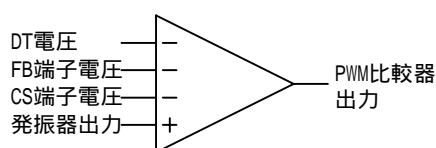


図 3

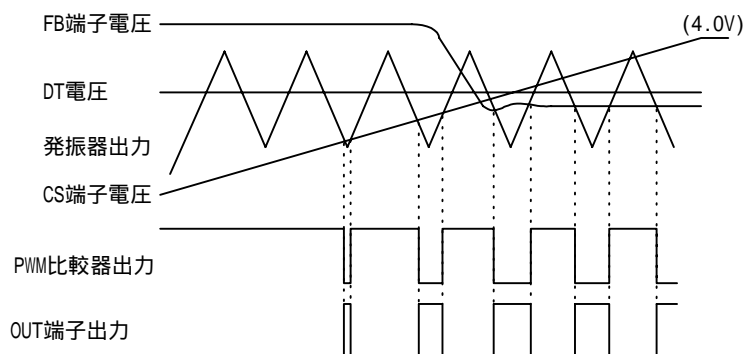


図 4

(3) CS 端子回路部

図5の様にCS端子には、コンデンサCsが接続されています。CS端子電圧は、このコンデンサCsの充電電圧によって変化します。

電源投入時には、定電流源(5.2μA)によってコンデンサCsの充電が開始され、それとともにCS端子電圧も図6の様に徐々に上昇して行きます。このCS端子電圧は、PWM比較器(入力された電圧の内、一番低い条件により出力する特性を持っています。)に接続されており、CS端子電圧が1.0VからVTHCSM(FA5510/14:1.92V、FA5511/15:2.4V)の間でソフトスタートがかかります。通常動作時には、CS端子電圧は内部ツェナーダイオードにより4.0Vにクランプされています。過負荷等により出力電圧が低下しFB電圧が3.5V以上になると、このクランプ電圧4.0Vは解除され、CS端子電圧は9.5Vまで上昇して行きます。また、CS端子には、ラッチ用コンパレータC2が接続されており、CS端子電圧が8.5V以上になると、コンパレータC2は反転し5V REF回路をOFF、出力を遮断します。CS端子にはコンパレータC2の他に、コンパレータC1が接続されているため、CS端子電圧を0.68V以下にすることにより、5V REF回路をOFFし出力を遮断することもできます。したがって、コンパレータC1はON/OFFコントロール用に使えます。

以上の様にCS端子は、その電圧値により電源のソフトスタート、過負荷時遮断、ON/OFFコントロールを行うことができます。

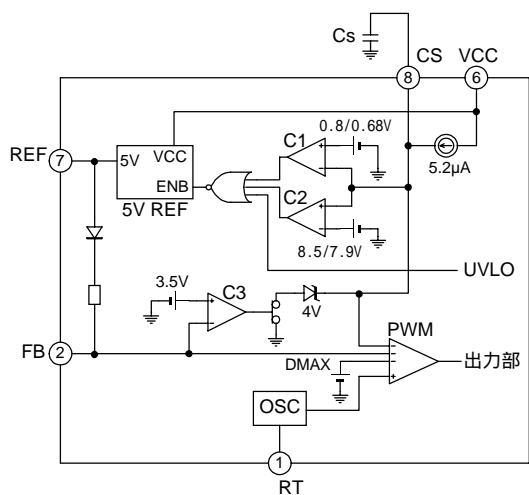


図5

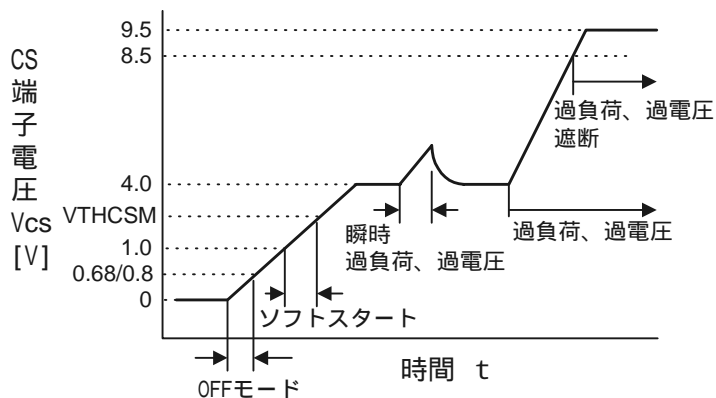


図6

以下に、CS端子の上記3つの主要機能について個別に動作説明します。

(i.) ソフトスタート機能

図7にソフトスタート回路部、図8にソフトスタート時におけるタイミングチャートを示します。CS端子には、コンデンサCsが接続されており、電源投入と同時に定電流源(5.2μA)によって充電が開始されます。この時、CS端子電圧は、タイミングチャートの通りコンデンサCsの充電によって、徐々に上昇して行きます。また、このCS端子電圧はIC内部にあるPWM比較器(入力された電圧の内、一番低い条件により出力する特性を持っています)に接続されており、タイミングチャートの通り、出力パルスは徐々に広がりソフトスタートがかかります。

ソフトスタート時間の目安として、起動時から出力パルス幅が30%まで広がる時間tsは、概略次式の様になります。

$$t_s = 310 C_s \text{ [ms]} \dots\dots\dots (3)$$

ここで Cs: ソフトスタートコンデンサ[μF]

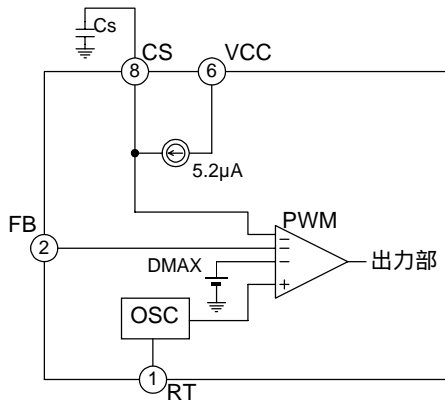


図 7

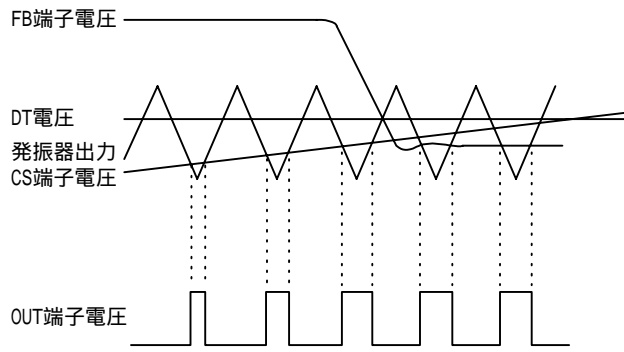


図 8

(ii.) 過負荷時遮断機能

図 9 に過負荷時遮断回路部、図 10 に過負荷状態における各部のタイミングチャートを示します。

過負荷および短絡等により出力電圧が低下すると、FB 端子電圧が上昇します。その電圧がコンパレータ C3 の基準電圧(3.5V)を超えると、コンパレータ C3 の出力は Low となり SW を OFF します。この時、通常動作時にツェナーダイオードにより、4.0V にクランプされていた CS 端子電圧は、クランプがはずれ定電流源(5.2µA)により再びコンデンサ Cs が充電され、CS 端子電圧が上昇します。この CS 端子電圧がコンパレータ C2 の基準電圧(8.5V)を超えると、コンパレータ C2 の出力は反転し、5V REF 回路を OFF します。従って、IC は OFF ラッチモードになり出力を遮断します。この時の IC の消費電流は 45µA (typ) (Vcc=10V) であり、この電流は起動抵抗をかいして供給する必要があります。この時、IC は出力 OFF (Lo 電圧) 状態になります。

過負荷時遮断動作のリセットは、電源電圧 Vcc を OFF スレッシュ電圧(9.0V)以下にするか、または CS 端子を強制的に 7.9V 以下に引下げることにより行われます。

動作状態から出力短絡し出力回路が OFF となるまでの時間 t_{OL} は、次式のようになります。

$$t_{OL} = 870C_s[\text{ms}] \cdot \dots \cdot (4)$$

ここで C_s : ソフトスタートコンデンサ [μF]

なお、過負荷時遮断機能を働かせたくない場合は、設計上のアドバイス (8) 項を参照下さい。

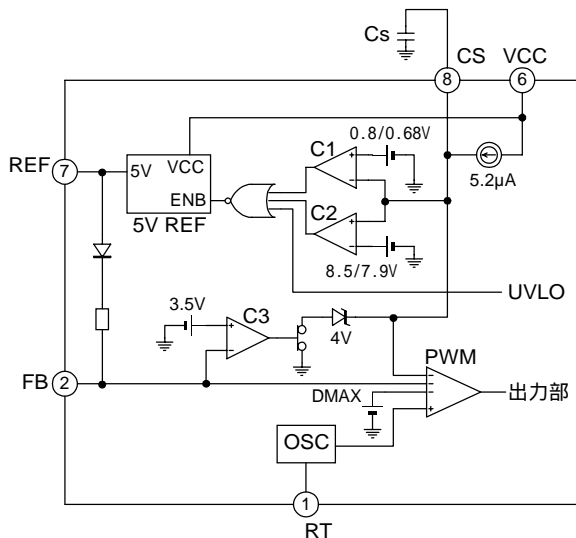


図 9

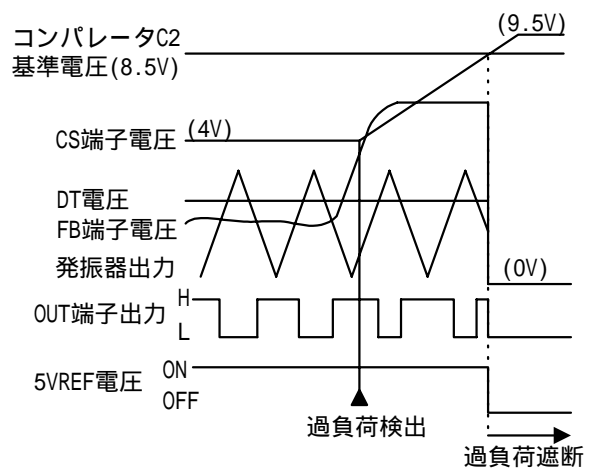


図 10

(iii.) ON/OFF 機能

本 IC は、CS 端子を利用して、外部からの信号により IC の ON/OFF コントロールが可能です。図 1 1 に ON/OFF 回路部を、図 1 2 にそのタイミングチャートを示します。

IC の動作を OFF する場合には、外部より CS 端子電圧を 0.68V (typ) 以下にすることで、コンパレータ C1 の出力は High となり 5V REF 回路を OFF、出力を遮断します。この時、IC は出力 OFF (Lo 電圧) 状態になります。この場合の IC の消費電流は $80\mu\text{A}$ (typ) ($V_{CC}=17\text{V}$) 必要であり起動抵抗をかいして供給する必要があります。

ON 動作をする場合には、CS 端子を開放し、CS 端子電圧が 0.8V (typ) を超えると、5V REF 回路を ON して自動的にソフトスタートがかかり、電源は再び動作を開始します。

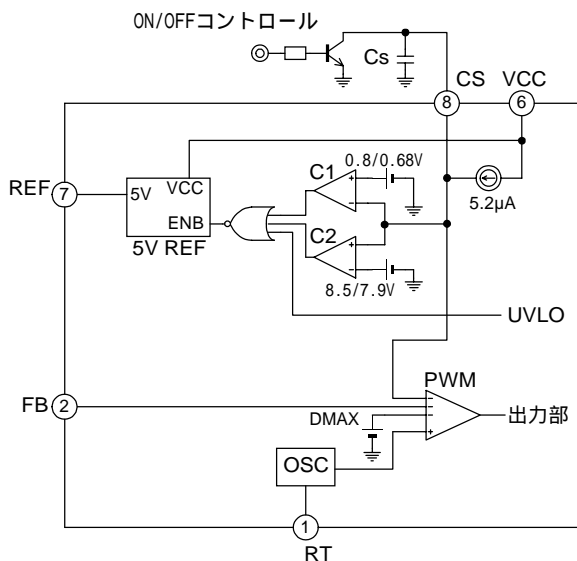


図 1 1

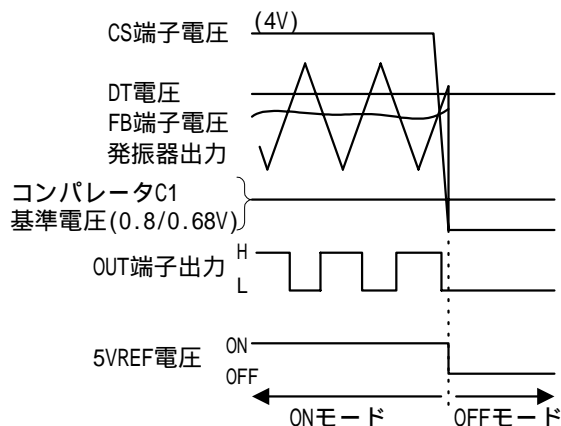


図 1 2

(4) 電流制限回路部

本回路は、主スイッチング MOSFET のパルス状のドレイン電流ピーク値を、パルスごとに検出するパルスバイパルス方式の過電流制限回路であり、図 1 3、図 1 4 の様に GND レベルに対し $+0.24\text{V}$ (FA5510/11)、 -0.17V (FA5514/15) の検出電圧を有しています。

MOSFET のドレイン電流は、この IC の IS 端子に、抵抗 R_s により電圧信号として入力されます。この検出電圧がコンパレータ C4 の基準電圧 $+0.24\text{V}$ (FA5510/11)、 -0.17V (FA5514/15) を超えると、コンパレータ C4 が動作し、フリップフロップ出力 Q を High にセットします。その瞬間、出力は OFF され電流を遮断します。このフリップフロップ出力 Q は、次のサイクルでリセットされ、再び出力は ON します。この動作が繰り返され過電流制限を行います。

なおノイズ等の影響により過電流制限回路が誤動作する場合は、図 1 3、図 1 4 の様に IS 端子-MOSFET 間に R、C フィルタを付けてください。(設計上のアドバイス (12) 項参照)

図 1 5 に過電流状態における各部のタイミングチャートを示します。

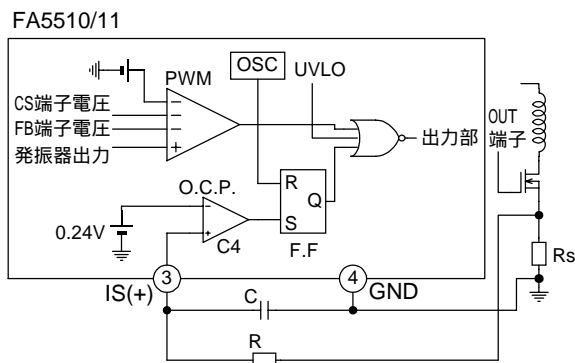


図 1 3

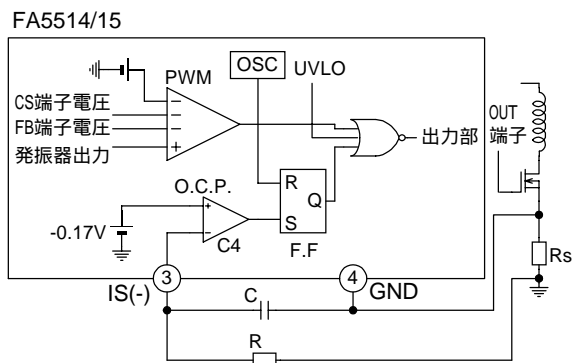


図 1 4

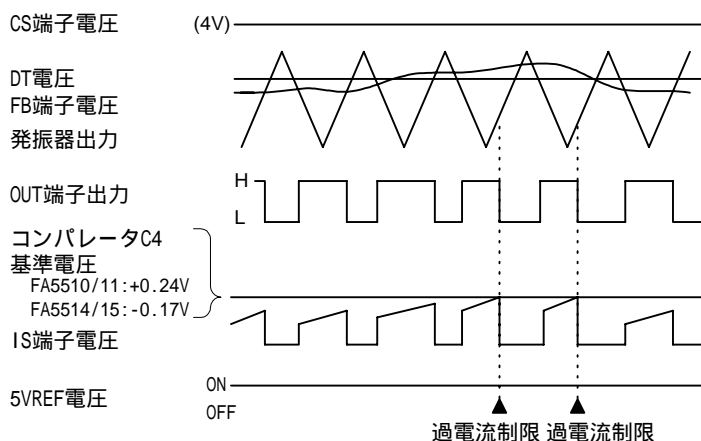


図 1 5

(5) Vcc 過電圧保護回路部

過電圧による破壊を防止するため、Vcc 過電圧保護回路を内蔵しています。図 1 6 に過電圧保護回路部を、図 1 7 に過電圧状態のタイミングチャートを示します。

過電圧の検出は電源電圧 Vcc が上昇し、31.8V 以上 ($I_{cc}=14\text{mA}$) になると、内蔵の ZD に電流が流れ、コンパレータ C5 の出力が High になり定電流源 (0.95mA) で C S 端子電圧が上昇します。この電圧が 8.5V を超えると、コンパレータ C2 の出力は High となり 5V REF 回路を OFF します。これにより、IC は OFF ラッチモードになり、IC の出力は OFF (Lo 電圧) 状態になります。この時 IC の消費電流は $45\mu\text{A}$ (typ) ($V_{cc}=10\text{V}$) であり、この電流は起動抵抗をかいして供給する必要があります。

過電圧遮断動作のリセットは、電源電圧を 9.0V 以下にするか、または C S 端子を強制的 7.9V 以下に引下げることにより行われます。

(任意の電圧で Vcc 過電圧での遮断を行いたい場合は、設計上のアドバイス (5) 項参照)

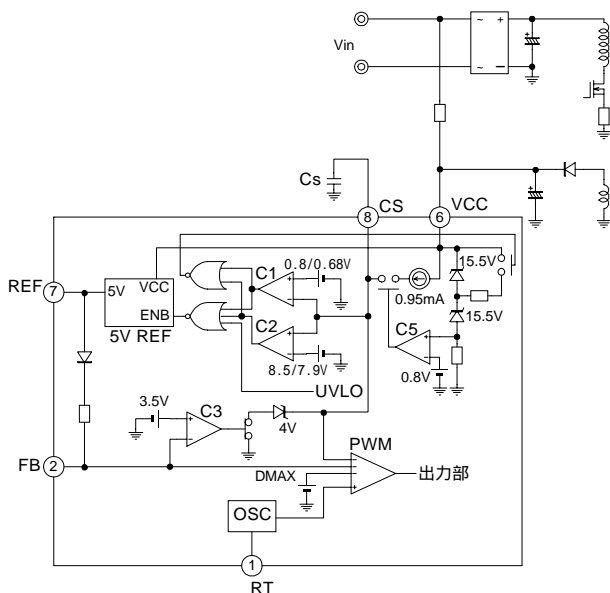


図 1 6

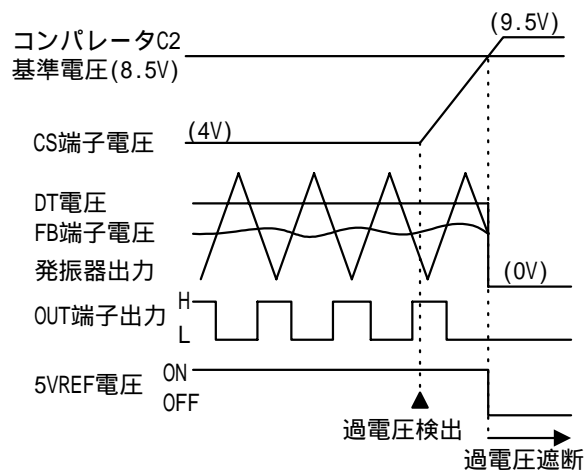


図 1 7

(6) 低電圧誤動作防止回路部 (U.V.L.O)

電源電圧低下時の回路誤動作を防止するため、低電圧誤動作防止回路を内蔵しています。電源電圧 0V から上昇していくと、Vcc=16.5V(typ)で動作を開始します。電源電圧下降時には、Vcc=9.0V(typ)で出力を遮断します。低電圧誤動作防止回路が動作すると、OUT 端子及びCS 端子は Low レベルになりリセットされます。

(7) 出力部

出力部はプッシュプル構成になっており、MOSFET を直結できます。OUT 端子の出力ピーク電流は、絶対最大定格で $\pm 1.5A$ です。ただし IC の特性上、実際に流れる出力ピーク電流は、使用する MOSFET、MOSFET のゲート端子と OUT 端子間の抵抗、電源電圧、温度条件などに依存し、電源電圧が低い場合や温度が高い場合には、絶対最大定格である $\pm 1.5A$ まで流れないことがあります。

また出力電流により出力回路部では損失が発生します。IC の動作電流により発生する損失と合わせた全損失が、IC の定格を超えないように、実際に使用される回路にて充分確認を行ってください。(損失については、設計のアドバイス(16)項参照)

低電圧誤動作防止回路により回路動作が停止すると、OUT 端子の出力は Low レベルになり MOSFET は遮断状態になります。

10. 設計上のアドバイス

(1) 起動回路の決め方

本 IC は CMOS プロセスの採用により IC の消費電流が小さいため、従来のバイポーラタイプの IC に比べ起動抵抗を大きくすることが可能です。この起動抵抗の値を決定する際には、

- (a) 電源投入時に IC を起動させる。
- (b) ラッチ動作時の IC 消費電流を供給し、ラッチ状態を維持する。
- (c) オンオフ機能でのオフ時に IC の消費電流を供給し、オフ状態を維持する。

の 3 つの条件を満足する必要があります。ただしこれは、本 IC を使用するための最低限の条件であり、実際にはセットに要求される起動時間もあわせて、決定することが必要になります。

(i.) 整流前 (AC ライン) に起動抵抗を接続する

図 18 のように、起動抵抗を整流前 (AC ライン) に接続する場合、起動抵抗にかかる電圧は

AC 入力電圧の半波整流波形になります。このとき起動抵抗 R1 は、以下の 3 つの関係式を満足する必要があります。ただし、温特等を考慮すると R1 は小さめを選定してください。

(a) U V L O のオンスレッシュ電圧 17.5V(max) でスタートアップ電流 30 μA を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} \quad 17.5}{0.03} \quad (\text{起動の条件}) \dots\dots\dots (5)$$

(b) ラッチ動作時の IC 消費電流 80 μA(max), (Vcc=10V) を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} \quad 10}{0.08} \quad (\text{ラッチの条件}) \dots\dots\dots (6)$$

(c) オンオフ機能でのオフ時に IC の消費電流 200 μA(max), (Vcc=17V) を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} \quad 17}{0.2} \quad (\text{オンオフの条件}) \dots\dots\dots (7)$$

ここで

R1 : 起動抵抗 [k] Vac : AC 入力電圧実効値 [V]

なお、ラッチとオンオフのどちらの機能も使用しない場合は、(5) 式のみ満足すれば良いことになります。

またこの方式はラッチが動作した場合、AC 入力を遮断することで起動抵抗から IC への電流供給がなくなり、ごく短時間でラッチのリセットが可能になります。

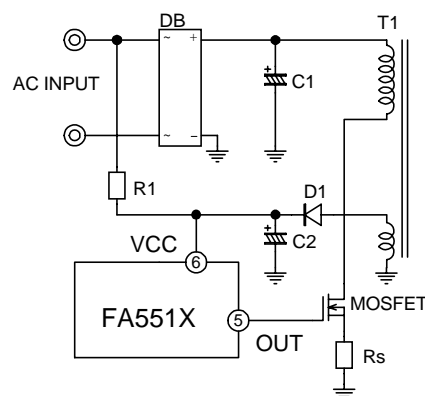


図 18

(ii.) 整流後 (DC ライン) に起動抵抗を接続する

図 19 のように、起動抵抗を整流後 (DC ライン) に接続する場合、起動抵抗にかかる電圧は AC 入力電圧のピーク値になります。このとき起動抵抗 R1 は、以下の 3 つの関係式を満足する必要があります。ただし、温特等を考慮すると R1 は小さめを選定してください。

(a) UVLO のオンスレッシュ電圧 17.5V(max) でスタートアップ電流 30 μA を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} - 17.5}{0.03} \quad (\text{起動の条件}) \dots\dots (8)$$

(b) 遮断時又は OFF 時の IC 消費電流 80 μA(max), (Vcc=10V) を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} - 10}{0.08} \quad (\text{ラッチの条件}) \dots\dots (9)$$

(c) オンオフ機能でのオフ時に IC の消費電流 200 μA(max), (Vcc=17V) を供給するためには

$$R1 < \frac{\sqrt{2} \times V_{ac} - 17}{0.2} \quad (\text{オンオフの条件}) \dots\dots (10)$$

ここで

R1 : 起動抵抗 [k] Vac : AC 入力電圧実効値 [V]

なお、ラッチとオンオフのどちらの機能も使用しない場合は、(8) 式のみ満足すれば良いことになります。

またこの方式はラッチが動作した場合、AC 入力を遮断しても主回路の平滑コンデンサ C1 から起動抵抗を通して IC へ電流が供給されるため、ラッチがリセットされるまでに時間がかかります。

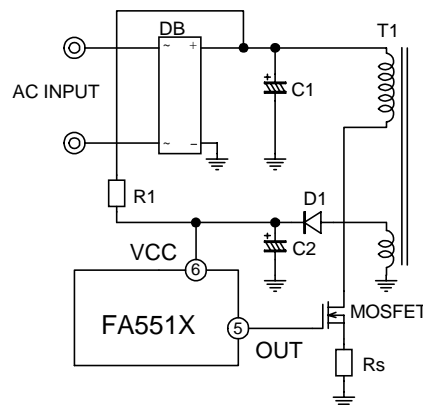


図 19

(2) Vcc のコンデンサの決め方

電源を適切に起動させるには、VCC 端子に接続されるコンデンサには一定の値が必要です。

図 20 に適切な値のコンデンサが接続された場合の起動時の Vcc 電圧を示します。

入力の電源が投入されると、VCC 端子に接続されたコンデンサは起動抵抗により充電され電圧が上昇します。この時 IC はスタンバイ状態であり、ほとんど電流を消費しません。(Icc < 2 μA)

その後、Vcc が UVLO のオンスレッシュ電圧に達すると、IC は動作を開始します。

IC が動作を開始し出力が出はじめると、補助巻線からの電圧で IC は動作しますが、起動時には補助巻線の電圧が立ち上るのに時間がかかり、その間 Vcc は低下します。

この時に Vcc が UVLO のオフスレッシュ電圧まで低下しないように、Vcc のコンデンサを決定してください。

Vcc のコンデンサが小さすぎると、補助巻線の電圧が立ち上る前に Vcc が UVLO のオフスレッシュ電圧まで低下します。この場合 Vcc は UVLO のスレッシュ電圧の間で上下を繰り返す、電源は起動できなくなります。(図 21)

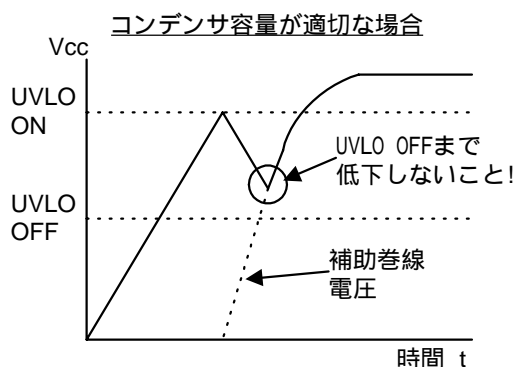


図 2 0

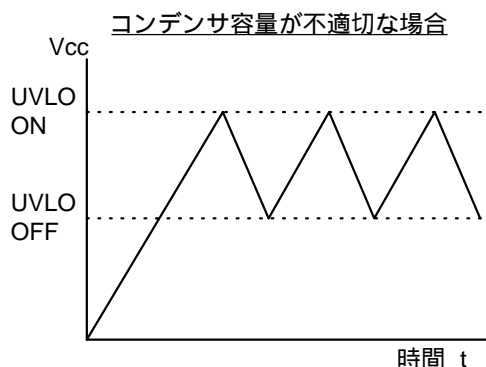


図 2 1

(3) 起動時間

図 2 2 の回路の場合 (R1 は起動抵抗) 電源を投入後 IC が起動するまでの起動時間は、概略次の式で求められます。

$$t_{\text{start-up}} = -C2 \times R1 \times \ln \left(1 - \frac{16.5}{V1} \right) \dots \dots \dots (11)$$

ここで、

R1: 起動抵抗 [Ω]、C2: VCC-GND 間コンデンサ [F]、Vac: AC 入力電圧実効値 [V]、

$$V1 = \begin{cases} \frac{\sqrt{2} \times Vac}{\pi} \dots (\text{起動抵抗が整流前の場合}) \\ \sqrt{2} \times Vac \dots (\text{起動抵抗が整流後の場合}) \end{cases}$$

起動時間を短くするには、C2 または R1 の値を小さくする必要があります。しかし起動後に電源の負荷が急変した場合に Vcc を保持する必要などから、C2 をあまり小さくすることができない場合があります。すると起動時間を短くするには、R1 を小さくする必要がありますが、起動抵抗の損失が増加します。このような場合に起動抵抗の損失を増加させずに、起動時間を短くするための方法として図 2 3 があります。C2 の容量を小さくし起動時間を早め、起動後は C3 より電力が供給され、保持時間を長く設定することができます。

ただし図 2 3 の場合でも、起動時間は式 (11) で決まります。

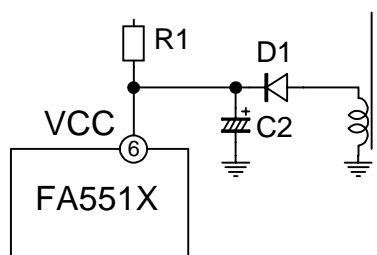


図 2 2

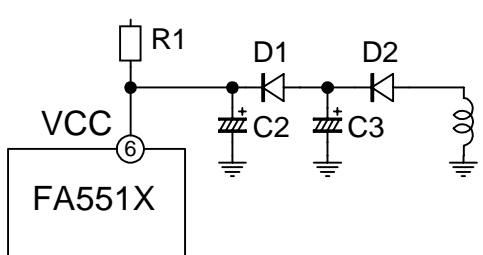


図 2 3

(4) ソフトスタート / OFF ラッチディレイ時間の独立設定

ソフトスタート時間と、OFF ラッチディレイ時間を独立に設定したい場合、図 2 4 の回路を用います。この場合、ソフトスタート時間はコンデンサ Cs により設定し、OFF ラッチディレイ時間はコンデンサ CL により設定します。

過負荷時遮断機能および過電圧遮断機能により、CS 端子電圧が 5V 付近まで上昇すると、ツェナーダイオード Zn が導通しコンデンサ CL が充電されます。従って、OFF ラッチディレイ時間はコンデンサ CL によって長くすることができます。

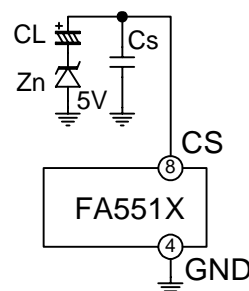


図 2 4

(5) CS 端子を利用した、過電圧保護のかけ方

(i.) 二次側からの信号でラッチをかける方法

図 2 5 に二次側からの信号で過電圧保護のラッチをかける方法の回路図を示します。

受光用フォトカプラは、CS 端子 Vcc 端子間に接続します。出力電圧が過電圧状態になると、この受光用フォトカプラが ON 状態となり、抵抗 R2 をかいして CS 端子電圧が上昇します。この CS 端子電圧がコンパレータ C2 の基準電圧(8.5V)を超えると、コンパレータ C2 の出力は High となり 5V REF 回路を OFF します。したがって、IC は OFF ラッチモードになり出力を遮断します。この時の IC の消費電流は、45 μ A (typ) (Vcc=10V) であり、この電流は起動抵抗 R1 をかいして供給する必要があります。

過電圧保護のリセットは、電源電圧 Vcc を 9V 以下にするか、または CS 端子を強制的に 7.9V 以下に引下げるにより行われます。

通常動作時、CS 端子はシンク最大電流 45 μ A の 4V ツェナーダイオードによってクランプされています。したがって、CS 端子電圧を 8.5V 以上に引上げるには、フォトカプラより 45 μ A 以上の電流供給が必要です。

また、CS 端子に流入する電流は 1mA 以下に設定してください。

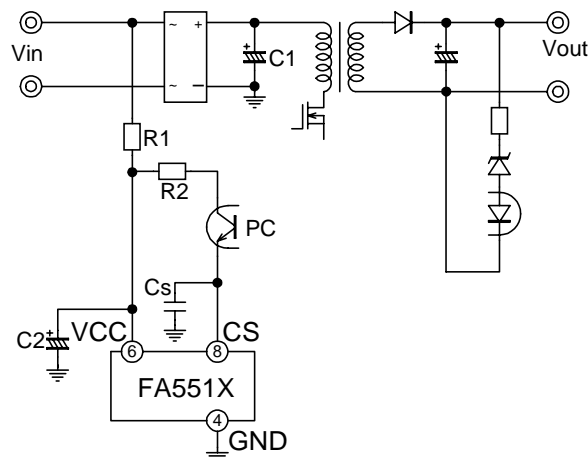


図 2 5

(ii.) Vcc を ZD で任意に設定する方法

過電圧保護等の目的で、IC 外部から強制的に CS 端子電圧を上昇させて内部のコンパレータ C2 の基準電圧 (8.5V) を超えると、IC はラッチモードになり出力を遮断します。図 2 6 のように Vcc と CS 端子間に ZD と抵抗を接続して下さい。Vcc の電圧が約 ZD+8.5V で過電圧遮断されます。

なお遮断後も Vcc が高く保持され、CS 端子に電流が流入する場合には、この電流を 1mA 以下に設定してください。

また、CS 端子接続のツェナーダイオードのツェナー電圧は低電圧誤動作防止回路の UVLO の ON スレッシュ電圧以上のものをご使用下さい。この電圧以下では起動できません。

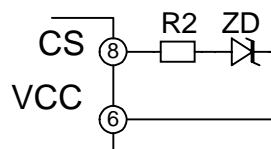


図 2 6

CS 端子を利用して任意の Vcc 電圧でラッチモード遮断を行う別な方法に図 2 7 の回路があります。この回路の場合、Vcc の電圧はおおよそ ZD の電圧で過電圧遮断されます。

この回路の場合も ZD は低電圧誤動作防止回路の UVLO の ON スレッシュ電圧以上のものをご使用下さい。

また CS 端子に流入する電流は、1mA 以下に設定してください。

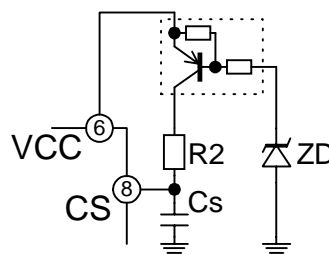


図 2 7

(6) フィードバック端子回路部について

図 2 8 にフィードバック信号を、FB 端子に入力するための接続例を示します。

電源の動作が不安定になる場合は、フィードバックのゲインを下げるため R3, C4 を図 2 8 の様に接続し、R3 を数十 k , C4 を数千 pF ~ 1 μ F 程度に設定して下さい。

また FB 端子にノイズが加わりると、出力パルスが飛んだり、細いひげ状のパルスが混じる場合があります。

このような場合には、FB 端子に加わるノイズを除去することを目的にさらに図 2 9 のように C5 を追加して下さい。C5 の容量は C4 の 1/10 以下を目安にしてください。さらにノイズ除去が目的ですので、C5 は極力 IC の FB 端子・GND 端子に近い場所に配置して下さい。

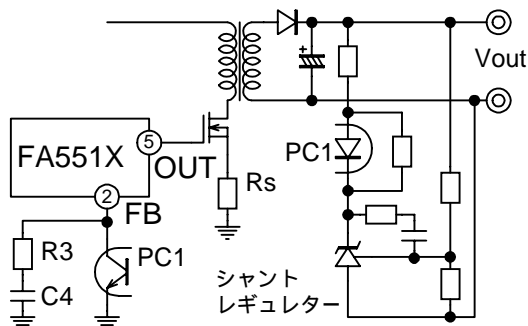


図 2 8

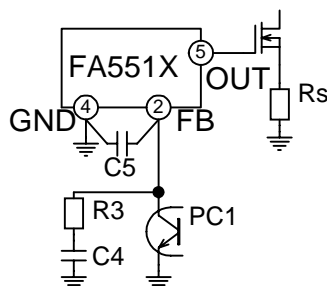


図 2 9

(7) 1 次側での簡易定電圧制御方法

フライバック方式の電源の場合、出力電圧と補助巻線の電圧はトランスの巻数にほぼ比例します。

この特性を利用し、図 3 0 の回路のように接続することで、補助巻線の電圧を検出し、出力電圧を簡易的に定電圧化することが可能です。

ただしこの方法は簡易的な出力電圧の制御のため、出力電圧の精度やレギュレーションはあまり良くありません。

なお、出力のパルス幅を完全に 0% まで絞るためには、FB 端子電圧が 0.9V 以下まで低下することが必要であり、FB 端子のソース電流との関係から R5 は 1k 以下に設定して下さい。

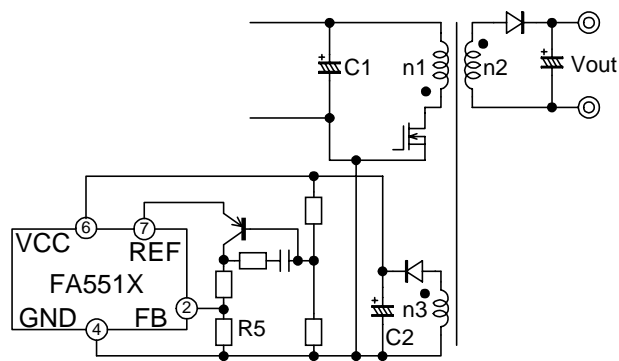


図 3 0

(8) 過負荷時遮断機能を使用しない場合

図 3 1 に示すように、FB 端子と GND の間に 10k の抵抗 R6 を接続して下さい。これにより FB 端子は過負荷時に遮断スレッシュ電圧に到達しなくなり、OFF ラッチモードには入り込みません。

なお抵抗 R6 には、精度が $\pm 5\%$ かこれよりも良いものを使用して下さい。

この場合でも、過電圧遮断機能は使用できます。

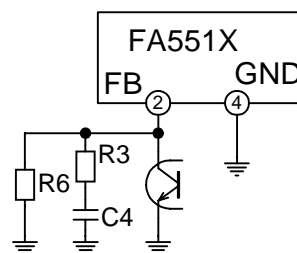


図 3 1

(9) 過電流制限の極性と特徴について

FA5510/11 と FA5514/15 は、過電流検出 (IS 端子、3 番ピン) の過電流制限の極性がそれぞれプラス検出とマイナス検出になっています。プラス検出とマイナス検出の特徴を下記にまとめますので、使用する回路にあわせて選択してください。(各ブロックの動作説明 (4) 項参照)

プラス検出 (FA5510/11)	マイナス検出 (FA5514/15)
<ul style="list-style-type: none"> ・主回路と IC 周辺の GND が共通化でき配線の引回しが容易 ・過負荷を検出する出力電流値の、入力電圧に対する補正が容易 	<ul style="list-style-type: none"> ・MOSFET 駆動電流が、電流検出抵抗に流れず、過電流検出がこの電流の影響を受けにくい ・フライバック方式の電源の場合、出力垂下特性の補正が容易

(10) 過負荷検出電流の補正 (FA5510/11 のみ)

電源出力が過負荷状態になると、IC の過電流制限機能により出力が制限され、過負荷時遮断機能により IC は停止します。

このとき過負荷となる時の出力電流値が、入力電圧により変化し、入力電圧が高いほど過負荷検出電流値が大きくなる場合があります。

この現象が問題となる場合には、図 3 2 に示すように、電流検出抵抗 R_s と IS(+) 端子の間には抵抗 R_8 を接続し、補正用の抵抗 R_7 を追加します。抵抗値の目安としては、 R_8 が数 100、 R_7 が数 100K ~ 数 Meg です。

なお補正により、入力電圧が低い所でも過負荷となる電流は若干低下しますので、ご注意ください。

この場合補正が可能な IC は、過電流検出がプラス極性の FA5510/11 のみです。

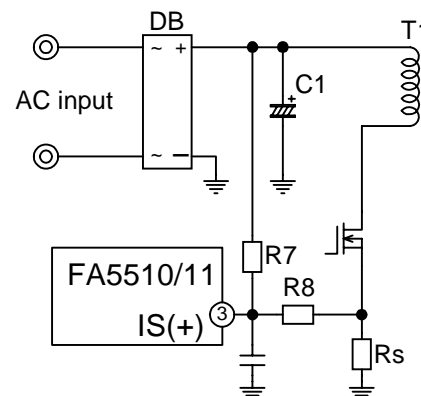


図 3 2

(11) 垂下特性の補正 (FA5514/15 のみ)

フライバック方式の電源で、過負荷時遮断機能を使用しない場合でも、IC の過電流制限機能により、過負荷時の出力電力は制限されます。しかし、制限されるのが出力電力であるため、過負荷の場合図 33 の補正なしの様に、電圧は低下しながら電流が増加する特性を示します。

これを保護等の目的で、図 33 の補正ありの特性の様な出力特性とすることが可能です。

方法は図 34 のように、抵抗 R_9 、 R_{10} を追加し VCC 端子の電圧で過電流制限に補正をかけます。

なお、この抵抗は VCC 端子に接続されるため、あまり小さい値を使用すると、起動時に VCC 電圧が上昇せず、起動できない場合があります。このような場合には、図 3 5 のように接続して下さい。

この方法は、過電流検出の極性がマイナスである FA5514/15 のみ可能です。

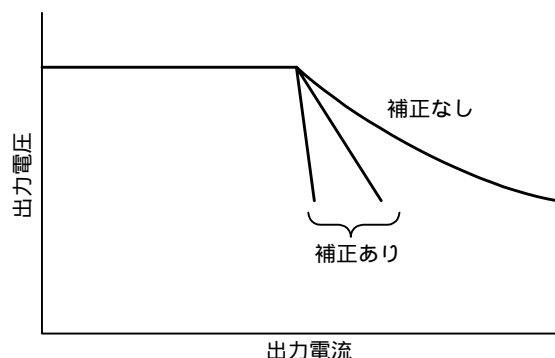


図 3 3

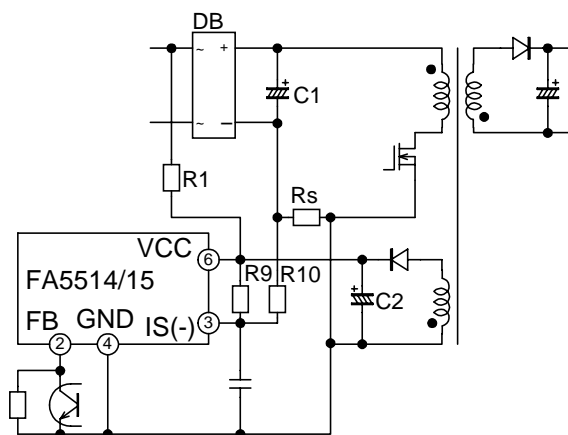


図 3 4

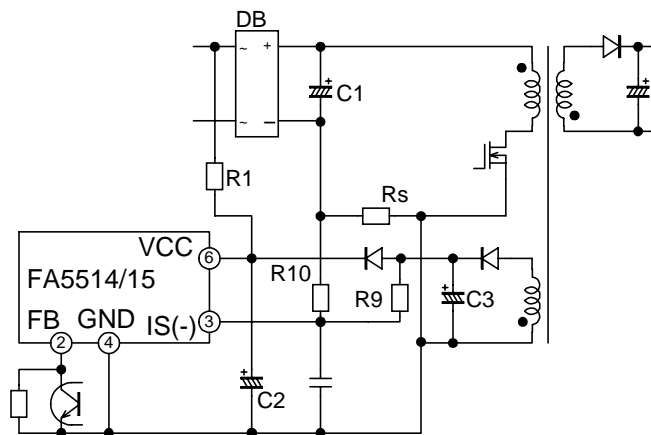


図 3 5

(12) ノイズ誤動作防止

本 IC はアナログ IC であり、各端子にノイズが印加されると誤動作の原因になります。誤動作が見られる場合には下記を参照し、電源セットで充分確認のうえ使用してください。

過電流検出用の IS 端子は、MOSFET の電流を電圧変換して検出しています。スイッチングには、トランス、MOSFET 等の C 成分およびパターン等の L 成分が影響し、ノイズを発生します。このスイッチングノイズにより誤動作が起これる場合は、IS 端子には図 1 3、図 1 4 の様に、R,C フィルターを挿入してください。またこのコンデンサはノイズ除去が目的ですので、なるべく IC の近くに配置してください。

各部の基準電圧となる VREF 端子には、ノイズ防止用のコンデンサ(0.1 μ F 以上)を接続して下さい。

FB 端子にノイズが加わると誤パルスの原因となる場合があります。この場合は「(6)フィードバック端子回路部について」を参照してください。

VCC 端子には、MOSFET を駆動する瞬間に大電流が流れるため、比較的大きなノイズが発生しやすくなります。このノイズが極端に大きいと、IC の誤動作の原因になる可能性があります。またノイズにより Vcc が UVLO のオフスレッシュ電圧よりも低下すると、IC が停止する可能性も考えられます。VCC 端子に発生するノイズがなるべく小さくなるよう、VCC-GND 間に接続されるコンデンサはその容量や特性に十分気をつけてください。目安としては、発生するノイズの幅は 0.5 μ s 以下、電圧が \pm 0.6V 以下となるようにしてください。

(13) 端子の負電位による誤動作防止

IC の各端子のに大きなマイナス電圧が印加されると、IC 内部の寄生素子が動作し、誤動作の原因になる場合があります。各端子に加わる電圧は、-0.3V 以下にならない様にご注意ください。

特に OUT 端子の場合、MOSFET がターンオフした後に発生する電圧の振動が、MOSFET の寄生容量を通して OUT 端子に印加され、OUT 端子にマイナス電圧が加わる場合があります。この電圧が -0.3V 以下となる場合には、図 36 に示すように OUT 端子と GND の間にショットキダイオードを追加してください。

OUT 端子に加わる電圧をショットキダイオードの順方向電圧で抑えることが可能です。

この場合ショットキダイオードには、順方向電圧の低いものを使用してください。

他の端子の場合も同様の考え方で、電圧が -0.3V 以下にならないようご注意ください。

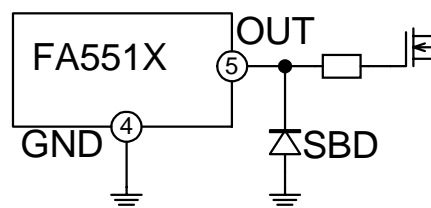


図 3 6

(14)ゲート回路構成について

駆動する MOSFET のゲート端子と IC の OUT 端子の間には、スイッチングスピードの調整、ゲート端子の振動防止などの目的で一般的には抵抗を挿入します。

このとき MOSFET をオンする時とオフする時の駆動電流を独立して決定したい場合があります。

この場合には、MOSFET のゲート端子と IC の OUT 端子の間を図 37 のように接続してください。

この図では、オンする時には $Rg1 + Rg2$ で電流が制限され、オフするときには $Rg1$ のみで電流が制限されます。

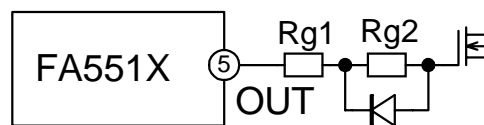


図 3 7

(15)VCC 端子による過電圧保護について

VCC 端子には ZD による過電圧保護回路を内蔵しています。(ブロック動作説明の(5)項参照)

この回路を動作させるためには、この ZD に 14mA 程度の電流を流します。この時の Vcc 電圧は約 32V となります。この回路が動作しても VCC 端子に高い電圧が印加されたままですと、電流を流し続けます。この場合、IC 全損失を越えないようにして下さい。

又、この ZD 電流が動作電流の 14mA 以下の場合、過電圧保護回路が動作せず、Vcc=32V 以下となり回路保護の役目を果たします。

(16)損失計算

IC を定格内で使用するには、IC の損失を求めることも必要になってきます。

しかし IC の損失は直接測定しにくいいため、ここでは計算で概略を求める例を記載します。

(i.) 概略計算例 1

電源電圧 Vcc、IC の消費電流 Iccop、使用する MOSFET のゲート入力電荷量 Qg、スイッチング周波数 fsw とすると IC の全損失 Pd は

$$Pd = Vcc \times (Iccop + Qg \times fsw) \dots \dots \dots (12)$$

この計算は概略の値を求めるもので、この計算で得られる Pd は実際の損失よりも大きめの値になります。

ただし、温特等の条件がありますので、全条件範囲で充分検証して下さい。

例) Vcc=18V の場合、スペックより Iccop=2.5mA(max)であり、Qg=80nC、fsw=100kHz とすると

$$Pd = 18V \times (2.5mA + 80nC \times 100kHz) \\ 189mW$$

(ii.) 概略計算例 2

IC の損失は、制御回路部分の動作による損失と、MOSFET を駆動する際に出力回路部分で発生する損失があります。

制御回路部

IC の制御回路部分の動作による損失は、電源電圧と IC の消費電流できまり、電源電圧 Vcc、IC の消費電流 Iccop とすると、制御回路部での損失 Pop は

$$Pop = Vcc \times Iccop \dots \dots \dots (13)$$

例) Vcc=18V の場合、スペックより Iccop=1.5mA(typ)であり、標準的な IC の損失は、

$$Pop = 18V \times 1.5mA = 27mW$$

出力回路部

この IC の出力回路部は、MOSFET によるプッシュプル回路で構成され、この出力回路を構成する MOSFET のオン抵抗をそれぞれ R_{on} 、 R_{off} とすると、スペックに記載された出力部の特性より $V_{cc}=18V$ 、 $T_j=25$ の場合

$$R_{on}=15 \text{ (typ)}、R_{off}=7 \text{ (typ)}$$

と考えることができます。

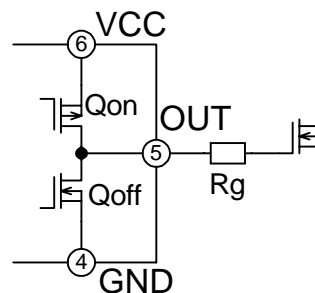


図 3 8

そこで、使用する MOSFET のゲート入力電荷量を Q_g 、スイッチング周波数を f_{sw} 、電源電圧を V_{cc} 、ゲート抵抗を R_g とすると、IC の出力回路部で発生する損失は、

$$P_{dr} = \frac{1}{2} \times V_{cc} \times Q_g \times f_{sw} \times \left(\frac{R_{on}}{R_g + R_{on}} + \frac{R_{off}}{R_g + R_{off}} \right) \dots \dots \dots (14)$$

で求められます。

なお図 3 9 のように、オンとオフでゲート抵抗が異なる場合には

$$P_{dr} = \frac{1}{2} \times V_{cc} \times Q_g \times f_{sw} \times \left(\frac{R_{on}}{R_{g1} + R_{g2} + R_{on}} + \frac{R_{off}}{R_{g1} + R_{off}} \right) \dots \dots \dots (15)$$

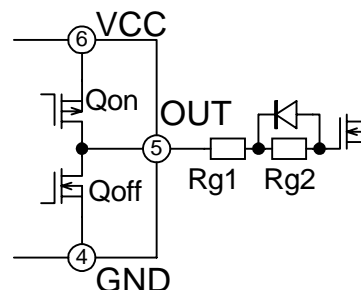


図 3 9

例) $V_{cc}=18V$ 、 $Q_g=80nC$ 、 $f_{sw}=100kHz$ 、 $R_g=10$ とすると、標準的な IC の場合

$$P_{dr} = \frac{1}{2} \times 18V \times 80nC \times 100kHz \times \left(\frac{15\Omega}{10\Omega + 15\Omega} + \frac{7\Omega}{10\Omega + 7\Omega} \right) \\ = 72.8mW$$

全損失

IC の全損失 P_d は、先に求めた制御回路部の損失 P_{op} と出力回路部の損失 P_{dr} の合計であり、

$$P_d = P_{op} + P_{dr} \dots \dots \dots (16)$$

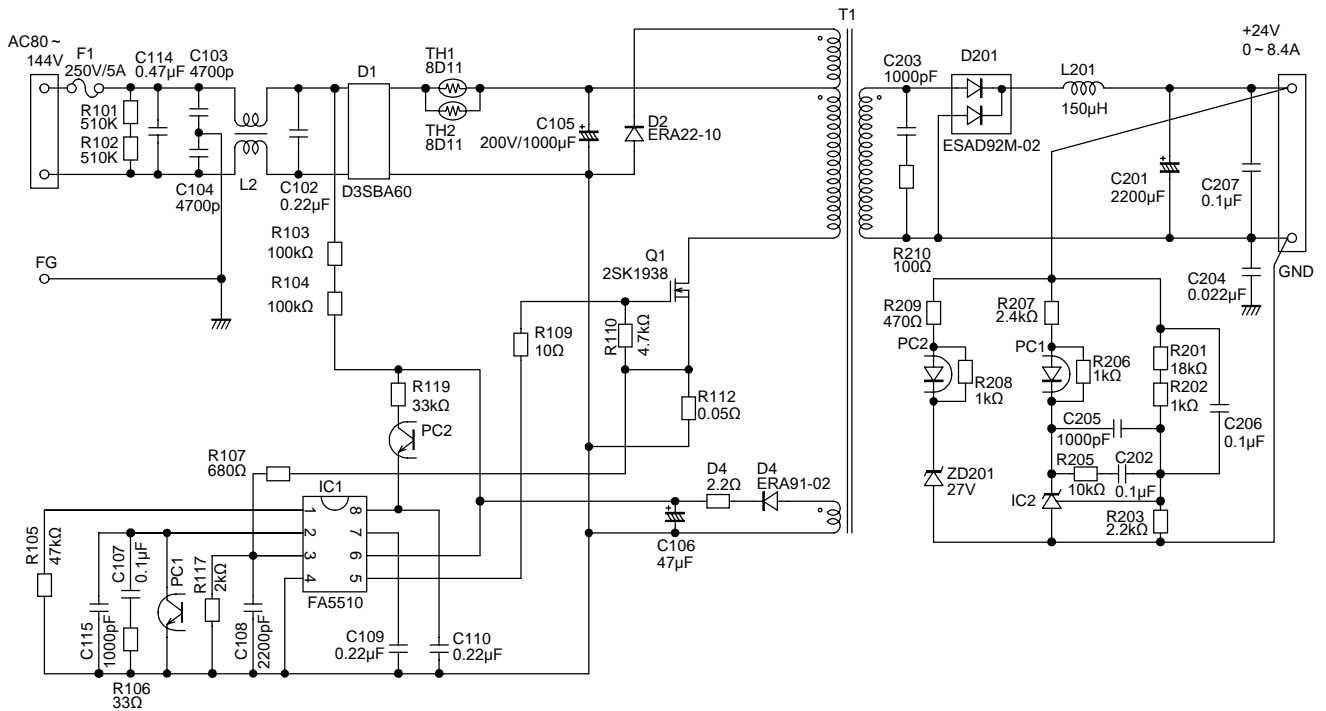
となります。

例) 、 で使用した条件で、標準的な IC の損失は、

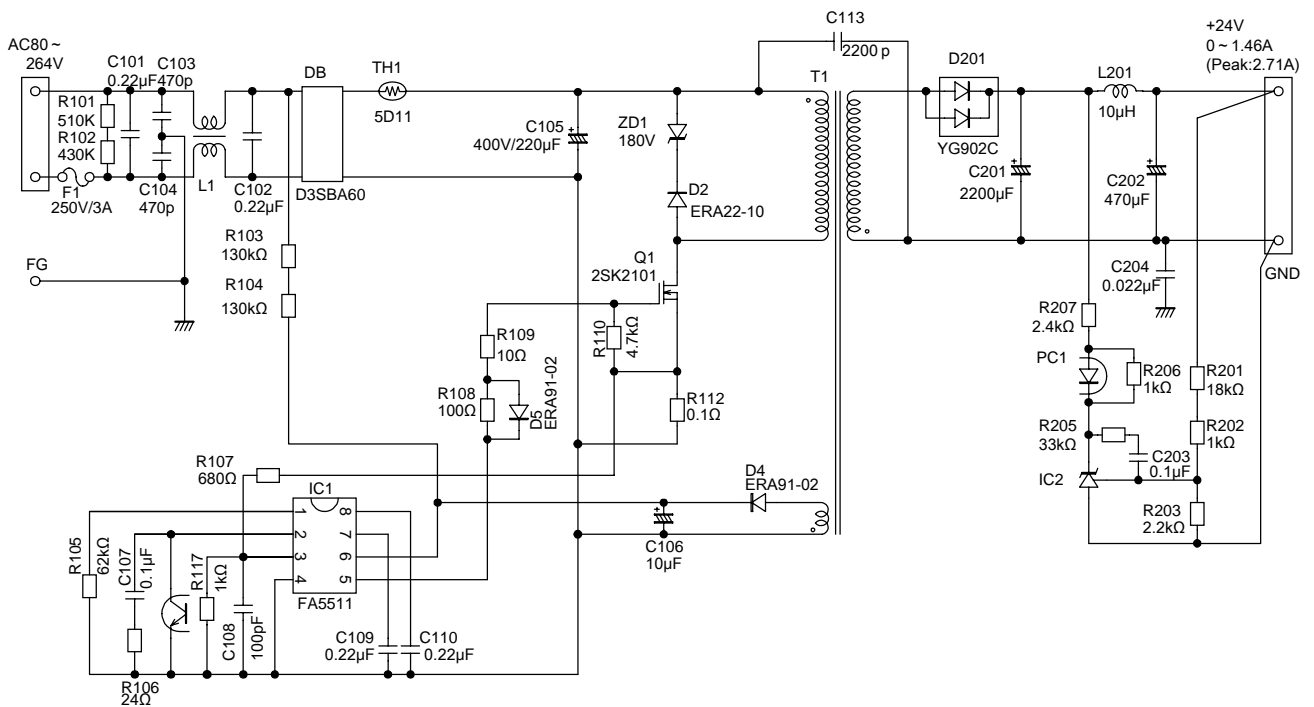
$$P_d = P_{op} + P_{dr} = 27mW + 72.8mW = 99.8mW$$

11. 応用回路例

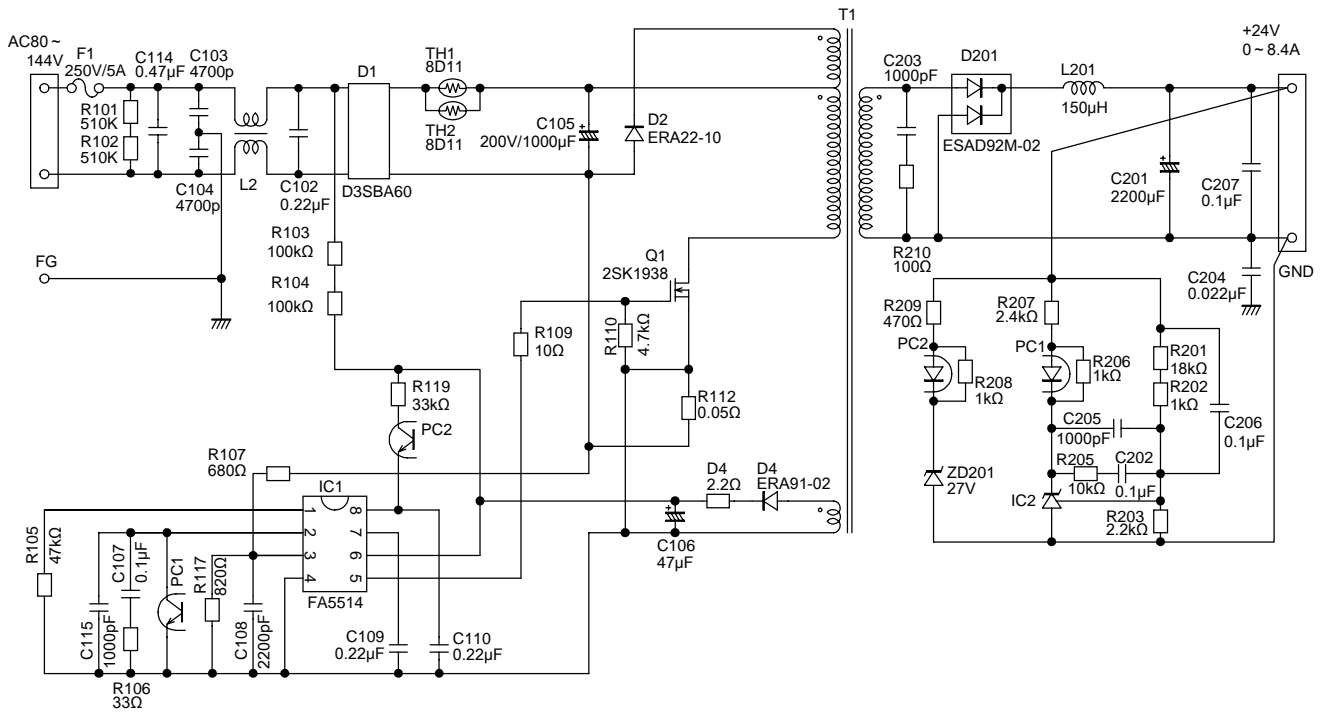
(1) FA5510



(2) FA5511



(3) FA5514



(4) FA5515

