

低入力オフセット電圧 C-MOS オペアンプ

概要

NJU7061/62/64 は、低入力オフセット電圧を実現した1回路、2回路及び4回路入りのC-MOS オペアンプです。

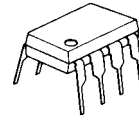
低入力オフセット電圧(2mV max)及び低入力バイアス電流(1pA typ)により、グランド電位近辺の微小信号を増幅することができます。

また、動作電圧は3V (min)と低電圧駆動が可能で、出力は電源電圧範囲内でフルスイングが可能です。

さらに、消費電流は150µA(typ)/1回路と低く、特にバッテリー駆動の各種機器に幅広く応用することができます。

本製品はNJU7021/22/24 にトリミングを施したものです。

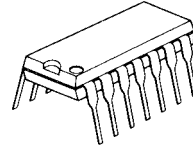
外形



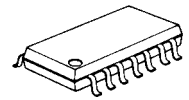
NJU7061D
NJU7062D



NJU7061M
NJU7062M



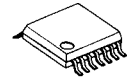
NJU7064D



NJU7064M



NJU7061V



NJU7064V

特徴

単電源動作

低入力オフセット電圧 ($V_{IO}=2\text{mV max}$)

動作電源電圧範囲 ($V_{DD}=3 \sim 16\text{V}$)

高出力電圧振幅 ($V_{OM} 9.98\text{V typ @ } V_{DD}=10\text{V}$)

低消費電流 (150µA/1回路 typ.)

低入力バイアス電流 ($I_{IB}=1\text{pA}$)

位相補償回路内蔵

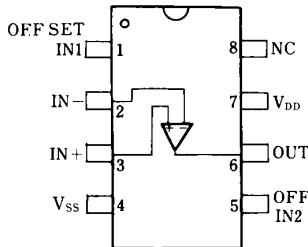
オフセット調整端子付 (NJU7061のみ)

C-MOS 構造

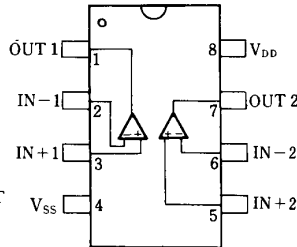
外形

DIP8, 14/DMP8, 14/SSOP8, 14

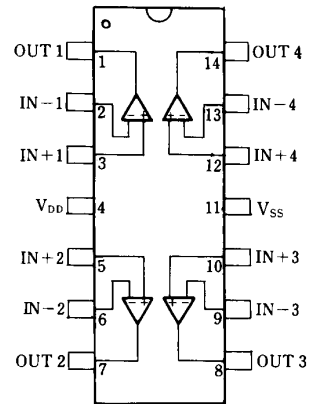
端子配列



NJU7061D
NJU7061M
NJU7061V

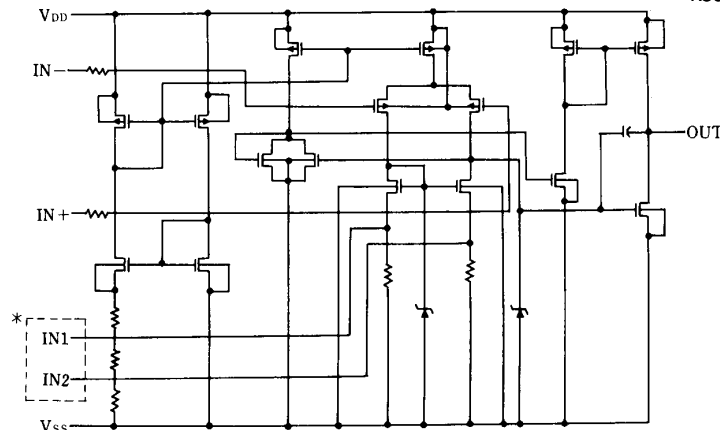


NJU7062D
NJU7062M



NJU7064D
NJU7064M
NJU7064V

等価回路図



* IN1, IN2 は NJU7061 のみ

NJU7061/62/64

絶対最大定格

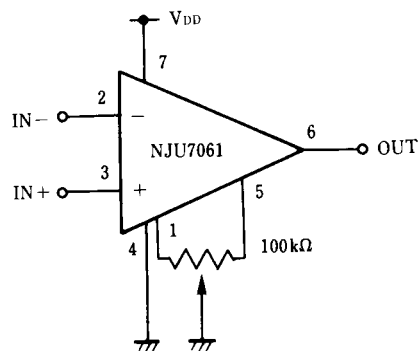
項目	記号	定格	単位
電源電圧	V_{DD}	18	V
差動入力電圧	V_{ID}	± 18 (注1)	V
同相入力電圧	V_{IC}	-0.3 ~ 18	V
許容損失	P_D	(SSOP-8)250 (SSOP-14)300 (DIP-8)500 (DMP-8)300 (DIP-14)700 (DMP-14)300	mW
動作温度範囲	T_{opr}	-20 ~ +75	°C
保存温度範囲	T_{stg}	-40 ~ +125	°C

(注1) 入力電圧は V_{DD} または 18(V) より小さい方の値を超えてはならない。

電気的特性 (Ta=25°C, $V_{DD}=10V, R_L=\infty$)

項目	記号	条件	最小	標準	最大	単位
入力オフセット電圧	V_{IO}	$R_S=50\Omega$	-	-	2	mV
入力オフセット電流	I_{IO}		-	1	-	pA
入力バイアス電流	I_{IB}		-	1	-	pA
入力抵抗	R_{IN}		-	1	-	TΩ
大振幅電圧利得	A_{VD}		80	95	-	dB
同相入力電圧幅	V_{ICM}		0 ~ 9	-	-	V
最大出力電圧振幅	V_{OM}	$R_L=1M\Omega$	9.80	9.98	-	V
同相信号除去比	CMR		60	75	-	dB
電源変動除去比	SVR		60	75	-	dB
消費電流 (1回路当り)	I_{DD}		-	150	300	μA
スループレート	SR		-	0.40	-	V/μs
利得帯域幅	F_t	$A_V=40dB, C_L=10pF$	-	0.4	-	MHz

オフセット調整回路 (NJU7061 のみ)



* 特性例は NJU7021/22/24 のデータシートをご参照ください。

<注意事項>
このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。