

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

ABSOLUTE MAXIMUM RATINGS

V _{DD} to DGND and V _{DD} to AGND	-0.3V, +6V
V _{SS} to DGND and V _{SS} to AGND	-6V, +0.3V
V _{DD} to V _{SS}	-0.3V, +12V
AGND to DGND	-0.3V, +0.3V
Digital Input Voltage to DGND	-0.3V, (V _{DD} + 0.3V)
REFIN	(V _{SS} - 0.3V), (V _{DD} + 0.3V)
REFOUT to AGND	-0.3V, (V _{DD} + 0.3V)
RFB	(V _{SS} - 0.3V), (V _{DD} + 0.3V)
BIPOFF	(V _{SS} - 0.3V), (V _{DD} + 0.3V)
V _{OUT} (Note 1)	V _{SS} , V _{DD}
Continuous Current, Any Pin	-20mA, +20mA

Continuous Power Dissipation (T _A = +70°C)	
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)	727mW
8-Pin SO (derate 5.88mW/°C above +70°C)	471mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)	800mW
14-Pin SO (derate 8.33mW/°C above +70°C)	667mW
Operating Temperature Ranges	
MAX531_C_	0°C to +70°C
MAX531_E_	-40°C to +85°C
Storage Temperature Range	-65°C to +165°C
Lead Temperature (soldering, 10sec)	+300°C

Note 1: The output may be shorted to V_{DD}, V_{SS}, or AGND if the package power dissipation limit is not exceeded.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—Single +5V Supply

(V_{DD} = +5V ±10%, V_{SS} = 0V, AGND = DGND = 0V, REFIN = 2.048V (external), RFB = BIPOFF = V_{OUT} (MAX531), C_{REFOUT} = 33μF (MAX531), R_L = 10kΩ, C_L = 100pF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE						
Resolution	N		12			Bits
Relative Accuracy (Note 2)	INL	MAX531_AC/E			±0.5	LSB
		MAX531_BC/E			±1	
Differential Nonlinearity	DNL	Guaranteed monotonic			±1	LSB
Unipolar Offset Error	V _{OS}	MAX531_C/E	0		8	LSB
Unipolar Offset Tempco	TCV _{OS}			3		ppm/°C
Gain Error (Note 2)	GE	MAX531_C/E			±1	LSB
Gain-Error Tempco				1		ppm/°C
Power-Supply Rejection Ratio (Note 3)	PSRR	4.5V ≤ V _{DD} ≤ 5.5V		0.4	1	LSB/V
VOLTAGE OUTPUT (V_{OUT})						
Output Voltage Range		MAX531 (G = +1), MAX538	0		V _{DD} - 2	V
		MAX531 (G = +2), MAX539	0		V _{DD} - 0.4	
Output Load Regulation		V _{OUT} = 2V, R _L = 2kΩ			1	LSB
Short-Circuit Current	I _{SC}			12		mA
REFERENCE INPUT (REFIN)						
Voltage Range			0		V _{DD} - 2	V
Input Resistance		Code dependent, minimum at code 555 hex	40			kΩ
Input Capacitance		Code dependent (Note 4)	10	50		pF
AC Feedthrough		REFIN = 1kHz, 2Vp-p		-80		dB

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

ELECTRICAL CHARACTERISTICS—Single +5V Supply (continued)

($V_{DD} = +5V \pm 10\%$, $V_{SS} = 0V$, $AGND = DGND = 0V$, $REFIN = 2.048V$ (external), $RFB = BIPOFF = VOUT$ (MAX531), $C_{REFOUT} = 33\mu F$ (MAX531), $R_L = 10k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
REFERENCE OUTPUT (REFOUT—MAX531 only)							
Reference Output Voltage		$V_{DD} = 5.0V$	$T_A = +25^\circ C$	2.024	2.048	2.072	V
			MAX531BC	2.017		2.079	
			MAX531BE	2.013		2.083	
Temperature Coefficient	$T_{CREFOUT}$	MAX531AC/AE/AM/BM		30	50	ppm/ $^\circ C$	
		MAX531BC/BE		30			
Resistance	R_{REFOUT}	(Note 5)		0.5	2	Ω	
Power-Supply Rejection Ratio	PSRR	$4.5V \leq V_{DD} \leq 5.5V$			300	$\mu V/V$	
Noise Voltage	e_n	0.1Hz to 10kHz		400		$\mu Vp-p$	
Minimum Required External Capacitor	C_{MIN}		3.3			μF	
DIGITAL INPUTS (DIN, SCLK, \overline{CS}, \overline{CLR})							
Input High	V_{IH}		2.4			V	
Input Low	V_{IL}				0.8	V	
Input Current	I_{IN}	$V_{IN} = 0V$ or V_{DD}			± 1	μA	
Input Capacitance	C_{IN}			8		pF	
DIGITAL OUTPUT (DOUT)							
Output High	V_{OH}	$I_{SOURCE} = 2mA$	$V_{DD} - 1$			V	
Output Low	V_{OL}	$I_{SINK} = 2mA$			0.4	V	
DYNAMIC PERFORMANCE							
Voltage-Output Slew Rate	SR	$T_A = +25^\circ C$	0.15	0.25		V/ μs	
Voltage-Output Settling Time		$T_o \pm 1/2LSB$, $V_{OUT} = 2V$		25		μs	
Digital Feedthrough		$\overline{CS} = V_{DD}$, $DIN = 100kHz$		5		nV-s	
Signal-to-Noise plus Distortion	SINAD	$REFIN = 1kHz$, $2Vp-p$ ($G = +1$ or $+2$), code = FFF hex		68		dB	
POWER SUPPLY							
Positive Supply Voltage	V_{DD}		4.5		5.5	V	
Power-Supply Current	I_{DD}	All inputs = $0V$ or V_{DD} , output = no load	MAX531	260	400	μA	
			MAX538, MAX539	140	300		
SWITCHING CHARACTERISTICS							
\overline{CS} Setup Time	t_{CSS}		20			ns	
SCLK Fall to \overline{CS} Fall Hold Time	t_{CSH0}		15			ns	
SCLK Fall to \overline{CS} Rise Hold Time	t_{CSH1}		0			ns	
SCLK High Width	t_{CH}		35			ns	
SCLK Low Width	t_{CL}		35			ns	
DIN Setup Time	t_{DS}		45			ns	
DIN Hold Time	t_{DH}		0			ns	
DOUT Valid Propagation Delay	t_{DO}	$C_L = 50pF$			80	ns	
\overline{CS} High Pulse Width	t_{CSW}		20			ns	
\overline{CLR} Pulse Width	t_{CLR}		25			ns	
\overline{CS} Rise to SCLK Rise Setup Time	t_{CS1}		50			ns	

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

ELECTRICAL CHARACTERISTICS—Dual Supplies (MAX531 Only)

($V_{DD} = +5V \pm 10\%$, $V_{SS} = -5V \pm 10\%$, $AGND = DGND = 0V$, $REFIN = 2.048V$ (external), $RFB = BIPOFF = VOUT$, $C_{REFOUT} = 33\mu F$, $R_L = 10k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Resolution	N			12			Bits
Relative Accuracy	INL	Tested at $V_{DD} = 5V$, $V_{SS} = -5V$	MAX531AC/E MAX531BC/E			± 0.5 ± 1	LSB
Differential Nonlinearity	DNL	Guaranteed monotonic				± 1	LSB
Bipolar Offset Error	V_{OS}	BIPOFF = REFIN, MAX531_C/E				± 8	LSB
Bipolar Offset Tempco	TCV_{OS}	BIPOFF = REFIN			3		ppm/ $^{\circ}C$
Gain Error (Unipolar or Bipolar)	GEU	MAX531_C/E				± 1	LSB
Gain-Error Tempco					1		ppm/ $^{\circ}C$
Power-Supply Rejection Ratio (Note 3)	PSRR	$4.5V \leq V_{DD} \leq 5.5V$, $-5.5V \leq V_{SS} \leq -4.5V$			0.4	1	LSB/V
REFERENCE INPUT (REFIN)							
Voltage Range				$V_{SS} + 2$		$V_{DD} - 2$	V
Input Resistance		Code dependent, minimum at code 555 hex		40			k Ω
Input Capacitance		Code dependent (Note 4)		10		50	pF
AC Feedthrough		REFIN = 1kHz, 2.0Vp-p			-80		dB
REFERENCE OUTPUT (REFOUT—MAX531 only)							
Reference Output Voltage		$V_{DD} = 5.0V$	$T_A = +25^{\circ}C$	2.024	2.048	2.072	V
			MAX531BC	2.017		2.079	
			MAX531BE	2.013		2.083	
Temperature Coefficient	TC_{REFOUT}	MAX531AC/AE/AM/BM			30	50	ppm/ $^{\circ}C$
		MAX531BC/BE			30		
Resistance	R_{REFOUT}	(Note 5)			0.5	2	Ω
Power-Supply Rejection Ratio	PSRR	$4.5V \leq V_{DD} \leq 5.5V$				300	$\mu V/V$
Noise Voltage	e_n	0.1Hz to 10kHz			400		$\mu Vp-p$
Minimum Required External Capacitor	C_{MIN}			3.3			μF
DIGITAL INPUTS (DIN, SCLK, CS)							
Input High	V_{IH}			2.4			V
Input Low	V_{IL}					0.8	V
Input Current	I_{IN}	$V_{IN} = 0V$ or V_{DD}				± 1	μA
Input Capacitance	C_{IN}				8		pF
DIGITAL OUTPUT (DOUT)							
Output High	V_{OH}	$I_{SOURCE} = 2mA$		$V_{DD} - 1$			V
Output Low	V_{OL}	$I_{SINK} = 2mA$				0.4	V

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

ELECTRICAL CHARACTERISTICS—Dual Supplies (MAX531 Only) (continued)

($V_{DD} = +5V \pm 10\%$, $V_{SS} = -5V \pm 10\%$, $AGND = DGND = 0V$, $REFIN = 2.048V$ (external), $RFB = BIPOFF = VOUT$, $C_{REFOUT} = 33\mu F$, $R_L = 10k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VOLTAGE OUTPUT (VOUT)						
Output Voltage Range		MAX531 (G = +1)	$V_{SS} + 2$	$V_{DD} - 2$		V
		MAX531 (G = +2)	$V_{SS} + 0.4$	$V_{DD} - 0.4$		
Output Load Regulation		$VOUT = 2V$, $R_L = 2k\Omega$			1	LSB
Short-Circuit Current	I_{SC}			12		mA
DYNAMIC PERFORMANCE						
Voltage-Output Slew Rate	SR		0.15	0.25		V/ μs
Voltage-Output Settling Time		To $\pm 1/2LSB$, $VOUT = 2V$		25		μs
Digital Feedthrough		Step 000 hex to FFF hex		5		nV-s
Signal-to-Noise plus Distortion	SINAD	REFIN = 1kHz, 2Vp-p, (G = +1)		68		dB
		REFIN = 1kHz, 2Vp-p, (G = +2)		68		
POWER SUPPLY						
Positive Supply Voltage	V_{DD}		4.5		5.5	V
Negative Supply Voltage	V_{SS}		-5.5		0	V
Positive Supply Current	I_{DD}	All inputs = 0V or V_{DD} , no load		260	400	μA
Negative Supply Current	I_{SS}	All inputs = 0V or V_{DD} , no load		-120	-200	μA
SWITCHING CHARACTERISTICS						
\overline{CS} Setup Time	t_{CSS}		20			ns
SCLK Fall to \overline{CS} Fall Hold Time	t_{CSH0}		15			ns
SCLK Fall to \overline{CS} Rise Hold Time	t_{CSH1}		0			ns
SCLK High Width	t_{CH}		35			ns
SCLK Low Width	t_{CL}		35			ns
DIN Setup Time	t_{DS}		45			ns
DIN Hold Time	t_{DH}		0			ns
DOUT Valid Propagation Delay	t_{DO}	$C_L = 50pF$			80	ns
\overline{CS} High Pulse Width	t_{CSW}		20			ns
\overline{CLR} Pulse Width	t_{CLR}		25			ns
\overline{CS} Rise to SCLK Rise Setup Time	t_{CS1}		50			ns

Note 2: In single-supply operation, INL and GE calculated from code 11 to code 4095. Tested at $V_{DD} = +5V$.

Note 3: This specification applies to both gain-error power-supply rejection ratio and offset-error power-supply rejection ratio.

Note 4: Guaranteed by design.

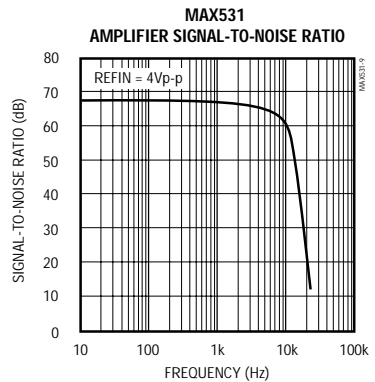
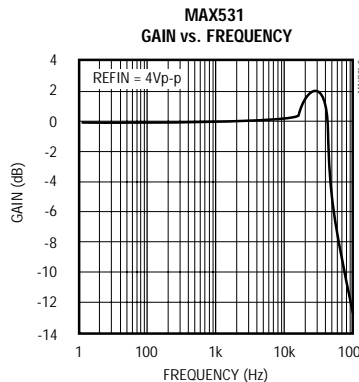
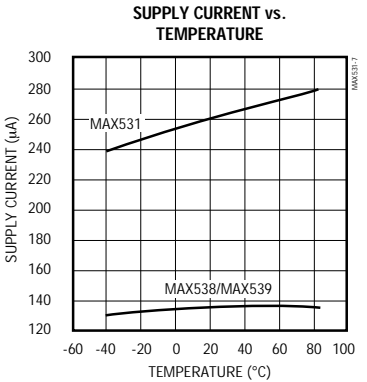
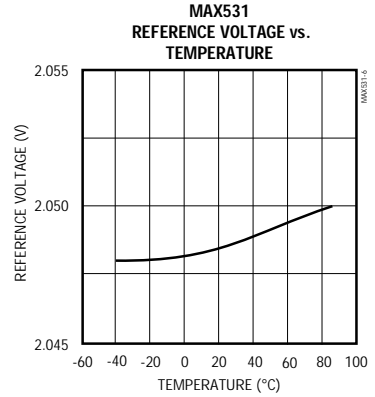
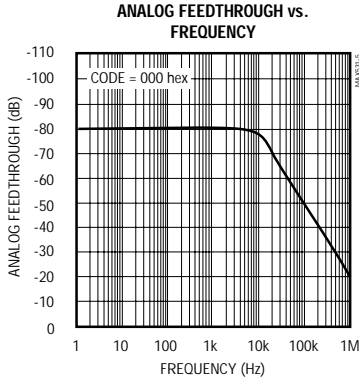
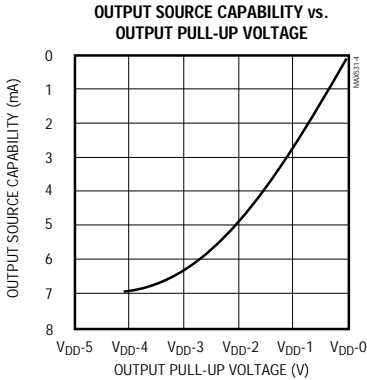
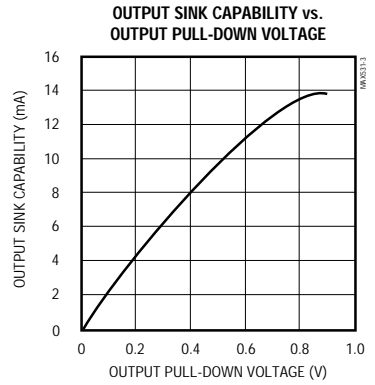
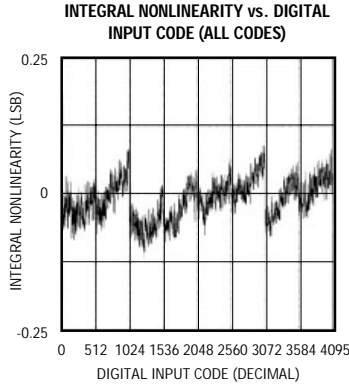
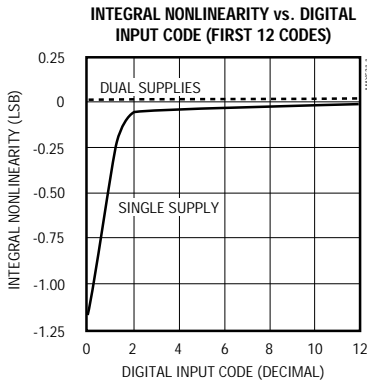
Note 5: Tested at $I_{OUT} = 100\mu A$. The reference can typically source up to 5mA (see *Typical Operating Characteristics*).

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

標準動作特性

($V_{DD} = +5V$, $V_{REFIN} = 2.048V$, $T_A = +25^\circ C$, unless otherwise noted.)

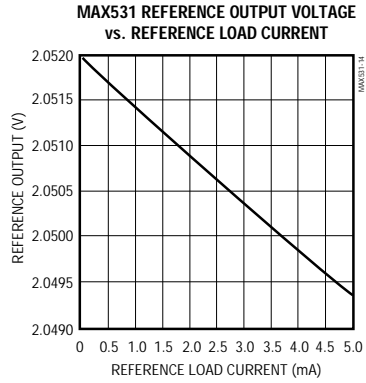
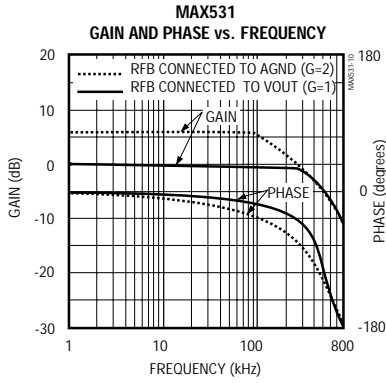


+5V、ローパワー、電圧出力 シリアル12ビットDAC

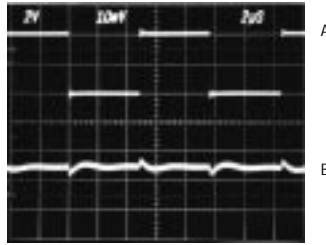
MAX531/MAX538/MAX539

標準動作特性(続き)

($V_{DD} = +5V$, $V_{REFIN} = 2.048V$, $T_A = +25^\circ C$, unless otherwise noted.)

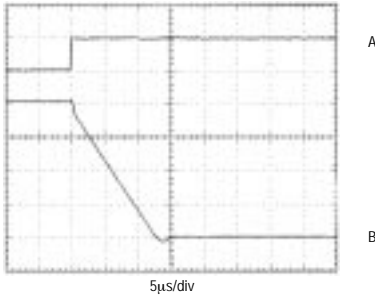


DIGITAL FEEDTHROUGH



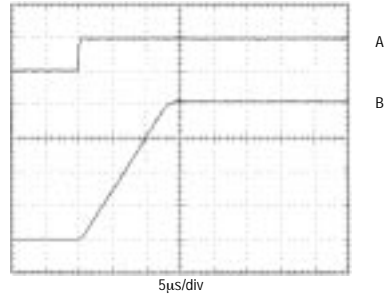
$\overline{CS} = \text{HIGH}$
A: DIN = 4Vp-p, 100kHz
B: VOUT, 10mV/div

NEGATIVE SETTLING TIME (MAX531)



$V_{DD} = +5V$, $V_{REFIN} = 2V$, BIPOLAR CONFIGURATION
A: \overline{CS} RISING EDGE, 5V/div
B: VOUT, NO LOAD, 1V/div

POSITIVE SETTLING TIME (MAX531)



$V_{DD} = +5V$, $V_{REFIN} = 2V$, BIPOLAR CONFIGURATION
A: \overline{CS} RISING EDGE, 5V/div
B: VOUT, NO LOAD, 1V/div

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

端子説明

端子		名称	機能
MAX531	MAX538 MAX539		
1	—	BIPOFF	バイポーラオフセット/ ゲイン抵抗
2	1	DIN	シリアルデータ入力
3	—	$\overline{\text{CLR}}$	クリア。DACレジスタを 非同期に000hに設定。
4	2	SCLK	シリアルクロック入力
5	3	$\overline{\text{CS}}$	チップセレクト。アクティブロー。
6	4	DOUT	デジチェーン接続可 能なシリアルデータ出力。
7	—	DGND	デジタルグランド
8	5	AGND	アナロググランド
9	6	REFIN	リファレンス入力
10	—	REFOUT	リファレンス出力、 2.048V
11	—	V _{SS}	負電源
12	7	VOUT	DAC出力
13	8	V _{DD}	正電源
14	—	RFB	フィードバック抵抗

詳細

DACの概要

MAX531/MAX538/MAX539は、単一電源CMOSオペアンプと“反転”R-2Rラダーネットワークを使用し、12ビットのデジタルデータをアナログ電圧レベルに変換します(ファンクションダイアグラム参照)。電流出力DACのREFIN端子はオペアンプのサミングジャンクションまたはバーチャルグランドであるため、ラダーネットワークに“反転”という言葉がついています。このように使用した場合の出力電圧は、通常リファレンス電圧の反転となりますが、MAX531/MAX538/MAX539の場合、出力はリファレンス入力と同じ極性をとる構造になっています。

パワーアップ時、内部リセット回路によりDACレジスタがリセットされ000hになります。さらにクリア(CLR)端子がローの場合、DACレジスタは000hに設定されます。 $\overline{\text{CLR}}$ は $\overline{\text{CS}}$ とは非同期にまた独立した動作をします。

バッファアンプ

出力バッファは、ユニティゲイン安定で、電源電圧範囲の出力を備えたBiCMOSオペアンプです。入力オフセット電圧及びCMRRは12ビット精度以上の性能を得よう調整されています。最終電圧0.01%までのセトリング時間は25 μ sです。DACコードが最初に000hに設定された場合には、セトリング時間はかなり長くなります。これは、このコードではオペアンプが全くバイアスされていないからです。必要に応じて、コード001hからスタートしてください。出力は短絡保護されており、100pF以上の負荷容量で2k Ω の負荷を駆動することができます。

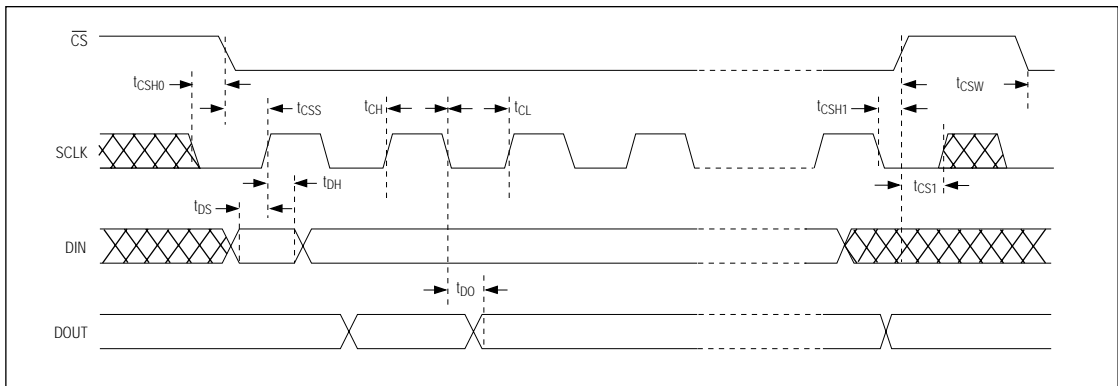


図1. タイミングダイアグラム

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

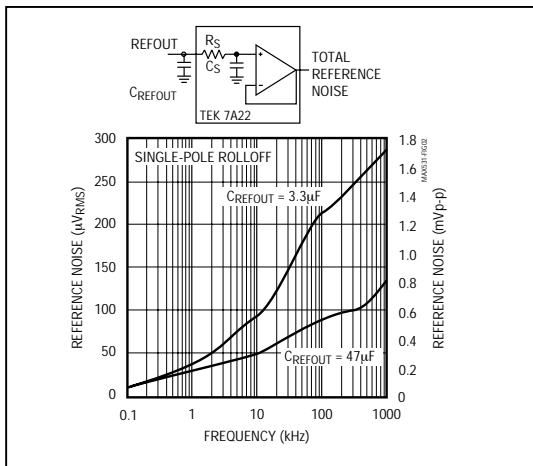


図2. リファレンスノイズ対周波数

内部リファレンス(MAX531のみ)

内部リファレンスは、レーザトリミングされREFOUTピンで2.048Vを発生します。出力段は電流をソース及びシンクできるため、REFOUTはコード変化による負荷変動に対応し正しい電圧にすばやく安定します。標準的なソース電流は5mA、シンク電流は100µAです。

REFOUTにより内部リファレンスをR-2R DACラダーにREFINで接続します。R-2Rラダーは、最大50µAの負荷電流を流します。もしREFOUTに他の負荷を接続する場合には、ゲインエラーを避けるために全負荷電流を100µA以下に抑えてください。

超低ノイズ性能が要求されるアプリケーションでは、REFOUTとAGND間に33µFのコンデンサを接続して下さい。ノイズがそれほど重要な問題でなければ、低容量コンデンサ(3.3µF min)を使用してもかまいません。さらにノイズを低減させるためには、REFOUTとREFIN間にバッファードRCフィルタを接続して下さい(図2)。この時リファレンスバイパスコンデンサCREFOUTもリファレンスの安定性のために必要です。リファレンスを必要としないアプリケーションでは、REFOUTをVDDに接続するかMAX538あるいはMAX539(内部リファレンス無し)を使用して下さい。

外部リファレンス

MAX531をデュアル電源で動作させる場合、(VSS + 2V) ~ (VDD - 2V)の範囲の外部リファレンスが使用できます。MAX538/MAX539またはMAX531を単一電源で動作させる場合、リファレンス電圧は正でしかもVDD - 2Vを越えないようにして下さい。このリファレンス電圧によりDACのフルスケール出力が設定されます。DACの入力抵抗はコードに依存し、555hで最小値40k、また000hの時無限大になります。REFINの入力容量もコードに依存し、数種のコードで最大値50pFをとり、リファレンス入力インピーダンスがコードに依存

しているため、高品質、低出力インピーダンスのアンプ(ローパワー、精密オペアンプのMAX480等)を使用して下さい。

内部リファレンスより高性能のリファレンスが要求される場合は、2.5V出力のMAX873Aが適当です(初期精度: ±15mV、TCVOUT = 7ppm/(max))。

ロジックインタフェース

MAX531/MAX538/MAX539のロジック入力はTTL/CMOSのロジックレベルとコンパチですが、超低消費電力を実現するためには電源電圧スイングのCMOSロジックでデジタル入力を駆動して下さい。TTLロジックレベルで駆動する場合は消費電力は約2倍に増えます。

シリアルクロックとアップデートレート

図1にMAX531/MAX538/MAX539のタイミング図が示されています。最大シリアルクロックレートは1/(tCH + tCL)によって与えられ、約14MHzです。デジタルアップデートレートはチップセレクト期間により制限されており、16 x (tCH + tCL) + tCSWです。これは1.14µs、つまり877kHzですが、DACの12ビットのセトリグ時間は25µsのためフルスケールのステップトランジションに対してアップデートレートは40kHzに制限されます。

アプリケーション情報

標準動作回路が図3a及び図3bに示されています。

シリアルインタフェース

MAX531/MAX538/MAX539は、図4及び図5に図が示されているように、SPI™、QSPI™(CPOL = CPHA = 0)、Microwire™標準とコンパチな3線シリアルインタフェースを備えています。このDACは2個の8ビットワードを書込むことによってプログラミングされます(図1とファンクションダイアグラムを参照)。16ビットのシリアルデータはMSBを始めとしてDACにクロック入力されますが、始めの4ビットはダミービットです。4個のダミービットは通常は不要で、DACがデジチェーン接続された場合のみ必要とされます。データはCSがローの期間SCLKの立上がりエッジでクロック入力されます。そしてこのシリアル入力データは16ビットシリアルシフトレジスタに保持されます。CSの立上がりエッジで、下位の12ビットがDACレジスタに転送され、DACをアップデートします。CSがハイの時は、データはMAX531/MAX538/MAX539にクロック入力されません。

MAX531/MAX538/MAX539は16ビットのブロックでデータ入力されます。SPIとMicrowireインタフェースは8ビットブロックでデータを出力するため、データをDACに入力するのに2回の書込みサイクルが必要です。QSPIインタフェースは8~16ビットのさまざまなデータ入力が可能で、1回の書込みサイクルでDACにデータをロードできます。

SPI及びQSPIはMotorola Inc.の商標です。
MicrowireはNational Semiconductor Corp.の商標です。

+5V、ローパワー、電圧出力 シリアル入力12ビットDAC

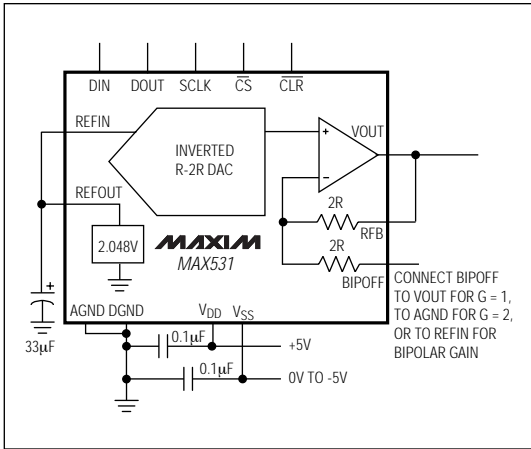


図3a. MAX531の標準動作回路

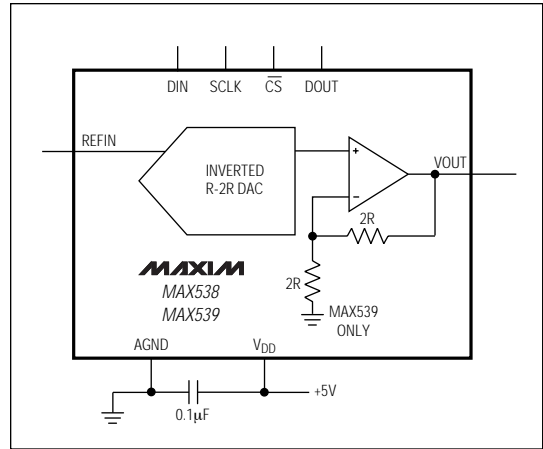


図3b. MAX538/MAX539の標準動作回路

デジチェーン接続

DOUTはシリアル出力のため、2個以上のDACをカスケード接続することが可能です。DINのデータは16クロックサイクル + 1クロック幅分遅れてDOUTに出力されます。DOUTは外付けプルアップ抵抗を必要としないCMOS出力となっており、低消費電力が実現できます。CSがハイの期間、DOUTはハイインピーダンス状態にはなりません。CSがローの期間DOUTはSCLKの立下がりエッジで変化します。またCSがハイの期間、DOUTは最後のデータビットの状態を維持しています。

MAX531/MAX538/MAX539は、1個のDACのDOUTを次のDACのDINに接続することにより、任意の数のDACをデジチェーン接続できます。正しいタイミングを得るために、 t_{CL} (CSローからSCLKハイ)は $t_{PO} + t_{DS}$ 以上にして下さい。

ユニポーラ構成

MAX531はBIPOFF及びRFBをVOUTに接続することによって、ゲイン+1、 $0V \sim V_{REFIN}$ のユニポーラ出力を構成できます(図6)。MAX531はこの構成において単一あるいはデュアル電源で動作します。表1のDACラッチデータ(入力) vs. アナログVOUT(出力)を参照して下さい。この範囲において $1LSB = V_{REFIN}(2^{-12})$ となります。MAX538は内部的にユニポーラ出力、ゲイン = +1に構成されています。

BIPOFFをAGNDに、RFBをVOUTに接続することによって、ゲイン = +2、 $0V \sim 2V_{REFIN}$ のユニポーラ出力が構成されます(図7)。表2にはDACラッチデータ vs. VOUTが示されています。MAX531はこのモードでは単一あるいはデュアル電源で動作します。この範囲において $1LSB = 2 \times V_{REFIN} \times 2^{-12} = V_{REFIN} \times 2^{-11}$ とな

ります。MAX539は内部的にユニポーラ出力、ゲイン = +2動作に構成されています。

バイポーラ構成

BIPOFFをREFINに、RFBをVOUTに接続し、 $\pm 5V$ デュアル電源で動作することによって(図8)バイポーラ出力が得られます。表3にはDACラッチデータ(入力) vs. VOUT(出力)が示されています。この範囲において $1LSB = V_{REFIN} \times 2^{-11}$ となります。

4象限乗算

MAX531は、図9に示されているようにBIPOFFをREFINに及びRFBをVOUTに接続し、(1)オフセットバイナリデジタルコードを使用、(2)バイポーラ電源、デュアル電源を使用、及び(3)REFINにおいて $V_{SS} + 2V \sim V_{DD} - 2V$ 範囲のバイポーラアナログ入力を使用することにより、4象限乗算を構成できます。

一般的に12ビットDACの出力は $D \times V_{REFIN} \times G$ で、“G”はゲイン(+1または+2)、“D”は 2^{12} すなわち4096で割ったデジタル入力のバイナリコードを表します。この式はユニポーラ動作時には正しいですがバイポーラでオフセットバイナリ動作の場合、MSBは極性ビットとなります。同じステップ数だけあるため分解能は低下しません。しかし出力電圧は、例えば $0V \sim 4.096V$ ($G = +2$)の範囲から $-2.048V \sim +2.048V$ の範囲にシフトされます。

このDACを4象限乗算として使用する場合、スケールはスキューされることをおぼろげに下さい。負のフルスケールは $-V_{REFIN}$ で、正のフルスケールは $+V_{REFIN} - 1LSB$ です。

+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

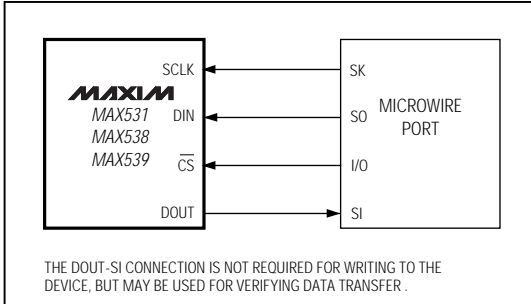


図4. Microwire接続

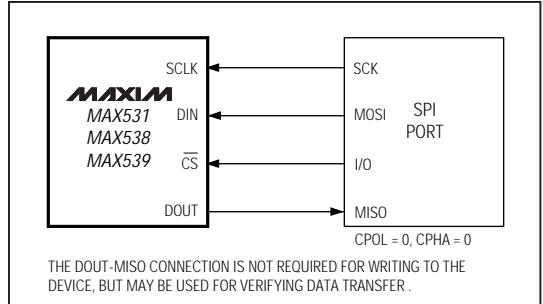


図5. SPI/QSPI接続

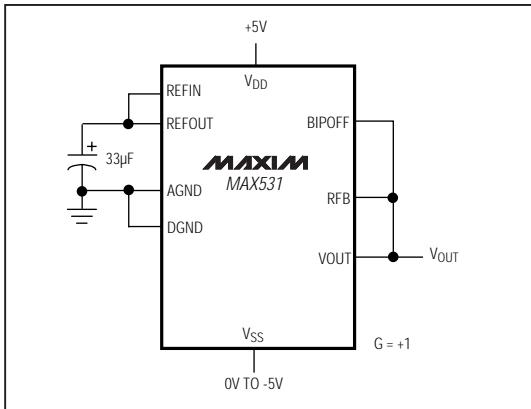


図6. ユニポーラ構成(0V ~ +2.048V出力)

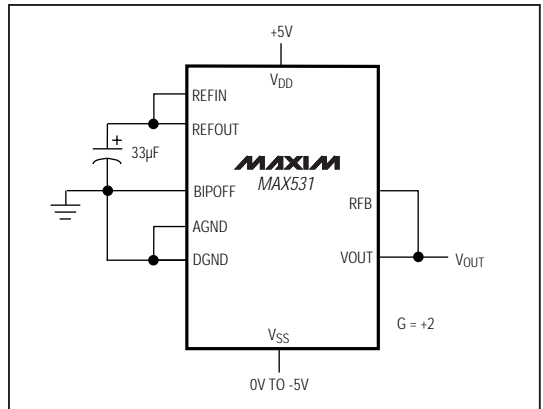


図7. ユニポーラ構成(0V ~ +4.096V出力)

表1. ユニポーラコード表
(0V ~ V_{REFIN} 出力)ゲイン = +1

INPUT	OUTPUT
1111 1111 1111	$(V_{REFIN}) \frac{4095}{4096}$
1000 0000 0001	$(V_{REFIN}) \frac{2049}{4096}$
1000 0000 0000	$(V_{REFIN}) \frac{2048}{4096} = +V_{REFIN} / 2$
0111 1111 1111	$(V_{REFIN}) \frac{2047}{4096}$
0000 0000 0001	$(V_{REFIN}) \frac{1}{4096}$
0000 0000 0000	0V

表2. ユニポーラコード表
(0V ~ $2V_{REFIN}$ 出力)ゲイン = +2

INPUT	OUTPUT
1111 1111 1111	$+2 (V_{REFIN}) \frac{4095}{4096}$
1000 0000 0001	$+2 (V_{REFIN}) \frac{2049}{4096}$
1000 0000 0000	$+2 (V_{REFIN}) \frac{2048}{4096} = +V_{REFIN}$
0111 1111 1111	$+2 (V_{REFIN}) \frac{2047}{4096}$
0000 0000 0001	$+2 (V_{REFIN}) \frac{1}{4096}$
0000 0000 0000	0V

+5V、ローパワー、電圧出力 シリアル入力12ビットDAC

MAX531/MAX538/MAX539

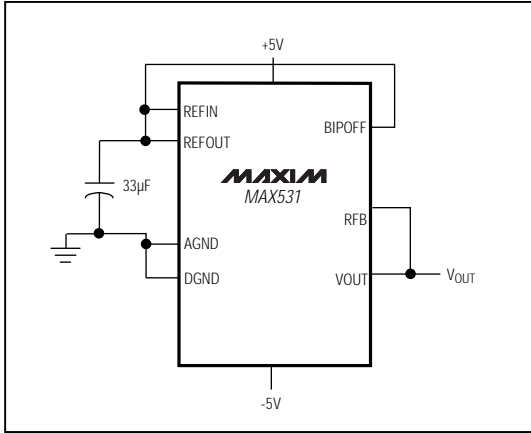


図8. バイポーラ構成(-2.048V~+2.048V出力)

単一電源リニアリティ

一般的なアンプと同様に、MAX531/MAX538/MAX539の出力バッファは正または負の値をとることが可能です。オフセットが正の場合、この出力は容易に補正できますが(図10)、オフセットが負の場合、負の電源がない時にはバッファ出力はリニアリティが維持できないため、アンプ出力(VOUT)はDAC電圧がオフセット電圧を充分越え、出力が正になるまでグランドを維持します。

通常、リニアリティはゼロエラー及びゲインエラーを補正した後測定されます。単一電源動作では負のオフセット電圧の真の値はわからないため、テスト期間中は補正されません。さらに単一電源動作時、出力バッファアンプは出力がゼロに近い所では非直線性を示します。MAX531/MAX538/MAX539でこの非直線性を補正するため、直線性とゲインエラーはコード11からコード4095の間で測定されます。出力バッファのオフセット及び非直線性は単調性に影響を与えません。またこれらのDACはコードゼロからの単調性を保証しています。デュアル電源動作では直線性とゲインエラーはコード0から4095で測定されます。

電源のバイパス及びグランド管理

最良のシステム性能を得るためにはアナログ及びデジタル用のグランドプレーンが独立したプリント基板を用いて下さい。ワイヤラップ基板はお勧めできません。この2つのグランドプレーンは低インピーダンスの電源で相互に接続して下さい。

表3. バイポーラコード(オフセットバイナリ)表
(-V_{REFIN} ~ +V_{REFIN}出力)

INPUT			OUTPUT
1111	1111	1111	$(+V_{REFIN}) \frac{2047}{2048}$
1000	0000	0001	$(+V_{REFIN}) \frac{1}{2048}$
1000	0000	0000	0V
0111	1111	1111	$(-V_{REFIN}) \frac{1}{2048}$
0000	0000	0001	$(-V_{REFIN}) \frac{2047}{2048}$
0000	0000	0000	$(-V_{REFIN}) \frac{2048}{2048} = -V_{REFIN}$

DGNDとAGNDは素子において互いに接続して下さい。MAX531の単一電源アプリケーションでは、V_{SS}をAGNDに接続して下さい。最良のグランド接続はDACのDGNDをAGND端子に接続し、そのポイントをシステムのアナロググランドプレーンに接続することによって実現できます。DACのDGNDがシステムのデジタルグランドに接続された場合、デジタルノイズがDACのアナログ部分に回り込んでしまいます。

V_{DD}(デュアル電源ではV_{SS}も)を0.1µFセラミックコンデンサでAGNDにバイパスして下さい。リード線を短かくし、できるだけ素子の近くに配置して下さい。フェライトビーズを用いることで、アナログとデジタル電源をさらにアイソレートすることができます。

図11a及び図11bにはグランドとバイパスの方法が図示されています。

省電力

DACがシステムで使用されていない時には、適性なコードに設定して負荷電流を低減することで、電力消費を低減して下さい。例えば、バイポーラモードで抵抗負荷の場合には、DACコードを中間スケール(表3)に設定します。出力負荷が無い場合には、DACを全て0(MAX531ではCLRを使用)に設定することで、リファレンスの内部負荷を低減します。この条件では、REFINはハイインピーダンスになり、オペアンプは最低自己消費電流で動作します。このような低電流レベルにより、入力コードが0付近では出力セトリング時間は、標準的に60µs(最大100µs)に増加します。

+5V、ローパワー、電圧出力 シリアル12ビットDAC

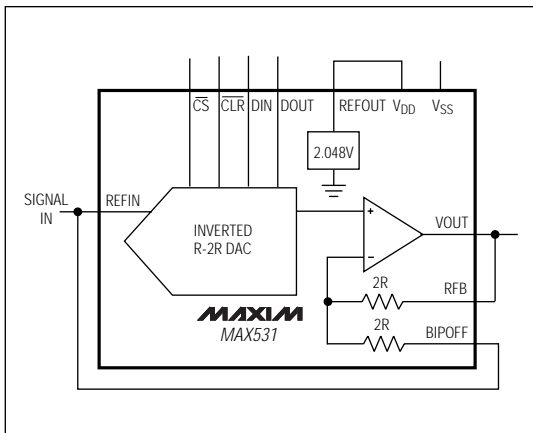


図9. 4象限乗算型構成のMAX531。未使用のREFOUTはV_{DD}に接続されます。

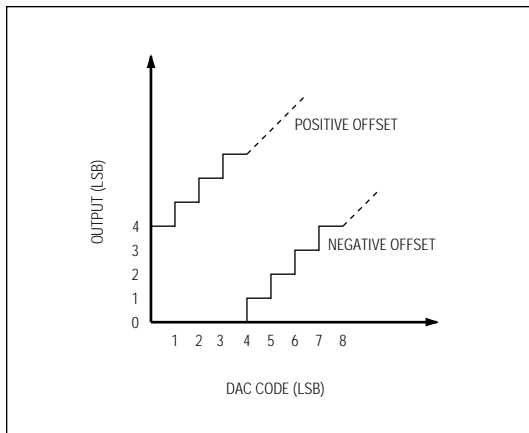


図10. 単一電源オフセット

AC特性

デジタルフィードスルー

デジタル入出力端子での高速シリアルデータは、 \overline{CS} がハイのままでもDACパッケージを通じてカップリングし、内部寄生容量によりDAC出力にノイズとして現れます(「標準動作特性」参照)。このデジタルフィードスルーは \overline{CS} をハイに維持し555hをDINからDOUTに転送することによってテストされます。

アナログフィードスルー

標準動作特性の「アナログフィードスルー vs. 周波数」のグラフに示されているように、内部浮遊容量のため、高周波アナログ入力信号は出力にカップリングされます。これは、 \overline{CS} をハイ、DACコードを全て0に設定して、REFINをスイープして試験されています。

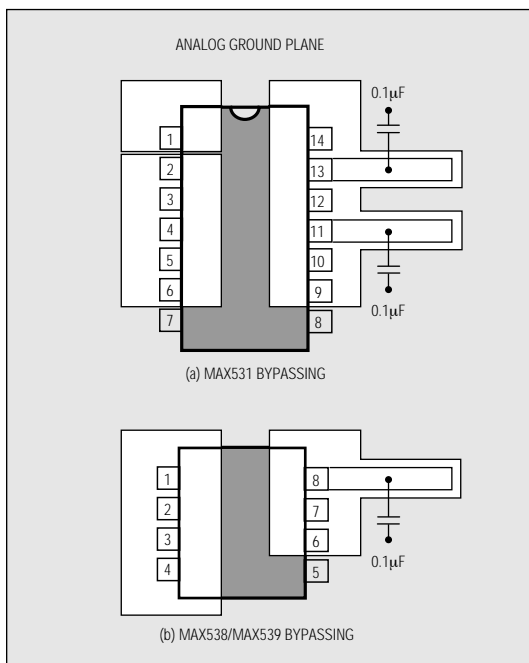


図11. 電源バイパス

+5V、ローパワー、電圧出力 シリアル12ビットDAC

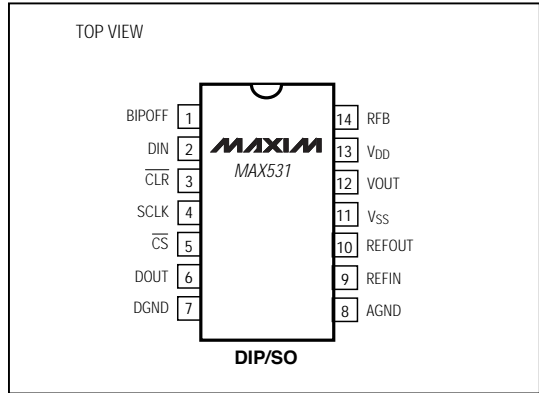
MAX531/MAX538/MAX539

型番(続き) _____

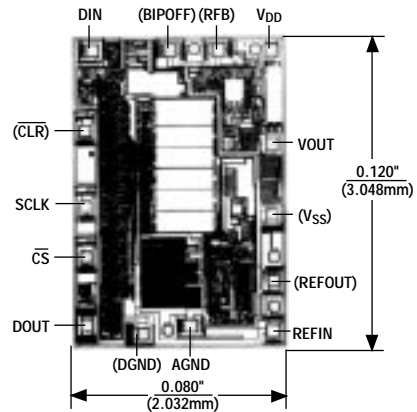
PART	TEMP. RANGE	PIN-PACKAGE	ERROR (LSB)
MAX531AEPD	-40°C to +85°C	14 Plastic DIP	±1/2
MAX531BEPD	-40°C to +85°C	14 Plastic DIP	±1
MAX531AESD	-40°C to +85°C	14 SO	±1/2
MAX531BESD	-40°C to +85°C	14 SO	±1
MAX538 ACPA	0°C to +70°C	8 Plastic DIP	±1/2
MAX538BCPA	0°C to +70°C	8 Plastic DIP	±1
MAX538ACSA	0°C to +70°C	8 SO	±1/2
MAX538BCSA	0°C to +70°C	8 SO	±1
MAX538BC/D	0°C to +70°C	Dice*	±1
MAX538AEPD	-40°C to +85°C	8 Plastic DIP	±1/2
MAX538BEPD	-40°C to +85°C	8 Plastic DIP	±1
MAX538AESD	-40°C to +85°C	8 SO	±1/2
MAX538BESD	-40°C to +85°C	8 SO	±1
MAX539 ACPA	0°C to +70°C	8 Plastic DIP	±1/2
MAX539BCPA	0°C to +70°C	8 Plastic DIP	±1
MAX539ACSA	0°C to +70°C	8 SO	±1/2
MAX539BCSA	0°C to +70°C	8 SO	±1
MAX539BC/D	0°C to +70°C	Dice*	±1
MAX539AEPD	-40°C to +85°C	8 Plastic DIP	±1/2
MAX539BEPD	-40°C to +85°C	8 Plastic DIP	±1
MAX539AESD	-40°C to +85°C	8 SO	±1/2
MAX539BESD	-40°C to +85°C	8 SO	±1

*Dice are specified at $T_A = +25^\circ\text{C}$ only.

ピン配置(続き) _____



チップ構造図 _____



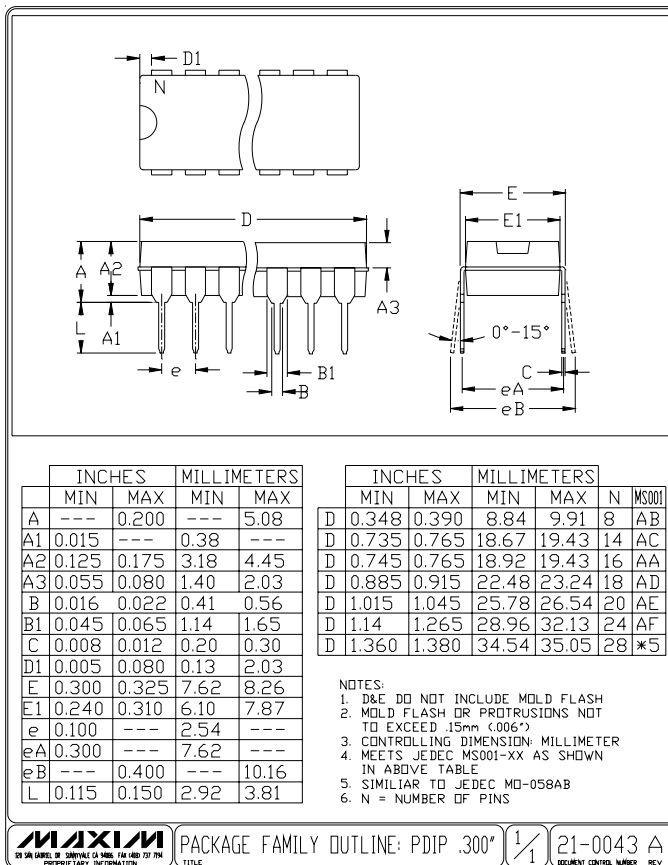
() ARE FOR MAX531 ONLY.

TRANSISTOR COUNT: 922
SUBSTRATE CONNECTED TO V_{DD}

+5V、ローパワー、電圧出力 シリアル12ビットDAC

パッケージ

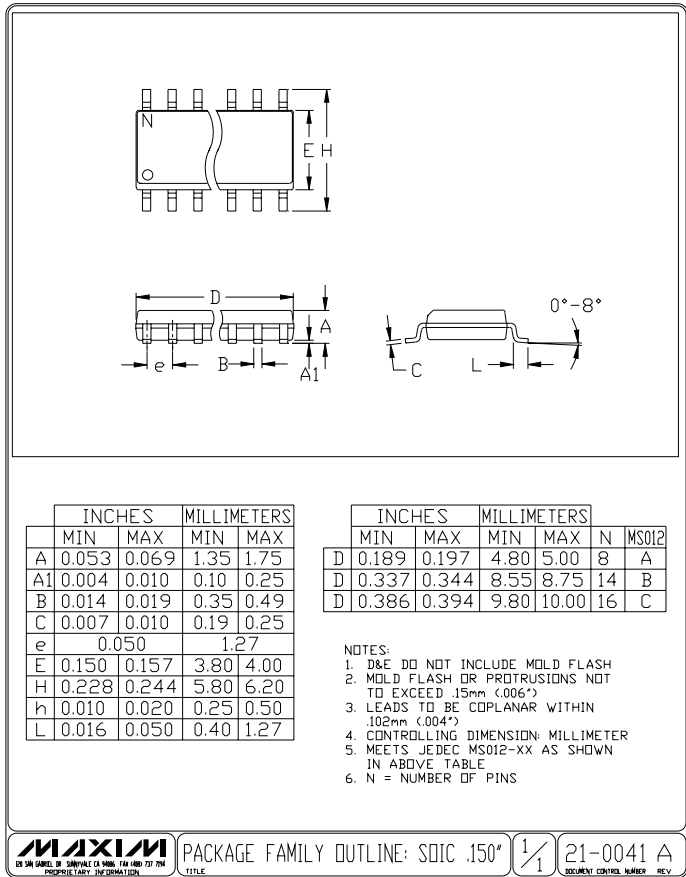
MAX531/MAX538/MAX539



+5V、ローパワー、電圧出力 シリアル12ビットDAC

MAX531/MAX538/MAX539

パッケージ(続き)



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1997 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.