

EVALUATION KIT  
AVAILABLE

# MAXIM

## マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

### 概要

MAX196/MAX198は、+5V単一電源で動作し、最大 $\pm 10V$ (MAX196)及び $\pm 4V$ (MAX198)のアナログ入力信号を変換するマルチレンジの12ビットデータ収集システム(DAS)です。これらのシステムは6個のアナログ入力チャネルを備え、各チャネルの入力範囲は別々にソフトウェアによってプログラムすることができます(MAX196は $\pm 10V$ 、 $\pm 5V$ 、 $0V \sim +10V$ 及び $0V \sim +5V$ 、MAX198は $\pm V_{REF}$ 、 $\pm V_{REF}/2$ 、 $0V \sim +V_{REF}$ 及び $0V \sim +V_{REF}/2$ )。このレンジ切換えにより、有効ダイナミックレンジが14ビットに拡張され、また $\pm 12V$ 、 $\pm 15V$ や4mA $\sim$ 20mA駆動のセンサーを+5V単一電源駆動のシステムにインタフェースすることが可能になります。さらにこれらのコンバータは $\pm 16.5V$ のフォルト保護機能を備えているため、他のチャネルで障害が発生しても選択されたチャネルの変換結果には影響しません。その他の特長としては、帯域幅5MHzのトラック/ホールド、100kspsのスループットレート、ソフトウェアで選択可能な内部/外部クロック、内部/外部アキュイジション制御、12ビットパラレルインタフェース、及び4.096Vの内部リファレンスまたは外部リファレンス等が挙げられます。

プログラム可能な2つのパワーダウンモード(STBYPD、FULLPD)により、変換と変換の間に低電流のシャットダウンモードとすることが出来ます。STBYPDモードではリファレンスパッファがアクティブ状態に維持されるため、スタートアップ時の遅延を無くすることが出来ます。

MAX196/MAX198は標準マイクロプロセッサ( $\mu P$ )インタフェースを採用しています。スリーステートデータI/Oポートは16ビットデータバスで動作するように設定されており、データアクセス及びバスリリースのタイミング仕様は一般的な $\mu P$ とコンパチブルになっています。ロジック入出力は全てTTL/CMOSコンパチブルです。

MAX196/MAX198は28ピンDIP、ワイドSOP、SSOP(ワイドSOPよりも55%省スペース)及びセラミックSBパッケージで供給されています。8+4バスインタフェースについてはMAX197及びMAX199のデータシートを参照してください。評価キット(MAX196EVKIT-DIP)は1995年12月に提供されます。

### アプリケーション

工業制御システム  
ロボット  
データ収集システム  
自動試験機器  
医療機器  
テレコミュニケーション

ブロック図はデータシートの最後にあります。

### 特長

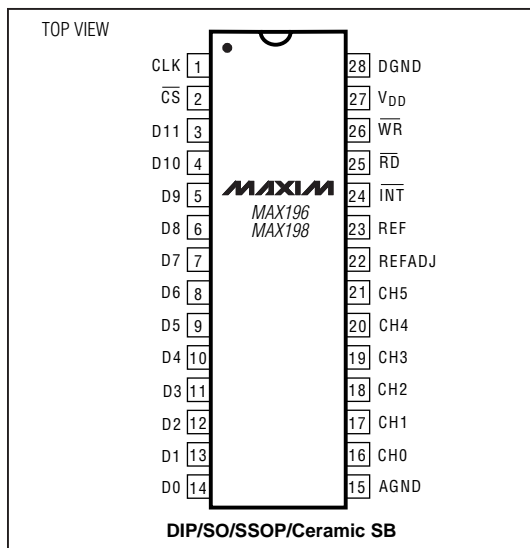
- ◆ 分解能：12ビット、直線性：1/2LSB
- ◆ 電源：+5V単一
- ◆ 入力範囲はプログラム可能：  
MAX196： $\pm 10V$ 、 $\pm 5V$ 、 $0V \sim +10V$ 及び $0V \sim +5V$ 、  
MAX198： $\pm V_{REF}$ 、 $\pm V_{REF}/2$ 、 $0V \sim +V_{REF}$ 及び  
 $0V \sim +V_{REF}/2$
- ◆ リファレンス：内部4.096V又は外部
- ◆ 入力マルチプレクサはフォルト保護付
- ◆ アナログ入力チャネル数：6
- ◆ 変換時間：6 $\mu s$ 、サンプリングレート：100ksps
- ◆ アキュイジション制御：内部又は外部
- ◆ 2つのパワーダウンモード
- ◆ クロック：内部又は外部

### 型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX196ACNI	0°C to +70°C	28 Narrow Plastic DIP
MAX196BCNI	0°C to +70°C	28 Narrow Plastic DIP
MAX196ACWI	0°C to +70°C	28 Wide SO
MAX196BCWI	0°C to +70°C	28 Wide SO
MAX196ACAI	0°C to +70°C	28 SSOP
MAX196BCAI	0°C to +70°C	28 SSOP

Ordering Information continued at end of data sheet.

### ピン配置



# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

## ABSOLUTE MAXIMUM RATINGS

V <sub>DD</sub> to AGND.....	-0.3V to +7V	Wide SO (derate 12.50mW/°C above +70°C).....	1000mW
AGND to DGND.....	-0.3V to +0.3V	SSOP (derate 9.52mW/°C above +70°C) .....	762mW
REF to AGND.....	-0.3V to (V <sub>DD</sub> + 0.3V)	Narrow Ceramic SB (derate 20.00mW/°C above +70°C)..	1600mW
REFADJ to AGND.....	-0.3V to (V <sub>DD</sub> + 0.3V)	Operating Temperature Ranges	
Digital Inputs to DGND.....	-0.3V to (V <sub>DD</sub> + 0.3V)	MAX196_C_I/MAX198_C_I .....	0°C to +70°C
Digital Outputs to DGND.....	-0.3V to (V <sub>DD</sub> + 0.3V)	MAX196_E_I/MAX198_E_I .....	-40°C to +85°C
CH0–CH5 to AGND .....	±16.5V	MAX196_MYI/MAX198_MYI.....	-55°C to +125°C
Continuous Power Dissipation (T <sub>A</sub> = +70°C)		Storage Temperature Range.....	-65°C to +150°C
Narrow Plastic DIP (derate 14.29mW/°C above +70°C)....	1143mW	Lead Temperature (soldering, 10sec) .....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = 5V ±5%; unipolar/bipolar range; external reference mode, V<sub>REF</sub> = 4.096V; 4.7μF at REF pin; external clock, f<sub>CLK</sub> = 2.0MHz with 50% duty cycle; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>ACCURACY</b> (Note 1)						
Resolution			12			Bits
Integral Nonlinearity	INL	MAX196A/MAX198A			±1/2	LSB
		MAX196B/MAX198B			±1	
Differential Nonlinearity	DNL				±1	LSB
Offset Error	Unipolar	MAX196A/MAX198A			±3	LSB
		MAX196B/MAX198B			±5	
	Bipolar	MAX196A/MAX198A			±5	
		MAX196B/MAX198B			±10	
Channel-to-Channel Offset Error Matching	Unipolar				±0.1	LSB
	Bipolar				±0.5	
Gain Error (Note 2)	Unipolar	MAX196A/MAX198A			±7	LSB
		MAX196B/MAX198B			±10	
	Bipolar	MAX196A/MAX198A			±7	
		MAX196B/MAX198B			±10	
Gain Temperature Coefficient (Note 2)	Unipolar				3	ppm/°C
	Bipolar				5	
<b>DYNAMIC SPECIFICATIONS</b> (10kHz sine-wave input, ±10Vp-p (MAX196) or ±4.096Vp-p (MAX198), f <sub>SAMPLE</sub> = 100ksps)						
Signal-to-Noise + Distortion Ratio	SINAD	MAX196A/MAX198A			70	dB
		MAX196B/MAX198B			69	
Total Harmonic Distortion	THD	Up to the 5th harmonic			-85 -78	dB
Spurious-Free Dynamic Range	SFDR				80	dB
Channel-to-Channel Crosstalk		50kHz, V <sub>IN</sub> = ±5V (MAX196) or ±4V (MAX198) (Note 3)			-86	dB
Aperture Delay		External CLK mode/external acquisition control			15	ns
Aperture Jitter		External CLK mode/external acquisition control			<50	ps
		Internal CLK mode/internal acquisition control (Note 4)			10	ns

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>DD</sub> = 5V ±5%; unipolar/bipolar range; external reference mode, V<sub>REF</sub> = 4.096V; 4.7μF at REF pin; external clock, f<sub>CLK</sub> = 2.0MHz with 50% duty cycle; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS	
<b>ANALOG INPUT</b>								
Track/Hold Acquisition Time		f <sub>CLK</sub> = 2.0MHz				3	μs	
Small-Signal Bandwidth		-3dB rolloff	±10V or ±V <sub>REF</sub> range		5		MHz	
			±5V or ±V <sub>REF</sub> /2 range		2.5			
			0V to 10V or 0V to V <sub>REF</sub> range		2.5			
			0V to 5V or 0V to V <sub>REF</sub> /2 range		1.25			
Input Voltage Range (see Table 3)	V <sub>IN</sub>	Unipolar	MAX196	0		10	V	
			MAX198	0		V <sub>REF</sub>		
		Bipolar	MAX196	-10		10		V
			MAX198	-V <sub>REF</sub>		V <sub>REF</sub>		
			MAX196	-5		5		
			MAX198	-V <sub>REF</sub> /2		V <sub>REF</sub> /2		
Input Current	I <sub>IN</sub>	Unipolar	MAX196	0V to 10V range		720	μA	
				0V to 5V range		360		
			MAX198		0.1	10		
		Bipolar	MAX196	±10V range	-1200			720
				±5V range	-600			360
			MAX198	±V <sub>REF</sub> range	-1200			10
				±V <sub>REF</sub> /2 range	-600			10
Input Resistance	$\frac{\Delta V_{IN}}{\Delta I_{IN}}$	Unipolar		21		kΩ		
		Bipolar		16				
Input Capacitance		(Note 5)				40	pF	
<b>INTERNAL REFERENCE</b>								
REF Output Voltage	V <sub>REF</sub>	T <sub>A</sub> = +25°C		4.076	4.096	4.116	V	
REF Output Tempco (Contact Maxim Applications for guaranteed temperature drift specifications)	TC V <sub>REF</sub>	MAX196_C/MAX198_C		15		ppm/°C		
		MAX196_E/MAX198_E		30				
		MAX196_M/MAX198_M		40				
Output Short-Circuit Current					30	mA		
Load Regulation		0mA to 0.5mA output current (Note 6)				10	mV	
Capacitive Bypass at REF				4.7			μF	
REFADJ Output Voltage				2.465	2.500	2.535	V	
REFADJ Adjustment Range		With recommended circuit (Figure 1)			±1.5		%	
Buffer Voltage Gain					1.6384		V/V	

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 5V \pm 5\%$ ; unipolar/bipolar range; external reference mode,  $V_{REF} = 4.096V$ ;  $4.7\mu F$  at REF pin; external clock,  $f_{CLK} = 2.0MHz$  with 50% duty cycle;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
<b>REFERENCE INPUT</b> (buffer disabled, reference input applied to REF pin)							
Input Voltage Range				2.4		4.18	V
Input Current		$V_{REF} = 4.18V$	Normal, or STANDBY power-down mode			400	$\mu A$
			FULL power-down mode			1	
Input Resistance		Normal, or STANDBY power-down mode		10			$k\Omega$
		FULL power-down mode		5			$M\Omega$
REFADJ Threshold for Buffer Disable				$V_{DD} - 50mV$			V
<b>POWER REQUIREMENTS</b>							
Supply Voltage	$V_{DD}$			4.75		5.25	V
Supply Current	$I_{DD}$	Normal mode, bipolar ranges				18	mA
		Normal mode, unipolar ranges			6	10	
		STANDBY power-down mode			700	850	$\mu A$
		FULL power-down mode (Note 7)			60	120	
Power-Supply Rejection Ratio (Note 8)	PSRR	External reference = 4.096V		$\pm 0.1$	$\pm 1/2$		LSB
		Internal reference			$\pm 1/2$		
<b>TIMING</b>							
Internal Clock Frequency	$f_{CLK}$	$C_{CLK} = 100pF$		1.25	1.56	2.00	MHz
External Clock Frequency Range	$f_{CLK}$			0.1		2.0	MHz
Acquisition Time	$t_{ACQI}$	Internal acquisition	External CLK	3.0		5.0	$\mu s$
			Internal CLK	3.0			
	$t_{ACQE}$	External acquisition (Note 9) After FULLPD or STBYPD		3.0		5	
Conversion Time	$t_{CONV}$	External CLK		6.0			$\mu s$
		Internal CLK, $C_{CLK} = 100pF$		6.0	7.7	10.0	
Throughput Rate		External CLK				100	ksp/s
		Internal CLK, $C_{CLK} = 100pF$		62			
Bandgap Reference Start-Up Time		Power-up (Note 10)			200		$\mu s$
Reference Buffer Settling		To 0.1mV REF bypass capacitor fully discharged	$C_{REF} = 4.7\mu F$		8		ms
			$C_{REF} = 33\mu F$		60		
<b>DIGITAL INPUTS</b> (D7–D0, CLK, RD, WR, CS) (Note 11)							
Input High Voltage	$V_{INH}$			2.4			V
Input Low Voltage	$V_{INL}$					0.8	V
Input Leakage Current	$I_{IN}$	$V_{IN} = 0V$ or $V_{DD}$				$\pm 10$	$\mu A$
Input Capacitance	$C_{IN}$	(Note 5)				15	pF

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 5V \pm 5\%$ ; unipolar/bipolar range; external reference mode,  $V_{REF} = 4.096V$ ;  $4.7\mu F$  at REF pin; external clock,  $f_{CLK} = 2.0MHz$  with 50% duty cycle;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DIGITAL OUTPUTS (D11–D0, <math>\overline{INT}</math>)</b>						
Output Low Voltage	$V_{OL}$	$V_{DD} = 4.75V$ , $I_{SINK} = 1.6mA$			0.4	V
Output High Voltage	$V_{OH}$	$V_{DD} = 4.75V$ , $I_{SOURCE} = 1mA$	$V_{DD} - 1$			V
Three-State Output Capacitance	$C_{OUT}$	(Note 5)			15	pF

## TIMING CHARACTERISTICS

( $V_{DD} = 5V \pm 5\%$ ; unipolar/bipolar range; external reference mode,  $V_{REF} = 4.096V$ ;  $4.7\mu F$  at REF pin; external clock,  $f_{CLK} = 2.0MHz$  with 50% duty cycle;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CS Pulse Width	$t_{CS}$		80			ns
WR Pulse Width	$t_{WR}$		80			ns
CS to WR Setup Time	$t_{CSWS}$		0			ns
CS to WR Hold Time	$t_{CSWH}$		0			ns
CS to RD Setup Time	$t_{CSRS}$		0			ns
CS to RD Hold Time	$t_{CSRH}$		0			ns
CLK to WR Setup Time	$t_{CWS}$				100	ns
CLK to WR Hold Time	$t_{CWH}$				50	ns
Data Valid to WR Setup	$t_{DS}$		60			ns
Data Valid to WR Hold	$t_{DH}$		0			ns
RD Low to Output Data Valid	$t_{DO}$	Figure 2, $C_L = 100pF$ (Note 12)			120	ns
RD High to Output Disable	$t_{TR}$	(Note 13)			70	ns
RD Low to INT High Delay	$t_{INT1}$				120	ns

**Note 1:** Accuracy specifications tested at  $V_{DD} = 5.0V$ . Performance at power-supply tolerance limits guaranteed by Power-Supply Rejection test. Tested for the  $\pm 10V$  (MAX196) and  $\pm 4.096V$  (MAX198) input ranges.

**Note 2:** External reference:  $V_{REF} = 4.096V$ , offset error nulled, ideal last code transition =  $FS - 3/2LSB$ .

**Note 3:** Ground "on" channel; sine wave applied to all "off" channels.

**Note 4:** Maximum full-power input frequency for 1LSB error with 10ns jitter = 3kHz.

**Note 5:** Guaranteed by design. Not tested.

**Note 6:** Use static loads only.

**Note 7:** Tested using internal reference.

**Note 8:** PSRR measured at full-scale.

**Note 9:** External acquisition timing: starts at data valid at ACQMOD = low control byte; ends at rising edge of  $\overline{WR}$  with ACQMOD = high control byte.

**Note 10:** Not subject to production testing. Provided for design guidance only.

**Note 11:** All input control signals specified with  $t_R = t_F = 5ns$  from a voltage level of 0.8V to 2.4V.

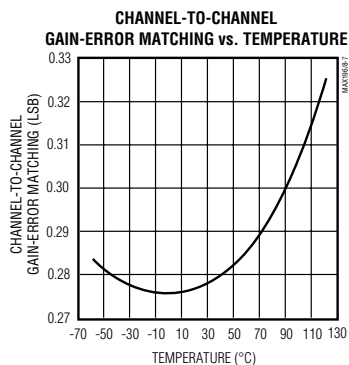
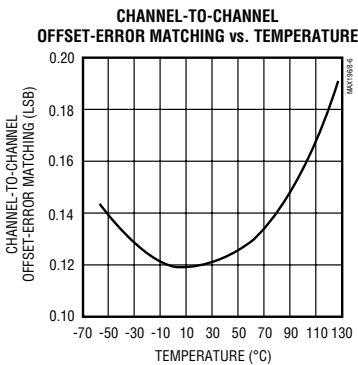
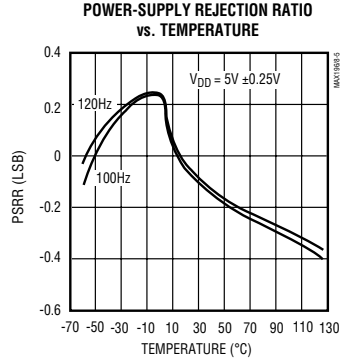
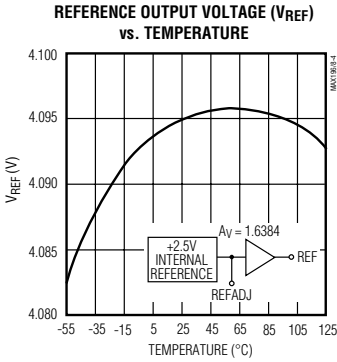
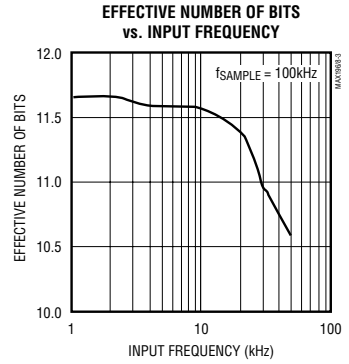
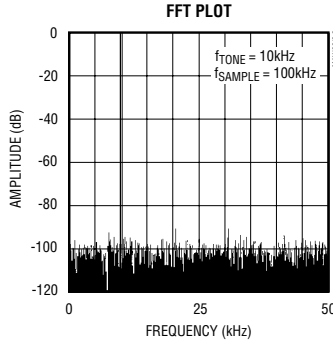
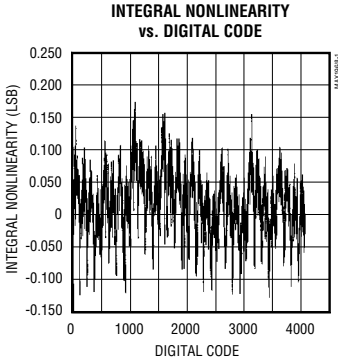
**Note 12:**  $t_{DO}$  is measured with the load circuits of Figure 2 and defined as the time required for an output to cross 0.8V or 2.4V.

**Note 13:**  $t_{TR}$  is defined as the time required for the data lines to change by 0.5V.

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

## 標準動作特性

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

## 端子説明

端子	名称	機能
1	CLK	クロック入力。外部クロックモードでは、CLKをTTL/CMOSコンパチブルのクロックで駆動してください。内部クロックモードでは、このピンとグラウンドの間にコンデンサ( $C_{CLK}$ )を接続し、内部クロック周波数を設定してください( $C_{CLK} = 100\text{pF}$ の時、 $f_{CLK} = 1.56\text{MHz typ}$ )。
2	$\overline{CS}$	チップセレクト。アクティブロー。
3-14	D11-D0	スリーステートデジタルI/O、D11 = MSB
15	AGND	アナロググラウンド
16-21	CH0-CH5	アナログ入力チャンネル
22	REFADJ	バンドギャップ電圧リファレンス出力/外部調整ピン。0.01 $\mu\text{F}$ のコンデンサでAGNDにバイパスしてください。REFピンで外部リファレンスを使用する場合は $V_{DD}$ に接続してください。
23	REF	リファレンスバッファ出力/ADCリファレンス入力。内部リファレンスモードでは、リファレンスバッファは公称4.096Vの出力を提供します(REFADJで外部調整可能)。外部リファレンスモードでは、REFADJを $V_{DD}$ にすることで内部バッファをディセーブルしてください。
24	$\overline{INT}$	$\overline{INT}$ は、変換が完了して出力データが準備できるとローになります。
25	$\overline{RD}$	$\overline{CS}$ がローの時、 $\overline{RD}$ の立下がりエッジがデータバスの読取り動作をイネーブルします。
26	$\overline{WR}$	内部アキュイジションモードで $\overline{CS}$ がローの場合、 $\overline{WR}$ の立上がりエッジで設定データがラッチされ、アキュイジションと変換サイクルが開始されます。外部アキュイジションモードで $\overline{CS}$ がローの場合、 $\overline{WR}$ の最初の立上がりエッジでアキュイジションが開始され、 $\overline{WR}$ の2番目の立上がりエッジでアキュイジションが完了し、変換サイクルが開始されます。
27	$V_{DD}$	+5V電源。0.1 $\mu\text{F}$ のコンデンサでAGNDにバイパスしてください。
28	DGND	デジタルグラウンド

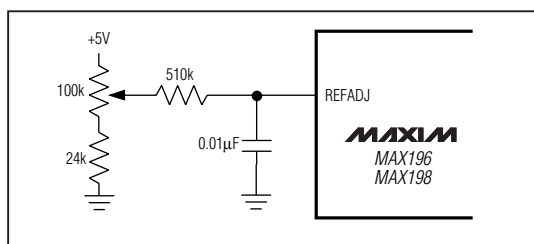


図1. リファレンス調整回路

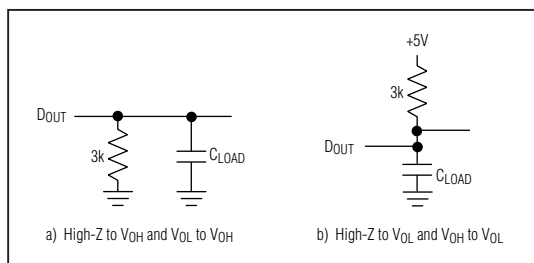


図2. イネーブル時間用の負荷回路

## 詳細

### コンバータの動作

MAX196/MAX198は、マルチレンジのフォルト保護ADCで、逐次比較法及び内蔵の入力トラック/ホールド(T/H)回路を用いることでアナログ信号を12ビットのデジタル出力に変換します。出力フォーマットは12ビットパラレルのため、マイクロプロセッサ( $\mu\text{P}$ )と容易にインタフェースできます。図3にMAX196/MAX198の最もシンプルな構成を示します。

### アナログ入力トラック/ホールド

内部アキュイジション制御モード(制御ビットD5を0に設定)では、T/Hは $\overline{WR}$ の立上がりエッジでトラックモードに入り、内部設定されたアキュイジションインターバル(6クロックサイクル)が終了するとホールドモードに入ります。バイポーラモード及びユニポーラモード(MAX196のみ)では、最大変換レートでの変換精度を維持するために、1.5 $\mu\text{s}$ 以内でセトリングする低インピーダンスの入力ソースが必要です。

MAX198がユニポーラモードに設定されている場合は、入力を低インピーダンスソースで駆動する必要はありません。アキュイジションタイム( $t_{AZ}$ )はソース出力抵抗( $R_S$ )、チャンネル入力抵抗( $R_{IN}$ )及びT/H容量の関数です。

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

アキュイジションタイムは次式で計算されます。

$$0V \sim V_{REF} \text{の場合} \quad t_{AZ} = 9 \times (R_S + R_{IN}) \times 16pF$$

$$0V \sim V_{REF}/2 \text{の場合} \quad t_{AZ} = 9 \times (R_S + R_{IN}) \times 32pF$$

ここで $R_{IN} = 7k$ 、 $t_{AZ}$ は常に $2\mu s$ 以上( $0V \sim V_{REF}$ 範囲の場合)又は $3\mu s$ 以上( $0V \sim V_{REF}/2$ の場合)です。

外部アキュイジション制御モード( $D5 = 1$ )では、 $T/H$ は $WR$ の最初の立上がりエッジでトラックモードに入り、 $D5 = 0$ で2番目の $WR$ の立上がりエッジを検出するとホールドモードに入ります。「外部アキュイジション」の項を参照してください。

## 入力帯域幅

ADCの入力トラック回路の小信号帯域幅は5MHzです。2MHzの外部クロック周波数で内部アキュイジション

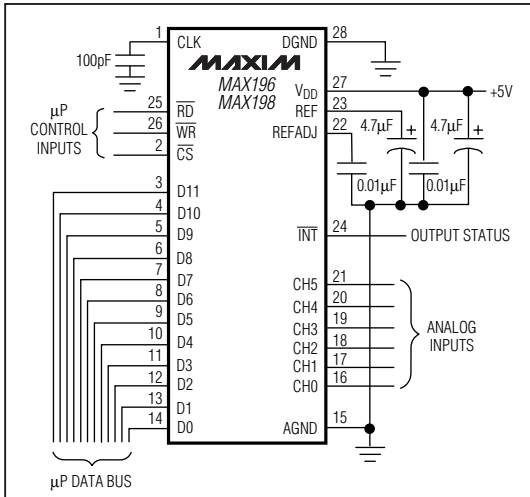


図3. 動作図

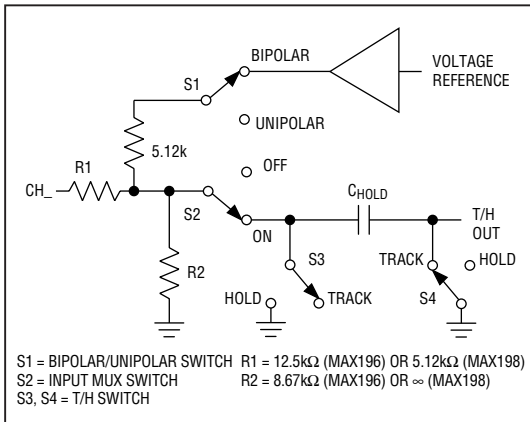


図4. 等価入力回路

モードを用いることで100ksp/sのスループットレートが実現できます。アンダーサンプリング技法を用いることで、高速な過渡現象のデジタル化や、ADCのサンプリングレートを越える帯域幅の周期的信号の測定が可能です。必要な周波数帯域内にエイリアシングを発生させる高周波信号を除くためには、アンチエイリアシング・フィルタ(MAX274/MAX275連続時間フィルタ)をご使用ください。

## 入力範囲及び保護

図4に等価入力回路を示します。フルスケール入力電圧はリファレンスの電圧( $V_{REF}$ )に依存します。MAX196はスケールリングファクターを用いているため、4.096Vの電圧リファレンスで $\pm 10V$ 、 $\pm 5V$ 、 $0V \sim +10V$ 及び $0V \sim +5V$ の入力電圧範囲が可能です(表1)。制御バイトにおける適切な制御ビット( $D3$ 、 $D4$ )を設定することによって希望の範囲をプログラムしてください(表2及び表3)。MAX198はスケールリングファクターを用いていないため、入力電圧範囲は直接リファレンス電圧に対応します。 $\pm V_{REF}$ 、 $\pm V_{REF}/2$ 、 $0V \sim V_{REF}$ または $0V \sim V_{REF}/2$ の入力電圧範囲に設定できます(表3)。REFADJに外部リファレンスが印加された場合、REFでの電圧は $V_{REF} = 1.6384 \times V_{REFADJ}$  ( $2.4V < V_{REF} < 4.18V$ )によって与えられます。

入力チャンネルは $\pm 16.5V$ まで過電圧保護されています。この保護はパワーダウンモードでも機能します。

$V_{DD} = 0V$ の場合でも入力抵抗ネットワークによる電流制限がデバイスを適切に保護します。

## デジタルインタフェース

入力データ(制御バイト)と出力データはスリーステート・パラレルインタフェース上で多重化されます。このパラレルI/Oは $\mu P$ と容易にインタフェース可能です。 $CS$ 、 $WR$ 及び $RD$ は書込み及び読み取り動作を制御します。 $CS$ は標準チップセレクト信号であり、 $\mu P$ はこれによってMAX196/MAX198をI/Oポートとしてアドレス指定することができます。 $CS$ がハイの場合、 $WR$ 及び $RD$ 入力がディセーブルされ、インタフェースは強制的にハイインピーダンス状態になります。

表1. フルスケール及びゼロスケール (MAX196のみ)

範囲 (V)	ゼロスケール (V)	-フルスケール	+フルスケール
0 ~ +5	0	—	$V_{REF} \times 1.2207$
0 ~ +10	0	—	$V_{REF} \times 2.4414$
$\pm 5$	—	$-V_{REF} \times 1.2207$	$V_{REF} \times 1.2207$
$\pm 10$	—	$-V_{REF} \times 2.4414$	$V_{REF} \times 2.4414$



# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

表2. 制御バイトのフォーマット

D7 (MSB)	D6	D5	D4	D3	D2	D1	D0 (LSB)
PD1	PD0	ACQMOD	RNG	BIP	A2	A1	A0

ビット	名称	説明
7, 6	PD1, PD0	この2つのビットにより、クロック及びパワーダウンモードを選択(表4)
5	ACQMOD	0=内部制御アキュジション(6クロックサイクル)、1=外部制御アキュジション
4	RNG	入力でのフルスケール電圧範囲の選択(表3)
3	BIP	ユニポーラもしくはバイポーラ変換モードの選択(表3)
2, 1, 0	A2, A1, A0	入力マルチプレクサでのオンチャンネルを選択するアドレスビット(表5)

表3. 範囲及び極性の選択

BIP	RNG	入力範囲 (V) (MAX196)	入力範囲 (V) (MAX198)
0	0	0 ~ 5	0 ~ VREF/2
0	1	0 ~ 10	0 ~ VREF
1	0	±5	±VREF/2
1	1	±10	±VREF

表4. クロック及びパワーダウンの選択

PD1	PD0	デバイスモード
0	0	通常動作/外部クロックモード
0	1	通常動作/内部クロックモード
1	0	スタンバイパワーダウン(STBYPD) : クロックモードは影響されません
1	1	フルパワーダウン(FULLPD) : クロックモードは影響されません

表5. チャネル選択

A2	A1	A0	CH0	CH1	CH2	CH3	CH4	CH5
0	0	0	*					
0	0	1		*				
0	1	0			*			
0	1	1				*		
1	0	0					*	
1	0	1						*

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

## 入力フォーマット

制御バイトは書込みサイクル中にデバイスのD7～D0ピンにラッチされます。表2に制御バイトのフォーマットを示します。

## 出力データフォーマット

出力データフォーマットはユニポーラモードではバイナリ、バイポーラモードでは2の補数形式のバイナリです。出力データの読取り中は、 $\overline{CS}$ 及び $\overline{RD}$ はローでなければなりません。

## 変換開始方法

変換は書込み動作で開始されます。書込み動作によってマルチプレクサのチャンネルが選択され、MAX196/MAX198の入力範囲がユニポーラ又はバイポーラに設定されます。書込みパルス( $\overline{WR} + \overline{CS}$ )はアキュイジションインターバルを開始させることもできますし、アキュイジションと変換をまとめて開始させることもできます。サンプリングインターバルはアキュイジションインターバルの完了時に始まります。入力制御バイトのACQMODビットにより、信号の取込み方法は内部又は外部アキュイジションのいずれかを選択できるようになっています。クロックまたはアキュイジションモードが内部の場合も外部の場合も、変換時間は12クロックサイクル続きます。

変換サイクル中に新しい制御バイトを書込むと、変換が中止され、新しいアキュイジションインターバルが開始されます。

## 内部アキュイジション

ACQMODビットがクリアされた(ACQMOD = 0)制御バイトを書込むことで内部アキュイジションを選択できます。

この場合、書込みパルスによってアキュイジションインターバルが開始され、その継続時間は内部的に決められます。この6クロックサイクルのアキュイジションインターバル( $f_{CLK} = 2\text{MHz}$ の時 $3\mu\text{s}$ )が終了すると変換が開始されます(図5を参照)。

## 外部アキュイジション

サンプリングアパーチャを正確に制御したい場合、及び(又は)アキュイジションタイムと変換時間を別々に制御したい場合は、外部アキュイジションタイミングモードを使用してください。この場合、ユーザは2つの別々の書込みパルスによってアキュイジション及び変換開始を制御します。ACQMOD = 1とした最初のパルスが長さ未定のアキュイジションインターバルを開始します。ACQMOD = 0とした2番目の書込みパルスがアキュイジションを終了させ、 $\overline{WR}$ の立上がりエッジで変換を開始します(図6)。しかし、2番目の制御バイトがACQMOD = 1を含んでいる場合は、長さ未定のアキュイジションインターバルが再スタートします。

入力マルチプレクサのアドレスビットは、1番目と2番目の書込みパルスが同一の値でなければなりません。パワーダウンモードビット(PD0、PD1)の値は、2番目の書込みパルスで新しくすることができます(「パワーダウンモード」を参照)。

## 変換結果の読取り

変換が終わり有効な結果が得られたことを $\mu\text{P}$ に知らせるためのフラグは、標準的な割込み信号 $\overline{INT}$ によって行われます。変換が完了して出力データの準備ができると $\overline{INT}$ はローになります(図5及び図6)。そして最初の読取りサイクル又は新しい制御バイトの書込みが行われるとハイに戻ります。

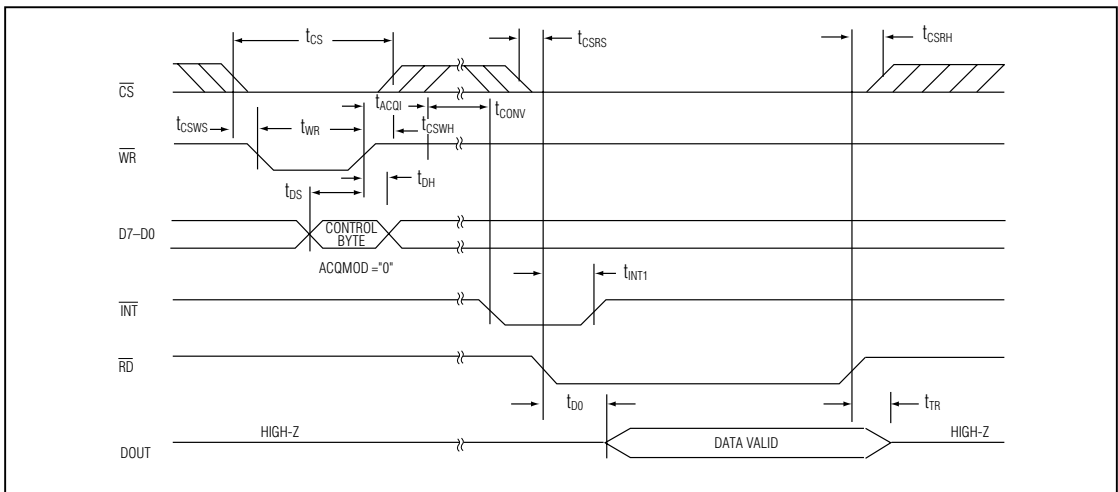


図5. 内部アキュイジションモードを用いた場合の変換タイミング

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

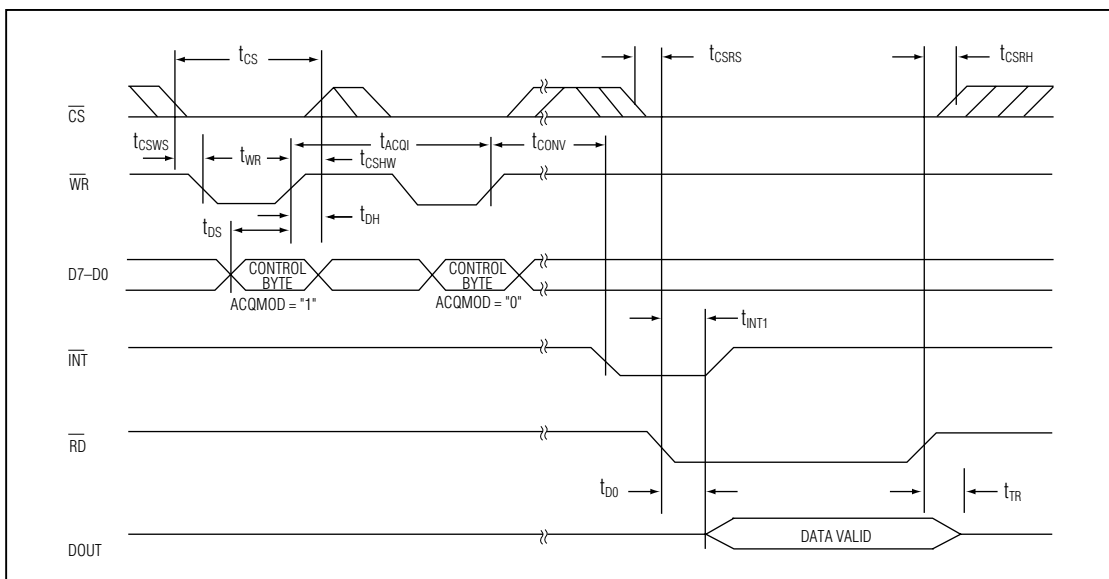


図6. 外部アキュイジションモードを用いた場合の変換タイミング

## クロックモード

MAX196/MAX198は内部又は外部クロックで動作します。制御ビット(D6、D7)によって内部又は外部クロックを選択します。いったん希望のクロックモードが選択されると、これらのビットを変更してパワーダウンモードをプログラムしてもクロックモードへの影響はありません。いずれのモードの場合も内部及び外部アキュイジションが可能です。パワーアップ時には外部クロックモードが選択されます。

### 内部クロックモード

内部クロックモードを選択することで、SAR変換クロックを駆動する役目から $\mu$ Pを解放できます。このモードを選択するには、制御バイトでD7 = 0、D6 = 1とします。CLKピンとグラウンドの間に100pFのコンデンサを接続すると、クロックの公称周波数は1.56MHzになります。図7に内部クロックの周期と外付コンデンサの容量の間の直線的な関係を示します。

### 外部クロックモード

外部クロックモードを選択するには、制御バイトでD7 = 0、D6 = 0とします。図8に内部及び外部アキュイジションモードにおけるCLKとWRのタイミング関係を示します(外部クロックの場合)。適正動作を行うためにデュー

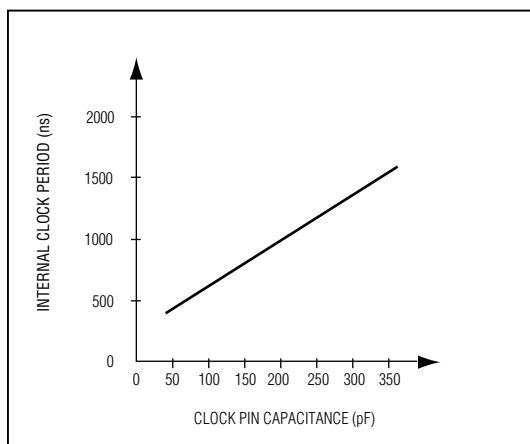


図7. 内部クロックの周期対クロックピンの容量

ティサイクルが45%~55%で周波数が100kHz~2.0MHzの外部クロックが必要です。100kHz以下のクロック周波数で動作させることは、ホールドコンデンサの両端の電圧を低下させることになり、その結果性能の低下が生じます。

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

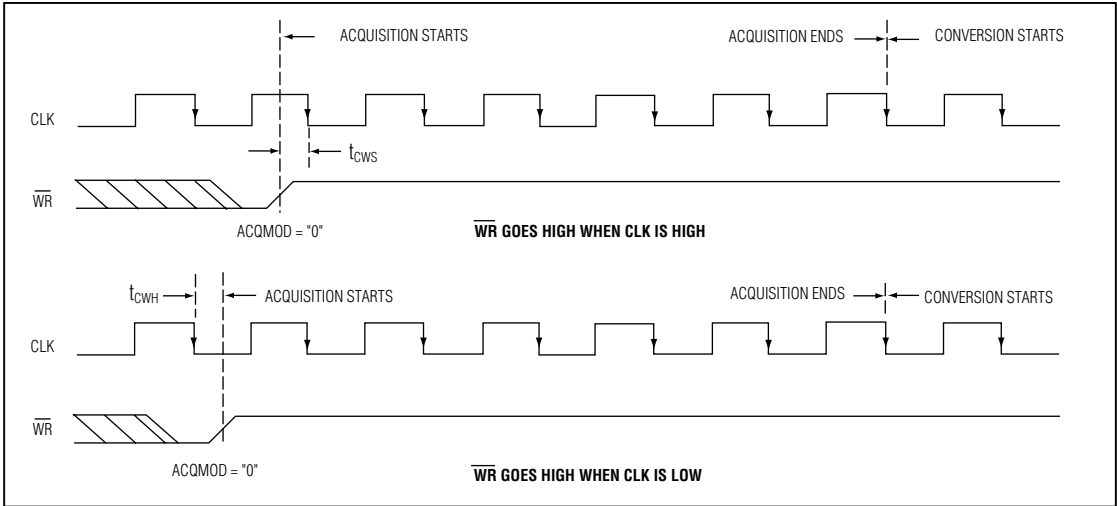


図8a. 外部クロック及び $\overline{WR}$ のタイミング(内部アキュイジションモード)

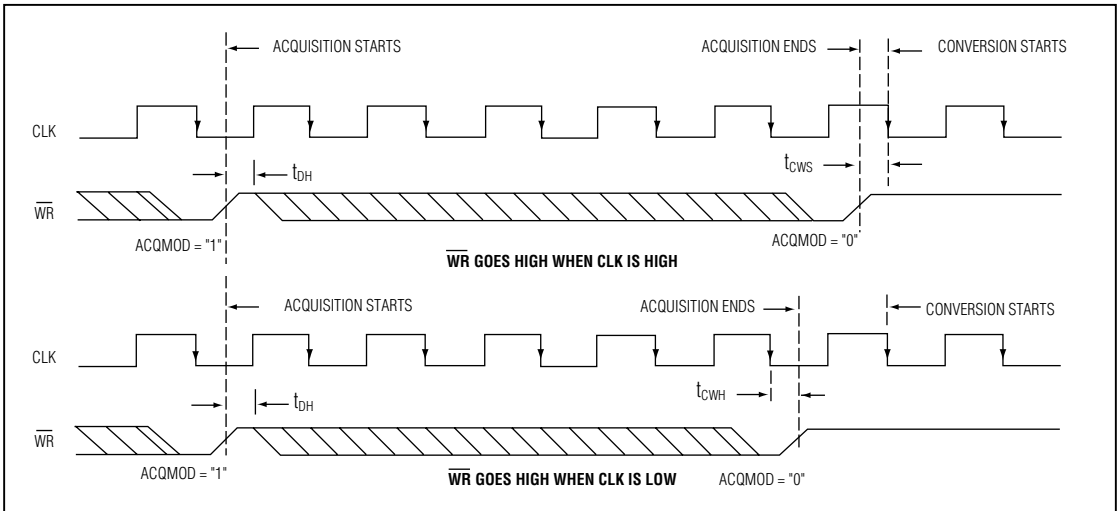


図8b. 外部クロック及び $\overline{WR}$ のタイミング(外部アキュイジションモード)

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

## アプリケーション情報

### パワーオンリセット

パワーアップ時には、内部のパワーオンリセット回路がINTをハイに設定し、デバイスを通常動作/外部クロックモードに設定します。外部クロックモード設定の回路で内部クロックが外部クロックドライバの負荷になることを防ぐために、この設定が選択されています。

### 内部又は外部リファレンス

MAX196/MAX198は内部リファレンス又は外部リファレンスのどちらでも動作します。外部リファレンスはREFピン又はREFADJピンに接続することができます(図9)。

REF入力を直接使用する場合は、REFADJをV<sub>DD</sub>に接続することで内部バッファをディセーブルしてください。REFADJ入力を使用することでリファレンスを外部でバッファする必要がなくなります。リファレンスをREFADJに印加する場合は、0.01 $\mu$ FのコンデンサでREFADJをAGNDにバイパスしてください。

2.5VのリファレンスでREFピンに4.096Vが供給されるように、REFADJの内部バッファの利得は1.6384にトリミングされています。

#### 内部リファレンス

内部で2.50Vにトリミングされたリファレンスが、REFADJバッファで増幅されてREFで4.096Vを提供します。4.7 $\mu$ FコンデンサでREFピンをAGNDにバイパスし、0.01 $\mu$ FでREFADJピンをAGNDにバイパスしてください。図1に示すリファレンス調整回路を用いることで、内部リファレンス電圧は $\pm 1.5\%$ ( $\pm 65$  LSB)の範囲で調整可能です。

#### 外部リファレンス

REFとREFADJでの入力インピーダンスはDC電流に対して最低10k です。変換中は、REFの外部リファレンスは400 $\mu$ AのDC負荷電流を供給できなければならず、出力インピーダンスは10以下でなければなりません。リファレンスの出力インピーダンスがこれより高い場合あるいはノイズが大きい場合は、4.7 $\mu$ Fコンデンサを用いてREFの近くでAGNDにバイパスしてください。

REFピンでの外部リファレンス電圧が4.096Vより低い場合、又はREFADJピンでの外部リファレンス電圧が2.5Vより低い場合は、LSB値(FS/4096)に対するRMSノイズの比が増加し、性能が劣化します(有効ビット数の減少)。

### パワーダウンモード

電力を節約するために、変換と変換の間はコンバータを低電流シャットダウンモードにすることができます。STBYPD及びFULLPDの2つのプログラム可能なパワーダウンモードがあります。入力制御バイトのPD0及びPD1

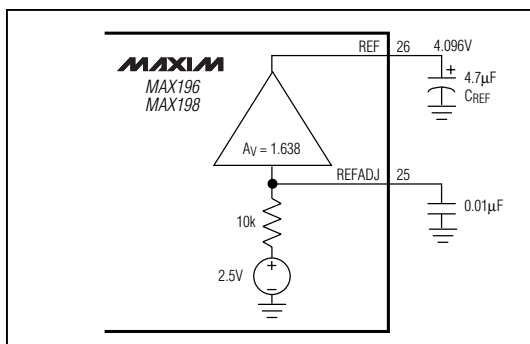


図9a. 内部リファレンス

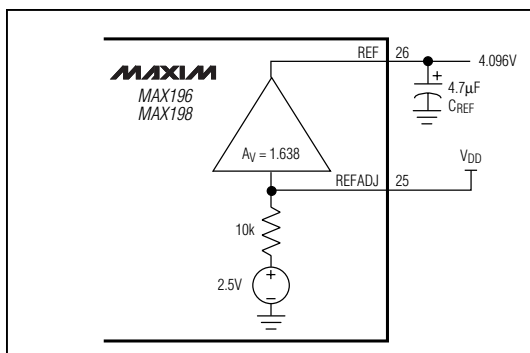


図9b. 外部リファレンス(REFでのリファレンス)

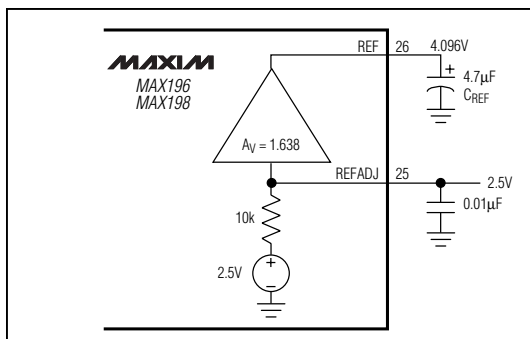


図9c. 外部リファレンスが内部リファレンスをオーバードライブ

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

をプログラミングすることでSTBYPD又はFULLPDを選択してください。パワーダウンの実行は変換が終了してから初めて有効となります。どのパワーダウンモードにおいてもインタフェースはアクティブ状態を維持し、変換結果の読み取りが可能です。入力過電圧保護機能は全てのパワーダウンモードでアクティブです。デバイスは、書き込み中に起きるWRの最初の立下がりエッジで通常動作に戻ります。

## パワーダウンモードの選択

STBYPDモードではバンドギャップリファレンス及びリファレンスパuffaはアクティブを維持し、REFピンの4.7 $\mu$ Fコンデンサの電圧は維持されます。これはパワーダウン時間の長さにかかわらず決して劣化することのない“直流”状態であり、このモードでは、スタート遅延なくどんなサンプリングレートでも使用することができます。

しかし、FULLPDモードではバンドギャップリファレンスのみがアクティブです。この場合はREFとAGNDの間に33 $\mu$ Fのコンデンサを接続することで、変換と変換間のリファレンス電圧を維持するとともに、パuffaがイネーブル/ディセーブルされた時のトランジェントを低減してください。変換前にリファレンスが回復できるように、余分のアキュジションタイムを追加せずに達成できる最低のスループットレートは1kspsです。こ

れにより、パワーダウン終了後に直ちに変換を開始することができます。FULLPD中のREFコンデンサの放電で希望の精度を保てる範囲(1LSB変動以下)を超えた場合は、変換を開始する前にSTBYPDパワーダウンサイクルを実行してください。リファレンスパuffaは80mV/msのスループットでバイパスコンデンサを再充電すること、及びセットリング時間に50 $\mu$ s必要であることを考慮してください。推奨容量33 $\mu$ Fのコンデンサを用いた場合、スループットレートが10kspsであれば消費電流は470 $\mu$ A(typ)です。

## オートシャットダウン

各変換でSTBYPDを選択するとMAX196/MAX198は各変換後に自動的にシャットダウンに入り、この場合、次の変換時のスタートアップ時間は必要ありません。

## 伝達関数

MAX196/MAX198の出力データコードは、ユニポーラモードの場合はバイナリで1LSB = (FS/4096)、バイポーラモードの場合は2の補数形式のバイナリで1LSB = [(2 x |FS|)/4096]です。コード遷移はLSBの整数値とその次のLSBの整数値の間で起こります。図10及び図11は、それぞれユニポーラ動作及びバイポーラ動作の場合の入出力(I/O)伝達関数を示します。フルスケール(FS)の値については表1を参照してください。

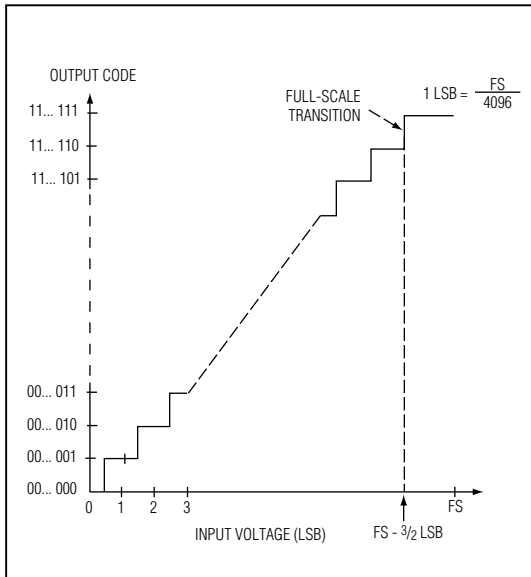


図10. ユニポーラ伝達関数

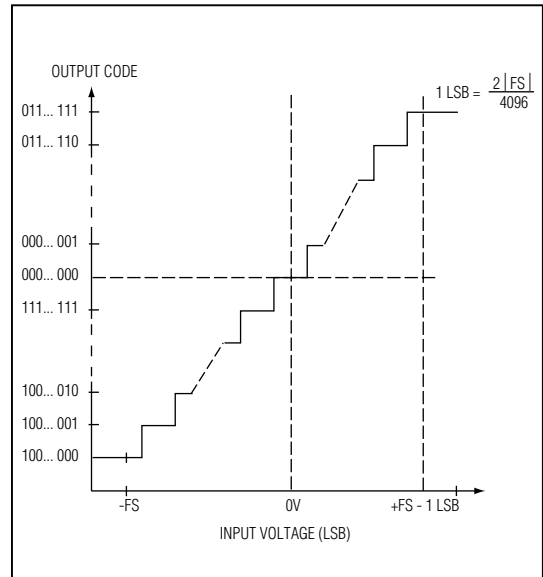


図11. バイポーラ伝達関数

# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

MAX196/MAX198

## レイアウト、接地及びバイパス

システムの性能を十分に発揮させるためには、プリント基板のレイアウトが重要です。最高の性能を得るためにはグラウンドプレーンをご使用ください。クロストーク及びノイズインジェクションを低減するためには、アナログ信号とデジタル信号を別々にしてください。デジタルグラウンドラインをデジタル信号ライン同士の間挟むことで干渉を最小限に抑えることができます。アナロググラウンド及びDGNDは、星型構成でAGNDに接続してください。ノイズを排除するためには、AGNDから電源グラウンドへのグラウンドリターンが低インピーダンスであることを確認し、また、できるだけ短くしてください。ロジックグラウンドは直接電源に接続してください。V<sub>DD</sub>を0.1μF及び4.7μFのコンデンサでAGNDにバイパスし、高周波及び低周波の変動を最小限にしてください。電源のノイズが過度に大きい場合は、図12に示すようにして電源とV<sub>DD</sub>の間に5Ωの抵抗を接続してください。

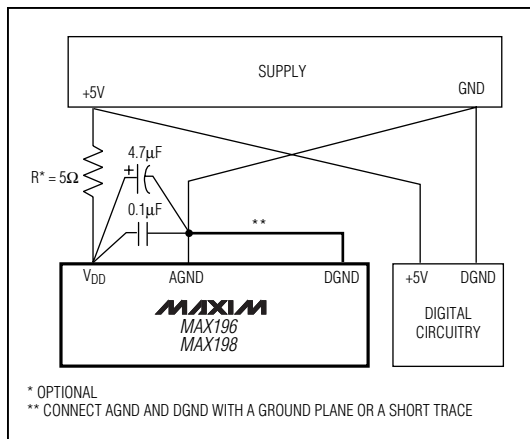
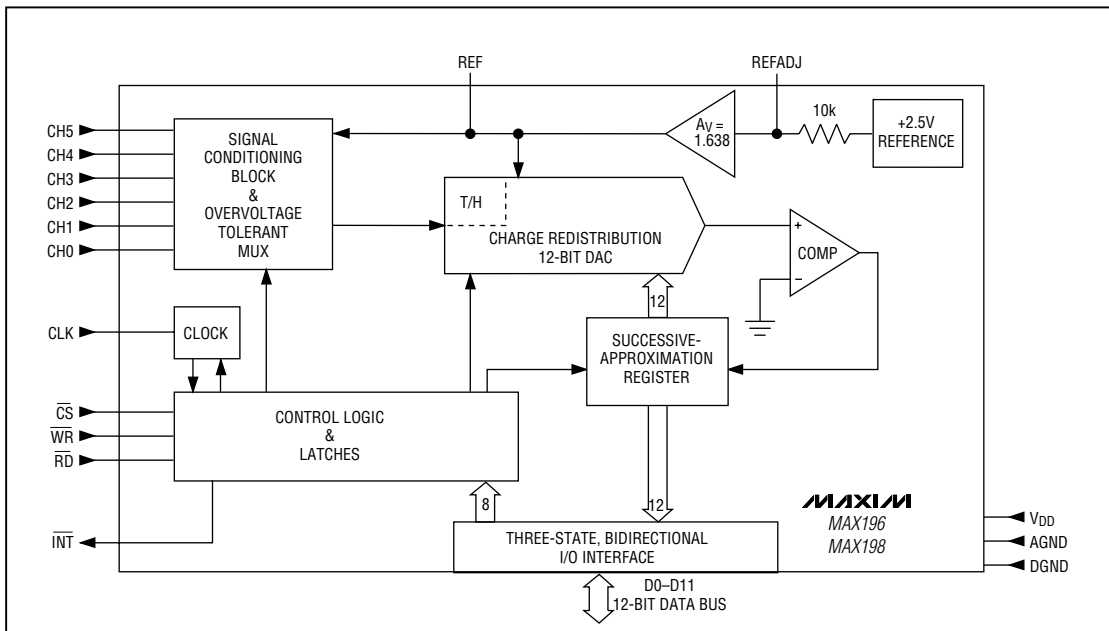


図12. 電源の接地

## ブロック図



# マルチレンジ、+5V単一電源、12ビットDAS 12ビットバスインタフェース付

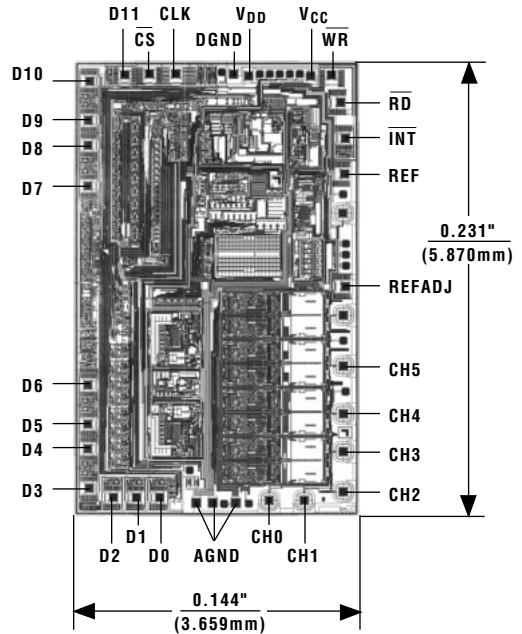
型番( 続き ) \_\_\_\_\_

チップ構造図 \_\_\_\_\_

PART	TEMP. RANGE	PIN-PACKAGE
MAX196BC/D	0°C to +70°C	Dice*
MAX196AENI	-40°C to +85°C	28 Narrow Plastic DIP
MAX196BENI	-40°C to +85°C	28 Narrow Plastic DIP
MAX196AEWI	-40°C to +85°C	28 Wide SO
MAX196BEWI	-40°C to +85°C	28 Wide SO
MAX196AEAI	-40°C to +85°C	28 SSOP
MAX196BEAI	-40°C to +85°C	28 SSOP
MAX196AMYI	-55°C to +125°C	28 Narrow Ceramic SB**
MAX196BMYI	-55°C to +125°C	28 Narrow Ceramic SB**
<b>MAX198ACNI</b>	0°C to +70°C	28 Narrow Plastic DIP
MAX198BCNI	0°C to +70°C	28 Narrow Plastic DIP
MAX198ACWI	0°C to +70°C	28 Wide SO
MAX198BCWI	0°C to +70°C	28 Wide SO
MAX198ACAI	0°C to +70°C	28 SSOP
MAX198BCAI	0°C to +70°C	28 SSOP
MAX198BC/D	0°C to +70°C	Dice*
MAX198AENI	-40°C to +85°C	28 Narrow Plastic DIP
MAX198BENI	-40°C to +85°C	28 Narrow Plastic DIP
MAX198AEWI	-40°C to +85°C	28 Wide SO
MAX198BEWI	-40°C to +85°C	28 Wide SO
MAX198AEAI	-40°C to +85°C	28 SSOP
MAX198BEAI	-40°C to +85°C	28 SSOP
MAX198AMYI	-55°C to +125°C	28 Narrow Ceramic SB**
MAX198BMYI	-55°C to +125°C	28 Narrow Ceramic SB**

\* Dice are specified at  $T_A = +25^\circ\text{C}$ , DC parameters only.

\*\* Contact factory for availability and processing to MIL-STD-883.



TRANSISTOR COUNT: 2956

SUBSTRATE CONNECTED TO GND

販売代理店

## マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**

© 1995 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.