



## 絶対最大定格 (Ta=25°C)

項目	記号	定格	単位	条件
最大印加電圧 1	Vmax1	-0.3 ~ 30	V	VCC, CHG
最大印加電圧 2	Vmax2	-0.3 ~ 6.5	V	CS, COMP, LPF, ZT
最大印加電圧 3	Vmax3	-0.3 ~ 15.5	V	OUT
動作温度範囲	Topr	-40 ~ +105	°C	
最大ジャンクション温度	Tjmax	150	°C	
保存温度範囲	Tstg	-55 ~ +150	°C	

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## 熱抵抗 (NOTE 1)

項目	記号	熱抵抗(Typ)		単位
		1層基板 (Note3)	4層基板 (Note4)	
SOP-J8				
ジャンクションー周囲温度間熱抵抗	$\theta_{JA}$	149.3	76.9	°C/W
ジャンクションーパッケージ上面中心間熱特性パラメータ (Note2)	$\Psi_{JT}$	18	11	°C/W

(Note 1) JESD51-2A(Still-Air) に準拠。

(Note 2) ジャンクションからパッケージ (モールド部分) 上面中心までの熱特性パラメータ。

(Note 3) JESD51-3 に準拠した基板を使用。

(Note 4) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mmt

1層目 (表面) 銅箔	
銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70μ m

測定基板	基板材	基板寸法
4層	FR-4	114.3mm x 76.2mm x 1.6mmt

1層目 (表面) 銅箔		2層目、3層目 (内層) 銅箔		4層目 (裏面) 銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン + 電極引出し用配線	70μ m	74.2mm□ (正方形)	35μ m	74.2mm□ (正方形)	70μ m

## 推奨動作条件 (Ta=25°C)

項目	記号	定格	単位	条件
電源電圧範囲	V <sub>CC</sub>	8.9~25.0	V	VCC 端子電圧

電气的特性 (特に指定のない限り  $V_{CC}=15V$   $T_a=25^{\circ}C$ )

項目	記号	仕様			単位	条件
		最小	標準	最大		
<b>[回路電流]</b>						
回路電流(ON)	$I_{ON}$	-	400	800	$\mu A$	ZT=0V (PULSE 動作時)
回路電流(OFF)	$I_{OFF}$	-	300	600	$\mu A$	ZT=1V (PULSE 動作 OFF)
<b>[CHG 端子 充電回路]</b>						
CHG 充電電流 1	$I_{START1}$	0.25	0.35	0.45	mA	VCC= 0V, CHG=15V
CHG 充電電流 2	$I_{START2}$	2	6	12	mA	VCC=10V, CHG=15V
CHG OFF 電流	$I_{START3}$	3	6	9	$\mu A$	VCCUVLO 解除後 CHG 端子流入電流, CHG=15V
CHG 充電電流切り替え電圧	$V_{SC}$	0.4	0.8	1.6	V	VCC 端子
<b>[VCC 端子 保護機能]</b>						
VCC UVLO 電圧 1	$V_{UVLO1}$	12.5	13.5	14.5	V	VCC 上昇時
VCC UVLO 電圧 2	$V_{UVLO2}$	7.5	8.2	8.9	V	VCC 下降時
VCC UVLO ヒステリシス	$V_{UVLO3}$	-	5.3	-	V	$V_{UVLO3} = V_{UVLO1} - V_{UVLO2}$
VCC OVP 検出電圧	$V_{OVP1}$	25	27.5	30	V	VCC 上昇時
VCC OVP 解除電圧	$V_{OVP2}$	21	23.5	26	V	VCC 下降時
ラッチ解除 VCC 電圧	$V_{LATCH}$	-	$V_{UVLO2}-0.5$	-	V	VCC 下降時
VCC リチャージ開始電圧	$V_{CHG1}$	7.7	8.7	9.7	V	VCC 下降時
VCC リチャージ停止電圧	$V_{CHG2}$	12	13	14	V	VCC 上昇時
ラッチマスク時間	$T_{LATCH}$	75	150	300	$\mu s$	
<b>[DC/DC コンバータ部 (ターンオン)]</b>						
ZT コンパレータ電圧 1	$V_{ZT1}$	30	110	190	mV	ZT 下降時
ZT コンパレータ電圧 2	$V_{ZT2}$	100	200	300	mV	ZT 上昇時
ZT コンパレータヒステリシス	$V_{ZTHYS}$	40	90	140	mV	$V_{ZTHYS} = V_{ZT2} - V_{ZT1}$
ZTトリガ タイムアウト時間	$T_{ZTOUT}$	9	18	36	$\mu s$	
<b>[DC/DC コンバータ部(ターンオフ)]</b>						
過電流検出電圧	$V_{CS}$	2.60	2.95	3.30	V	
最大動作周波数	$F_{SW}$	255	300	345	kHz	
Leading Edge Blank 時間	$T_{LEB}$	0.1	0.2	0.4	$\mu s$	
エラーアンプ基準電圧	$V_{REF}$	0.582	0.600	0.618	V	
<b>[ドライバ部]</b>						
OUT 端子 High 電圧	$V_{OUTH}$	10.5	12.0	14.5	V	
OUT 端子 High ON 抵抗	$R_{OUTH}$	23	45	76	$\Omega$	$I_{OUT} = -2mA$
OUT 端子 Low ON 抵抗	$R_{OUTL}$	33	65	110	$\Omega$	$I_{OUT} = +2mA$

端子配置図

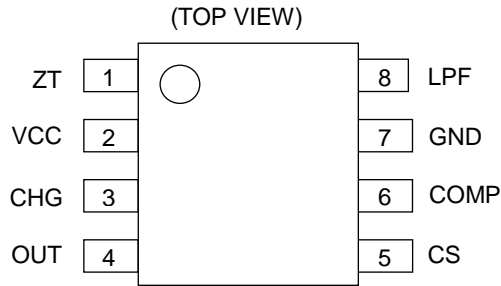


Figure 2. 端子配置図

端子説明

Table 1. 端子機能

端子番号	記号	機能
1	ZT	ゼロ電流検出端子
2	VCC	電源端子
3	CHG	充電回路入力端子
4	OUT	外付け MOSFET GATE 端子
5	CS	インダクタ電流センス端子
6	COMP	エラーアンプ出力端子
7	GND	GND 端子
8	LPF	エラーアンプ入力端子

入出力等価回路図

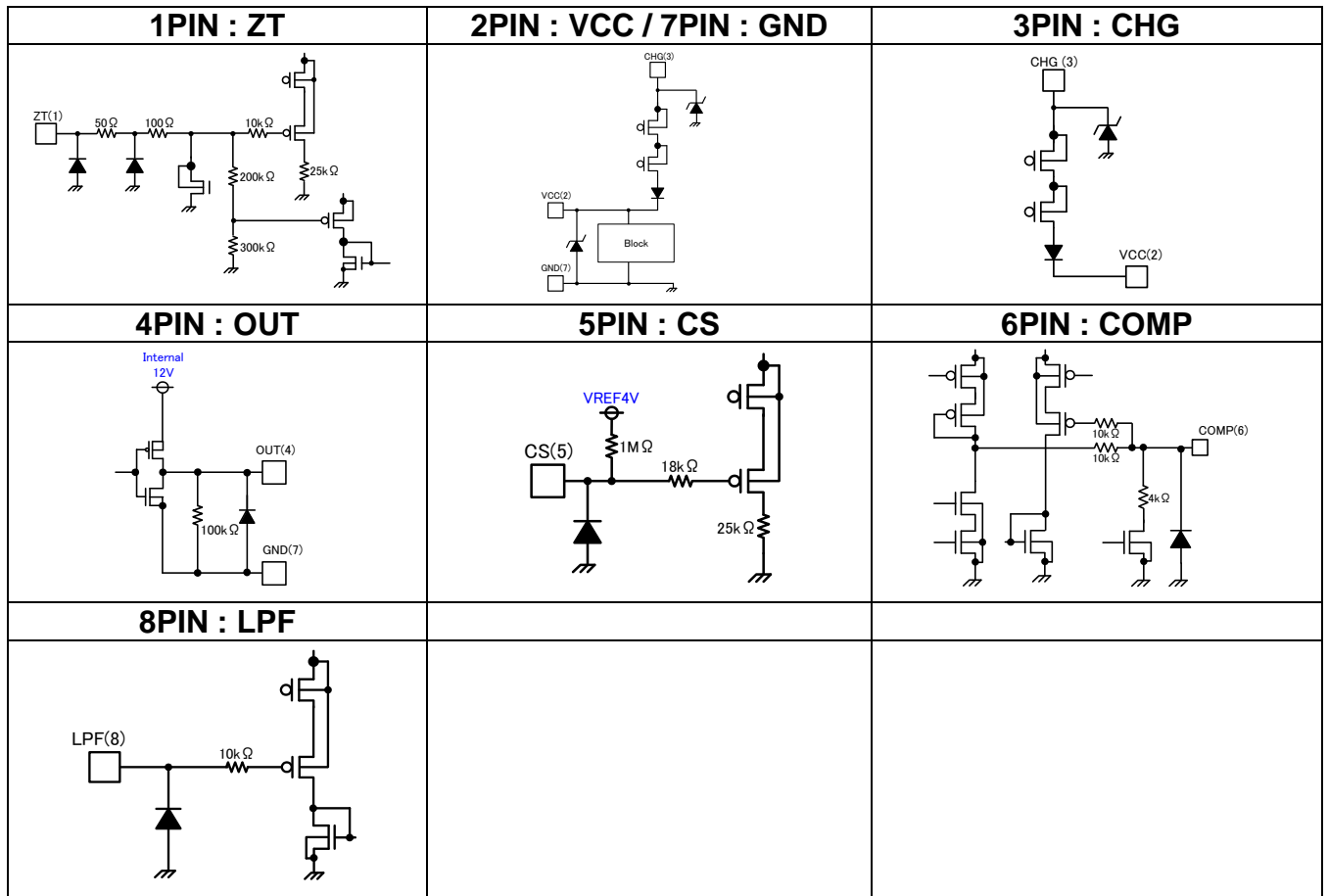


Figure 3. 入出力等価回路図

ブロック図

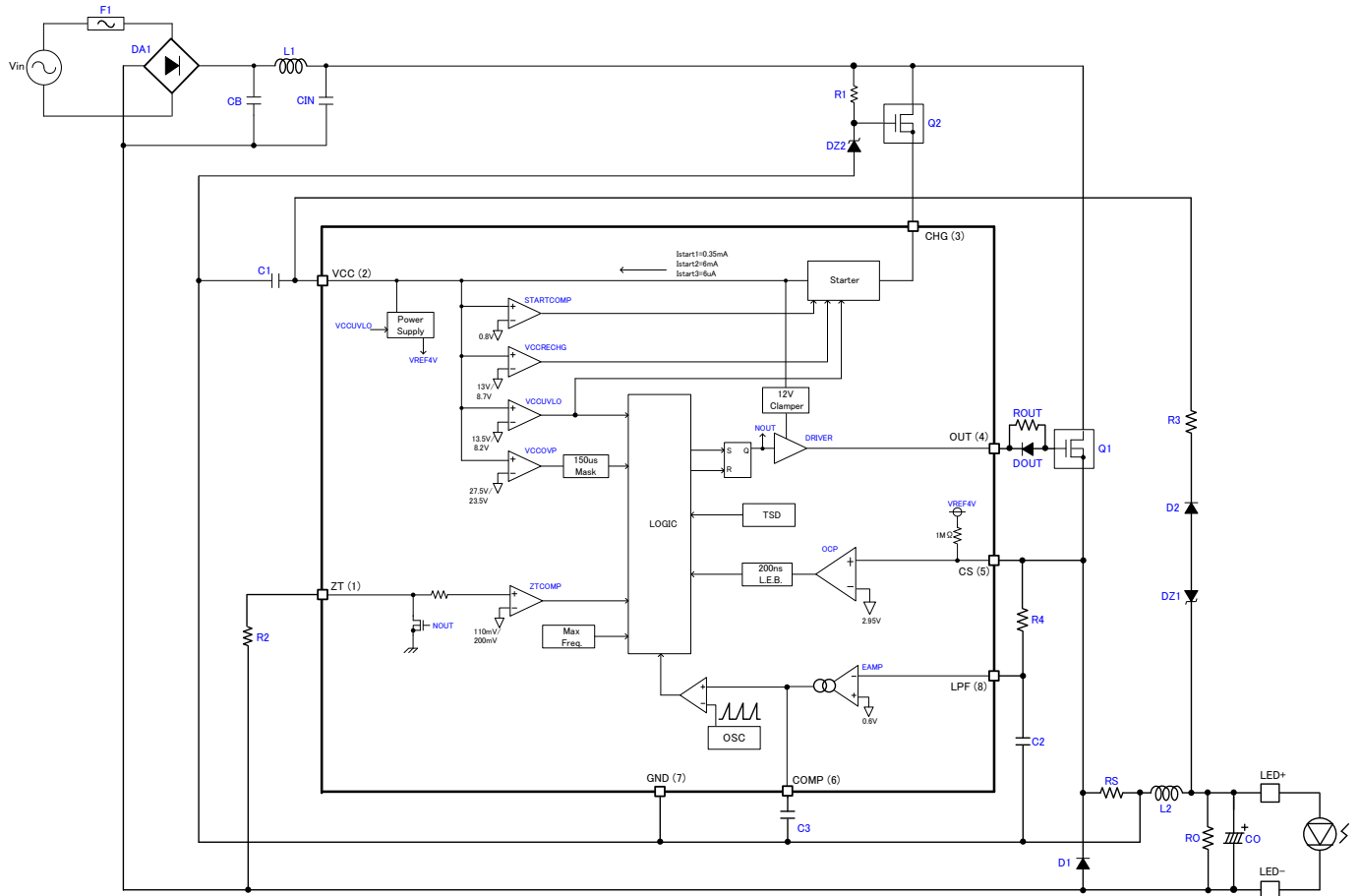


Figure 4. ブロック図

各ブロック動作説明

(1)充電回路ブロック (VCC : 2pin, CHG : 3pin)

(1.1)ブロック説明

本 IC は、充電回路を内蔵しています。起動後は、アイドリング電流  $I_{START3}$ (Typ=6 $\mu$ A)のみの消費電力となります。

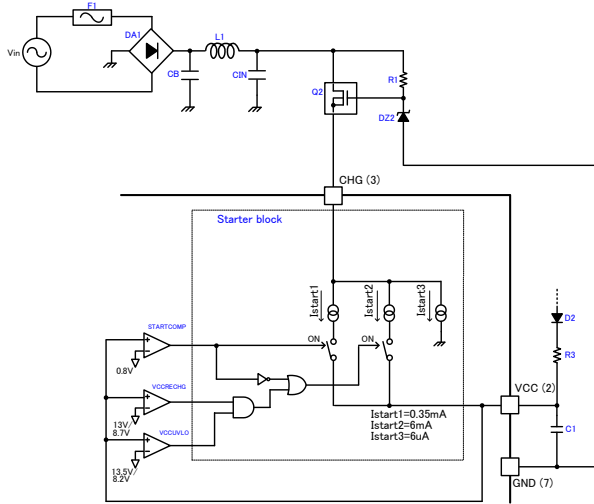


Figure 5. 充電回路ブロック図

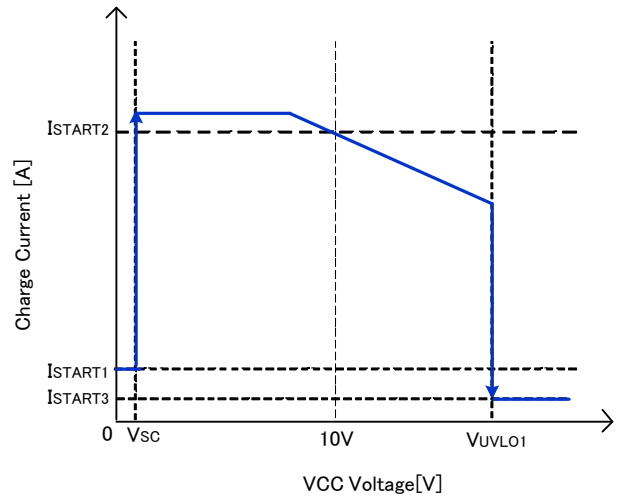


Figure 6. 充電電流-VCC 電圧特性

部品点数を削減するため、内部充電回路を使用せず起動抵抗 RSTR と VCC 端子保護用ツェナー DZ3 で構成した DCDC 部アプリケーション回路例を Figure 7 に示します。

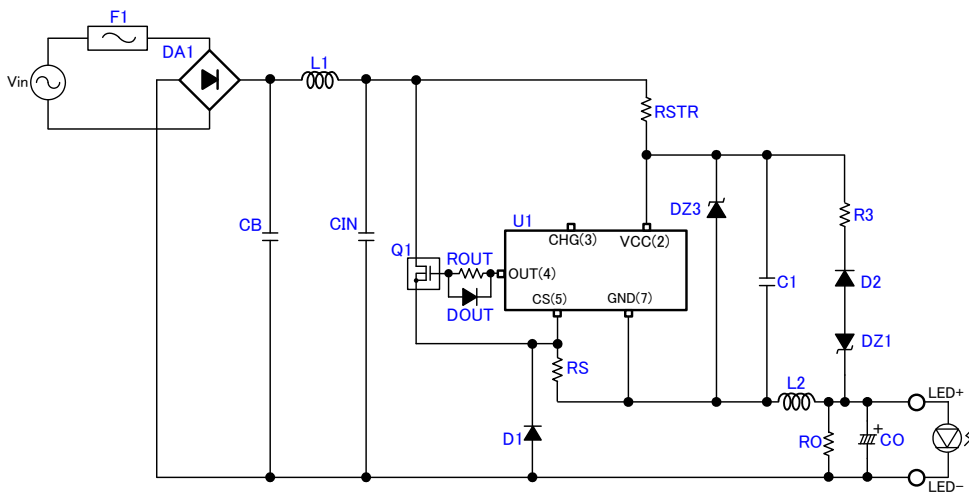


Figure 7. DCDC 部アプリケーション回路例(内部充電回路未使用)

## (1.2) 起動シーケンス

起動時のタイミングチャートを Figure 8 に示します。

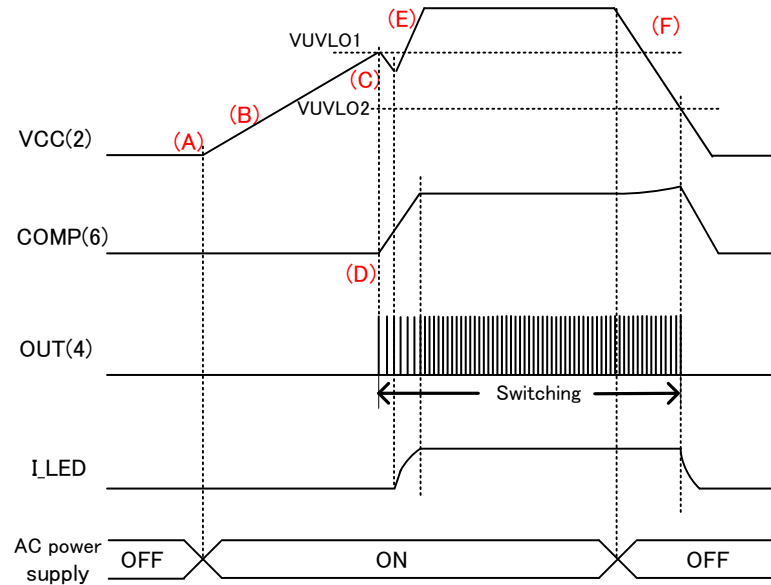


Figure 8. ON/OFF シーケンス

## ON/OFF シーケンス

A : AC 電源 ON により CHG 端子に電圧が印加されます。

B : CHG 端子より起動電流が VCC 端子接続のコンデンサに充電され VCC が立ち上がります。

C : VCC 端子電圧が VCC UVLO 解除電圧  $V_{UVLO1}$  (Typ=13.5V) を上回ると IC が起動します。

D : COMP 端子電圧の上昇にてソフトスタート動作を行います。

E : OUT 端子スイッチング動作にて LED+ より D2 を通じて VCC へ電流を供給します。

※LED+ より電力が供給され  $V_{DZ1}$  (DZ1 の降伏電圧) により VCC の電圧が決定されます。

$$V_{CC} = V_{LED} - V_{DZ1} - V_{fD2}$$

( $V_{LED}$  : LED の  $V_f$ ,  $V_{DZ1}$  : DZ1 降伏電圧,  $V_{fD2}$  : D2 順方向電圧)

F : 電源 OFF 時、供給が無い状態で出力動作を続けるため VCC 端子電圧は下降します。

VCC UVLO 検出電圧  $V_{UVLO2}$  (Typ=8.2V) を下回ると IC が動作 OFF します。

### (1.3) VCC 端子保護機能

本 IC には VCC 端子の低電圧保護機能 VCC UVLO(Under Voltage Lock Out)と過電圧保護機能 VCC OVP (Over Voltage Protection)、及び VCC 電圧が低下した場合に動作する VCC 充電機能が内蔵されています。VCC UVLO、VCC OVP 機能は VCC 電圧が低下時や過大時にスイッチング用 MOSFET の破壊を防止するための機能です。VCC 充電機能は VCC 電圧低下時に充電回路より充電を行います。

#### VCC UVLO / VCC OVP 機能

VCC UVLO、VCC OVP は電圧ヒステリシスを持つコンパレータ回路で検出を行います。

(VCC UVLO は自己復帰型、VCC OVP はラッチ型になります。)

VCC OVP には、 $T_{LATCH}$ (Typ=150 $\mu$ s)のマスク時間が内蔵しています。

これは、VCC 端子電圧  $> V_{OVP1}$ (Typ=27.5V)の状態が、マスク時間  $T_{LATCH}$  続いた場合に検出を行います。

この機能により、VCC 端子に発生するサージなどをマスクします。

#### VCC 充電機能

一度 VCC 端子電圧  $> V_{UVLO1}$ (Typ=13.5V)となり IC が起動してから、その後 VCC 端子電圧  $< V_{CHG1}$ (Typ=8.7V)に低下すると VCC 充電機能が動作します。このとき CHG 端子から充電回路を通して VCC 端子を充電します。

この動作により、VCC 起動不良を防止します。

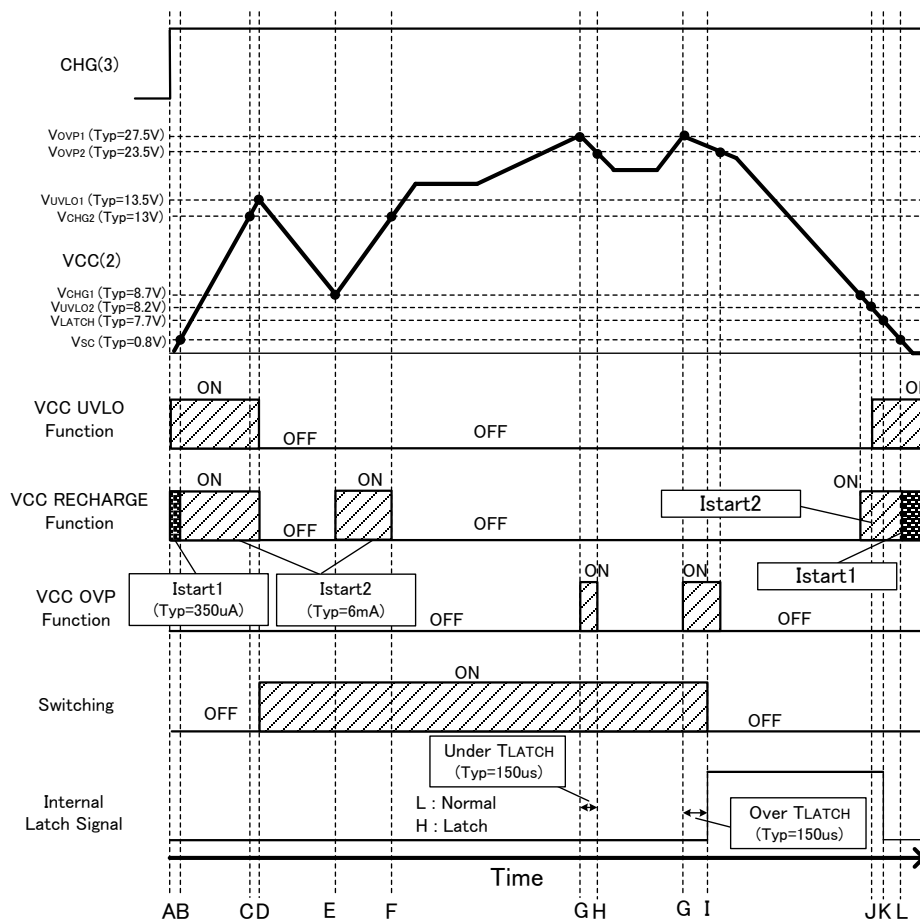


Figure 9. VCC UVLO / VCC OVP / VCC 充電機能タイミングチャート

- A: CHG 端子電圧印加、まずは Istart1(Typ=350 $\mu$ A)の電流で VCC 端子電圧が上昇開始します。  
 B: VCC 端子電圧  $> V_{SC}$ (Typ=0.8V)、VCC への充電電流が Istart1 $\rightarrow$ Istart2(Typ=6mA)へ切り替わります。  
 C: VCC 端子電圧  $> V_{CHG2}$ (Typ=13V)、VCC 充電機能が反応しますが、VCC UVLO 検出中のため、充電を続けます。  
 D: VCC 端子電圧  $> V_{UVLO1}$ 、VCC UVLO 機能が解除され、DC/DC 動作開始し、VCC 充電を停止します。  
 E: VCC 端子電圧  $< V_{CHG1}$ 、VCC への充電を開始します。  
 F: VCC 端子電圧  $> V_{CHG2}$ 、VCC への充電を停止します。  
 G: VCC 端子電圧  $> V_{OVP1}$ 、OVP 検出します。  
 H: VCC 端子電圧  $< V_{OVP2}$ (Typ=23.5V)、 $T_{LATCH}$  以内に  $V_{OVP2}$  以下となるとラッチせずに VCC OVP を解除します。  
 I: VCC 端子電圧  $> V_{OVP2}$ 、 $T_{LATCH}$  経過後に  $V_{OVP2}$  以上となっているとラッチ停止します。  
 J: VCC 端子電圧  $< V_{UVLO2}$ (Typ=8.2V)、VCC UVLO 機能が検出されます。  
 K: VCC 端子電圧  $< V_{LATCH}$ (Typ=7.7V)、ラッチ停止状態が解除されます。  
 L: VCC 端子電圧  $< V_{SC}$ 、VCC への充電電流が Istart2 $\rightarrow$ Istart1 へ切り替わります。

## (2)エラーアンプブロック (CS: 5pin, COMP: 6pin, LPF:8pin)

## (2.1)ブロック説明

本 IC にはエラーアンプが内蔵しており、エラーアンプ出力を制御することで OUT 端子出力の High 時間が変化します。電流検出抵抗  $R_S$  に発生する電圧(CS 端子電圧)を  $R_4, C_2$  から成る RC ローパスフィルタ回路に入力します。ローパスフィルタの出力(LPFP 端子電圧)がエラーアンプの入力電圧になり、MOSFET が ON 時のインダクタ  $L_2$  に流れる電流と MOSFET が OFF 時の再生ダイオード  $D_1$  からインダクタ  $L_2$  に流れる電流の総和(LED 電流)が  $R_S$  に流れます。

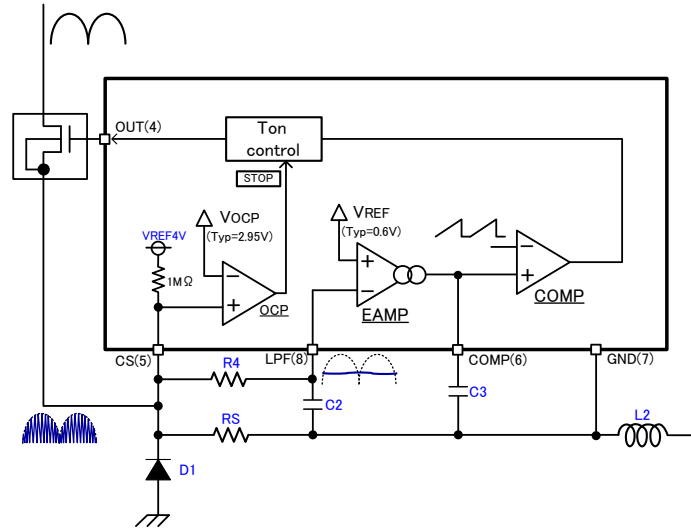


Figure 10. エラーアンプ部ブロック図

## (2.2) CS 端子 OCP 機能

CS 端子には OCP(Over Current Protection)機能が内蔵されています。CS 端子電圧が検出電圧  $V_{OCP}$  (Typ=2.95V) に達すると OCP を検出し、MOSFET を OFF します。(自己復帰保護)

## (2.3) L.E.B ブランキング時間

通常、ドライブ用 MOSFET のターン ON 時に、各容量成分や駆動電流などでサージ電流が発生します。

このとき、CS 電圧が上昇するため、OCP 検出回路が誤検出する可能性があります。この誤検出防止用に、OUT 端子出力が Low から High に切り替わってから一定時間  $T_{LEB}$  (Typ=200ns) CS 電圧検出をマスクする L.E.B(Leading Edge Blanking)機能が内蔵されています。

## (2.4) CS 端子 OPEN 保護

CS 端子が OPEN になった場合、IC は動作状態からスイッチング動作を停止します。(自己復帰保護)

(3) ゼロ電流検出ブロック (ZT : 1pin)

(3.1) ブロック説明

ZT 端子(1pin)にて OUT 出力 Low 時間の制御を行います。OUT 出力が Low の場合(MOSFET : OFF)、回生ダイオード D1 からインダクタ L2 に電流が流れます。インダクタ L2 に流れる電流( $I_L$ )が無くなると ZT 端子電圧は下降します。その電圧レベルが  $V_{ZT1}$ (Typ=110mV)以下になると ZT コンパレータが検知し、OUT 出力が High になります(MOSFET: ON)。

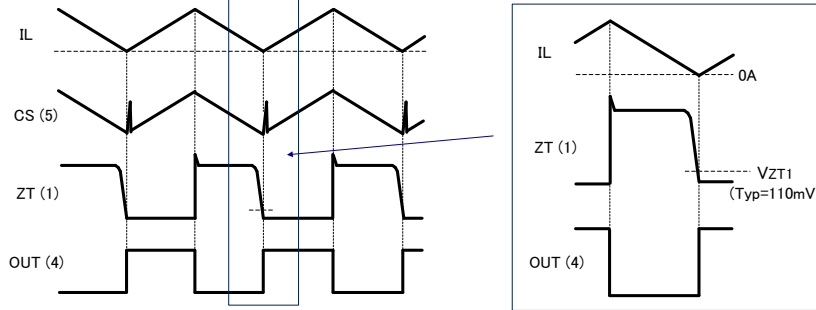


Figure 11. ZT 端子による Zero-cross 検出

(3.2) ZT トリガタイムアウト動作

IC 周辺部品の異常で ZT が常に Low になるときなど共振動作から外れてしまった場合、一定時間  $T_{ZTOUT}$ (Typ=18 $\mu$ s)後に OUT 出力は High になります。

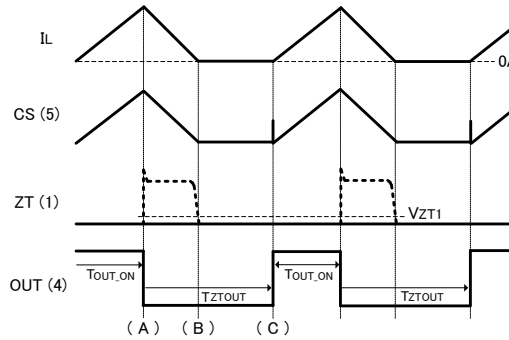


Figure 12. ZT トリガタイムアウト動作

- (A)...COMP 端子電圧によって制御された ON 時間 ( $T_{OUT\_ON}$ )経過後、OUT 出力は Low になります。
- (B)...ZT が常に Low のため、OUT 出力は High になりません。
- (C)...OUT 出力が Low になってから一定時間  $T_{ZTOUT}$  経過後、強制的に OUT 出力は High になります。

(3.3) 最大周波数動作

発熱などを抑えるため、動作周波数は最大周波数  $F_{MAX}$  (Typ=300kHz)以上にならないように IC が動作します。

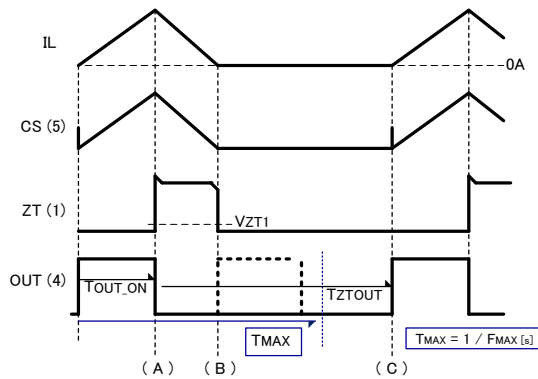


Figure 13. 最大周波数動作

- (A)...COMP 端子電圧によって制御された ON 時間 ( $T_{OUT\_ON}$ ) 経過後、OUT 出力は Low になります。
- (B)...ZT 端子電圧が検出レベル  $V_{ZT1}$  に達しましたが動作周波数が  $F_{MAX}$  以上の場合、OUT 出力は High になりません。
- (C)...OUT 出力が Low になってから一定時間  $T_{ZTOUT}$  経過後に強制的に OUT 出力は High になります。

## 保護回路の動作モード

各保護機能の動作モードを Table 2 に示します。

Table 2. 保護回路の動作モード

異常検出		検出	解除	検出時保護動作
VCC	UVLO	8.2V(Typ) 以下	13.5V (Typ) 以上	動作停止 (自己復帰)
	OVP	27.5V(Typ) 以上	ラッチ前: 23.5V (Typ) 以下 ラッチ後: Vcc=7.7V (Typ) 以下	150μs(Typ) タイマーラッチ
CS	OCP	2.95V(Typ) 以上	2.95V (Typ) 以下	出力部動作停止 (自己復帰)
TSD		175 °C (Typ) 以上	ラッチ前: 155 °C (Typ) 以下 ラッチ後: Vcc=7.7V (Typ) 以下	150μs(Typ) タイマーラッチ

## 使用上の注意

## 1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

## 2. 電源ラインについて

基板パターン設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑制してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

## 3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

## 4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

## 5. 熱設計について

万一、最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、最高接合部温度を超えないようにしてください。

## 6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

## 7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 使用上の注意—続き

### 11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

### 12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A) の時、トランジスタ (NPN) では GND > (端子 B) の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、GND > (端子 B) の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

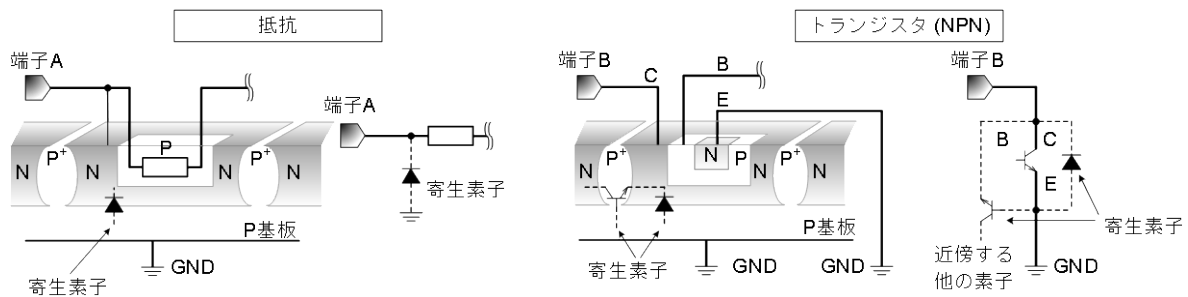


Figure 14. モノリシック IC 構造例

### 13. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

### 14. 安全動作領域について

本製品を使用する際には、出力トランジスタが絶対最大定格及び ASO を超えないよう設定してください。

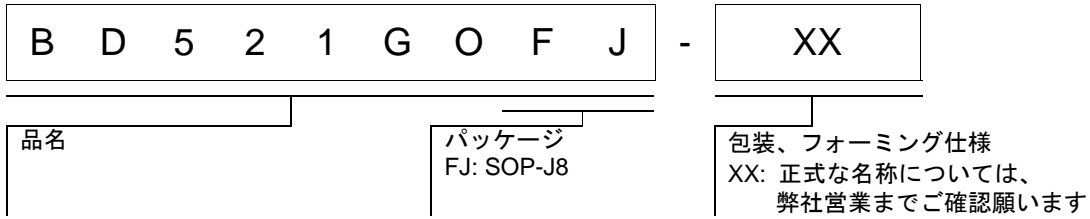
### 15. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただけますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下しても停止状態が継続するため、動作を再開するためには電源を再投入する必要があります。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計等は、絶対に避けてください。

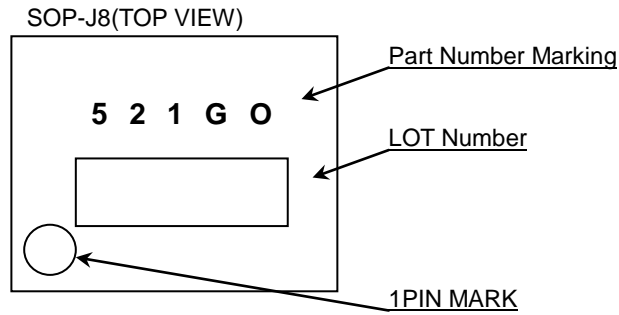
### 16. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

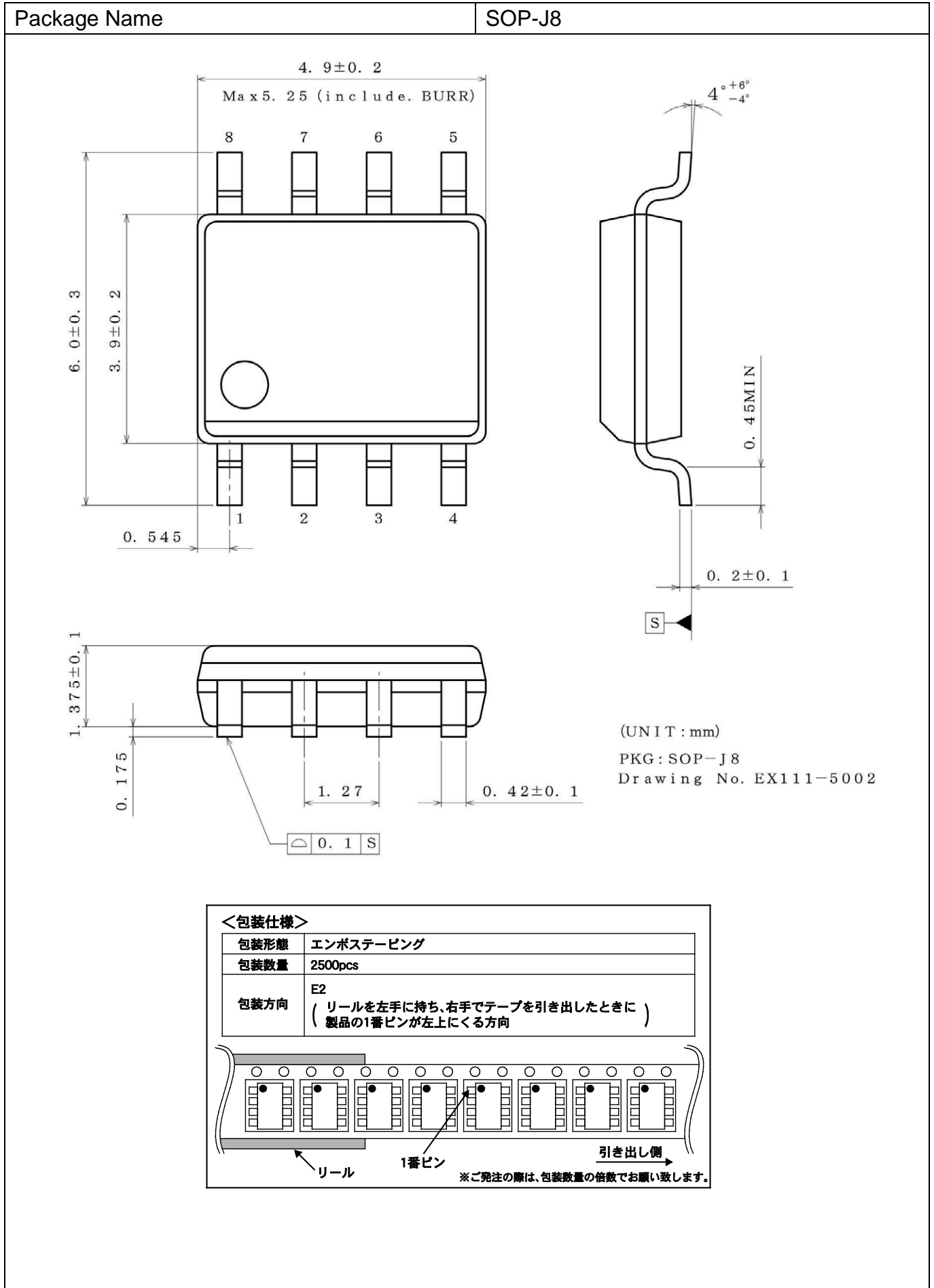
発注形名情報



標印図



外形寸法図と包装・フォーミング仕様



## 改訂履歴

日付	版	変更内容
2016.1.18	001	新規作成
2016.4.20	002	英文修正に伴い Rev のみ変更

# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合（無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します）、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## 応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## 静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## 保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## 製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## 製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## 外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## 知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。