

2.7V ~ 14V 入力, 同期整流 昇降圧 DC/DC コントローラ

BD8303MUV

概要

ロームの高効率昇降圧スイッチングレギュレータ BD8303MUV はリチウムバッテリー1cell、乾電池4本、Li バッテリー2cell から 3.3V/5V 等の昇降圧出力をインダクタ1ヶで作成することができます。

本 IC では独自の昇降圧駆動方式を採用しており従来の Sepic 方式、H ブリッジ方式のスイッチングレギュレータと比較して高効率な電源を実現できます。

特長

- インダクタ 1 ヶにて高効率な昇降圧 DC/DC コンバータを構成可能
- Nch FET 外付けにより大電流アプリケーションに対応可能
- ソフトスタート機能内蔵
- タイマーラッチ方式ショート保護機能内蔵

用途

DVC、一眼レフカメラ、ポータブル DVD、モバイル PC 等のポータブル機器全般

重要特性

- 電源電圧範囲: 2.7V ~ 14V
- 基準電圧精度($T_a=25^\circ\text{C}$): $\pm 1.25\%$
- スタンバイ電流: 0 μA (Typ)
- 動作温度範囲: $-25^\circ\text{C} \sim +85^\circ\text{C}$

パッケージ

W(Typ) x D(Typ) x H(Max)



基本アプリケーション回路

$V_{CC}=4.0\sim 14\text{V}$, $V_{OUT}=8.4\text{V}$, $I_{OUT}=100\text{mA} \sim 1500\text{mA}$ でのアプリケーション回路例

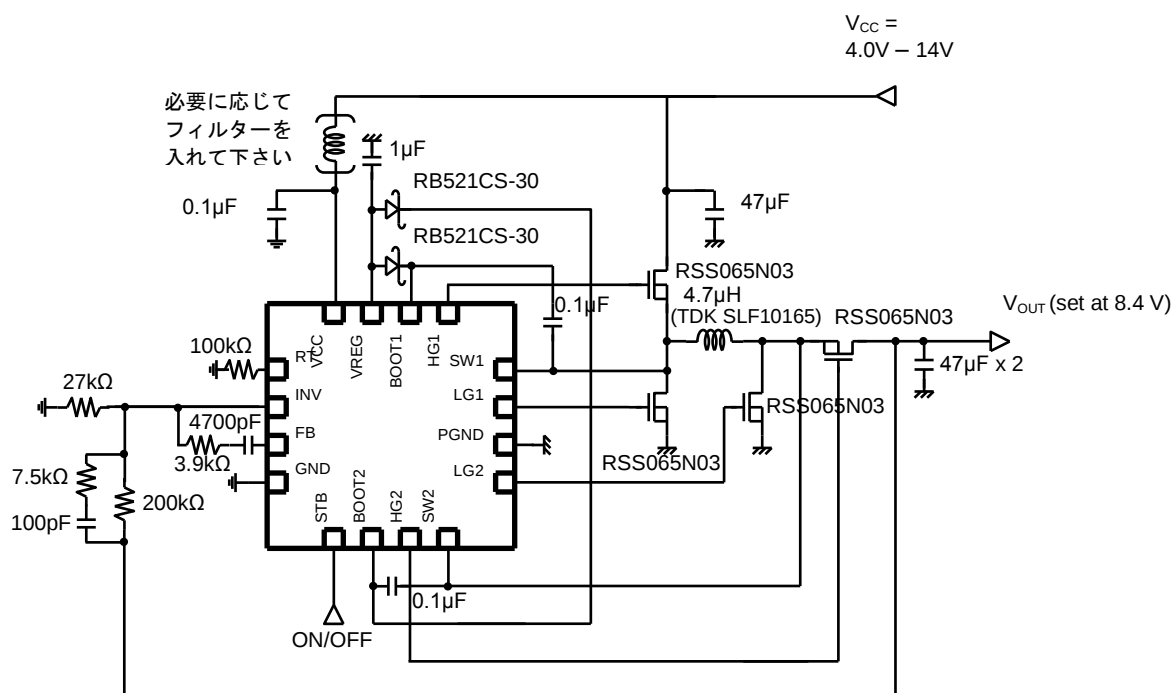
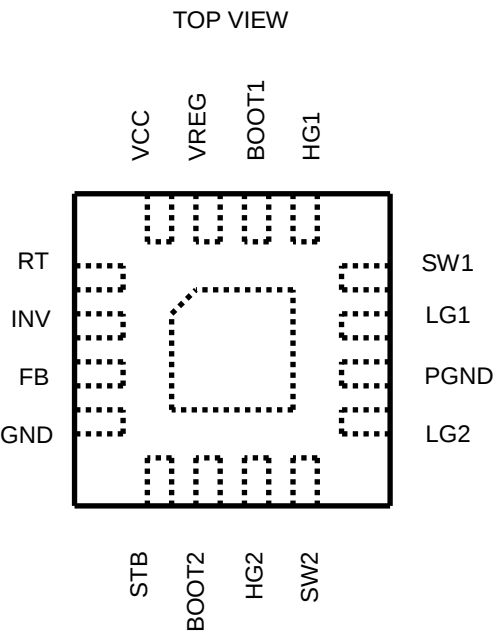


Figure 22. アプリケーション回路例(3)

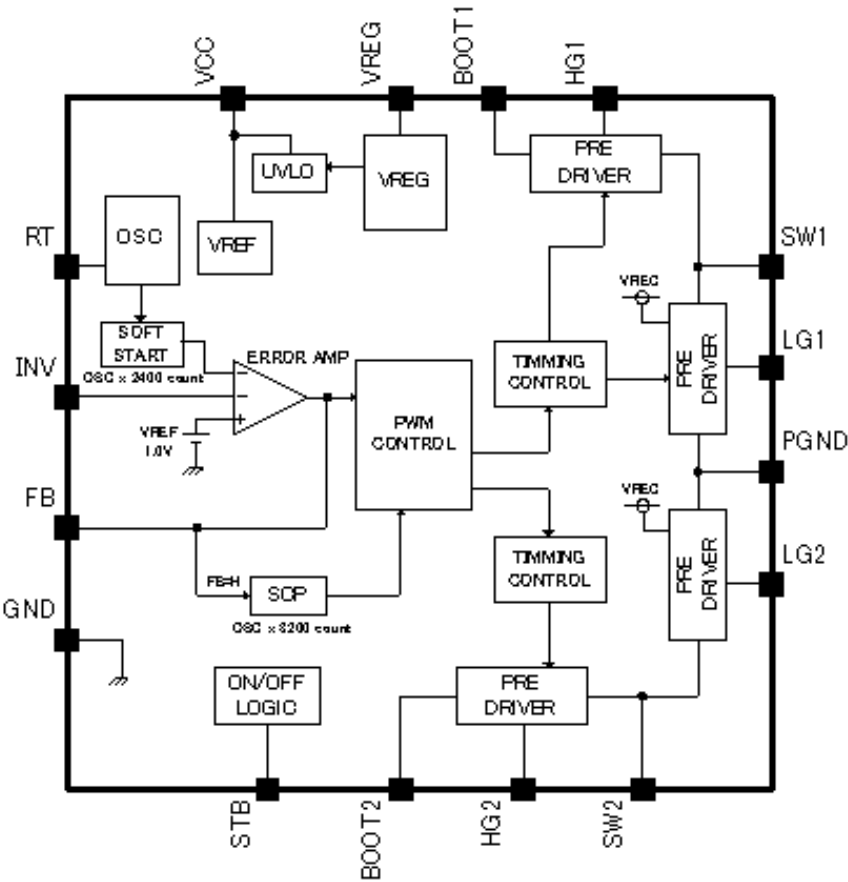
端子配置図

端子説明



Pin No.	Pin Name	Function
1	RT	発振周波数設定端子
2	INV	エラーアンプ入力端子
3	FB	エラーアンプ出力端子
4	GND	Ground 端子
5	STB	ON/OFF 端子
6	BOOT2	出力側ハイサイドドライバ入力端子
7	HG2	出力側ハイサイド FET ゲート 駆動端子
8	SW2	出力側コイル接続端子
9	LG2	出力側ローサイド FET ゲート 駆動端子
10	PGND	ドライバー部 Ground 端子
11	LG1	入力側ローサイド FET ゲート 駆動端子
12	SW1	入力側コイル接続端子
13	HG1	入力側ハイサイド FET ゲート 駆動端子
14	BOOT1	入力側ハイサイドドライバ入力端子
15	VREG	5V 内部レギュレータ出力端子
16	VCC	電源入力端子

ブロック図



ブロック説明

1. VREF

エラーアンプ基準電圧を生成するブロックです。
基準電圧は 1.0V となっています。

2. VREG

出力電圧 5.0V のレギュレータです。IC 内部回路の電源、及び BOOT 端子供給用の電源として使用されます。
電源電圧が 5.0V 以下の場合には電源電圧に追従し、出力電圧もドロップします。
外付け発振止めコンデンサは 1.0 μ F を推奨します。

3. UVLO

低電圧誤動作防止回路です。
電源電圧の立上がり時、および電源電圧低下時の内部回路の誤動作を防止します。
VREG 端子電圧をモニタしており、VREG 電圧が 2.4V 以下となると HG1,2 及び LG1,2 端子の出力電圧を L 論理とし、DC/DC コンバータ出力を OFF に、内部 SCP 回路のタイマーラッチ及びソフトスタート回路がリセットされます。

4. SCP

タイマーラッチ式の短絡保護回路です。
INV 端子が設定電圧である 1.0V 以下になった時点で内部 SCP 回路がカウントを開始いたします。
内部カウンタは OSC と同期しており、発振周波数の約 8200 カウント後ラッチ回路が動作し、DC/DC コンバータ出力を OFF します。(R_{RT} = 51k Ω 時、13.6msec)
ラッチ回路をリセットするには STB 端子を一度 OFF としたのち、再度 ON するか、もしくは電源電圧を再投入してください。

5. OSC

RT 端子 (1pin) の外付け抵抗により周波数を変化することができる発振回路です。
R_{RT} = 51k Ω 時、動作周波数が 600kHz と設定されます。

6. ERROR AMP

出力信号を検出し、PWM 制御信号を出力する誤差増幅器です。
内部基準電圧は 1.0V に設定されています。

7. PWM COMP

入力電圧に応じて出力電圧をコントロールする、電圧－パルス幅変換器です。
内部 SLOPE 波形と誤差増幅器出力電圧を比較してパルスの幅を制御し、ドライバへ出力します。
また、Max Duty、Min Duty をコントロールしています。
Max Duty、Min Duty はインダクタの 1 次側、2 次側でそれぞれ設定されており、以下のようになっています。

1 次側 (SW1)	HG1 Max Duty	: 約 90 %
	HG1 Min Duty	: 0 %
2 次側 (SW2)	LG2 Max Duty	: 約 90 %
	LG2 Min Duty	: 約 10 %

8. SOFT START

DC/DC コンバータの出力電圧にソフトスタートをかけ、起動時の突入電流を防ぐ回路です。
ソフトスタート時間は内部 OSC と同期しており、発振周波数の約 2400 カウント後に設定電圧に到達します。(R_{RT} = 51k Ω 時、4msec)

9. Nch DRIVER

外付けの Nch FET を駆動する CMOS インバータ回路です。
HG1=L→LG1=H、HG2=L→LG2=H 切り換わり時、及び LG1=L→HG1=H、LG2=L→HG2=H 切り換わり時には貫通防止のための DEADTIME が設けられています。
DEADTIME は内部回路にて約 100nsec と設定されています。

10. ON/OFF LOGIC

STB 端子 (5pin) に印加する電圧で、IC の ON/OFF をコントロールできます。
2.5V 以上の電圧を印加すると ON、オープンもしくは 0V 印加で OFF となります。
端子には約 400k Ω のプルダウン抵抗が内蔵されています。

絶対最大定格

項 目	記 号	定 格	単 位
最大印加電源電圧	V _{CC}	15	V
	V _{REG}	7	V
	V _{BOOT1,2} - V _{SW1,2} 間	7	V
	V _{BOOT1,2} - GND 間	20	V
	V _{SW1,2}	15	V
許容損失	P _d	0.62 (Note 1)	W
動作温度範囲	T _{opr}	-25~+85	°C
保存温度範囲	T _{stg}	-55~+150	°C
ジャンクション温度	T _{jmax}	+150	°C

(Note 1) 70.0mm x 70.0mm x 1.6mm ガラスエポキシ基板実装時。Ta=25°C 以上では 4.96mW/°C で軽減

注意：印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

推奨動作条件

項 目	記 号	規 格 値			単 位
		最小	標準	最大	
電源電圧	V _{CC}	2.7	—	14	V
出力電圧	V _{OUT}	1.8	—	12	V
発振周波数	f _{OSC}	0.2	0.6	1.0	MHz

電気的特性(特に指定のない限り, Ta = 25°C, V_{CC} = 7.4 V)

項目	記号	目標値			単位	条件
		最小	標準	最大		
【低電圧入力誤動作防止回路部】						
検出スレッシュホールド電圧	V _{UV}	-	2.4	2.6	V	VREG モニタ
ヒステリシス幅	ΔV _{UVHY}	50	100	200	mV	
【発振器】						
発振周波数	f _{OSC}	480	600	720	kHz	R _{RT} =51kΩ
【Regulator】						
出力電圧	V _{REG}	4.7	5.1	5.5	V	
【エラーアンプ】						
INV スレッシュホールド電圧	V _{INV}	0.9875	1.00	1.0125	V	
入力バイアス電流	I _{INV}	-50	0	+50	nA	V _{CC} =12.0V, V _{INV} =6.0V
ソフトスタート時間	t _{SS}	2.4	4.0	5.6	msec	R _{RT} =51kΩ
出力ソース電流	I _{EO}	10	20	30	μA	V _{INV} =0.8V, V _{FB} =1.5V
出力シンク電流	I _{EI}	0.6	1.3	3	mA	V _{INV} =1.2V, V _{FB} =1.5V
【PWM コンパレータ】						
SW1 Max Duty	D _{MAX1}	85	90	95	%	HG1 ON
SW2 Max Duty	D _{MAX2}	85	90	95	%	LG2 ON
SW2 Min Duty	D _{MIN2}	5	10	15	%	LG2 OFF
【出力部】						
HG1,2 High 側 ON 抵抗	R _{ONHP}	-	4	8	Ω	
HG1,2 Low 側 ON 抵抗	R _{ONHN}	-	4	8	Ω	
LG1,2 High 側 ON 抵抗	R _{ONLP}	-	4	8	Ω	
LG1,2 Low 側 ON 抵抗	R _{ONLN}	-	4	8	Ω	
HG1-LG1 デッドタイム	t _{DEAD1}	50	100	200	nsec	
HG2-LG2 デッドタイム	t _{DEAD2}	50	100	200	nsec	
【STB】						
STB 端子動作	V _{STBH}	2.5	-	V _{CC}	V	
制御電圧非動作	V _{STBL}	-0.3	-	+0.3	V	
STB 端子プルダウン抵抗	R _{STB}	250	400	700	kΩ	
【回路電流】						
スタンバイ電流	VCC Pin	I _{STB}	-	-	1	μA
動作時回路電流	VCC	I _{CC1}	-	650	1000	μA
動作時回路電流	BOOT1,2	I _{CC2}	-	120	240	μA

特性データ（参考データ）
（特に指定の無い限り、Ta=25°C, VCC=7.4V）

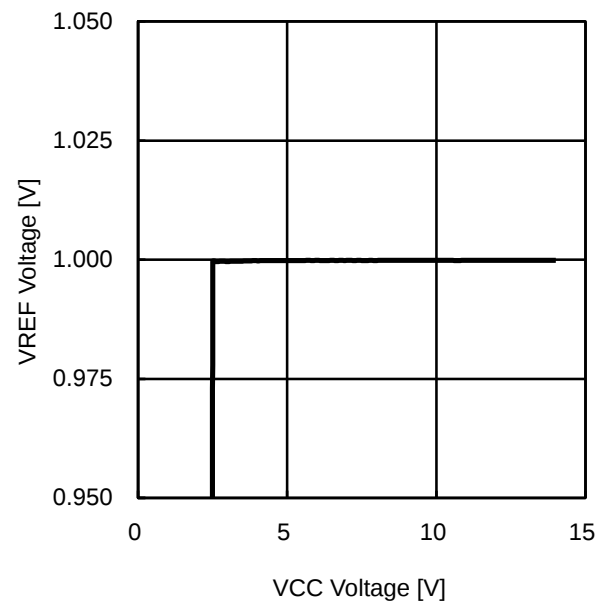


Figure 1. VREF Voltage vs VCC Voltage

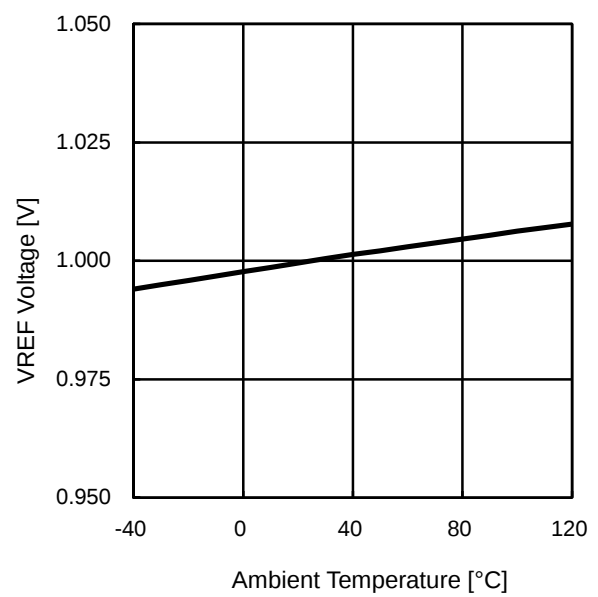


Figure 2. VREF Voltage vs Ambient Temperature

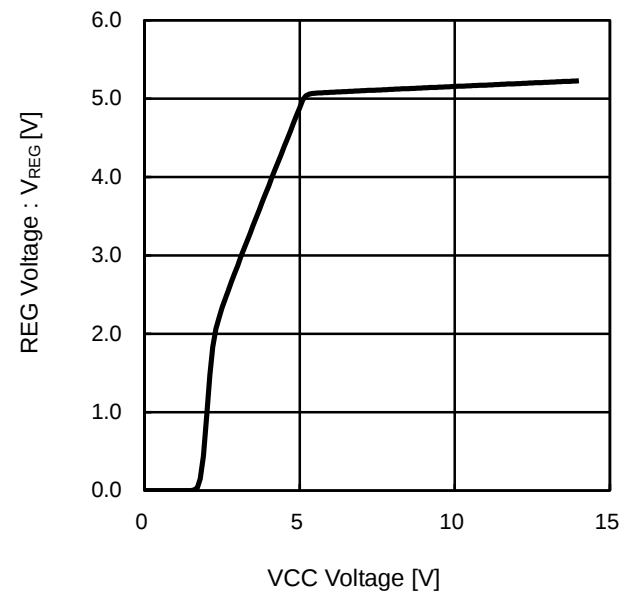


Figure 3. REG Voltage vs VCC Voltage

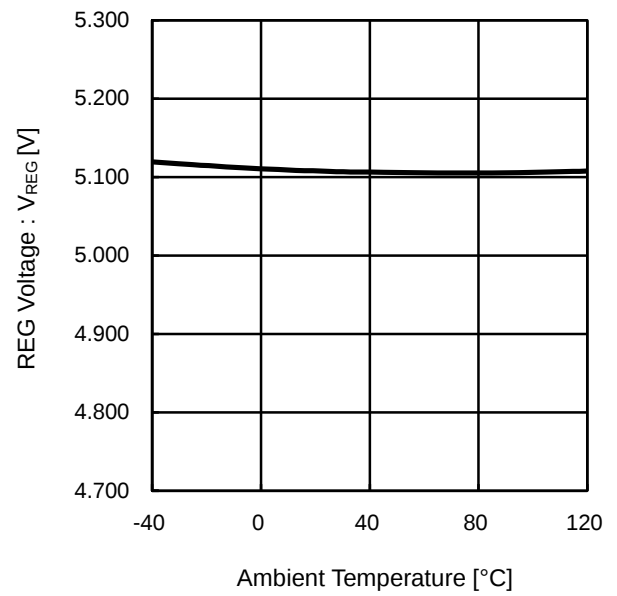


Figure 4. REG Voltage vs Ambient Temperature

特性データ（参考データ） - 続く

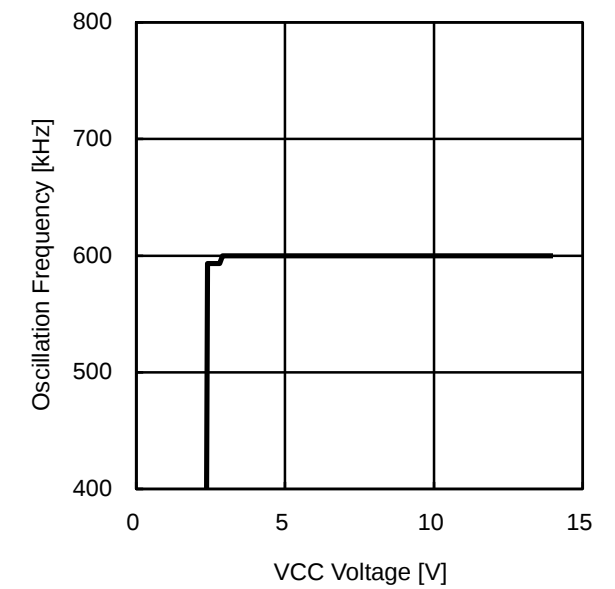


Figure 5. Oscillation Frequency vs V_{CC} Voltage

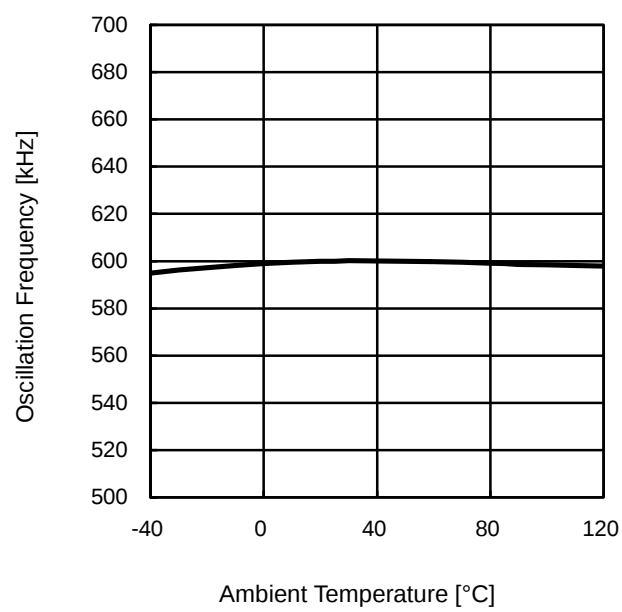


Figure 6. Oscillation Frequency vs Ambient Temperature

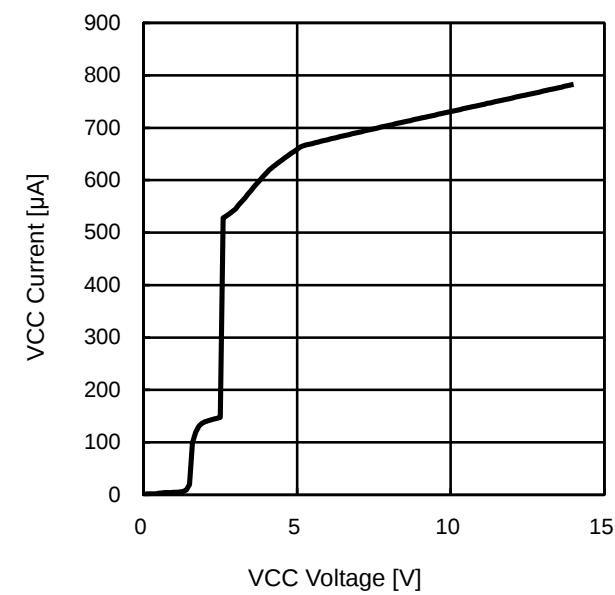


Figure 7. VCC Current vs V_{CC} Voltage

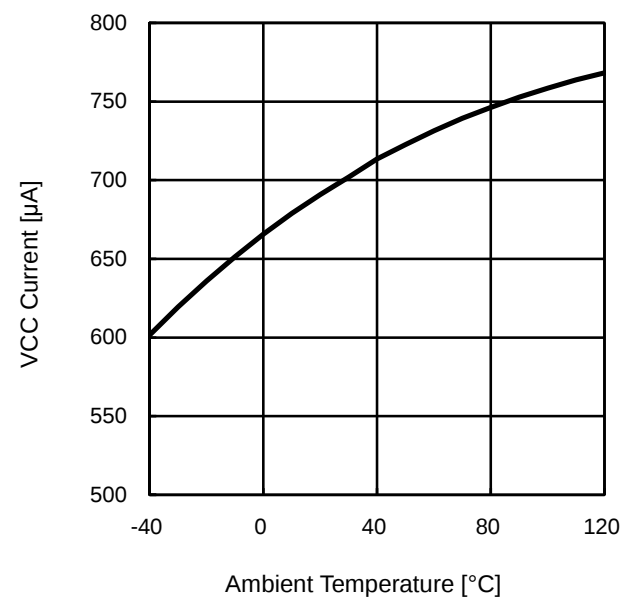


Figure 8. VCC Current vs Ambient Temperature

特性データ（参考データ） - 続く

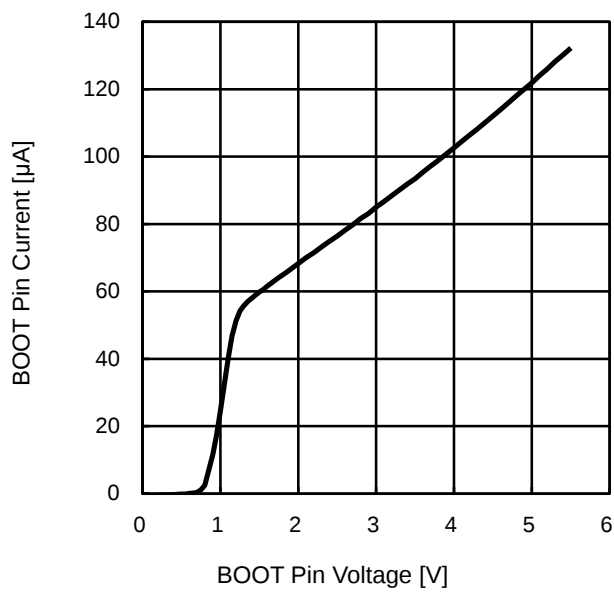


Figure 9. BOOT Pin Current vs BOOT Pin Voltage

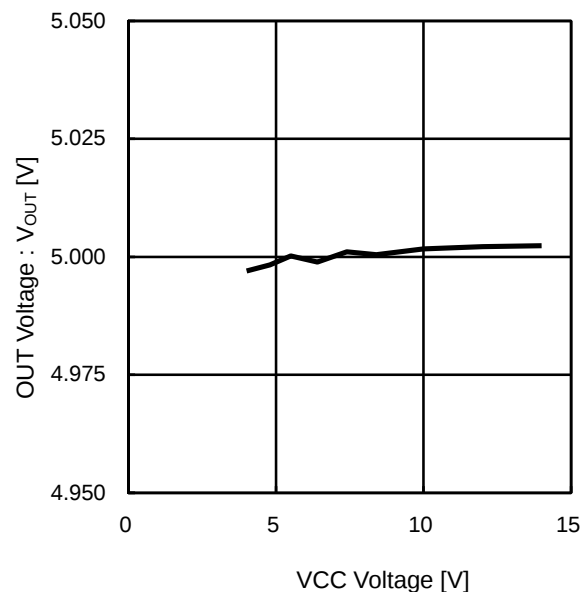


Figure 10. OUT Voltage vs VCC Voltage (Line Regulation)

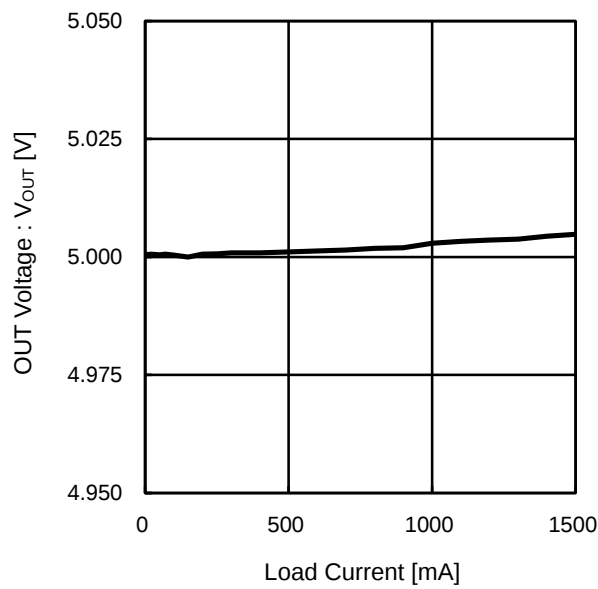


Figure 11. OUT Voltage vs Load Current (Load Regulation)

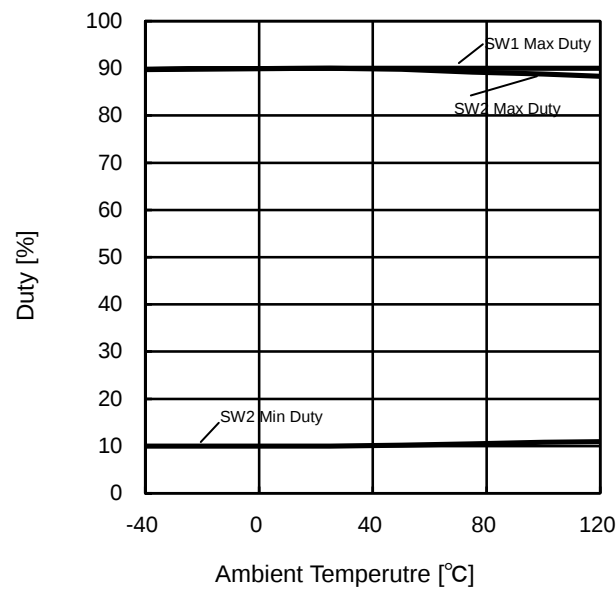


Figure 12. MAX Duty / MIN Duty vs Ambient Temperature

特性データ（参考データ） - 続く

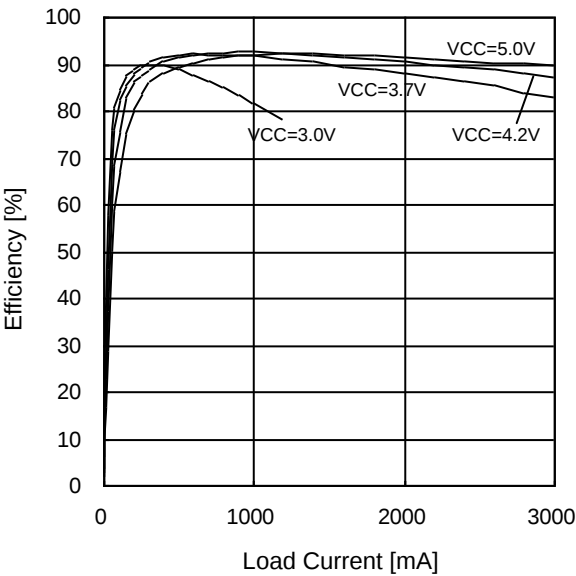


Figure 13. Efficiency vs Load Current
(Example of Application Circuit [1])
(V_{OUT} = 3.3V)

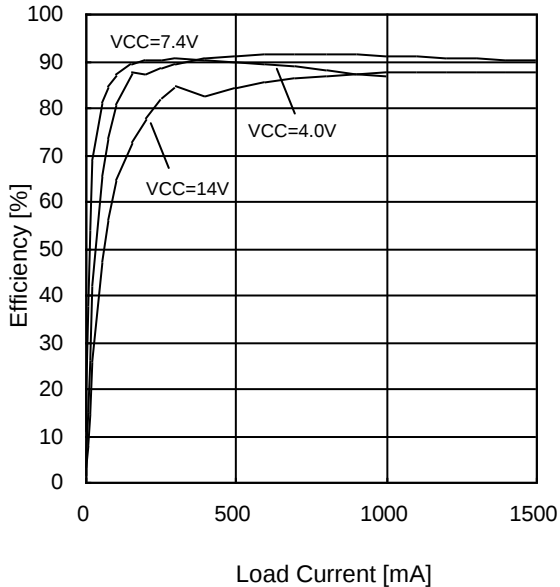


Figure 14. Efficiency vs Load Current
(Example of Application Circuit [2])
(V_{OUT} = 5.0V)

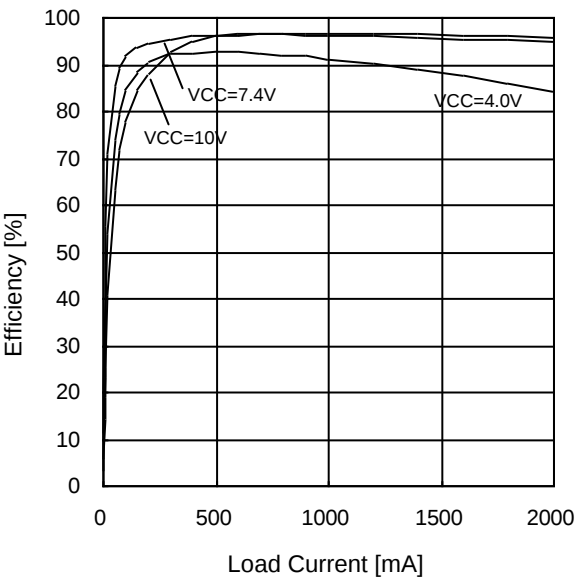


Figure 15. Efficiency vs Load Current
(Example of Application Circuit [3])
(V_{OUT} = 8.4V)

波形データ

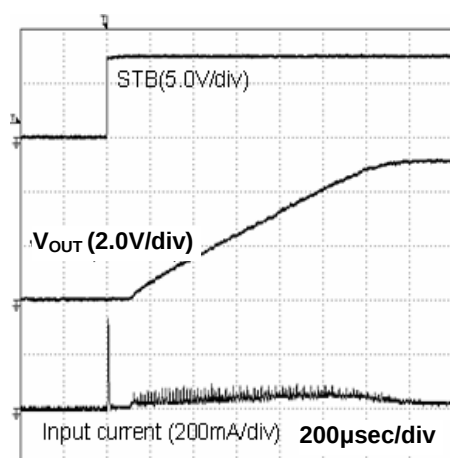


Figure 16. Starting Waveform
Example of Application Circuit [2]
($L=10\mu\text{H}$, $C_{\text{OUT}} = 47\mu\text{H}$, $f_{\text{OSC}} = 750\text{ kHz}$, unloaded)

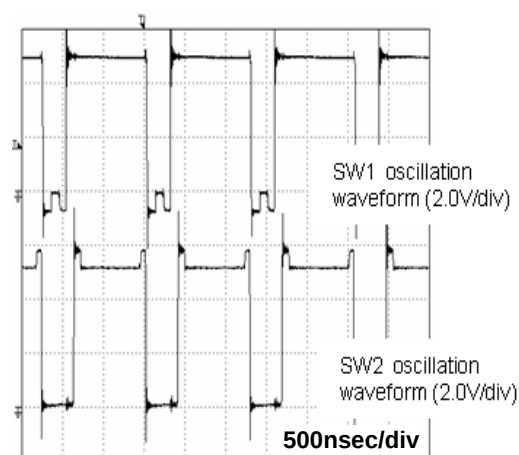


Figure 17. Oscillation Waveform
($V_{\text{CC}} = 5.0\text{V}$, $V_{\text{OUT}} = 5.0\text{V}$, $I_{\text{LOAD}} = 1000\text{mA}$)

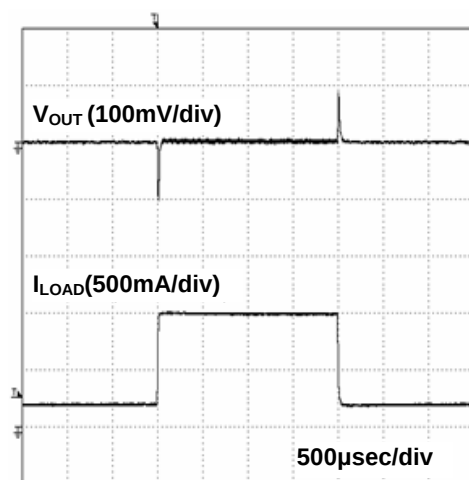


Figure 18. Load Variation Waveform
Example of Application Circuit [2]
($V_{\text{CC}} = 7.4\text{V}$, $V_{\text{OUT}} = 5.0\text{V}$,
 $I_{\text{LOAD}} = 200\text{mA} \leftrightarrow 1000\text{mA} : 40\text{ mA}/\mu\text{sec}$)

アプリケーション情報

1. 熱損失について

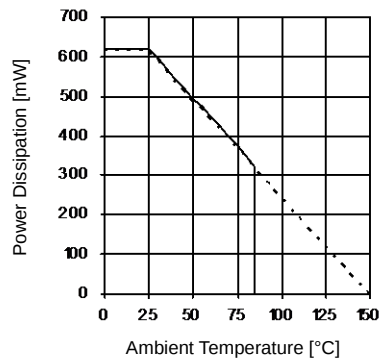


Figure 19. 熱軽減曲線 (IC 単体時)

$T_a=25^{\circ}\text{C}$ 以上で使用する場合は $4.96\text{mW}/^{\circ}\text{C}$ で軽減

2. アプリケーション回路例

(1) $V_{CC}=2.7\sim 5.5\text{V}$, $V_{OUT}=3.3\text{V}$, $I_{OUT}=100\text{mA}\sim 2000\text{mA}$ でのアプリケーション回路例

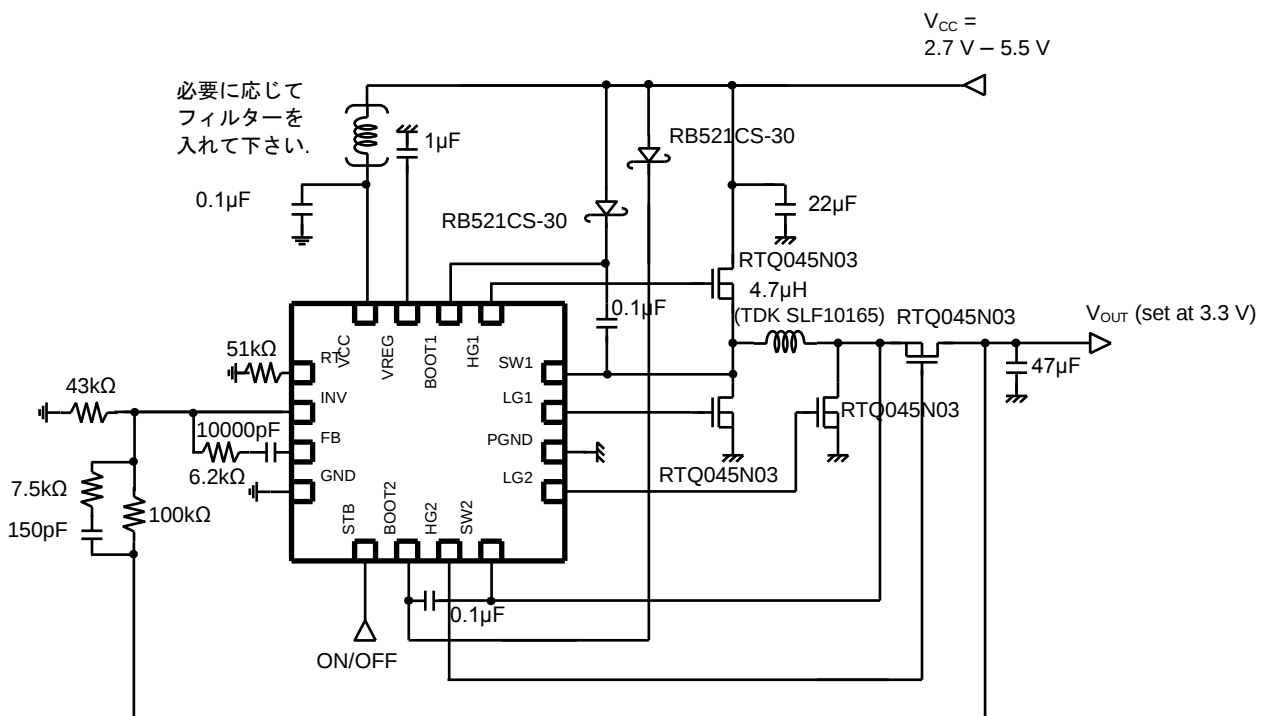


Figure 20. アプリケーション回路例(1)

(2) $V_{CC}=2.7\sim14V$, $V_{OUT}=5.0V$, $I_{OUT}=100m\sim1500mA$ のアプリケーション回路例

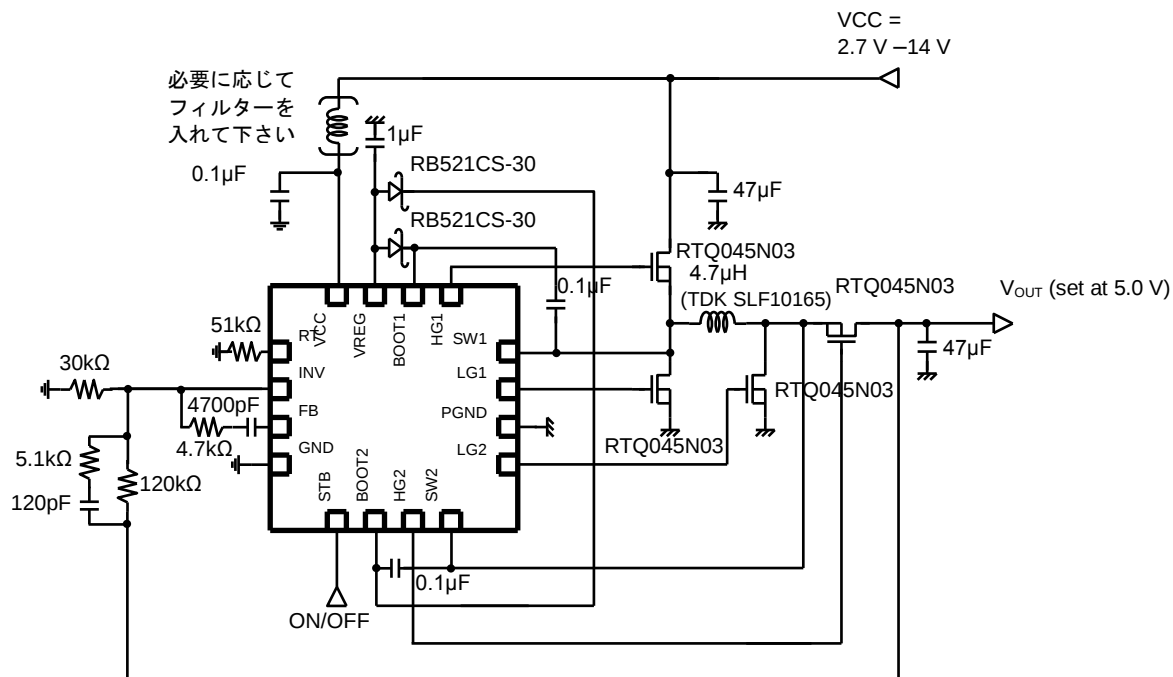


Figure 21. アプリケーション回路例(2)

(3) $V_{CC}=4.0\sim14V$, $V_{OUT}=8.4V$, $I_{OUT}=100m\sim1500mA$ のアプリケーション回路例

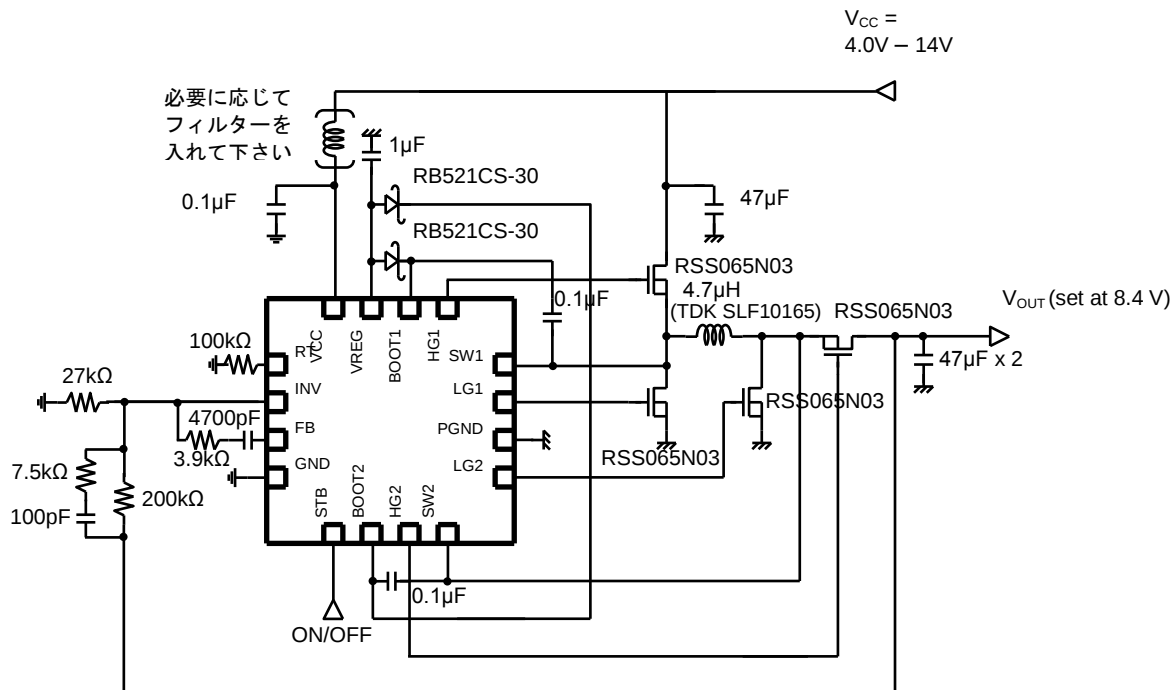


Figure 22. アプリケーション回路例(3)

(4) $V_{CC}=4.0\sim 14V$, $V_{OUT}=12V$, $I_{OUT}=100m\sim 1500mA$ でのアプリケーション回路例

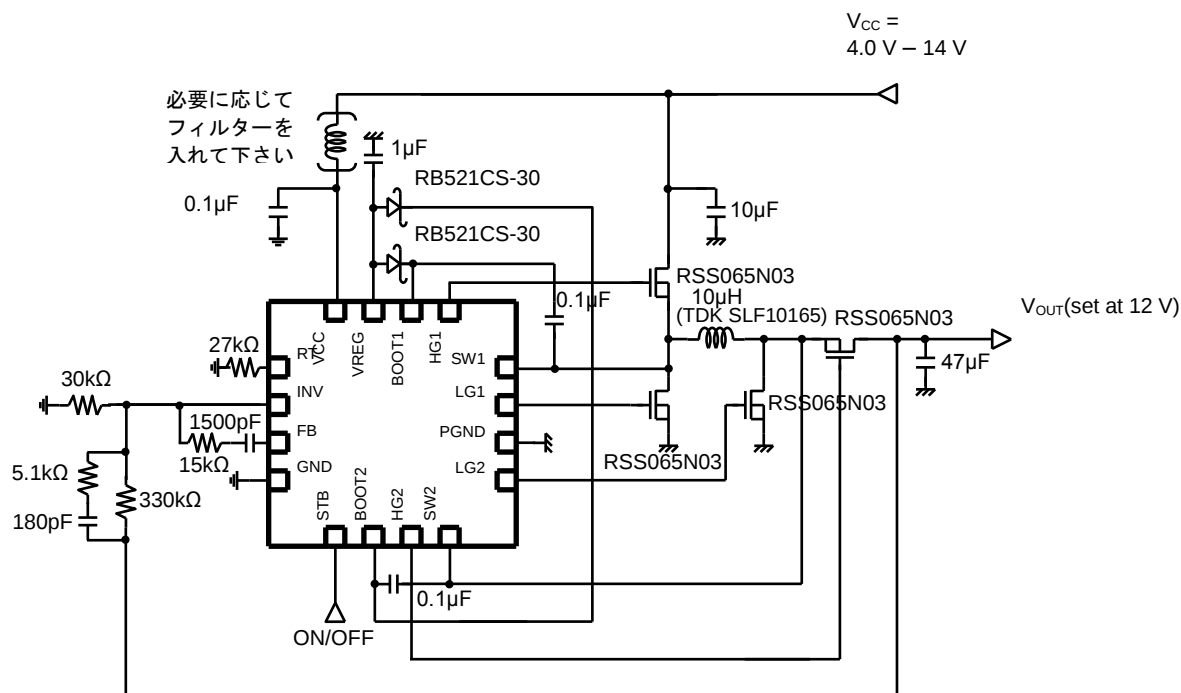


Figure 23. アプリケーション回路例(4)

3. アプリケーション部品選定方法

(1) 出力インダクタ

電流定格（下記電流値 I_{PEAK} ）を満たし、DCR（直流抵抗成分）が低く、シールドタイプのを推奨いたします。

インダクタの値は出力リップル電流に大きく影響します。

リップル電流は以下の式のようにコイルのL値が大きいほど、またスイッチング周波数が高いほど小さくすることができます。

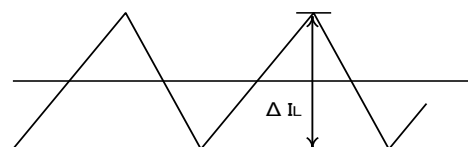


Figure 24. リップル電流

$$I_{PEAK} = I_{OUT} \times (V_{OUT}/V_{IN})/\eta + \frac{\Delta I_L}{2} \quad [A] \quad (1)$$

$$\Delta I_L = \frac{(V_{IN} - V_{OUT})}{L} \times \frac{V_{OUT}}{V_{IN}} \times \frac{1}{f} \quad [A] \quad ; \quad (\text{降圧モードの場合}) \quad (2)$$

$$\Delta I_L = \frac{|(V_{IN} - V_{OUT})|}{L} \times \frac{V_{OUT} \times 2 \times 0.8}{(V_{IN} + V_{OUT})} \times \frac{1}{f} \quad [A] \quad ; \quad (\text{昇降圧モードの場合}) \quad (3)$$

$$\Delta I_L = \frac{(V_{OUT} - V_{IN})}{L} \times \frac{V_{IN}}{V_{OUT}} \times \frac{1}{f} \quad [A] \quad ; (\text{昇圧モードの場合}) \quad (4)$$

 η : 効率 ΔI_L : 出力リップル電流 f : スイッチング周波数

出力リップル電流の設計値は、最大出力電流の 20%~50%程度を目安として設計を行ってください。

コイルの定格を超える電流をコイルに流しますとコイルが磁気飽和を起こし、効率の低下や出力の発振を引き起こすことがあります。ピーク電流がコイルの定格電流を超えないよう十分なマージンをもって選定してください。

(2) 出力コンデンサ

出力に使用するコンデンサは出力リップルを軽減するため、ESR の低いセラミックコンデンサを推奨いたします。

また、コンデンサの定格は DC バイアス特性を考慮にいたうえ、最大定格が出力電圧に対して十分マージンのあるものを使用してください。

セラミックコンデンサを用いた場合の出力リップル電圧は次式より求められます。

$$V_{PP} = \Delta I_L \times \frac{1}{2\pi \times f \times C_O} + \Delta I_L \times R_{ESR} \quad [V] \quad (5)$$

許容リップル電圧内に収まるよう設定を行ってください。

(3) 外付け FET

下記内容を満たし、かつ C_{iss} (入力容量) もしくは Q_g (ゲート総電荷量)、ON 抵抗の小さいものを選択してください。又、電流の貫通を防ぐため MOS のターン OFF 時間が DEADTIME に対して十分マージンを持つものを使用してください。

ドレインソース電圧定格 : (出力電圧 + MOS の BodyDiode の V_F 以上)

ゲートソース電圧定格 : 7.0V 以上

ドレインソース電流定格 : 出力インダクタの項の I_{PEAK} 以上

(4) BOOT-SW 間コンデンサ

BOOT-SW 間のコンデンサは BOOT 端子に入力される回路電流を考慮に入れ、ゲートドライブ電圧が使用する FET に必要な V_{GS} を下回らないよう設計してください。また、最大定格がゲートドライブ電圧に対して十分マージンのあるものを使用してください。

ゲートドライブ電圧

$$= (V_{REG} \text{ 電圧}) - (D_i \text{ の } V_F) - (\text{BOOT 端子消費による電圧 DROP}) \quad [V] \quad (6)$$

BOOT 端子消費による電圧 DROP

$$= (I_{BOOT} \times (1 / f_{OSC}) + \text{外付け FET の } Q_g) / C_{BOOT} \quad [V] \quad (7)$$

(5) REG-BOOT 間ダイオードについて

下記内容を満たし、順方向電圧降下 (V_F) が低いショットキーダイオードを選択してください。

平均整流電流 : MOSFET スイッチングによる消費電流に対して十分マージンのあるもの

直流逆方向電圧 : 入力電圧以上

(6) 発振周波数設定について

RT 端子 (1pin) に接続する抵抗値で発振周波数を設定できます。

$R_{RT} = 51k\Omega$ にて発振周波数が 600kHz となる設定となっており、RT の値に周波数は反比例の関係になります。

RT と周波数の関係は Figure 25.を参照してください。

また、ソフトスタート時間は発振周波数に伴って変化します。

RT とソフトスタート時間の関係は Figure 26.を参照してください

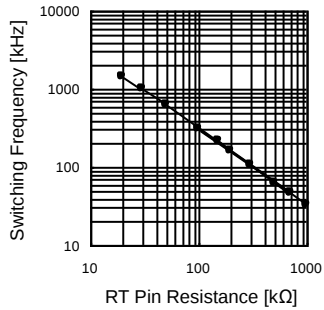


Figure 25. 発振周波数-RT 端子抵抗

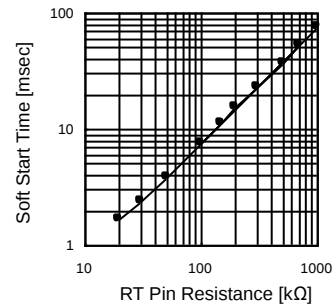
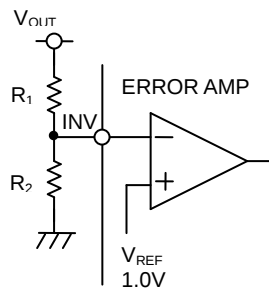


Figure 26. ソフトスタート時間-RT 端子抵抗

(注意) 上記周波数設定例はあくまで設計目標値であり、実機とは多少異なる場合があります。ご了承ください。

(7) 出力電圧設定

ERROR AMP の内部基準電圧は 1.0V となっています。出力電圧は Figure 27 式を参考に決定してください。



$$V_{OUT} = \frac{(R_1 + R_2)}{R_2} \times 1.0 \quad [V] \quad (8)$$

Figure 27. 帰還抵抗設定方法

(8) 外付け位相補償の決定方法

アプリケーションの安定条件について

負帰還がかかったフィードバック計の安定条件は次のようになります。

ゲインが1(0dB)のときの位相遅れが 135° 以下(すなわち位相マージン 45° 以上)

また、DC/DC コンバータアプリケーションは、スイッチング周波数によりサンプリングされていますので、全体の系としての G_{BW} (ゲインが0dBとなる周波数)は、スイッチング周波数の $1/5$ 以下に設定します。

まとめると、アプリケーションが目標とする特性は以下のようになります。

(a) ゲインが1(0dB)のときの位相遅れが 135° 以下(すなわち位相マージン 45° 以上)

(b) そのときの G_{BW} (すなわちゲイン0dBの周波数)がスイッチング周波数の $1/5$ 以下
そのため、応答性を上げるためにはスイッチング周波数の高周波化が必要となります。

位相補償により、安定性を確保するコツは、LC 共振によって生じる2次の位相遅れ(-180°)を2次の位相進み(すなわち位相進みを2つ入れる)によりキャンセルすることです。

また、 G_{BW} は誤差増幅器に付ける位相補償コンデンサによって決定されるので、 G_{BW} を下げたい場合はコンデンサを大きくします。

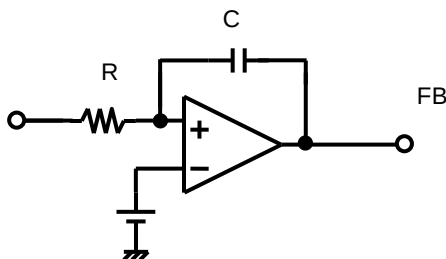
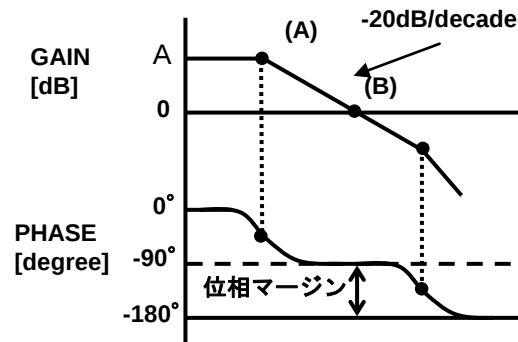


Figure 28. 一般的な積分器

エラーアンプは位相補償が施されるためローパスフィルタとなります。DC/DC コンバータアプリケーションの場合、R は帰還抵抗の並列となります。



$$\text{Point (A)} \quad f_p = \frac{1}{2\pi RC} \quad [\text{Hz}] \quad (9)$$

$$\text{Point (B)} \quad f_{GBW} = \frac{1}{2\pi RC} \quad [\text{Hz}] \quad (10)$$

Figure 29. 積分器の周波数特性

出力コンデンサがセラミックコンデンサなどの ESR が小さいコンデンサを使用した場合の位相補償は次のようになります。

ESR が小さい出力コンデンサ(数 10mΩ)を出力に使用する場合、LC による2次の位相進みをキャンセルするため、2次の位相進み(位相進みを2つ)を挿入する必要があります。

位相補償の方法は以下に示すような例があげられます。

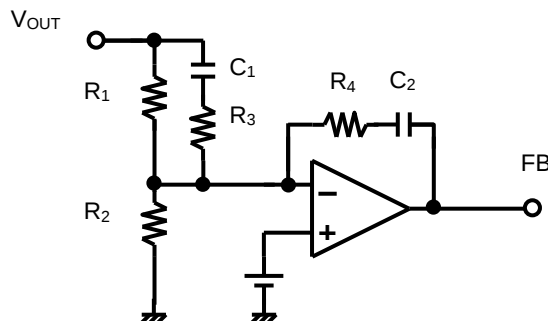


Figure 30. 位相補償設定例

$$\text{位相進み} \quad fz1 = \frac{1}{2\pi R_1 C_1} \quad [\text{Hz}] \quad (11)$$

$$\text{位相進み} \quad fz2 = \frac{1}{2\pi R_4 C_2} \quad [\text{Hz}] \quad (12)$$

$$\text{位相遅れ} \quad fp1 = \frac{1}{2\pi R_3 C_1} \quad [\text{Hz}] \quad (13)$$

$$\text{LC 共振周波数} = \frac{1}{2\pi \sqrt{LC_{out}}} \quad [\text{Hz}] \quad (14)$$

C_{out} : 出力コンデンサ

位相進み周波数の設定ですが、共に LC 共振周波数付近に挿入してください。

また、2次の位相進みにより、 G_{BW} が高周波に行き過ぎた場合は、さらにそれを補償するために LC 共振周波数よりもう少し高い周波数に1次の位相遅れを挿入すると安定する場合があります。

4. 基板レイアウト例

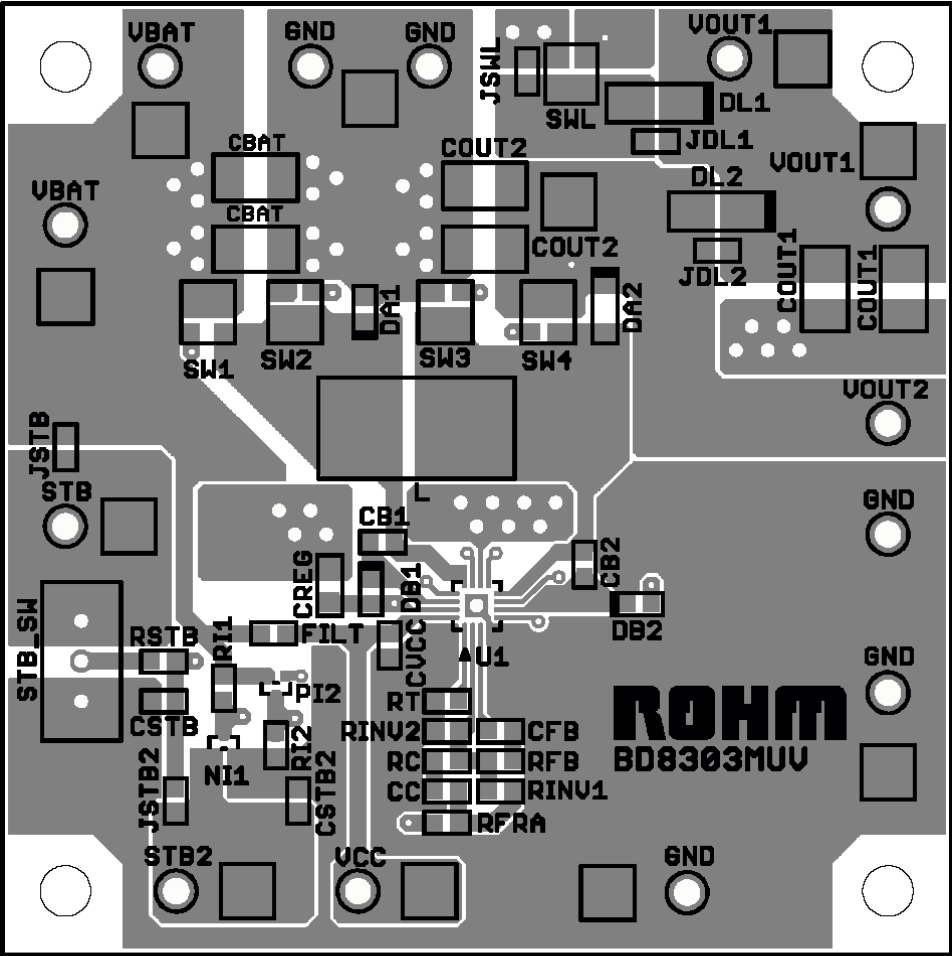
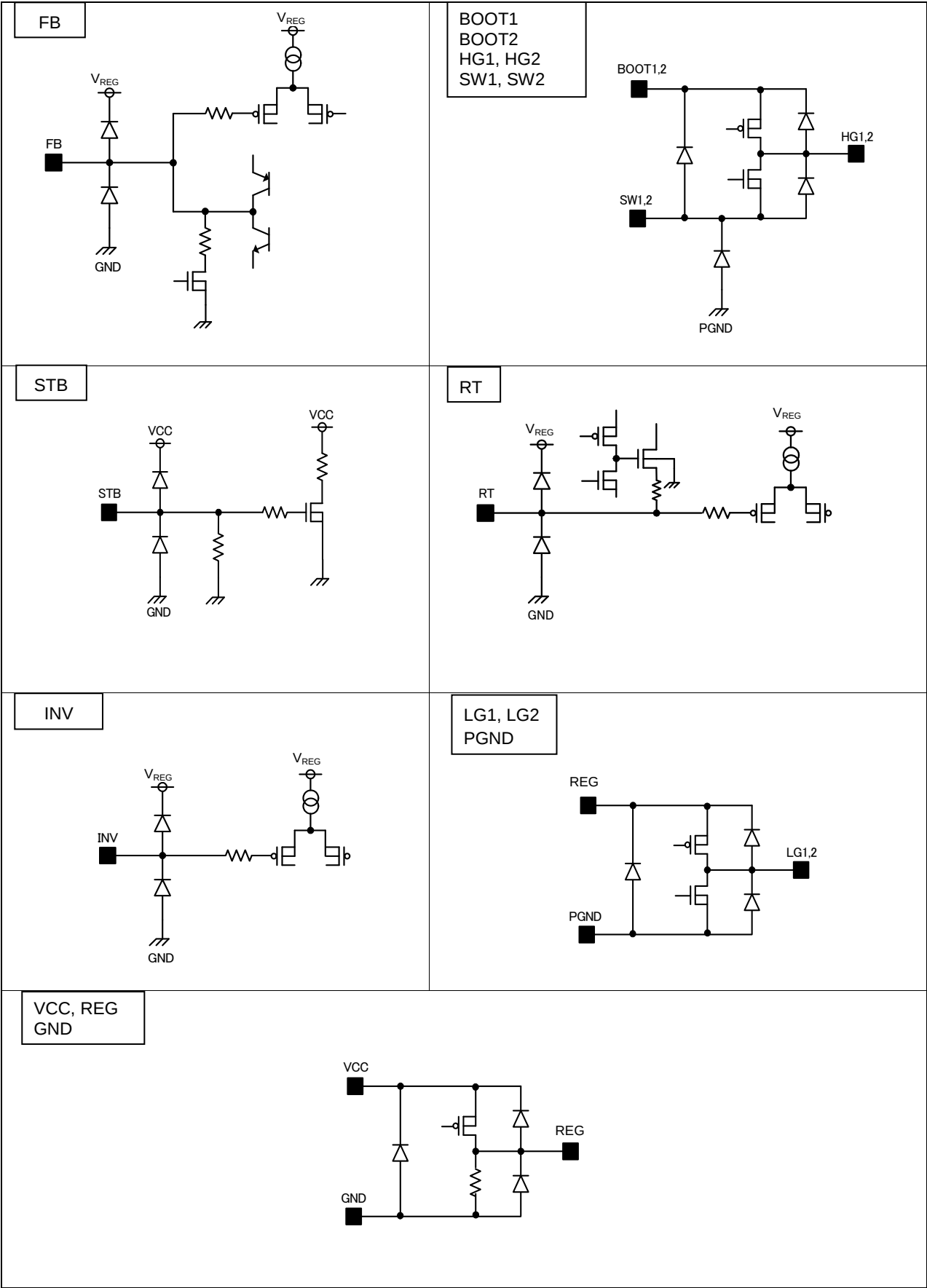


Figure 31. 基板レイアウト例

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。その際、デジタル系電源とアナログ系電源は、それらが同電位であっても、デジタル系電源パターンとアナログ系電源パターンは分離し、配線パターンの共通インピーダンスによるアナログ電源へのデジタル・ノイズの回り込みを抑止してください。グラウンドラインについても、同様のパターン設計を考慮してください。

また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬけが起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

6. 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

7. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

8. 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

9. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

10. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

使用上の注意 — 続き

11. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

12. 各入力端子について

本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

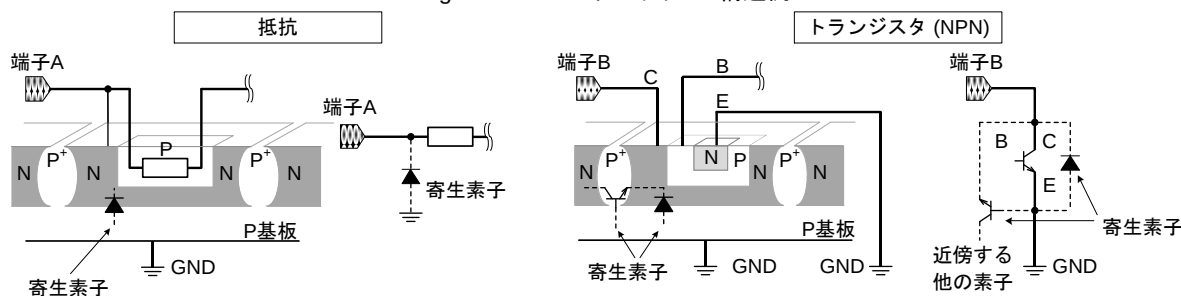
例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ (NPN) では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ (NPN) では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板) より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

Figure 32. モノリシック IC 構造例



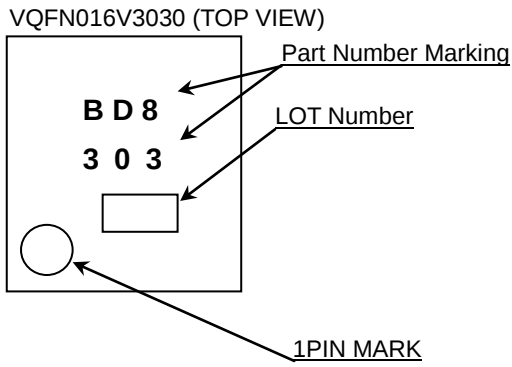
13. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度 T_j が上昇し温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

発注形名情報

B D 8 3 0 3 M U V										-	E 2	
形名										パッケージ MUV: VQFN016V3030		包装、フォーミング仕様 E2: リール状エンボステーパーピング

標印図



外形寸法図と包装・フォーミング仕様

Package Name	VQFN016V3030
--------------	--------------

3.0 ± 0.1
3.0 ± 0.1
1PIN MARK

1.0 MAX
0.08 S

C0.2
1.4 ± 0.1
0.5
1
4
5
8
9
12
13
16
0.4 ± 0.1
0.75
0.25 +0.05 / -0.04
(UNIT : mm)

PKG : VQFN016V3030
Drawing No. EX460-5001-2

<包装仕様>

包装形態	エンボステーピング
包装数量	3000pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに) 製品の1番ピンが左上にくる方向

リール
1番ピン
引き出し側

※ご発注の際は、包装数量の倍数をお願い致します。

改訂記録

Date	Revision	Changes
2014.11.26	001	新規作成
2015.2.16	002	誤記修正

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。従いまして、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険若しくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。従いまして、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用された場合も、残渣の洗浄は確実にを行うことをお勧め致します)、又ははんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合。
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 許容損失(Pd)は周囲温度(Ta)に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、ディレーティングカーブ範囲内であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。従いまして、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施の上、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認した上でご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行った上でご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに QR コードが印字されていますが、QR コードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。従いまして、上記第三者の知的財産権侵害の責任、及び本製品の使用により発生するその他の責任に関し、ロームは一切その責任を負いません。
2. ロームは、本製品又は本資料に記載された情報について、ローム若しくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社若しくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。