

AC/DC コンバータ IC

AC/DC コンバータ向け PWM コントローラ IC

BM1P10CFJ

概要

AC/DC 電源向け PWM コントローラである本 IC は、コンセントが存在する製品すべてに最適なシステムを供給します。スイッチング MOSFET 及び電流検出抵抗を外付けにすることにより、自由度の高い電源設計を実現します。AC 低電圧保護機能や X コンデンサ放電機能を内蔵し、軽負荷時には周波数低減やバースト動作を行うので、高効率の実現が可能です。またパワーセーブ機能が内蔵され、無負荷時電力を低減します。本 IC は、後述する様々な保護機能を有しています。

特長

- AC 低電圧保護機能 (AC UVLO)
- X コンデンサ放電機能
- VCC 端子低電圧保護 (VCC UVLO)
- PWM 方式カレントモード制御
- 周波数低減機能
- 軽負荷時バースト動作
- 動作モード切り替え機能
- パワーセーブ機能 (無負荷時低消費電流)
- ソフトスタート機能
- FB 端子過負荷保護機能 (FB OLP)
- CS 端子過負荷保護機能 (CS OLP)
- CS OLP 検出電圧切り替え機能
- CS 端子過電流保護機能 (CS OCP)
- CS 端子 Leading Edge Blanking 機能
- LA/ZT 端子過電圧保護機能 (ZT OVP)
- OUT 端子ゲートクランプ回路

重要特性

- 動作電源電圧範囲
VCC 端子電圧: 9.3 V ~ 55.0 V
VH 端子電圧: 650 V (Max)
- スwitching動作時電流 0.70 mA (Typ)
- バースト動作時電流 0.35 mA (Typ)
- パワーセーブ動作時電流 0.11 mA (Typ)
- Switching周波数 100 kHz (Typ)
- 動作温度範囲 -40 °C ~ +105 °C

パッケージ

SOP-J7S

W (Typ) x D (Typ) x H (Max)

4.9 mm x 6.0 mm x 1.65 mm

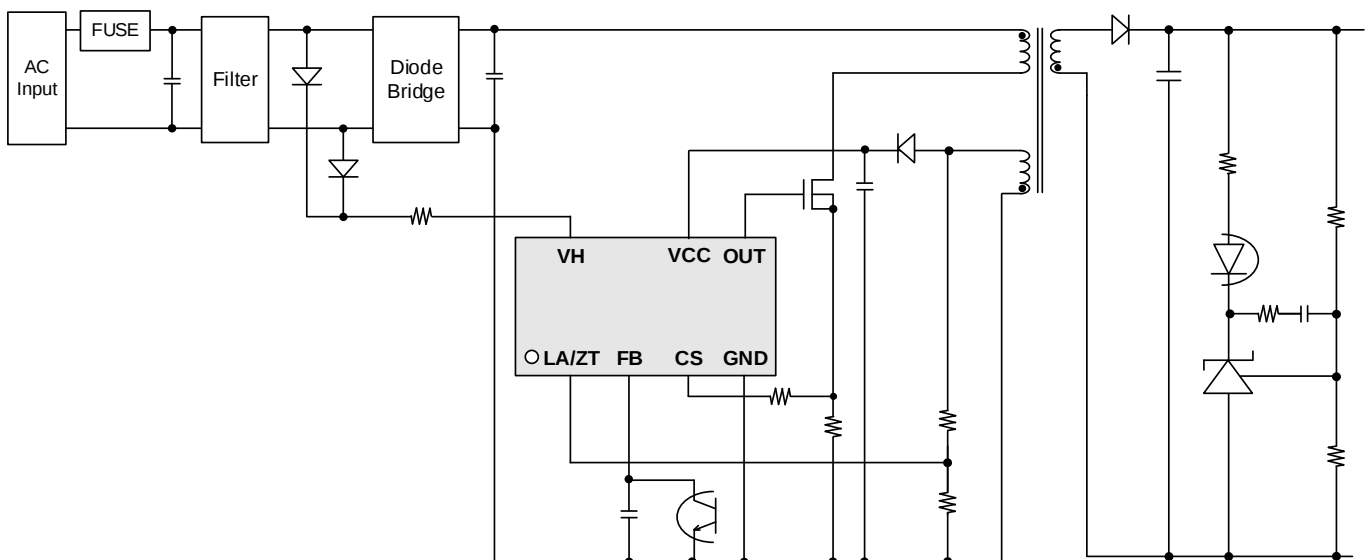
Pitch: 1.27 mm (Typ)



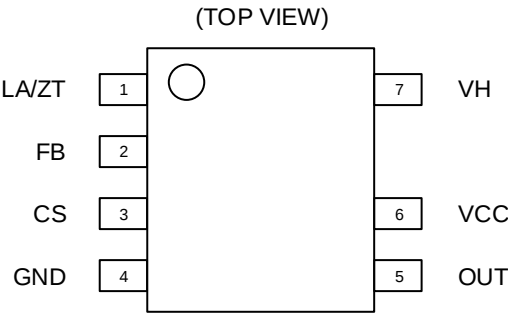
用途

OA 機器、AC アダプタ、各種家電製品、モータ用電源

基本アプリケーション回路



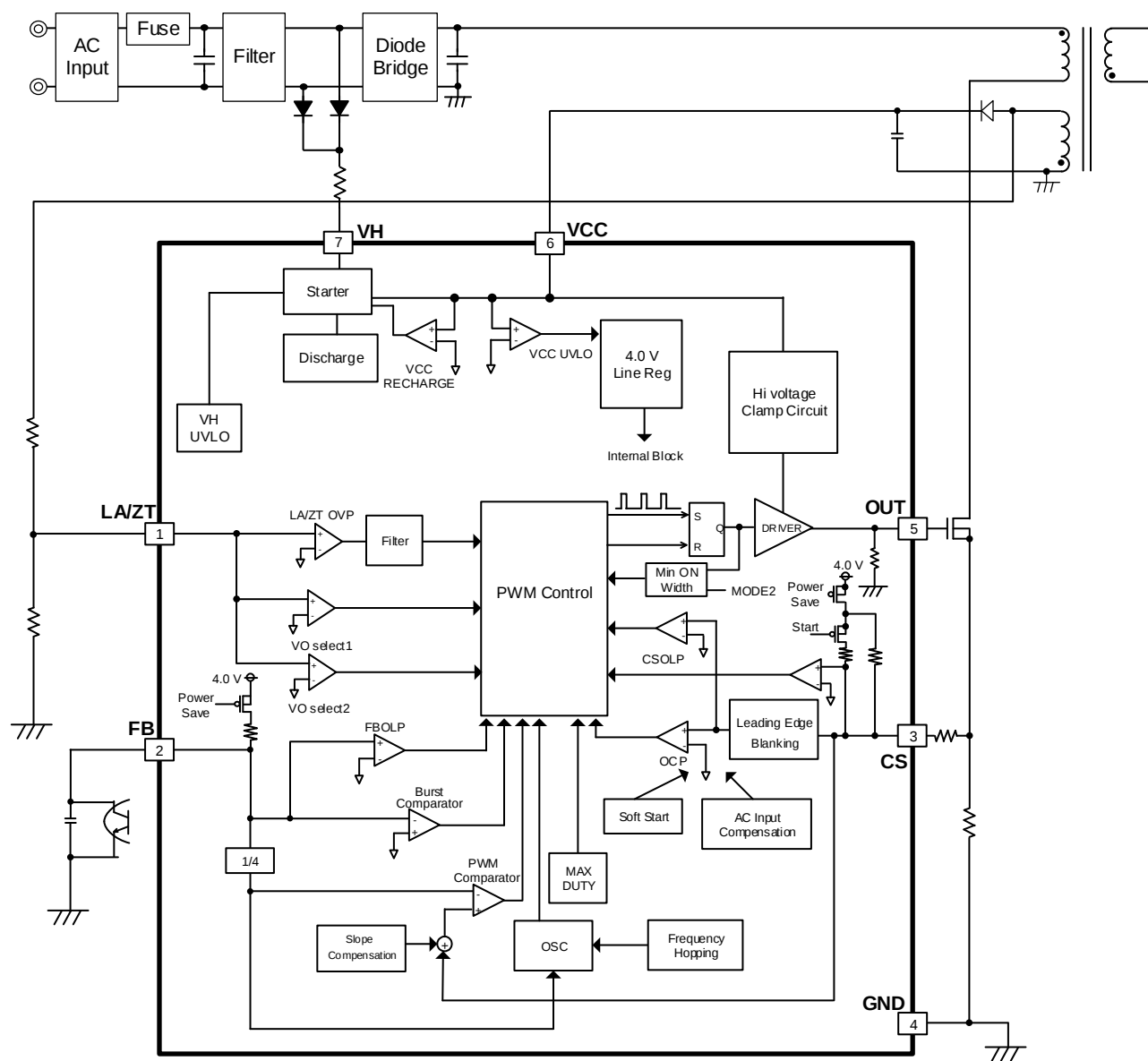
端子配置図



端子説明

端子番号	端子名	機 能
1	LA/ZT	補助巻き線モニタ/ラッチ停止端子
2	FB	フィードバック信号入力端子
3	CS	一次側電流検出端子
4	GND	GND 端子
5	OUT	外付け MOSFET ドライブ端子
6	VCC	電源入力端子
7	VH	起動電源入力/AC 入力電圧モニタ 端子

ブロック図



各ブロック動作説明

1 起動回路

本 IC は起動回路を内蔵しています。AC 入力電圧印加時、VH 端子に電圧が印加されます。このとき、起動回路を通して VCC 端子に電流を流し、VCC 端子電圧を充電します。VCC 端子電圧が上昇し、VCC UVLO が解除されると充電を停止します。

2 AC UVLO (Under Voltage Lockout)、X コンデンサ放電機能

AC UVLO:

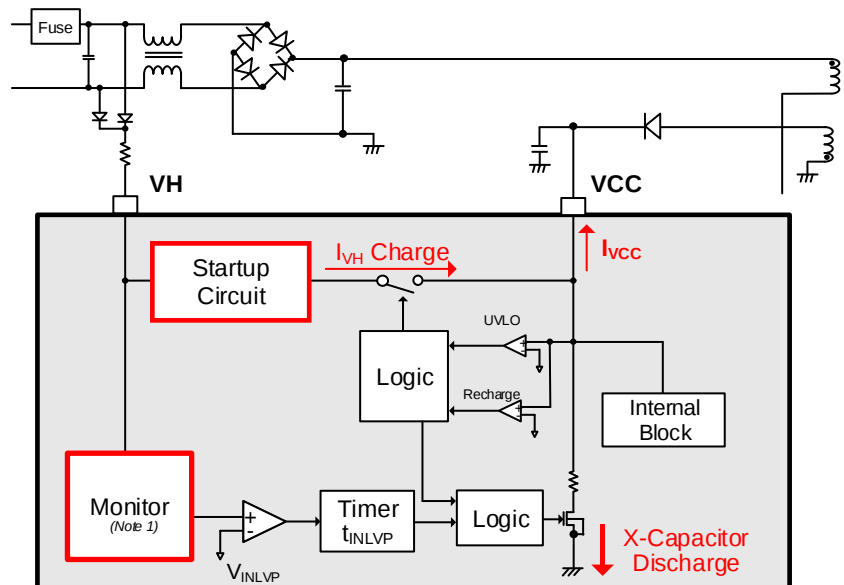
起動時、AC 入力電圧が印加されると VH 端子に電圧が発生します。VH 端子ピーク電圧 $> V_{INLVP}$ となるまでの間、IC は起動回路を通して VCC 端子を充電するため、VCC 端子は電圧を印加された状態で AC 入力電圧の検出を待ちます。その間は、AC UVLO が動作するためスイッチング動作を行いません。

VH 端子ピーク電圧 $> V_{INLVP}$ となると、AC UVLO が解除され、動作開始します。AC 入力電圧の供給停止後、VH 端子ピーク電圧 $\leq V_{INLVP}$ の状態が t_{INLVP} の間継続すると、IC はスイッチング動作を停止します。

また、VH 端子ピーク電圧 $> V_{INLVP}$ の場合でも、VH 端子に連続した電圧の上昇・下降が t_{INLVT} の間ない場合は、同様にスイッチング動作を停止します。

X コンデンサ放電機能:

VH 端子ピーク電圧 $\leq V_{INLVP}$ の状態が t_{INLVP} の間継続し、AC UVLO によってスイッチング動作が停止すると、X コンデンサ放電機能が動作します。



(Note 1) The VH pin peak voltage is monitored by this block.

Figure 1. Block Diagram of VH Pin and VCC Pin

2 AC UVLO (Under Voltage Lockout)、X コンデンサ放電機能 — 続き

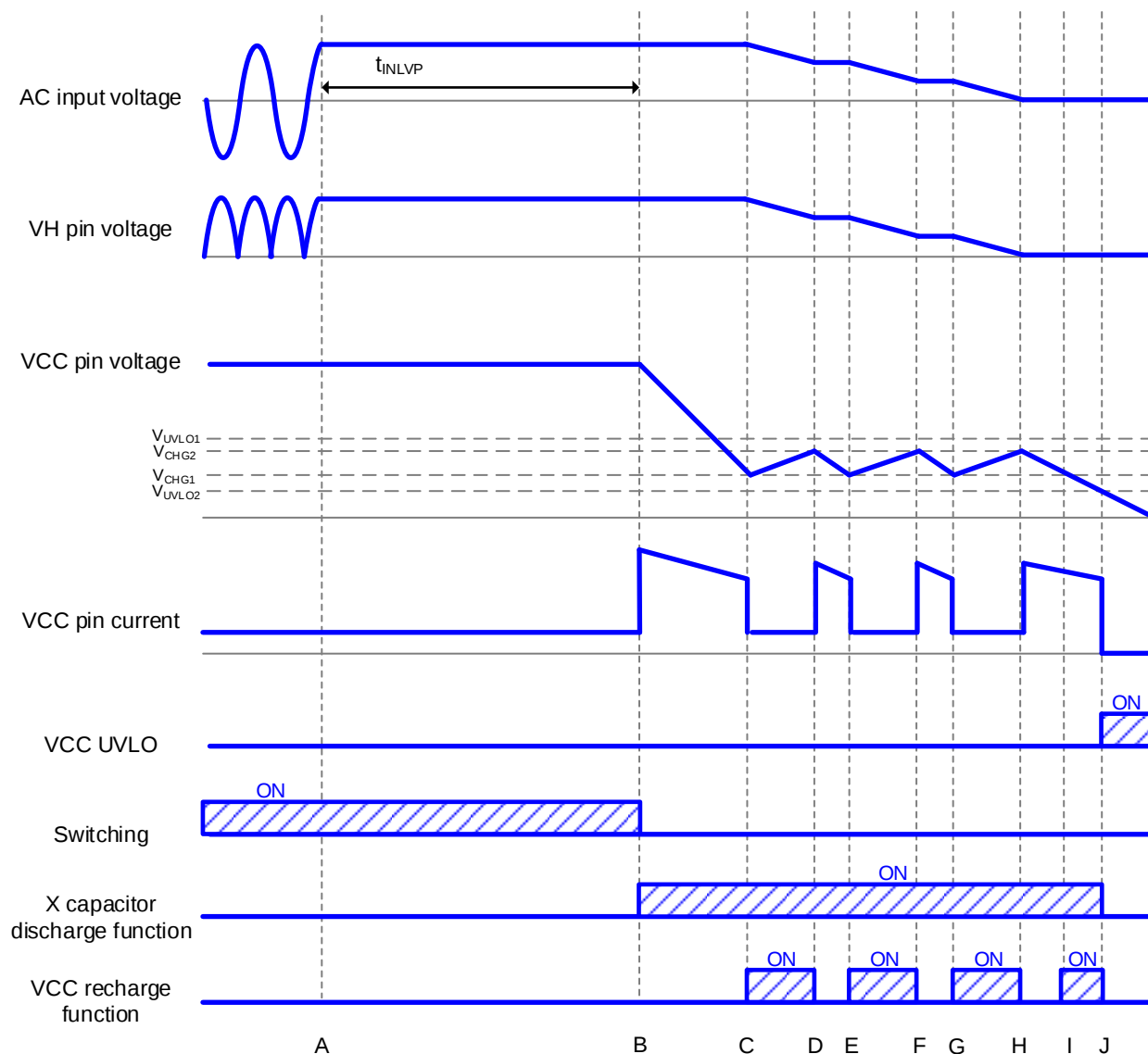


Figure 2. Timing Chart of X Capacitor Discharge Function

- A: AC 入力電圧が OFF しますが、X コンデンサが充電されているため、電圧が残留します。
- B: A から t_{INLVP} 経過すると、スイッチング動作が停止します。VCC 端子電圧 $> V_{CHG1}$ のため、VCC コンデンサを放電します。
- C: VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ動作が開始します。
- D: VCC 端子電圧 $> V_{CHG2}$ となると、VCC リチャージ動作が停止します。
- E: C と同じ
- F: D と同じ
- G: C と同じ
- H: D と同じ
- I: VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ機能が動作します。しかし、VH 端子電圧が低いいため、VCC 端子への電流供給が減少し、VCC 端子電圧は降下し続けます。
- J: VCC 端子電圧 $< V_{UVLO2}$ となると、VCC UVLO が動作します。

各ブロック動作説明 — 続き

3 VCC 端子保護機能

本 IC は、VCC 端子に VCC UVLO 及び VCC リチャージ機能が内蔵されています。

VCC OVP (Over Voltage Protection) は内蔵していないため、出力の過電圧保護を行う際には補助巻き線から接続される ZT OVP を使用してください。ラッチ停止後、VCC 端子電圧 $< V_{LATCH}$ となると、ラッチ停止は解除されます。

3.1 VCC UVLO (Under Voltage Lockout)

電圧ヒステリシスを持つ自己復帰型のコンパレータです。VCC 端子電圧 $< V_{UVLO2}$ となると、IC は動作を停止します。また、VCC 端子電圧 $> V_{UVLO1}$ となると、動作を再開します。

3.2 VCC リチャージ機能

一度、VCC 端子電圧 $> V_{UVLO1}$ となり IC が起動してから、VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ機能が動作します。このとき、VH 端子から起動回路を通して VCC 端子をリチャージします。VCC 端子電圧 $> V_{CHG2}$ となると、リチャージを終了します。

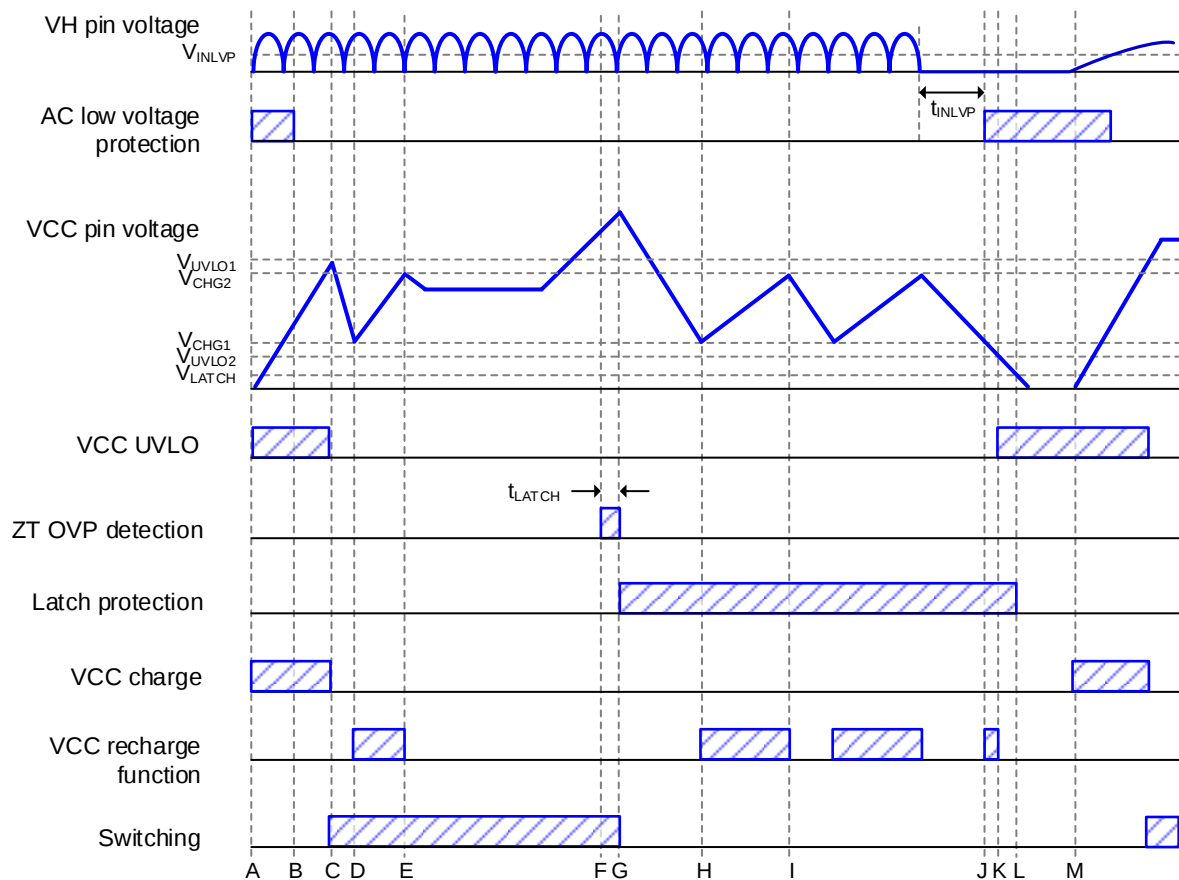


Figure 3. Timing Chart of VCC UVLO and VCC Recharge Function

- A: VH 端子へ電圧が印加され、VCC 端子電圧が上昇します。
- B: VH 端子電圧 $> V_{INLVP}$ となると、AC UVLO が解除されます。
- C: VCC 端子電圧 $> V_{UVLO1}$ となると、スイッチング動作を開始します。
- D: VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ機能により VH 端子から VCC 端子へリチャージを行います。
- E: VCC 端子電圧 $> V_{CHG2}$ となると、VCC リチャージ機能が停止します。
- F: 出力電圧が上昇し、補助巻き線電圧も上昇します。このとき、ZT OVP が検出されます。
- G: ZT OVP の検出が t_{LATCH} 間継続すると、スイッチング動作がラッチ停止します。
- H: VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ機能が動作します。
- I: VCC 端子電圧 $> V_{CHG2}$ となると、VCC リチャージ機能が停止します。H、I の動作により、VCC 端子電圧が一定に保持されます。
- J: VCC 端子電圧 $< V_{CHG1}$ となると、VCC リチャージ機能が動作します。しかし、VH 端子電圧が低下したため、VCC 端子への電流供給が減少し、VCC 端子電圧は低下し続けます。
- K: VCC 端子電圧 $< V_{UVLO2}$ となると、VCC UVLO が動作します。
- L: VCC 端子電圧 $< V_{LATCH}$ となると、ラッチ保護が解除されます。
- M: VH 端子へ電圧が印加され、IC の動作が再開します。

各ブロック動作説明 — 続き

4 DC/DC ドライバ部

本 IC はカレントモード PWM 制御を行い、以下の特長を有しています。

- 内部発振器により、スイッチング周波数は $f_{SW3} \sim f_{SW1}$ の範囲で動作します。ランダムな変動周期の周波数ホッピング機能を内蔵しています。スイッチング周波数が $\pm 6\%$ に振れることにより、低 EMI を実現します。
- FB 端子電圧に応じた CS 端子電圧でピーク電流を検出して、ON 幅を制御します。CS 端子電圧は FB 端子電圧の $1/AV_{CS}$ の電圧に制御されます。
- 最大デューティは D_{MAX} に固定されています。
- カレントモード制御では、デューティサイクルが 50 % を超えるとサブハーモニック発振を起こす場合があります。この対策としてスロープ補償回路を内蔵しています。
- 軽負荷時低消費電力を実現するために、バーストモード回路と周波数低減回路を内蔵しています。
- FB 端子は、内部電源に R_{FB} でプルアップされています。
- 二次側出力電力により、FB 端子電圧が変化します。これをモニタし、スイッチング動作状態を切り替えています。

4.1 FB 端子電圧によるスイッチング周波数の遷移

本 IC は、軽負荷時に FB 端子電圧 $< V_{BST1}$ となると間欠動作を行います。

ピーク負荷時は、FB 端子電圧の上昇に伴い周波数が f_{SW1} まで上昇します。

mode a:	バースト動作	(間欠動作をします。)
mode b:	周波数固定動作 1	(f_{SW3} で動作します。)
mode c:	周波数低減動作 1	(周波数を変化させます。)
mode d:	周波数固定動作 2	(f_{SW2} で動作します。)
mode e:	周波数低減動作 2	(周波数を変化させます。)
mode f:	周波数固定動作 3	(f_{SW1} で動作します。)

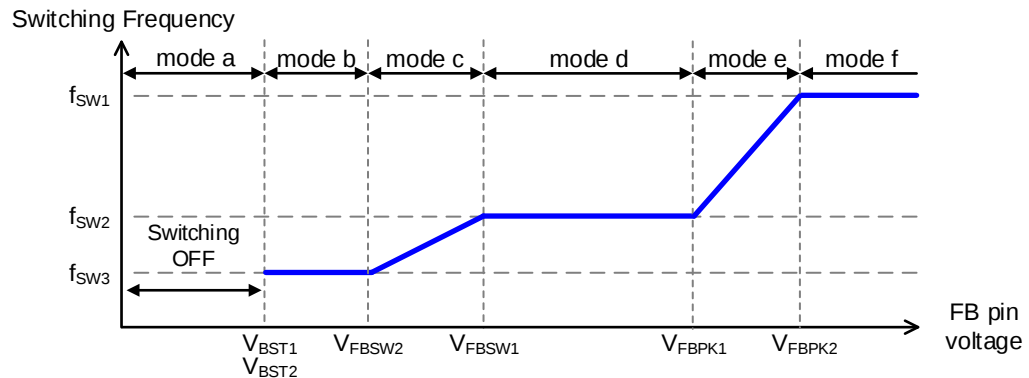


Figure 4. State Transition of Switching Frequency

4 DC/DC ドライバ部 — 続き

4.2 FB 端子電圧による CS 端子電圧の遷移

本 IC は、以下の動作を行います。

- mode A: バースト動作
 mode B: 通常負荷動作 (FB 端子電圧に応じて、CS 端子電圧が変化します。)
 mode C: CS 過負荷動作 (この状態が t_{CSOLP} 間継続すると、CS OLP によりラッチ停止します。)
 mode D: FB 過負荷動作 (ピークが電圧 V_{OCP1} で制限されます。
 この状態が t_{FBOLP} 間継続すると FB OLP によりラッチ停止します。)

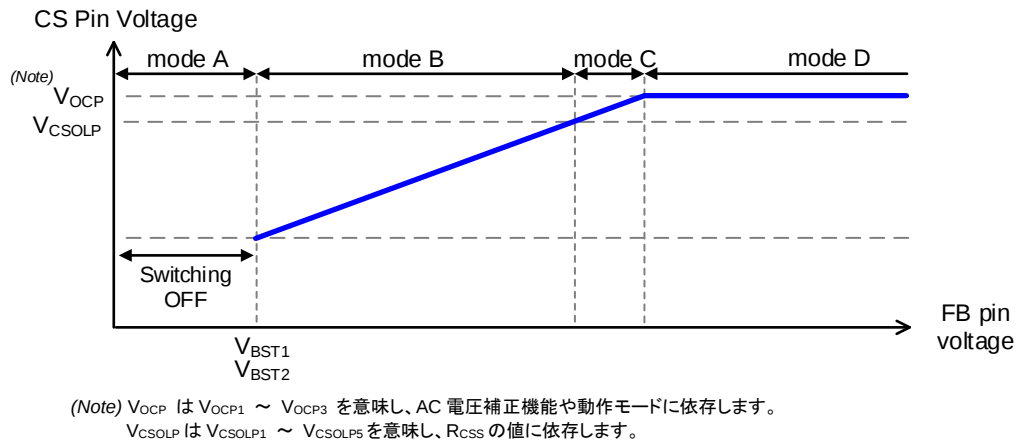


Figure 5. State Transition of CS Pin Voltage by FB Pin Voltage

4.3 動作モード切り替え機能

本 IC は、LA/ZT 端子で出力電圧を検出し、動作モードの切り替えを行います。通常負荷、軽負荷、無負荷に対応した 3 つの動作モードにより、待機電力の削減に貢献します。起動時は動作モード 1 から動作します。

Table 1. Operation Mode

動作モード	負荷状態	LA/ZT 端子 High 電圧範囲
1	通常負荷	$>V_{ZT2}$
2	軽負荷	$V_{ZT1} \sim V_{ZT2}$
3	無負荷	$<V_{ZT1}$

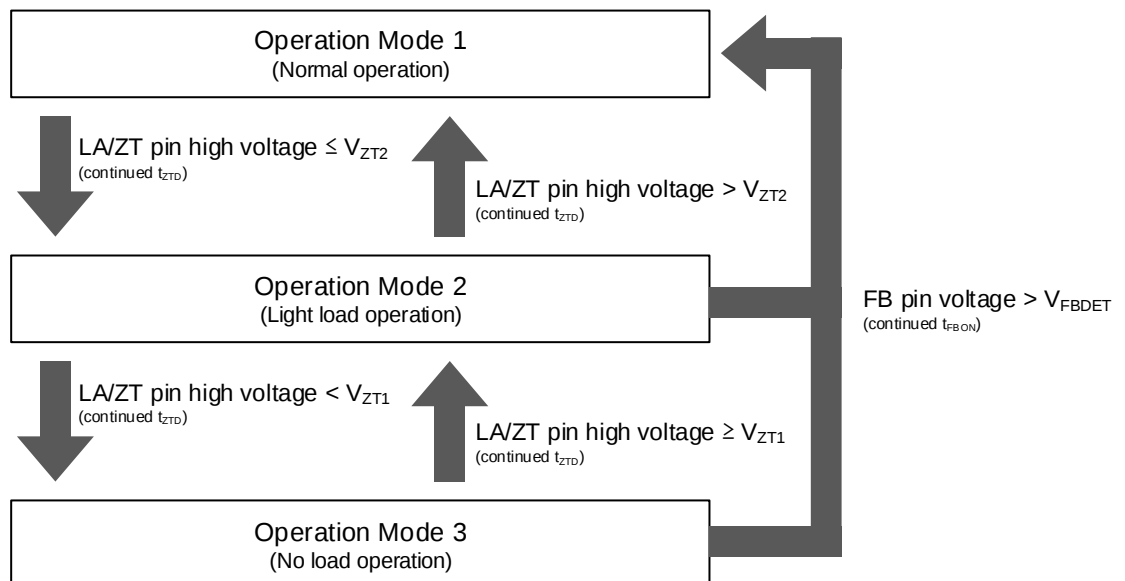


Figure 6. Transition of Operation Mode

4.3 動作モード切り替え機能 — 続き

Figure 6 のように、LA/ZT 端子電圧を検出して動作モードを切り替えます。

ただし、動作モード 1 において、FB 端子電圧 $> V_{FBDET}$ のときは、LA/ZT 端子電圧 $\leq V_{ZT2}$ の状態が t_{ZTD} の間継続した場合でも動作の切り替えを行いません。

また、動作モード 2 及び動作モード 3 において、FB 端子電圧 $> V_{FBDET}$ の状態が t_{FBON} の間継続した場合、負荷状態が変更されたと判断し、動作モード 1 へ移行します。

4.3.1 LA/ZT 端子電圧の設定

V_{ZT1} は以下の式で計算されます。

R_{ZT1} 、 R_{ZT2} の抵抗値を調整し、出力電圧 V_{OUT} から LA/ZT 端子電圧を設定してください。

$$V_a = N_d \div N_s \times (V_{OUT} - V_f)$$

$$V_{ZT1} = R_{ZT2} \div (R_{ZT1} + R_{ZT2}) \times V_a \quad [V]$$

V_a : 補助巻き線電圧
 N_s : 二次側巻き数
 N_d : 補助巻き線巻き数
 V_f : 二次側ダイオード順方向電圧
 R_{ZT1} : 補助巻き線の上側抵抗値
 R_{ZT2} : 補助巻き線の下側抵抗値

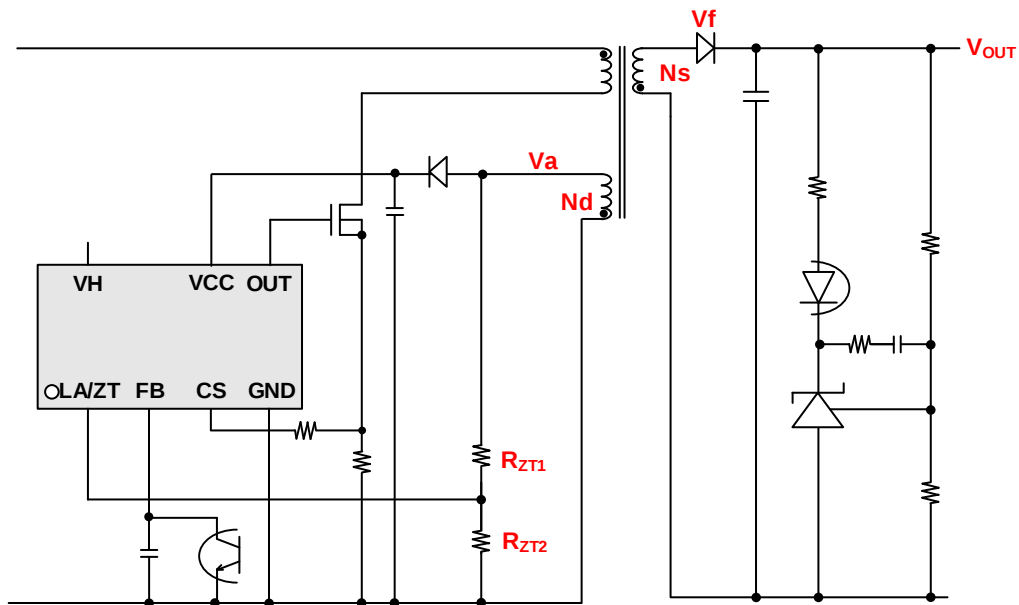


Figure 7. Items Positions Used in Setting Output Voltage

4.3.2 動作モード設定

各動作モードでは、以下の表の通りに動作します。

動作モード 3 では、一次側ピーク電流の増加と IC の消費電流の削減により、最大消費電力の低減を実現します。

Table 2. States of Each Operation Modes

	動作モード 1	動作モード 2	動作モード 3
過電流検出電圧	$V_{OCP1} \sim V_{OCP2}$	$V_{OCP1} \sim V_{OCP2}$	V_{OCP3}
消費電流	通常	通常	パワーセーブ
電圧ゲイン (FB 端子/CS 端子)	AV_{CS}	AV_{CS}/K_a	AV_{CS}/K_a
バースト動作	通常	通常	パワーセーブ
最小 ON 幅	t_{MIN1}	t_{MIN2}	t_{MIN1}

4.3 動作モード切り替え機能 — 続き

4.3.3 各動作モード時のバースト動作

4.3.3.1 動作モード 1

FB 端子電圧 $< V_{BST1}$ となるとスイッチング動作を停止し、FB 端子電圧 $> V_{BST2}$ となるとスイッチング動作を再開します。

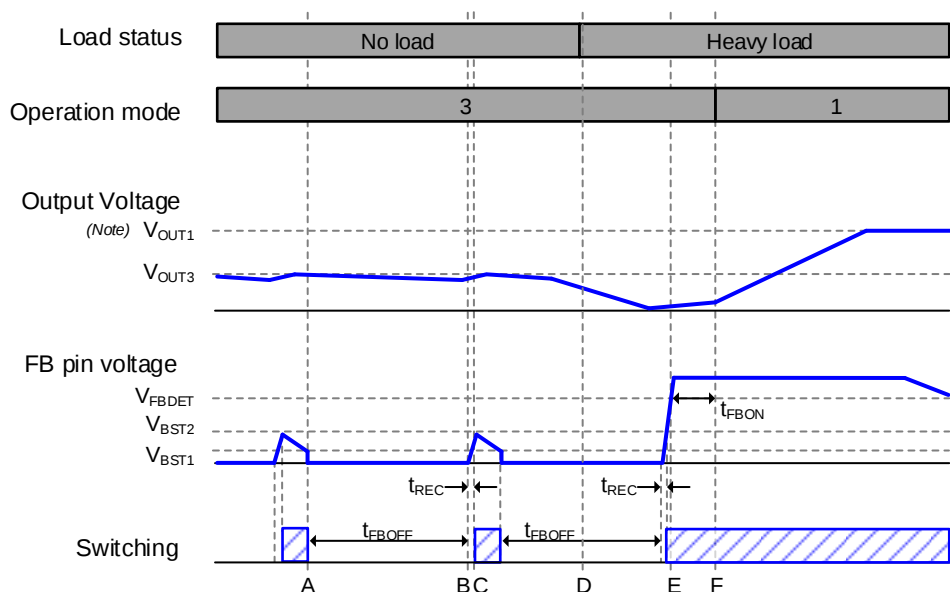
4.3.3.2 動作モード 2

FB 端子電圧 $< V_{BST1}$ となるとスイッチング動作を停止し、FB 端子電圧 $> V_{BST2}$ となるとスイッチング動作を再開します。

動作モード 2 では電圧ゲインを下げ、一次側ピーク電流を 1.33 倍に増加させます。また、最小 ON 幅が t_{MIN2} に切り替わります。これらの機能は、スイッチング回数の減少、バースト周波数の低減を行い、スイッチング損失を削減します。

4.3.3.3 動作モード 3

動作モード 3 では電圧ゲインを下げ、一次側ピーク電流を 1.33 倍に増加させます。これらの機能は、スイッチング回数の減少、バースト周波数の低減を行い、スイッチング損失を削減します。



(Note) V_{OUT1} と V_{OUT3} は、動作モード 1 と動作モード 3 の時の出力電圧を意味します。

Figure 8. In Case of Load Increase at Operation Mode 3

- A: FB 端子電圧 $< V_{BST1}$ となると、スイッチング動作を停止します。スイッチング動作が停止してから t_{FBOFF} の間は、パワーセーブ機能により、IC の消費電流を I_{SAVE} に制限します。
- B: A から t_{FBOFF} 経過後、バースト解除リカバリ時間のタイマが動作を開始します。
- C: B から t_{REC} 経過後、FB 端子電圧 $> V_{BST2}$ となると、スイッチング動作が再開します。
- D: 二次側で出力電圧が V_{OUT3} の設定から V_{OUT1} の設定へ切替えられます。
- E: スwitchング動作再開後、FB 端子電圧 $> V_{FBDET}$ となると動作モード切替検出タイマ 2 が作動します。
- F: FB 端子電圧 $> V_{FBDET}$ の状態が t_{FBON} より長く継続すると、動作モード 1 へ移行します。
(t_{FBON} 以内に FB 端子電圧 $\leq V_{FBDET}$ となるとタイマはリセットされ、再び FB 端子電圧 $< V_{BST1}$ となると t_{FBOFF} の間スイッチング動作を停止します。)

4 DC/DC ドライバ部 — 続き

4.4 ソフトスタート機能

この機能は、起動時に過度な電圧上昇、電流上昇が起こらないように、過電流検出電圧を制限します。過電流検出電圧を時間とともに変化させることで、ソフトスタート動作を実現します。

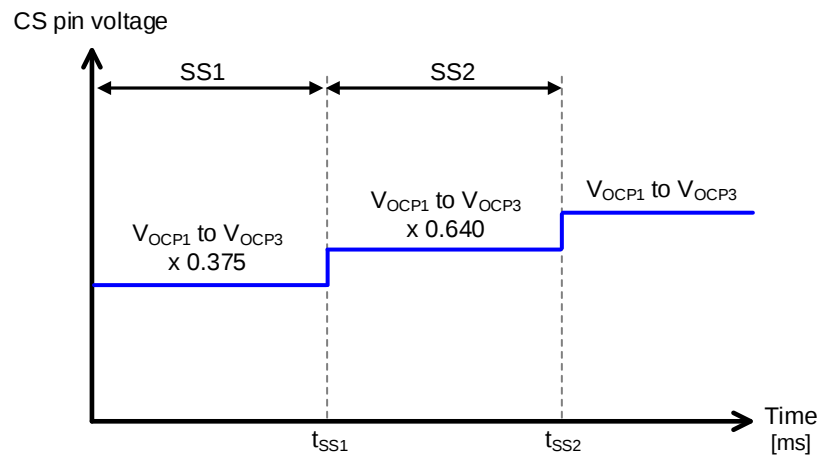
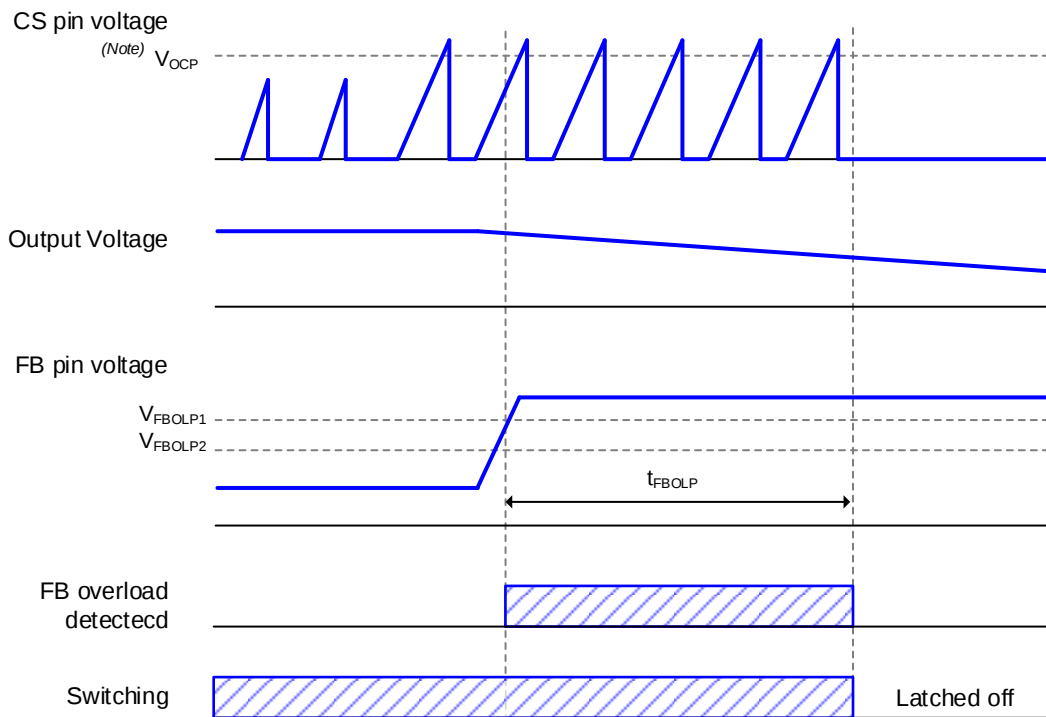


Figure 9. Soft Start Function

4.5 FB OLP (Overload Protection)

本 IC は、FB 端子電圧 $> V_{FBOLP1}$ の状態が t_{FBOLP} の間継続すると、ラッチ停止をします。FB 端子電圧 $< V_{FBOLP2}$ となると、検出タイム t_{FBOLP} は解除されます。



(Note) V_{OCP} は $V_{OCP1} \sim V_{OCP3}$ を意味し、AC 電圧補正機能や動作モードに依存します。

Figure 10. FB Overload Protection Function

4 DC/DC ドライバ部 — 続き

4.6 CS 端子保護機能

本 IC には、CS 端子に CS OLP 及び CS OCP が内蔵されています。

Table 3. Operation Status of CS Pin Protection Functions

機能	保護動作時の負荷状態	検出電圧	保護動作
CS OLP	定格負荷を超える状態 (出力電圧低下なし)	CS 端子ピーク電圧 > $V_{CSOLP1} \sim V_{CSOLP5}$ (t_{CSOLP} 継続) (CS 端子の外部抵抗で設定)	IC ラッチ停止
CS OCP	ピーク負荷を超える状態 (出力電圧低下)	CS 端子ピーク電圧 > $V_{OCP1} \sim V_{OCP3}$ (動作モード 1、2 時は AC 電圧補正機能により変化)	パルスごとの ターン OFF

4.6.1 CS OLP (Overload Protection)

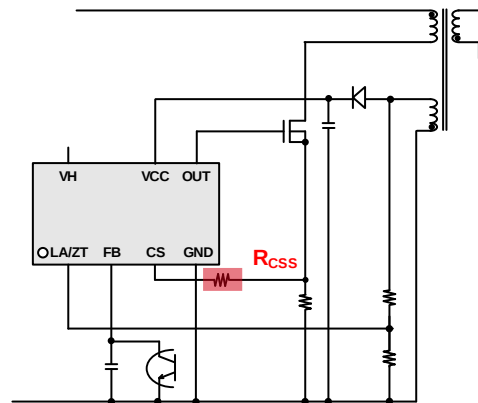
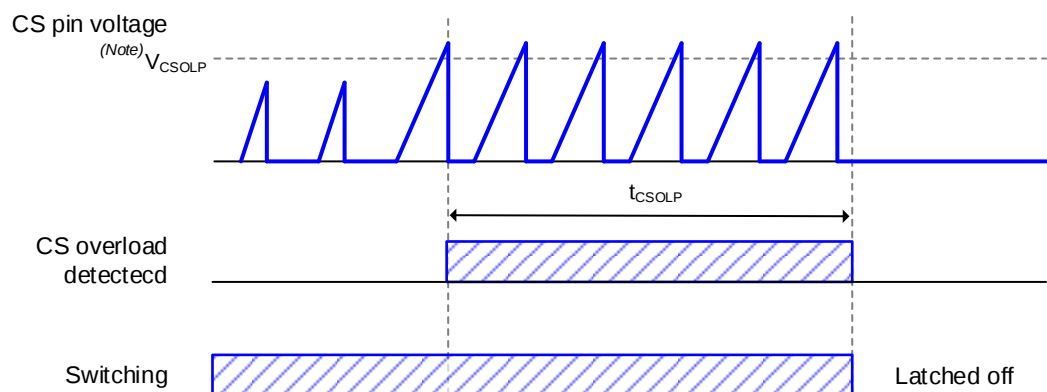
本 IC は定格負荷に対する過負荷保護機能を内蔵しています。

CS 端子のピーク電圧 > $V_{CSOLP1} \sim V_{CSOLP5}$ の状態が t_{CSOLP} の間継続した場合、IC はラッチ停止をします。パルスバイパルスによるターン OFF は行いません。また、過負荷検出電圧は、CS 端子の外部抵抗 R_{CSS} の値で切り替えることが可能です。

本 IC は、VCC UVLO が解除されてから t_{SET} 経過後、CS 端子に発生する電圧をモニタし、 $V_{CSOLP1} \sim V_{CSOLP5}$ を Table 4 のように切り替えます。 t_{SET} の期間、CS 端子は R_{CS2} で内部基準電圧にプルアップされています。

Table 4. Detection Voltage

検出電圧	R_{CSS} (k Ω)
V_{CSOLP1}	0.0 ~ 1.0
V_{CSOLP2}	2.0 ~ 2.4
V_{CSOLP3}	4.7 ~ 5.6
V_{CSOLP4}	10.0 ~ 12.0
V_{CSOLP5}	20.0 ~

Figure 11. Position of R_{CSS} 

(Note) V_{CSOLP} は $V_{CSOLP1} \sim V_{CSOLP5}$ を意味し、 R_{CSS} の値に依存します。

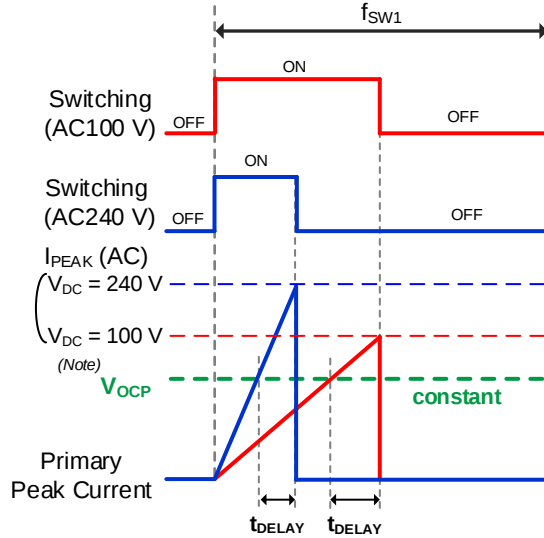
Figure 12. CS Pin Overload Protection

4.6 CS 端子保護機能 — 続き

4.6.2 CS OCP (Over Current Protection)

本 IC は、スイッチングサイクルごとの過電流保護機能を内蔵しています。この機能は、CS 端子ピーク電圧 $> V_{OCP1} \sim V_{OCP3}$ になると、スイッチング動作を停止します。

また、AC 電圧補正機能を内蔵しています。この機能は、時間とともに $V_{OCP1} \sim V_{OCP3}$ を増加させることで、過負荷電力の AC 電圧依存を補正します。 $V_{OCP1} \sim V_{OCP3}$ は動作モードによっても変化します。



(Note) V_{OCP} は $V_{OCP1} \sim V_{OCP3}$ を意味し、AC 電圧補正機能や動作モードに依存します。

Figure 13. Without the Compensation Function

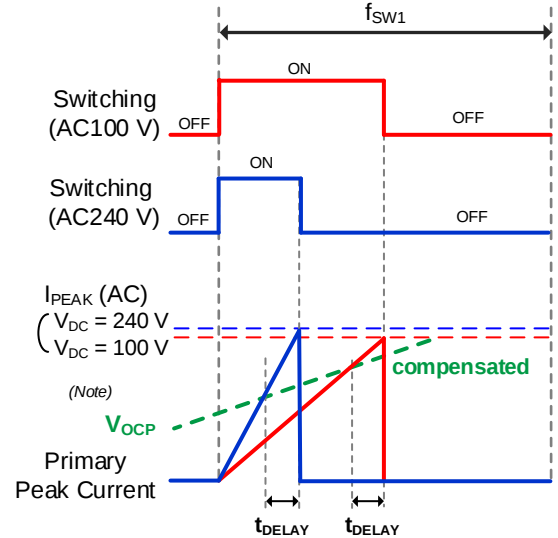


Figure 14. With the Compensation Function

4.6.2.1 AC 電圧補正機能

CS 端子の過電流検出電圧を時間と共に変化させることにより、一次側ピーク電流の AC 電圧依存性を補正します。過負荷モードに入る一次側ピーク電流は、以下の式で決定されます。

$$I_{PEAK} = V_{OCP1} \div R_S + V_{DC} \div L_p \times t_{DELAY} \quad [A]$$

I_{PEAK} : 一次側ピーク電流
 V_{OCP1} : 過電流検出電圧 V_{OCP1}
 R_S : 電流検出抵抗
 V_{DC} : 入力 DC 電圧
 L_p : 一次側コイルインダクタ値
 t_{DELAY} : 過電流検出後の遅れ時間

過電流検出電圧は、 t_{ON} によって $V_{OCP1} \sim V_{OCP2}$ の範囲で設定されます。以下の近似式を用いて計算してください。

$$V_{OCP} = -0.0104 \times t_{ON}^2 + 0.1032 \times t_{ON} + 0.36[V]$$

V_{OCP} : t_{ON} によって設定される過電流検出電圧
 t_{ON} : ON 時間

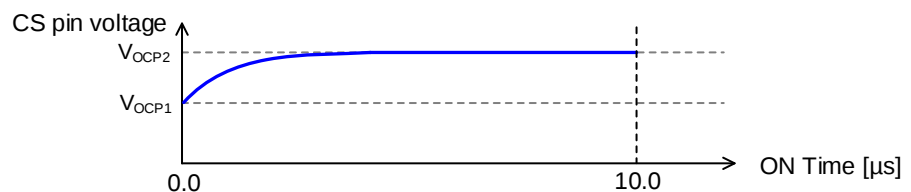


Figure 15. State Transition of Over Current Detection Voltage by Time

4.6 CS 端子保護機能 — 続き

4.6.3 Leading Edge Blanking 機能

通常、スイッチング用 MOSFET のターンオン時に、各容量成分や駆動電流などでサージ電流が発生します。このとき、一時的に CS 端子電圧が上昇するため、過電流保護機能が誤検出する可能性があります。この誤検出防止用に Leading Edge Blanking 機能が内蔵されています。この機能は、OUT 端子電圧が L→H に切り替わってから t_{LEB} の間、CS 端子電圧をマスクします。

各ブロック動作説明 — 続き

5 ZT OVP (Over Voltage Protection)

LA/ZT 端子には、パルス検知/DC 検知の 2 種類のラッチタイプ過電圧保護機能が内蔵されています。

5.1 DC 検出

LA/ZT 端子電圧 $> V_{ZTL}$ の状態が t_{LATCH} より長く継続すると、スイッチング動作がラッチ停止をします。

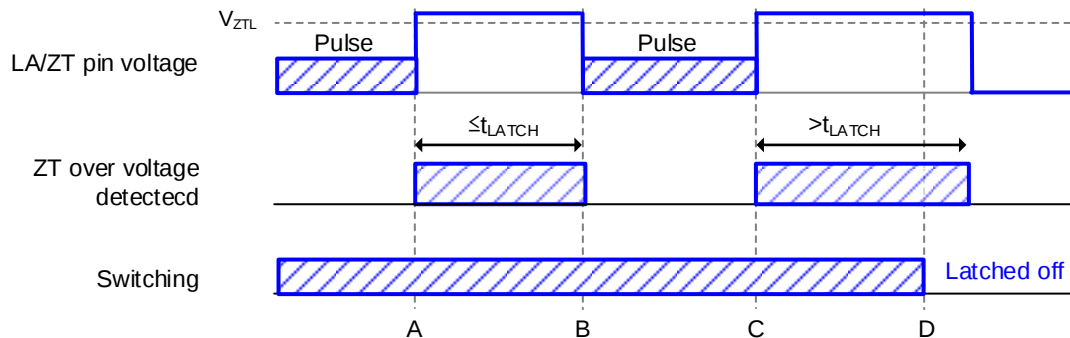


Figure 16. LA/ZT Pin Over Voltage Protection (DC Detection)

- A: LA/ZT 端子電圧 $> V_{ZTL}$ となると、ZT OVP 検出タイム t_{LATCH} が動作を開始します。
 B: t_{LATCH} 以内に LA/ZT 端子電圧 $\leq V_{ZTL}$ となったため、タイムがリセットします。
 C: LA/ZT 端子電圧 $> V_{ZTL}$ となると、ZT OVP 検出タイム t_{LATCH} が動作を開始します。
 D: LA/ZT 端子電圧 $> V_{ZTL}$ の状態が t_{LATCH} より長く続くと、スイッチング動作がラッチ停止をします。

5.2 パルス検出

LA/ZT 端子電圧 $> V_{ZTL}$ の連続した 3 度の電圧パルスを検知後 t_{LATCH} 経過すると、IC はラッチ停止をします。LA/ZT 端子電圧のターン ON 時のサージに対する ZT OVP 検出マスクタイム t_{ZTMK} が内蔵されているため、この期間は LA/ZT 端子の電圧検出を行いません。

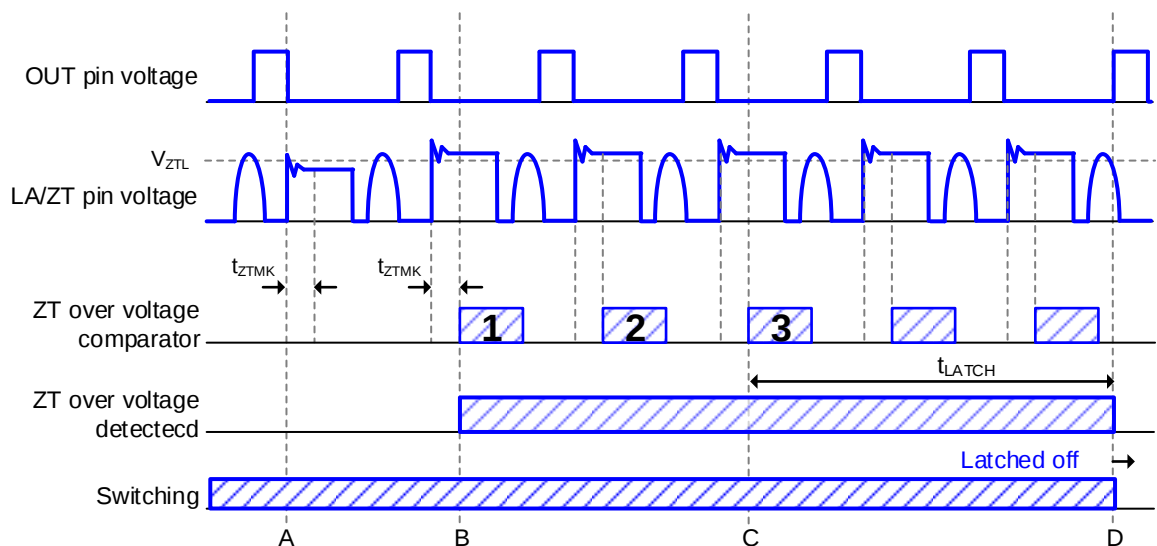


Figure 17. LA/ZT Pin Over Voltage Protection (Pulse Detection)

- A: OUT 端子がターン OFF すると、LA/ZT 端子が High 電圧となります。瞬間的に LA/ZT 端子電圧 $> V_{ZTL}$ となりますが、High 電圧となってから t_{ZTMK} 以内のため、ZT OVP は検出されません。
 B: LA/ZT 端子が High 電圧となってから t_{ZTMK} 経過後に LA/ZT 端子電圧 $> V_{ZTL}$ を検出すると、ZT OVP が検出されます。
 C: LA/ZT 端子電圧 $> V_{ZTL}$ の連続した 3 度の電圧パルスを検出すると、ZT OVP 検出タイム t_{LATCH} が動作を開始します。
 D: C から t_{LATCH} が経過すると、スイッチング動作がラッチ停止をします。

各ブロック動作説明 — 続き

6 OUT 端子ゲートクランプ回路

外付け MOSFET のゲート電圧破壊を防ぐために、OUT 端子の High レベルを V_{OUTH} にクランプします。OUT 端子は内部で R_{PDOUT} にプルダウンされています。

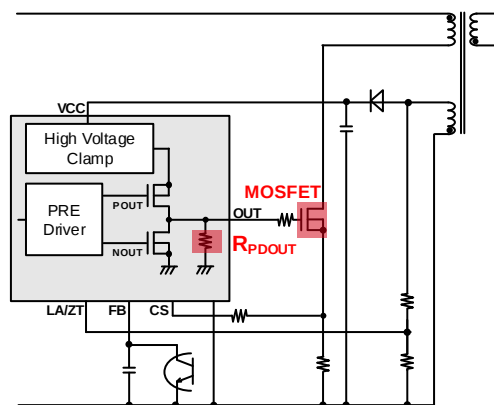


Figure 18. Positions of External MOSFET and R_{PDOUT}

各ブロック動作説明 — 続き

7 保護機能の動作モード

各保護機能の動作モードを Table 5 に示します。

Table 5. Operation Modes of Protection Functions

	AC UVLO	VCC UVLO	FB OLP
検出条件	VH 端子ピーク電圧 $\leq V_{INLVP}$	VCC 端子電圧 $< V_{UVLO2}$ (電圧下降時)	FB 端子電圧 $> V_{FOLP1}$ (電圧上昇時)
解除条件	VH 端子ピーク電圧 $> V_{INLVP}$	VCC 端子電圧 $> V_{UVLO1}$ (電圧上昇時)	VCC 端子電圧 $< V_{LATCH}$
検出タイム (リセット条件)	t_{INLVP} (VH 端子ピーク電圧 $> V_{INLVP}$)	—	t_{FBOLP} (FB 端子電圧 $< V_{FOLP2}$)
解除タイム (リセット条件)	—	—	—
自動復帰 or ラッチ	自動復帰	自動復帰	ラッチ

	CS OLP	ZT OVP
検出条件	CS 端子ピーク電圧 $> V_{CSOLP}$ (V_{CSOLP} は R_{CSS} で設定)	ZT 端子ピーク電圧 $> V_{ZTL}$
解除条件	VCC 端子電圧 $< V_{LATCH}$	VCC 端子電圧 $< V_{LATCH}$
検出タイム (リセット条件)	t_{CSOLP} (CS 端子ピーク電圧 $\leq V_{CSOLP}$)	t_{LATCH} (ZT 端子ピーク電圧 $< V_{ZTL}$)
解除タイム (リセット条件)	—	—
自動復帰 or ラッチ	ラッチ	ラッチ

絶対最大定格 (Ta = 25 °C)

項 目	記号	定 格	単位	条件
最大印加電圧 1	V _{MAX1}	~ +6.5	V	LA/ZT 端子 ^(Note 1)
最大印加電圧 2	V _{MAX2}	-0.3 ~ +6.5	V	FB 端子
最大印加電圧 3	V _{MAX3}	-0.3 ~ +6.5	V	CS 端子
最大印加電圧 4	V _{MAX4}	-0.3 ~ +15	V	OUT 端子
最大印加電圧 5	V _{MAX5}	-0.3 ~ +58	V	VCC 端子
最大印加電圧 6	V _{MAX6}	-0.3 ~ +650	V	VH 端子
LA/ZT 端子最大ソース電流	I _{SZT1}	+1.0	mA	
LA/ZT 端子最大シンク電流	I _{SZT2}	-4.0	mA	
OUT 端子最大ソース電流	I _{SOOUT}	0.20	A	
OUT 端子最大シンク電流	I _{SKOUT}	1.00	A	
許容損失	Pd	0.68	W	^(Note 2)
最高接合部温度	T _{jmax}	150	°C	
保存温度範囲	T _{stg}	-55 ~ +150	°C	

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施していただくようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう許容損失にご配慮ください。

^(Note 1) LA/ZT 端子については、LA/ZT 最大ソース電流および LA/ZT 最大シンク電流の範囲内の電圧でご使用ください。

^(Note 2) ガラスエポキシ 1 層基板 (114.3 mm x 76.2 mm x 1.57 mm) に実装時。周囲温度 Ta 25 °C 以上で使用する場合は 5.4 mW/°C で減少します。

熱損失

次の条件内で IC が動作するように、熱設計を行ってください。

(下記の温度は保証値のため、必ずマージンを考慮してください。)

1. 周囲温度 Ta が 105 °C 以下であること。
2. IC の損失が許容損失 Pd 以下であること。

熱軽減特性は次の通りです。(114.3 mm x 76.2 mm x 1.57 mm ガラスエポキシ 1 層基板実装時)

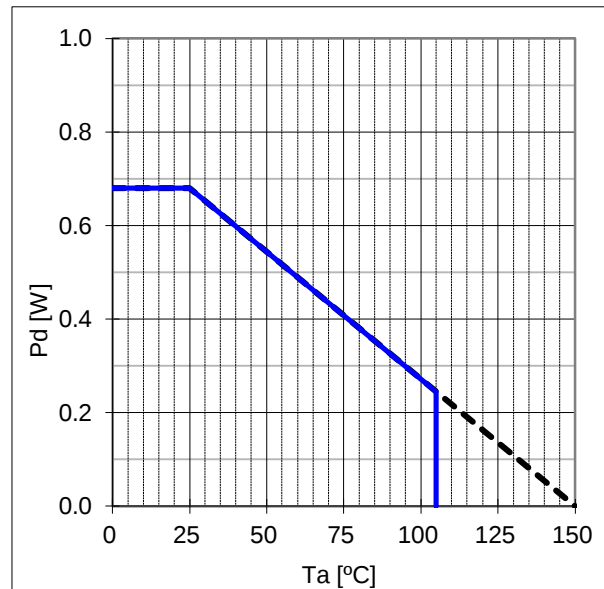


Figure 19. SOP-J7S Thermal Dissipation Characteristic

推奨動作条件

項 目	記号	最小	標準	最大	単位
VCC 端子電源電圧範囲	V _{CC}	9.3	-	55.0	V
VH 端子電源電圧範囲	V _H	-	-	300 (Note 2)	V
VCC 端子コンデンサ	C _{VCC}	4.7	-	-	μF
VH 端子抵抗	R _{VH}	-	-	2.0	kΩ
動作温度	Topr	-40	-	+105	°C

(Note 2) 推奨動作電圧の最大値は、アプリケーション上の入力 AC 電圧である AC 300 V を示しています。

VH 端子には、入力 AC 電圧を全波整流し印加してください。

電気的特性

(特に指定のない限り Ta = 25 °C、V_{CC} = 15 V)

項 目	記号	最小	標準	最大	単位	条件
回路電流						
スイッチング動作時電流	I _{ON1}	0.20	0.70	1.30	mA	FB 端子電圧 = 2.0 V
バースト動作時電流	I _{ON2}	0.20	0.35	0.50	mA	FB 端子電圧 = 0.3 V
パワーセーブ動作時電流	I _{SAVE}	0.04	0.11	0.16	mA	動作モード 3
ラッチ停止時電流	I _{LATCH}	0.10	0.22	0.35	mA	
起動回路部及び VH 端子保護機能						
起動電流	I _{START1}	8.0	15.0	25.0	mA	V _{CC} = 10 V, V _H = 100 V
VH 端子 OFF 電流	I _{START2}	5	12	20	μA	V _H = 100 V
AC UVLO 検出電圧	V _{INLVP}	83	99	115	V	
AC UVLO 停止タイマ	t _{INLVP}	105	150	195	ms	
VCC 端子 保護機能						
VCC UVLO 解除電圧	V _{UVLO1}	12.50	13.50	14.50	V	VCC 端子電圧上昇時
VCC UVLO 検出電圧	V _{UVLO2}	7.90	8.60	9.30	V	VCC 端子電圧下降時
VCC UVLO ヒステリシス	V _{UVLO3}	-	4.90	-	V	V _{UVLO3} = V _{UVLO1} - V _{UVLO2}
VCC リチャージ開始電圧	V _{CHG1}	8.60	9.30	10.00	V	
VCC リチャージ停止電圧	V _{CHG2}	9.40	10.20	11.00	V	
ラッチ解除電圧	V _{LATCH}	-	V _{UVLO2} - 1.0	-	V	VCC 端子電圧

電気的特性 — 続き

(特に指定のない限り Ta = 25 °C、V_{CC} = 15 V)

項 目	記号	最小	標準	最大	単位	条件
DC/DC ドライバ部						
スイッチング周波数 1	f _{SW1}	111	130	149	kHz	
スイッチング周波数 2	f _{SW2}	90	100	110	kHz	
スイッチング周波数 3	f _{SW3}	18	28	38	kHz	
電圧ゲイン (FB 端子/CS 端子)	A _{VCS}	-	4.0	-	V/V	動作モード 1
電圧ゲイン変化係数	K _a	-	1.33	-	V/V	動作モード 2、3
最大デューティ	D _{MAX}	67	75	83	%	
FB 端子バースト電圧 1	V _{BST1}	0.350	0.400	0.450	V	FB 端子電圧下降時
FB 端子バースト電圧 2	V _{BST2}	-	0.450	-	V	FB 端子電圧上昇時
周波数低減開始 FB 端子電圧	V _{FBSW1}	1.15	1.35	1.55	V	
周波数低減終了 FB 端子電圧	V _{FBSW2}	0.95	1.15	1.35	V	
ピーク負荷周波数上昇開始電圧	V _{FBPk1}	2.8	3.0	3.2	V	
ピーク負荷周波数上昇終了電圧	V _{FBPk2}	3.0	3.2	3.4	V	
CS 端子 Leading Edge Blanking 時間	t _{LEB}	-	0.300	-	μs	
CS 端子プルアップ抵抗 1	R _{CS1}	0.7	1.0	1.3	MΩ	通常動作時
CS 端子プルアップ抵抗 2	R _{CS2}	14	20	26	kΩ	起動時
FB 端子プルアップ抵抗	R _{FB}	24	30	36	kΩ	
最小 ON 幅 1	t _{MIN1}	-	0.40	-	μs	動作モード 1、3
最小 ON 幅 2	t _{MIN2}	1.5	2.0	2.5	μs	動作モード 2
DC/DC ドライバ部 (動作モード切替え機能)						
動作モード切替え LA/ZT 端子電圧 1	V _{ZT1}	0.60	0.70	0.80	V	
動作モード切替え LA/ZT 端子電圧 2	V _{ZT2}	1.80	2.00	2.20	V	
動作モード切替え FB 端子電圧	V _{FBDet}	0.64	0.70	0.76	V	
動作モード切替え検出タイマ 1	t _{ZTD}	3.15	4.50	5.85	ms	LA/ZT 端子電圧
動作モード切替え検出タイマ 2	t _{FBON}	1.72	2.30	2.88	ms	FB 端子電圧
バースト動作時停止タイマ	t _{FBOFF}	8.0	10.0	12.0	ms	
バースト解除時リカバリタイマ	t _{REC}	50	100	200	μs	
DC/DC ドライバ部 (ソフトスタート機能)						
ソフトスタート時間 1	t _{SS1}	0.66	1.10	1.54	ms	
ソフトスタート時間 2	t _{SS1}	2.76	4.60	6.40	ms	
DC/DC ドライバ部 (FB 端子過負荷保護機能)						
FB OLP 検出電圧	V _{FBOLP1}	3.20	3.40	3.60	V	
FB OLP 解除電圧	V _{FBOLP2}	3.00	3.20	3.40	V	
FB OLP 検出タイマ	t _{FBOLP}	234	300	366	ms	

電気的特性 — 続き

(特に指定のない限り Ta = 25 °C、V_{CC} = 15 V)

項 目	記号	最小	標準	最大	単位	条件
DC/DC ドライバ部 (CS 端子過負荷保護機能)						
CS OLP 検出電圧 1	V _{CSOLP1}	0.320	0.350	0.380	V	R _{CSS} = 0 ~ 1.0 kΩ
CS OLP 検出電圧 2	V _{CSOLP2}	0.370	0.400	0.430	V	R _{CSS} = 2.0 ~ 2.4 kΩ
CS OLP 検出電圧 3	V _{CSOLP3}	0.415	0.450	0.485	V	R _{CSS} = 4.7 ~ 5.6 kΩ
CS OLP 検出電圧 4	V _{CSOLP4}	0.460	0.500	0.540	V	R _{CSS} = 10 ~ 12 kΩ
CS OLP 検出電圧 5	V _{CSOLP5}	0.510	0.550	0.590	V	R _{CSS} = 20 kΩ 以上
CS OLP 検出タイマ	t _{CSOLP}	1063	1450	1836	ms	
CS OLP 検出電圧設定時間	t _{SET}	150	300	450	μs	
DC/DC ドライバ部 (CS 端子過電流保護機能)						
CS OCP 検出電圧 1	V _{OCP1}	0.330	0.350	0.370	V	t _{ON} = 0 μs (動作モード 1、2)
CS OCP 検出電圧 2	V _{OCP2}	-	0.620	-	V	t _{ON} = 10 μs (動作モード 1、2)
CS OCP 検出電圧 3	V _{OCP3}	0.180	0.200	0.220	V	動作モード 3
LA/ZT 端子保護機能部						
ZT OVP 検出電圧	V _{ZTL}	4.50	4.70	4.90	V	
ZT OVP 検出タイマ	t _{LATCH}	75	150	250	μs	
ZT OVP 検出マスクタイマ	t _{ZTMK}	-	0.40	-	μs	
OUT 端子ゲートクランプ回路部						
OUT 端子クランプ電圧	V _{OUTH}	10.50	12.50	14.50	V	V _{CC} = 15 V
OUT 端子 Nch MOS R _{ON}	R _{NOUT}	-	4.8	8.0	Ω	
OUT 端子プルダウン抵抗	R _{PDOUT}	70	100	130	kΩ	

特性データ（参考データ）

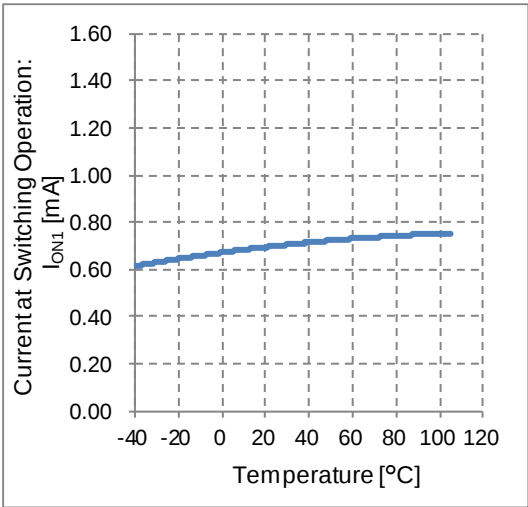


Figure 20. Current at Switching Operation vs Temperature

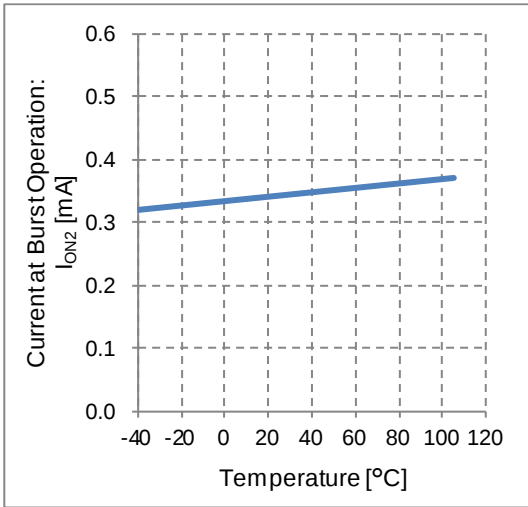


Figure 21. Current at Burst Operation vs Temperature

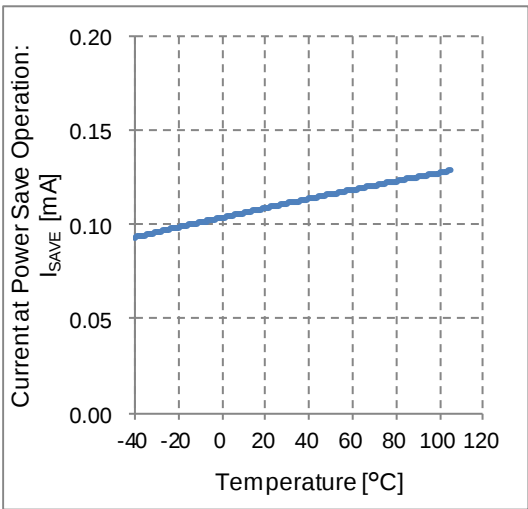


Figure 22. Current at Power Save Operation vs Temperature

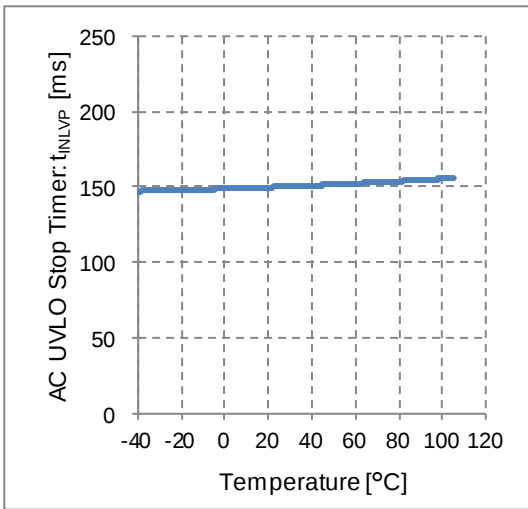


Figure 23. AC UVLO Stop Timer vs Temperature

特性データ（参考データ） — 続き

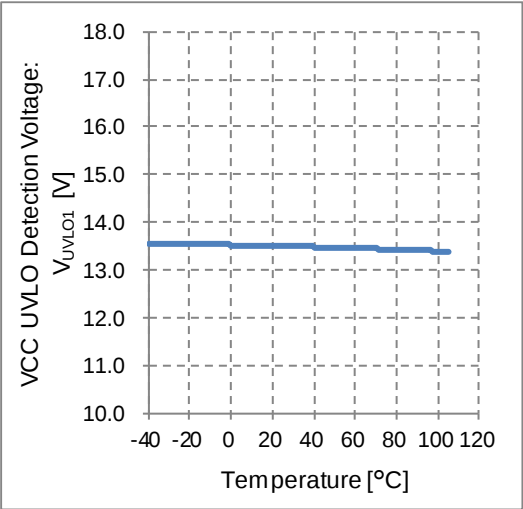


Figure 24. VCC UVLO Detection Voltage vs Temperature

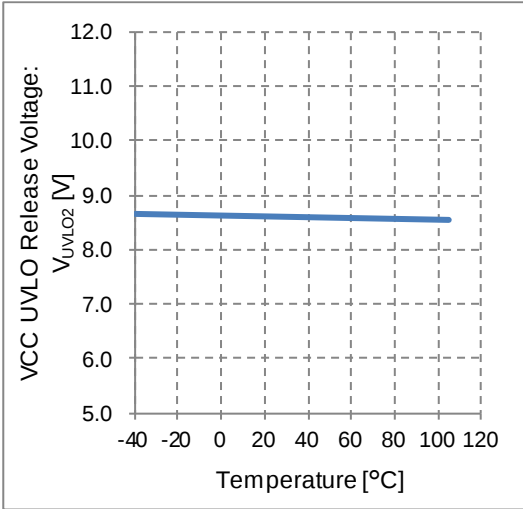


Figure 25. VCC UVLO Release Voltage vs Temperature

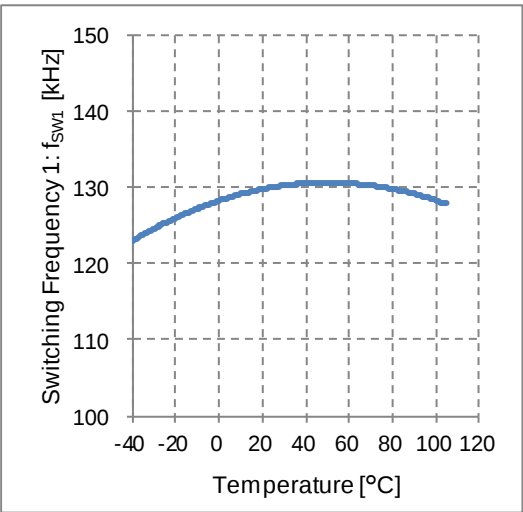


Figure 26. Switching Frequency 1 vs Temperature

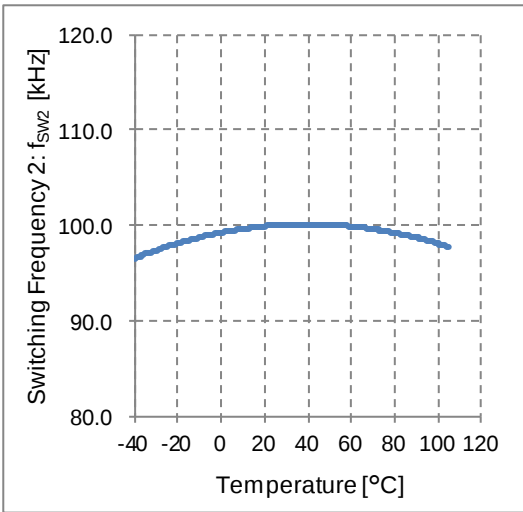


Figure 27. Switching Frequency 2 vs Temperature

特性データ（参考データ） — 続き

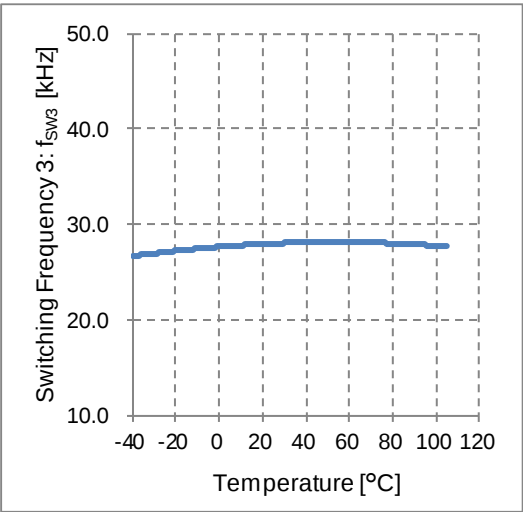


Figure 28. Switching Frequency 3 vs Temperature

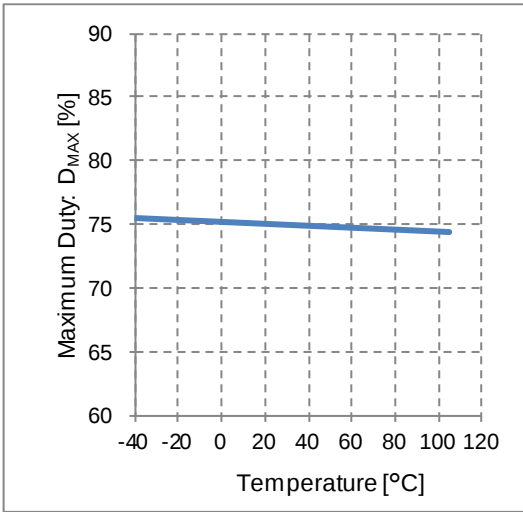


Figure 29. Maximum Duty vs Temperature

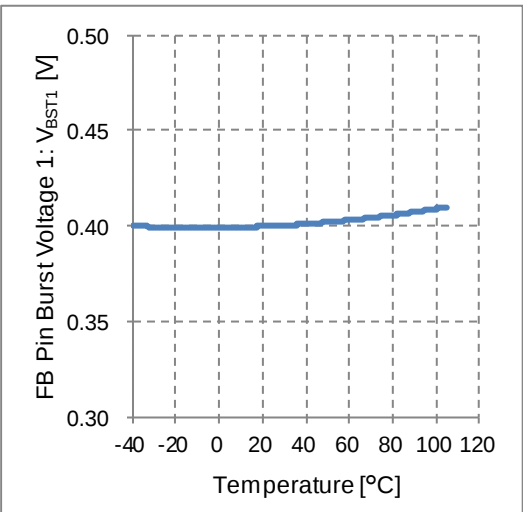


Figure 30. FB Pin Burst Voltage 1 vs Temperature

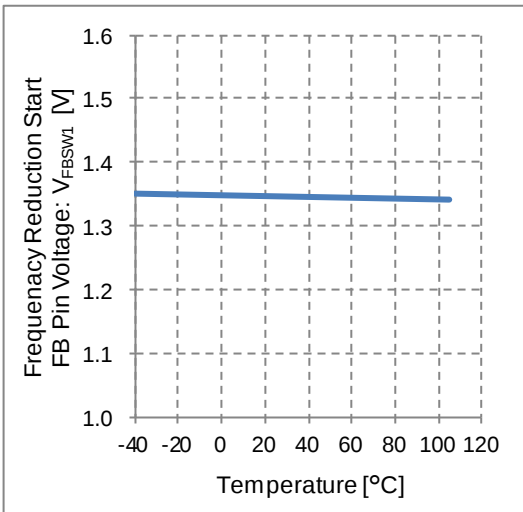


Figure 31. Frequency Reduction Start
FB Pin Voltage vs Temperature

特性データ（参考データ） — 続き

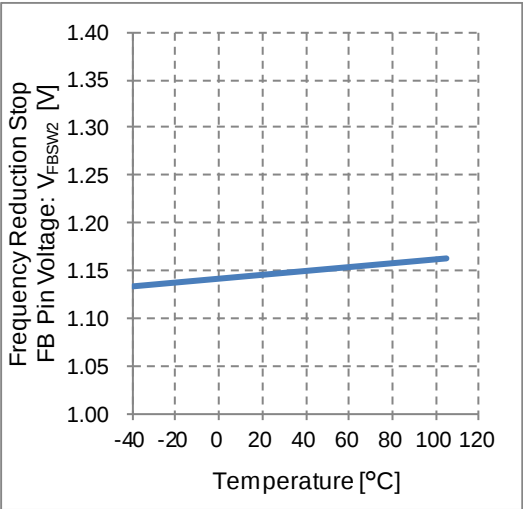


Figure 32. Frequency Reduction Stop
FB Pin Voltage vs Temperature

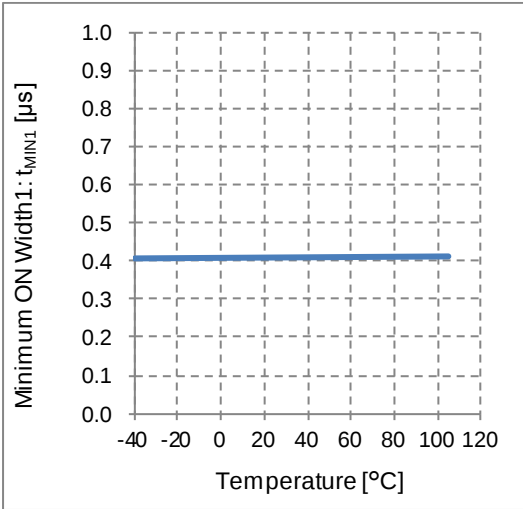


Figure 33. Minimum ON Width 1 vs Temperature

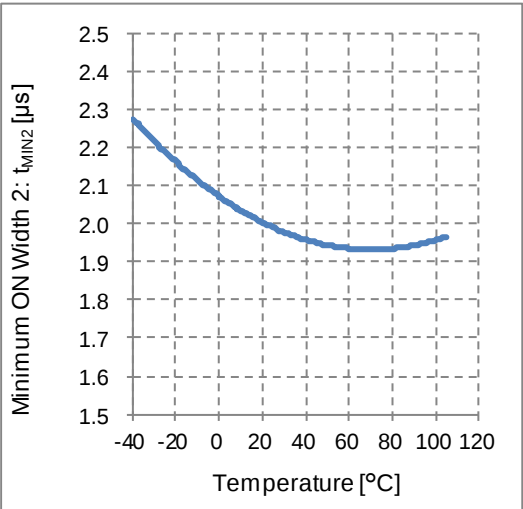


Figure 34. Minimum ON Width 2 vs Temperature

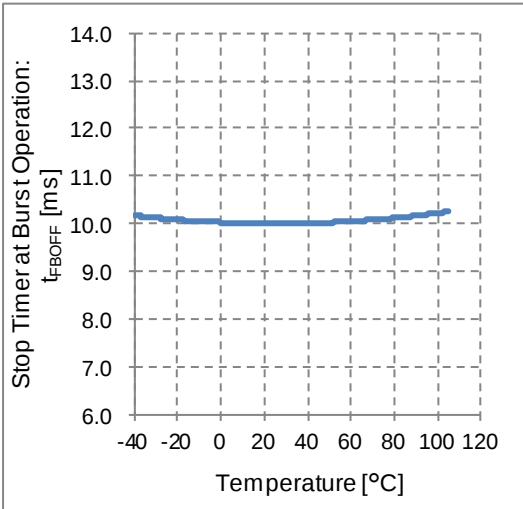


Figure 35. Stop Timer at Burst Operation vs Temperature

特性データ（参考データ） — 続き

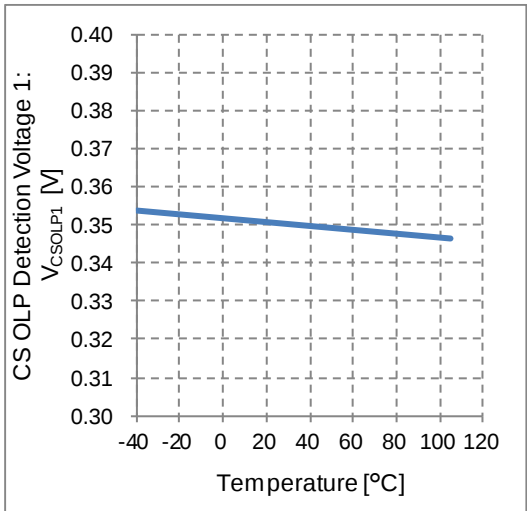


Figure 36. CS OLP Detection Voltage 1 vs Temperature

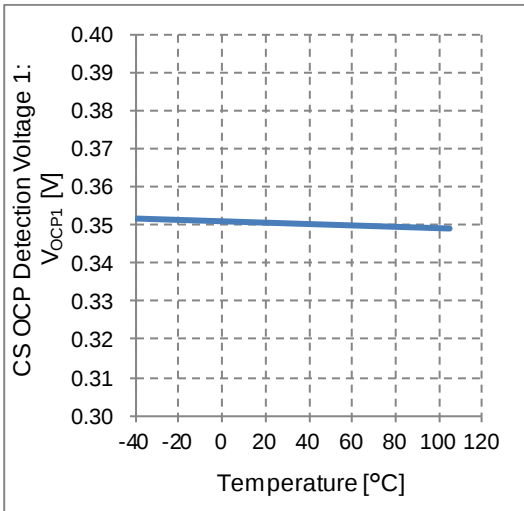


Figure 37. CS OCP Detection Voltage 1 vs Temperature

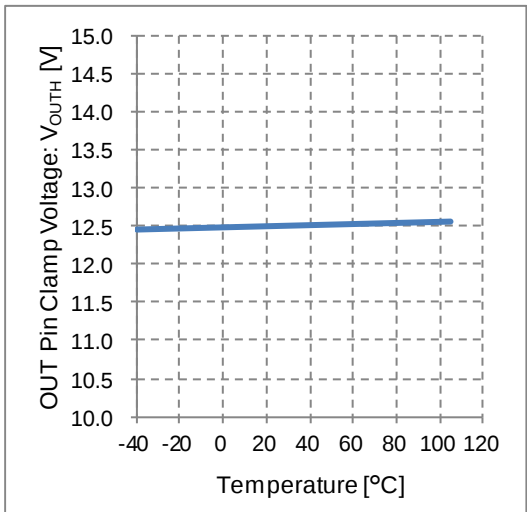
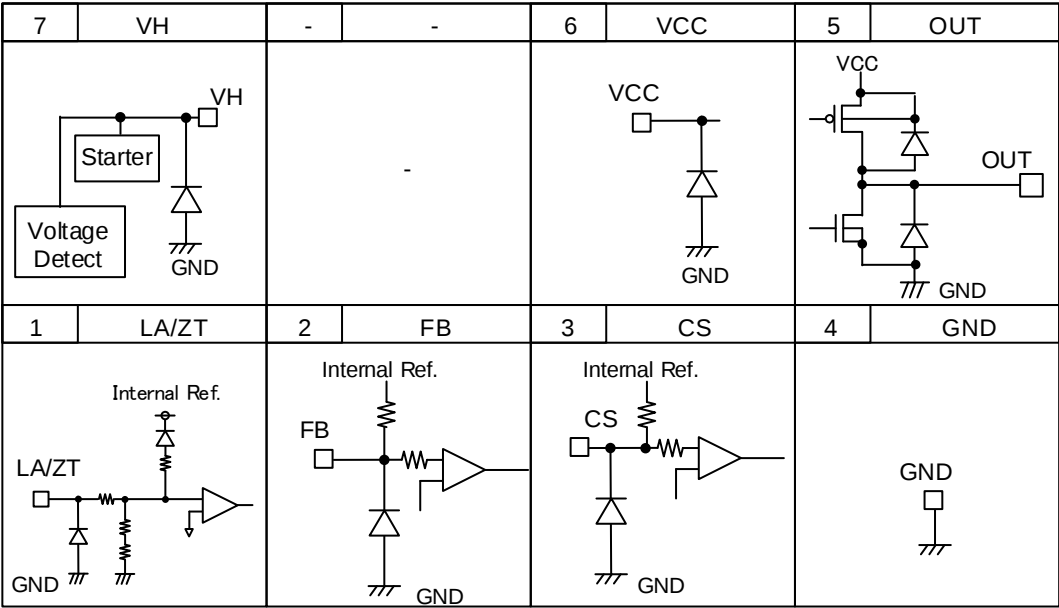


Figure 38. OUT Pin Clamp Voltage vs Temperature

入出力等価回路図



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低い端子にコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けした場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。

この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、 $GND > (\text{端子 A})$ の時、トランジスタ(NPN)では $GND > (\text{端子 B})$ の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、 $GND > (\text{端子 B})$ の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND (P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

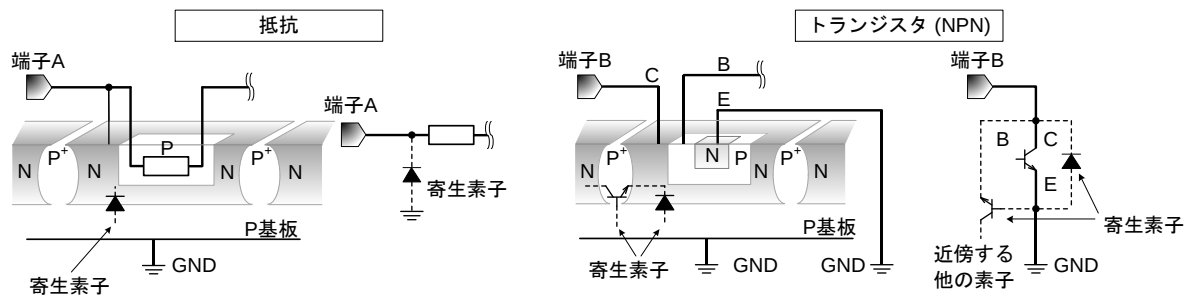


Figure 39. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ、定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

発注形名情報

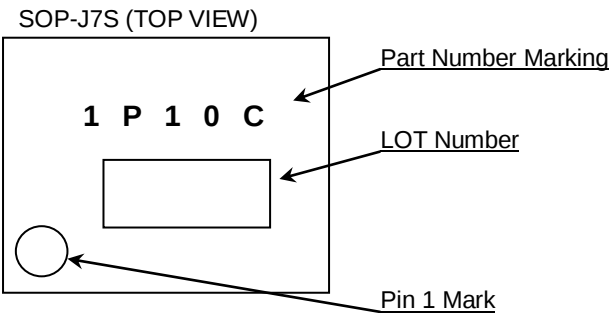
B M 1 P 1 0 C F J

-

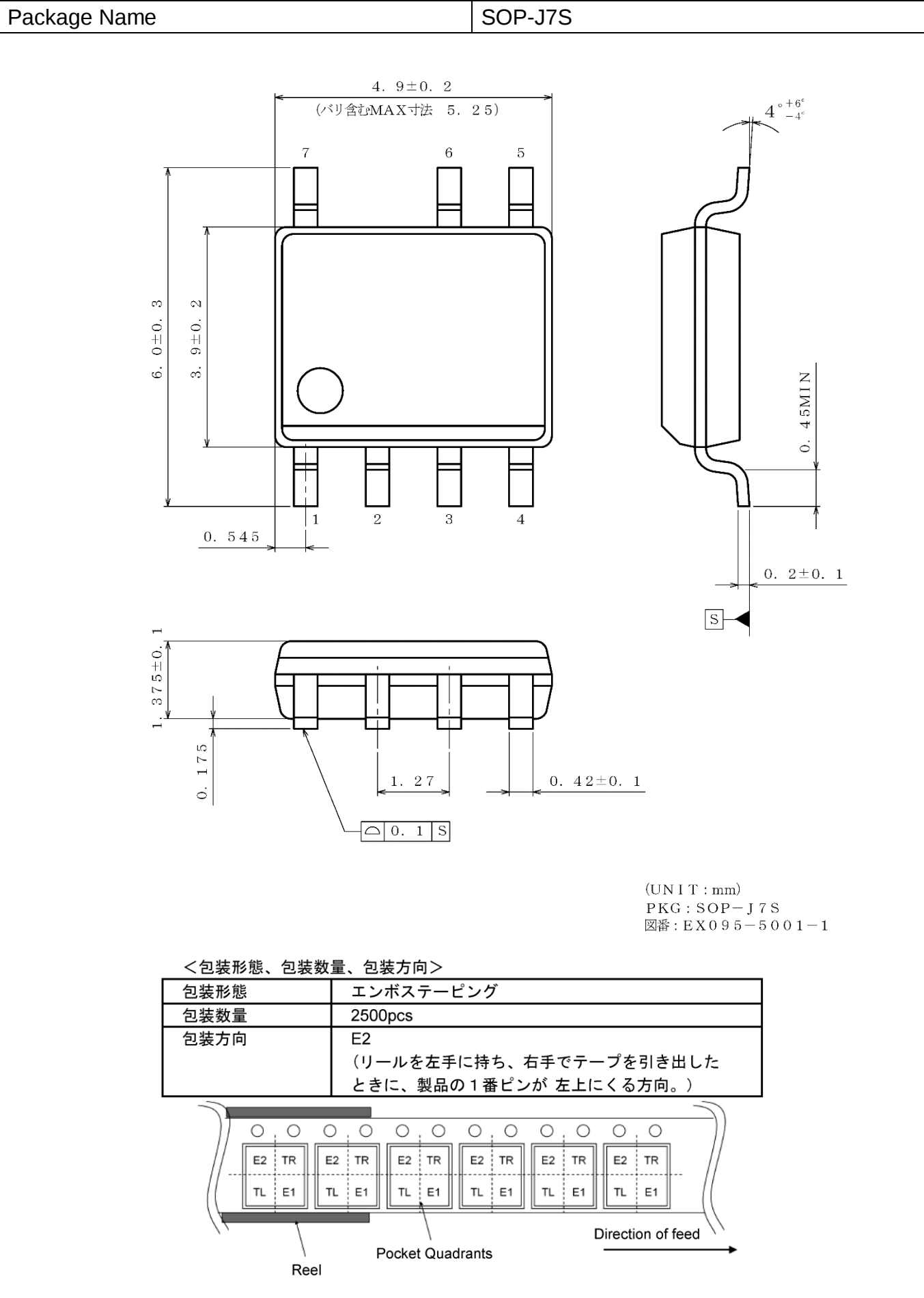
E 2

包装、フォーミング仕様
E2: リール状エンボステーパーピング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2020.02.03	001	新規作成

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。