

DC ブラシレスファンモータドライバシリーズ

3 ホールセンサ

三相ブラシレスモータ プリドライバ

BM62300MUV

概要

BM62300MUV は外付けパワートランジスタで構成されるモータ駆動部を制御する電源電圧 24 V 対応三相ブラシレスモータ駆動用プリドライバIC です。3つのホールセンサによってロータ位置を検出します。また、出力電流を正弦波形にすることにより静音化・低振動を実現しています。

特長

- 外付けパワートランジスタ(Nch+Nch)対応
- 昇圧回路内蔵
- 3つのホールセンサによる 180 度正弦波駆動
- 自動進角制御
- PWM 入力による速度制御
- ソフトスタート機能
- 極数選択機能
- カレントリミット機能
- パワーセーブ機能
- 回転方向設定
- ショートブレーキ制限
- 各種保護機能(高速回転保護、低速回転保護、過電圧保護(OVLO)、低電圧保護(UVLO)、過熱保護(TSD))

用途

- ファンモータ
- ポンプ用モータ
- シーリングファン
- その他一般民生機器向けモータ

重要特性

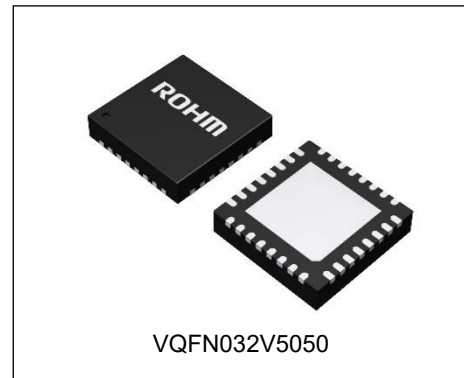
- 動作電源電圧範囲：8 V ~ 28 V
- 外付けパワートランジスタ 上側ゲート駆動電圧： $V_{CC} + 7.5 \text{ V(Typ)}$
- 外付けパワートランジスタ 下側ゲート駆動電圧：9.0 V(Typ)
- スイッチング周波数：40 kHz(Typ)
- スタンバイ電流：0.6 mA (Typ)
- 動作温度範囲：-25 °C ~ +85 °C

パッケージ

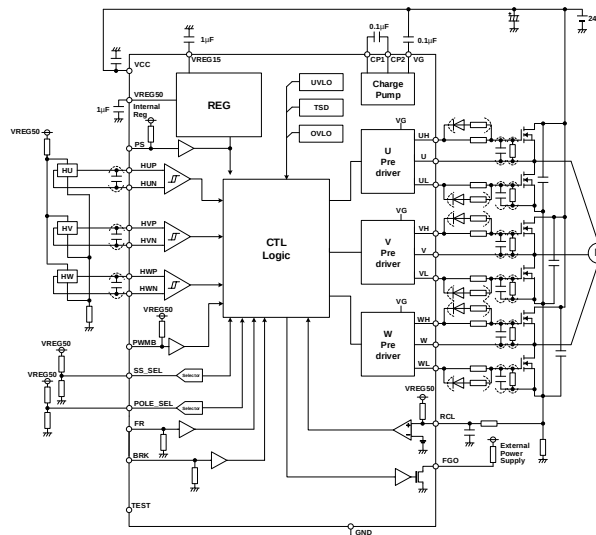
VQFN032V5050

W(Typ) x D(Typ) x H(Max)

5.00 mm x 5.00 mm x 1.00 mm



基本アプリケーション回路



目 次

概要	1
特長	1
用途	1
重要特性	1
パッケージ	1
基本アプリケーション回路	1
端子配置図	3
端子説明	3
ブロック図	4
絶対最大定格	5
熱抵抗	6
推奨動作条件	6
電気的特性	7
応用回路例	9
特性データ	10
機能動作説明	20
熱抵抗モデル	27
入出力等価回路図	28
使用上の注意	29
発注形名情報	31
標印図	31
外形寸法図と包装・フォーミング仕様	32
改訂履歴	33

端子配置図

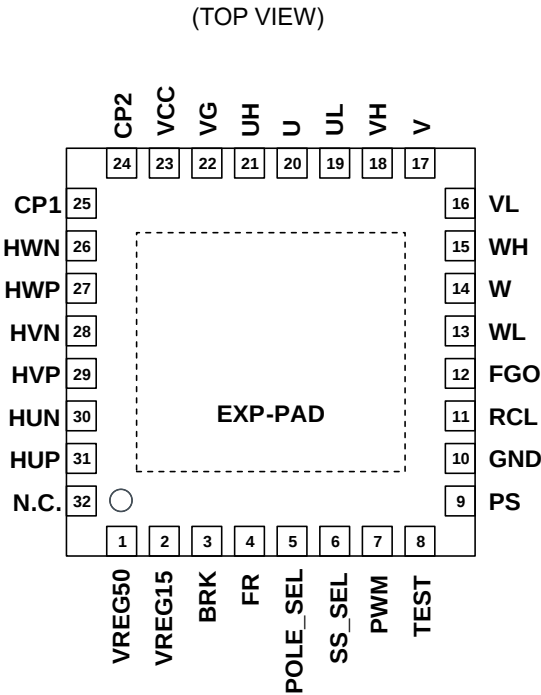


Figure 1. 端子配置図

端子説明

端子番号	端子名	機能	端子番号	端子名	機能
1	VREG50	基準電圧出力	17	V	V 相外付けパワートランジスタ出力フィードバック
2	VREG15	ロジック回路用内部電源出力	18	VH	V 相上側プリドライバ出力
3	BRK	ブレーキ制御	19	UL	U 相下側プリドライバ出力
4	FR	回転方向設定	20	U	U 相外付けパワートランジスタ出力フィードバック
5	POLE_SEL	極数設定	21	UH	U 相上側出力
6	SS_SEL	ソフトスタート設定	22	VG	チャージポンプ出力
7	PWM	PWM 入力(正論理)	23	VCC	電源
8	TEST	テスト	24	CP2	チャージポンプ昇圧用コンデンサ接続
9	PS	パワーセーブ入力	25	CP1	チャージポンプ昇圧用コンデンサ接続
10	GND	グラウンド	26	HWN	W 相ホール入力カー側入力
11	RCL	出力電流検出電圧入力	27	HWP	W 相ホール入力+側入力
12	FGO	回転数パルス信号出力	28	HVN	V 相ホール入力カー側入力
13	WL	W 相下側プリドライバ出力	29	HVP	V 相ホール入力+側入力
14	W	W 相外付けパワートランジスタ出力フィードバック	30	HUN	U 相ホール入力カー側入力
15	WH	W 相上側プリドライバ出力	31	HUP	U 相ホール入力+側入力
16	VL	V 相下側プリドライバ出力	32	N.C.	N.C.
裏面	EXP-PAD	EXP-PAD は、GND に接続してください			

ブロック図

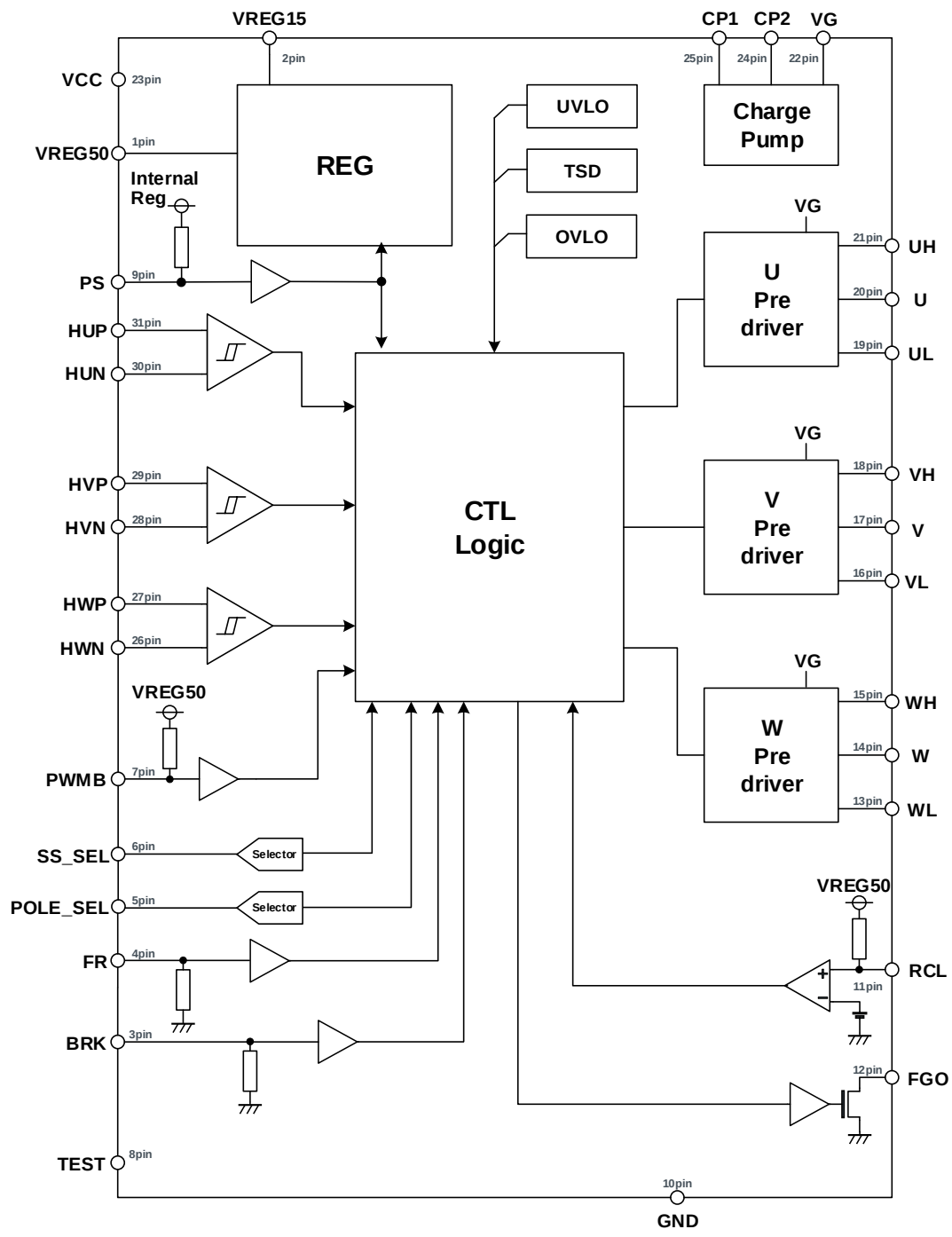


Figure 2. ブロック図

絶対最大定格(Ta=25°C)

項 目	記号	定 格	単位
電源電圧 (VCC)	V _{CC}	33	V
VG 電圧	V _G	40	V
プリドライバ上側出力電圧 (UH,VH,WH)	V _{OH}	40	V
プリドライバ下側出力電圧 (UL,VL,WL)	V _{OL}	12	V
プリドライバ出力電流(連続) (UH,VH,WH,UL,VL,WL)	I _{OMAX1}	±10	mA
プリドライバ出力電流(peak[<1μs]) (UH,VH,WH,UL,VL,WL)	I _{OMAX2}	±150	mA
外付けパワートランジスタ出力 フィードバック電圧 (U,V,W)	V _{FB}	33	V
FGO 端子電圧	V _{FGO}	33	V
FGO 端子電流	I _{FGO}	10	mA
基準電圧出力電流 (VREG50)	I _{VREG50}	-30	mA
RCL 端子電圧	V _{RCL}	4.5	V
制御入力端子電圧 ^(Note1)	V _{IN1}	7	V
ホール入力端子電圧 ^(Note2)	V _{IN2}	7	V
最高接合部温度	T _{jmax}	150	°C
保存温度範囲	T _{stg}	-55 ~ +150	°C

注意 1: 印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂くようご検討をお願いします。

注意 2: 最高接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。最高接合部温度を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなど、最高接合部温度を超えないよう熱抵抗にご配慮ください。

(Note 1) FR、SS_SEL、POLE_SEL、PWM、TEST、PS、BRK 端子

(Note 2) HUP、HUN、HVP、HVN、HWP、HWN 端子

熱抵抗 (Note 3)

項目	記号	熱抵抗(Typ)		単位
		1 層基板 (Note 5)	4 層基板 (Note 6)	
VQFN032V5050				
ジャンクション—周囲温度間熱抵抗	θ_{JA}	138.9	39.1	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ (Note 4)	Ψ_{JT}	11	5	°C/W

(Note 3) JESD51-2A(Still-Air)に準拠。

(Note 4) ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(Note 5) JESD51-3 に準拠した基板を使用。

(Note 6) JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法
1 層	FR-4	114.3 mm x 76.2 mm x 1.57 mmt

1 層目（表面）銅箔	
銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70 μ m

測定基板	基板材	基板寸法	サーマルビア (Note 7)	
			ピッチ	直径
4 層	FR-4	114.3 mm x 76.2 mm x 1.6 mmt	1.20 mm	Φ 0.30 mm

1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70 μ m	74.2 mm $\square$ （正方形）	35 μ m	74.2 mm $\square$ （正方形）	70 μ m

(Note 7) 貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

推奨動作条件

項 目	記号	最小	標準	最大	単位
動作温度	Topr	-25	+25	+85	°C
動作電源電圧 (VCC)	V _{CC}	8.0	24.0	28.0	V
制御入力端子電圧 (Note 8)	V _{IN1}	0	-	V _{REG50}	V

(Note 8) FR、SS_SEL、POLE_SEL、PWM、TEST、PS、BRK 端子

電気的特性(特に指定のない限り $V_{CC}=24V$ $T_a=25^{\circ}C$)

項 目	記号	最小	標準	最大	単位	条 件
回路電流	I_{CC}	-	14.0	28.0	mA	PS=0V
スタンバイ電流	I_{STBY}	-	0.6	1.2	mA	PS= V_{VREG50}
VREG50 電圧	V_{VREG50}	4.5	5.0	5.5	V	$I_O=-10$ mA
VREG15 電圧	V_{VREG15}	1.35	1.50	1.65	V	
<昇圧回路>						
VG 電圧	V_G	$V_{CC}+6.6$	$V_{CC}+7.5$	$V_{CC}+8.4$	V	
<プリドライバ出力>						
上側出力 High 電圧	V_{OHH}	$V_G-0.2$	$V_G-0.1$	V_G	V	$I_O=-5$ mA
上側出力 Low 電圧	V_{OHL}	0	0.1	0.2	V	$I_O=+5$ mA
下側出力 High 電圧	V_{OLH}	8.0	9.0	10.0	V	$I_O=-5$ mA
下側出力 Low 電圧	V_{OLL}	0	0.1	0.2	V	$I_O=+5$ mA
デッドタイム	t_{DT}	0.2	0.3	0.4	μs	
出力 PWM 周波数	f_{PWM}	36	40	44	kHz	
<ホール入力>						
入力バイアス電流	I_{HALL}	-2.0	-0.1	+2.0	μA	HUP=0V, HUN=0V HVP=0V, HVN=0V HWP=0V, HWN=0V
同相入力電圧範囲 1	$V_{HALLCM1}$	0	-	$V_{VREG50}-1.7$	V	ホールセンサ使用時
入力電圧範囲 2	$V_{HALLCM2}$	0	-	V_{VREG50}	V	ホール IC 使用時
最小入力電圧	$V_{HALLMIN}$	50	-	-	mV _{P-P}	
ホール入力ヒスレベル+	V_{HYSP}	8	20	32	mV	
ホール入力ヒスレベル-	V_{HYSN}	-32	-20	-8	mV	
<PS>						
入力電流	I_{PS}	-82.5	-55.0	-27.5	μA	PS=0 V
入力 High 電圧	V_{STBY}	3.8	-	V_{VREG50}	V	パワーセーブ
入力 Low 電圧	V_{ENA}	0	-	0.4	V	通常駆動
<FR>						
入力電流	I_{FR}	25	50	75	μA	FR= V_{VREG50}
入力 High 電圧	V_{FRH}	3.8	-	V_{VREG50}	V	通電順番 U→V→W
入力 Low 電圧	V_{FRL}	0	-	0.8	V	通電順番 U→W→V
<BRK>						
入力電流	I_{BRK}	25	50	75	μA	BRK= V_{VREG50}
入力 High 電圧	V_{BRKH}	3.8	-	V_{VREG50}	V	ショートブレーキ
入力 Low 電圧	V_{BRKL}	0	-	0.8	V	通常駆動

電流項目については IC への電流流入を正表記、IC からの電流流出を負表記とする。

電氣的特性 — 続き(特に指定のない限り $V_{CC}=24V$ $T_a=25^{\circ}C$)

項 目	記号	最小	標準	最大	単位	条 件
<制御入力:POLE_SEL, SS_SEL>						
入力電流	I_{IN}	-1.0	-	+1.0	μA	
<速度指令:PWM>						
入力電流	I_{PWM}	-75	-50	-25	μA	PWM=0 V
入力 High 電圧	V_{PWHINH}	3.8	-	V_{VREG50}	V	
入力 Low 電圧	V_{PWLINL}	0	-	0.8	V	
PWM 入力周波数範囲	f_{PWHIN}	1	-	50	kHz	
<FGO 出力>						
出力 Low 電圧	V_{FGOL}	0	0.1	0.3	V	$I_{FGO}=+3\text{ mA}$
出力リーク電流	I_{FGLEAK}	-	-	1	μA	FGO=30 V
<カレントリミット:RCL>						
入力電流	I_{RCL}	-35	-20	-10	μA	RCL=0 V
入力電圧範囲	V_{RCL}	-0.3	-	+1.0	V	
カレントリミット検出電圧	V_{CL}	0.23	0.25	0.27	V	
<UVLO>						
VCC UVLO リリース電圧	V_{UVH}	6.5	7.0	7.5	V	
VCC UVLO ロックアウト電圧	V_{UVL}	5.5	6.0	6.5	V	
VCC UVLO ヒステリシス電圧	V_{UVHYS}	-	1.0	-	V	
VREG50 UVLO リリース電圧	V_{UV50H}	3.6	3.8	4.0	V	
VREG50 UVLO ロックアウト電圧	V_{UV50L}	3.4	3.6	3.8	V	
VREG50 UVLO ヒステリシス電圧	$V_{UV50HYS}$	-	0.2	-	V	
VG UVLO 電圧	V_{UVVG}	$V_{CC}+2.0$	$V_{CC}+3.0$	$V_{CC}+4.0$	V	
<OVLO>						
OVLO リリース電圧	V_{OVL0}	28.5	30.0	31.5	V	
OVLO ロックアウト電圧	V_{OVH0}	29.5	31.0	32.5	V	
OVLO ヒステリシス電圧	V_{OVHYS}	-	1.0	-	V	
<ロック保護>						
ロック保護検出時間	t_{ON}	0.4	0.5	0.6	s	
ロック保護時間	t_{OFF}	4.5	5	5.5	s	

電流項目については IC への電流流入を正表記、IC からの電流流出を負表記とする。

応用回路例

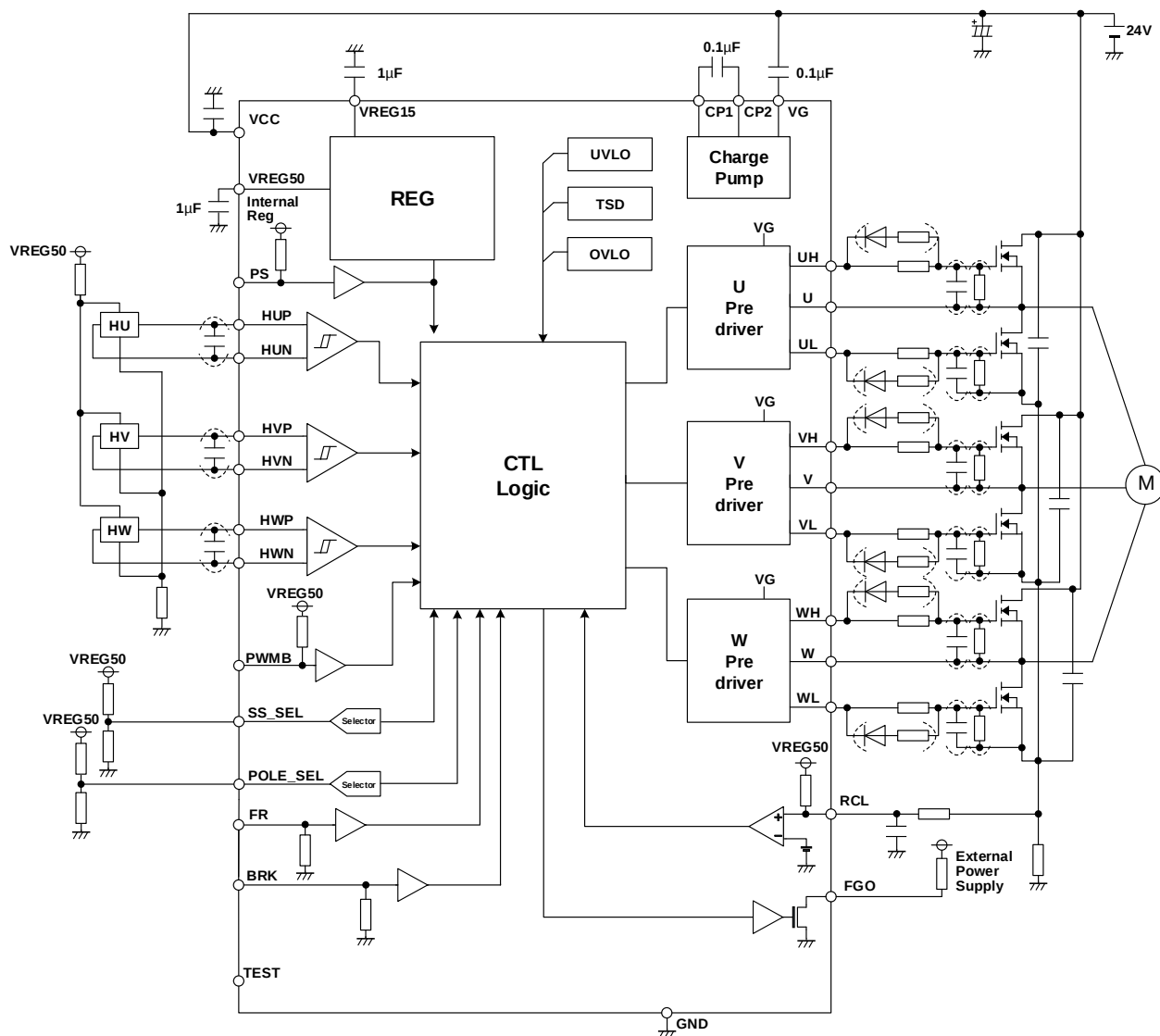


Figure 3. 応用回路例

基板設計留意

- a) IC の電源、IC のグラウンド、モータ出力、モータグラウンド配線はできるだけ太くしてください。
b) IC グラウンド (信号グラウンド) 配線は PCB 基板のグラウンドコネクタ近くに位置してください。
c) バイパスコンデンサ (VCC,FET 側) はそれぞれ極力 VCC ピン、FET の近くに配置してください。

特性データ

(参考データ)

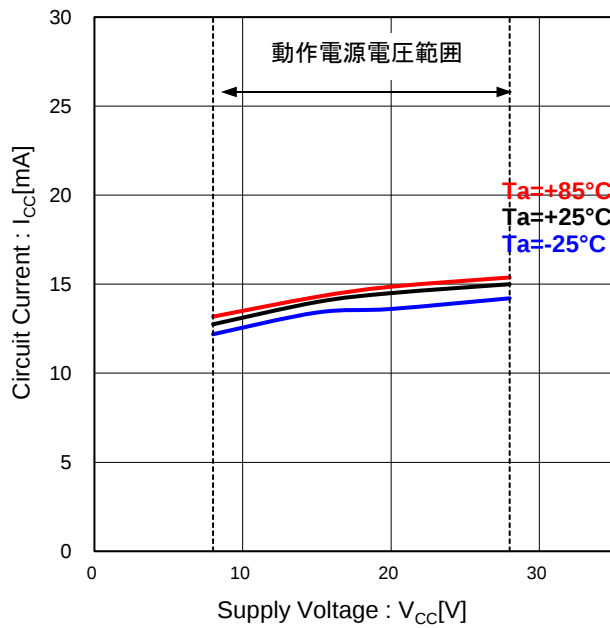


Figure 4. 回路電流 vs 電源電圧

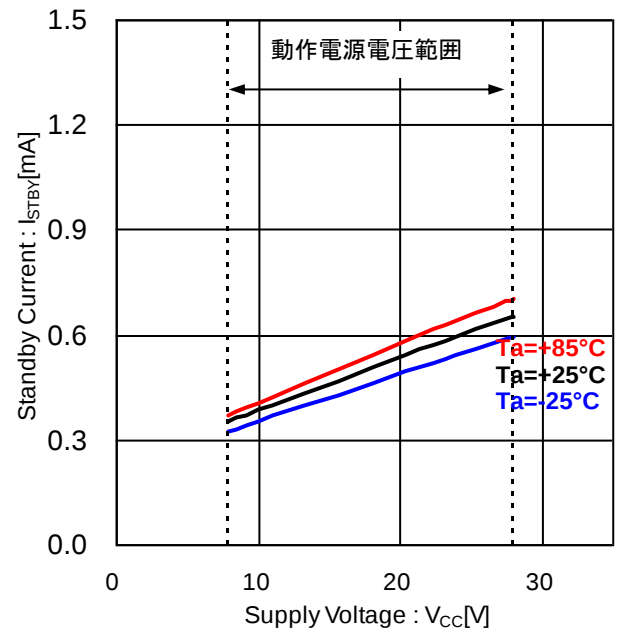


Figure 5. スタンバイ電流 vs 電源電圧

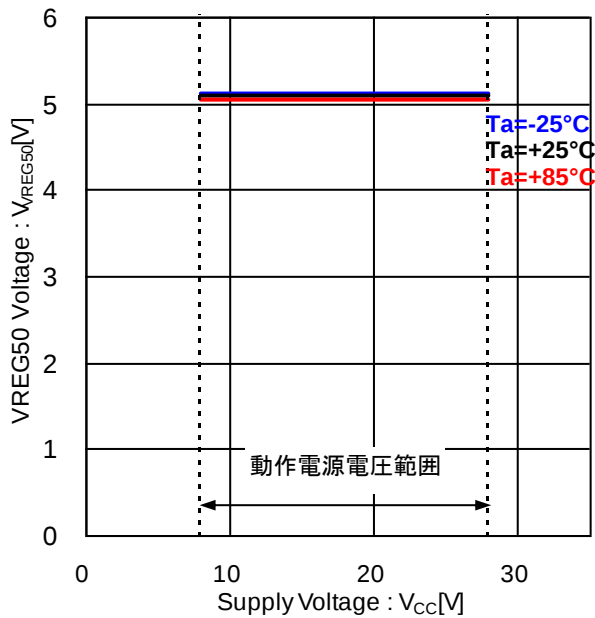


Figure 6. VREG50 電圧 vs 電源電圧

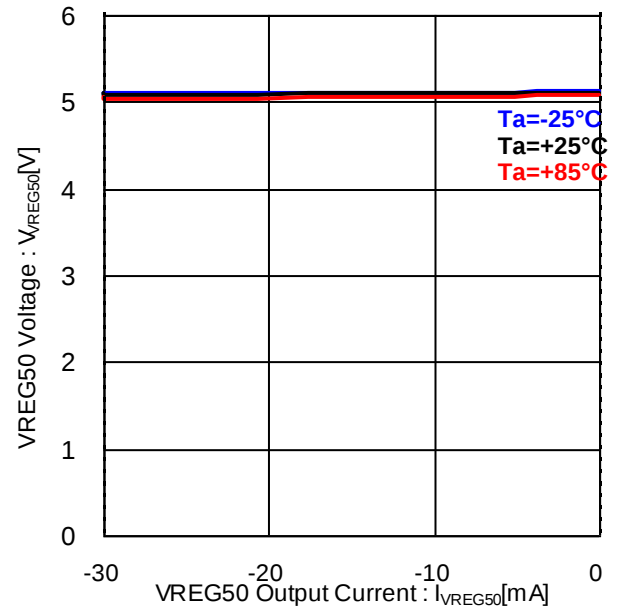


Figure 7. VREG50 電圧 vs VREG50 出力電流 (Vcc=24V)

特性データ — 続き
(参考データ)

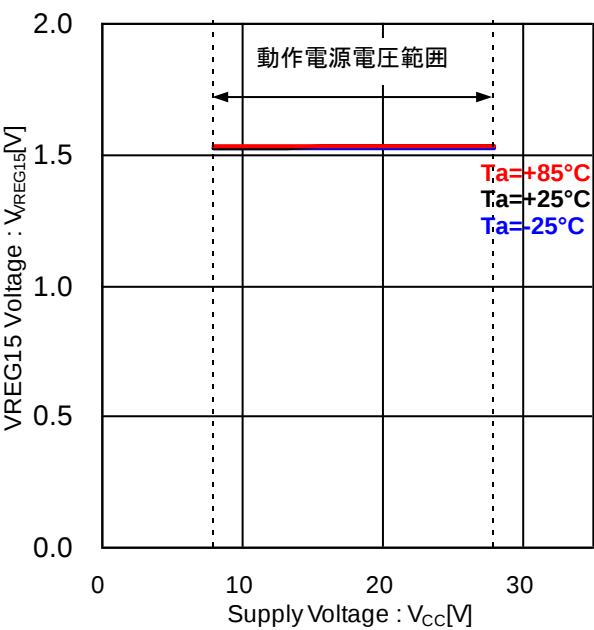


Figure 8. VREG15 電圧 vs 電源電圧

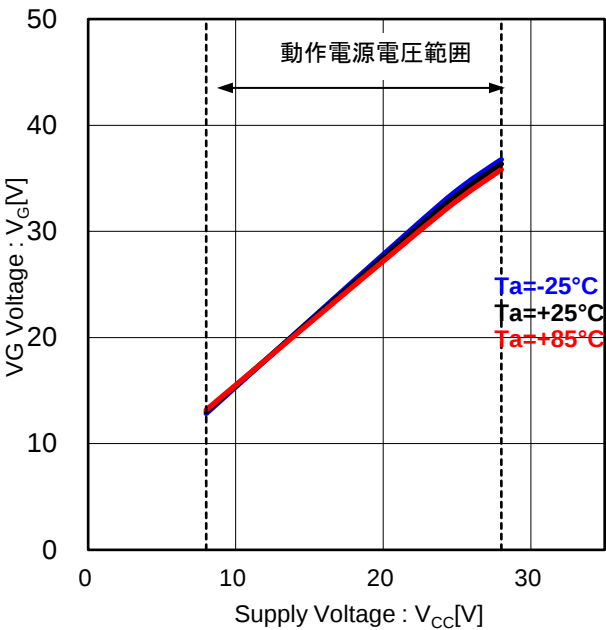


Figure 9. VG 電圧 vs 電源電圧

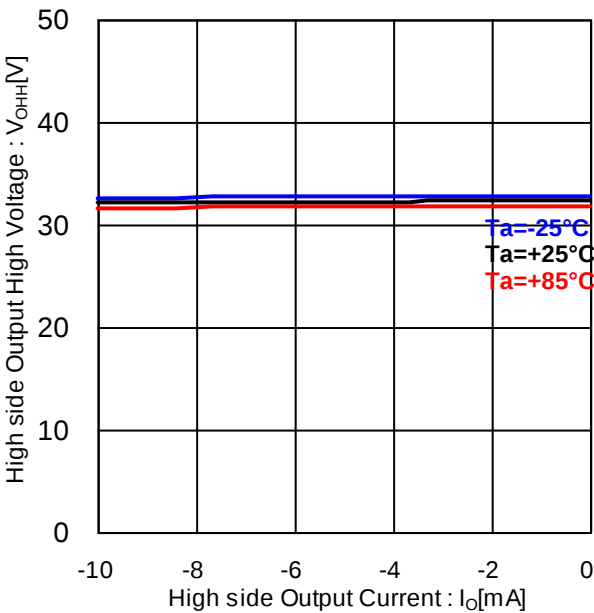


Figure 10. 上側出力 High 電圧 vs 上側出力電流 (V_{CC}=24V)

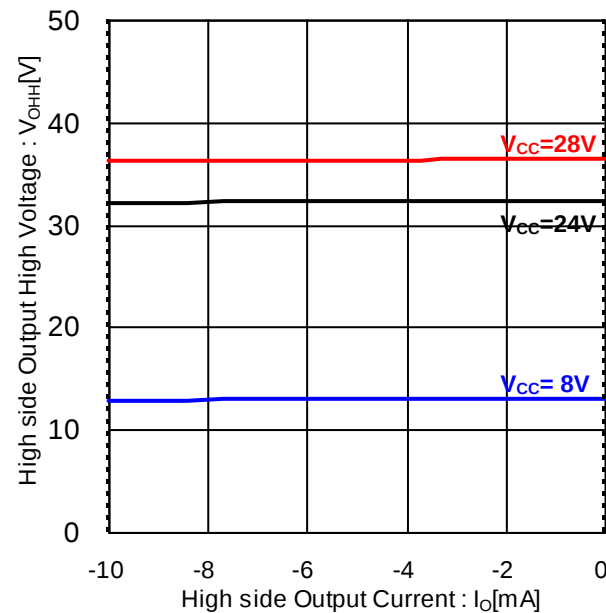


Figure 11. 上側出力 High 電圧 vs 上側出力電流 (Ta=25°C)

特性データ — 続き
(参考データ)

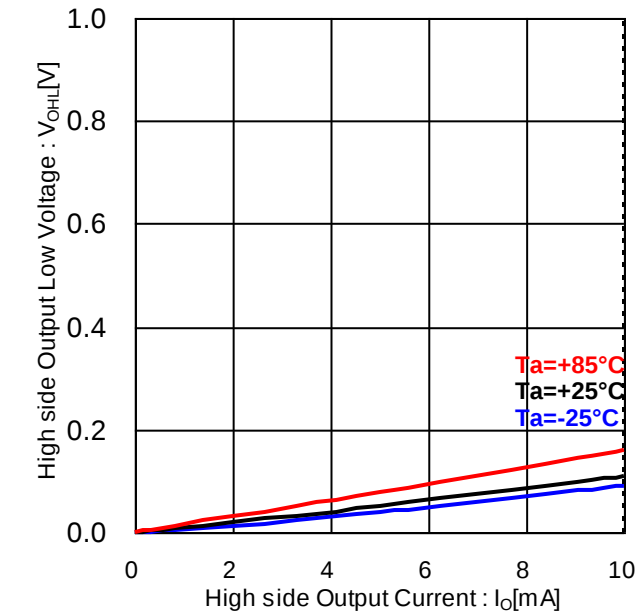


Figure 12. 上側出力 Low 電圧 vs 上側出力電流 (V_{CC}=24V)

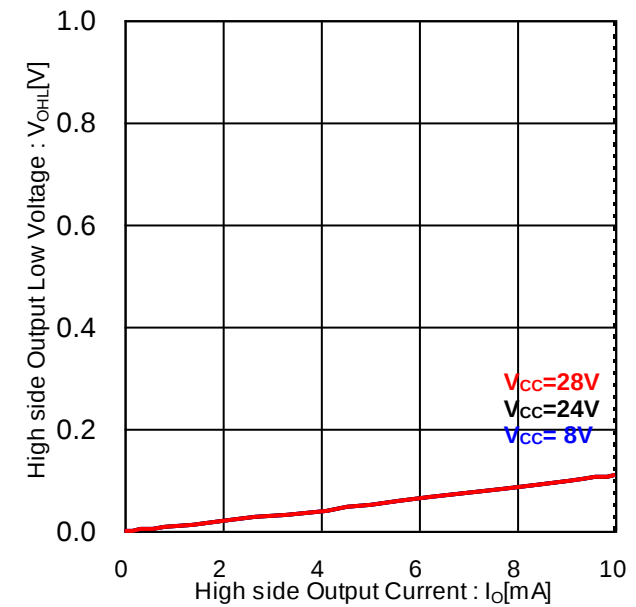


Figure 13. 上側出力 Low 電圧 vs 上側出力電流 (Ta=25°C)

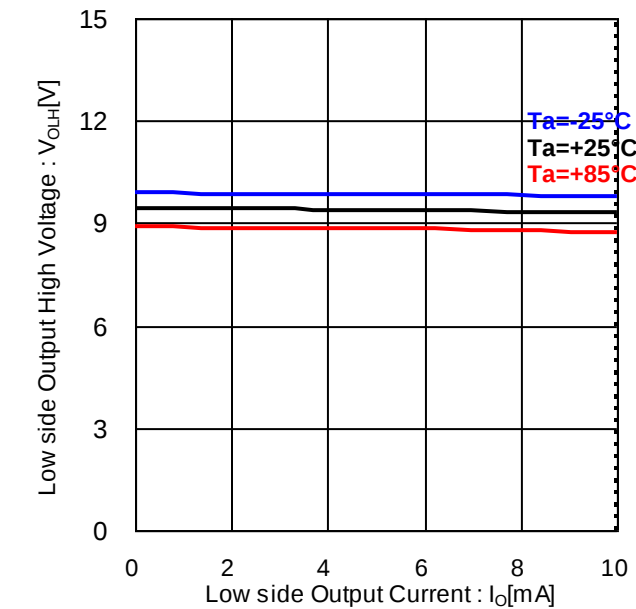


Figure 14. 下側出力 High 電圧 vs 下側出力電流 (V_{CC}=24V)

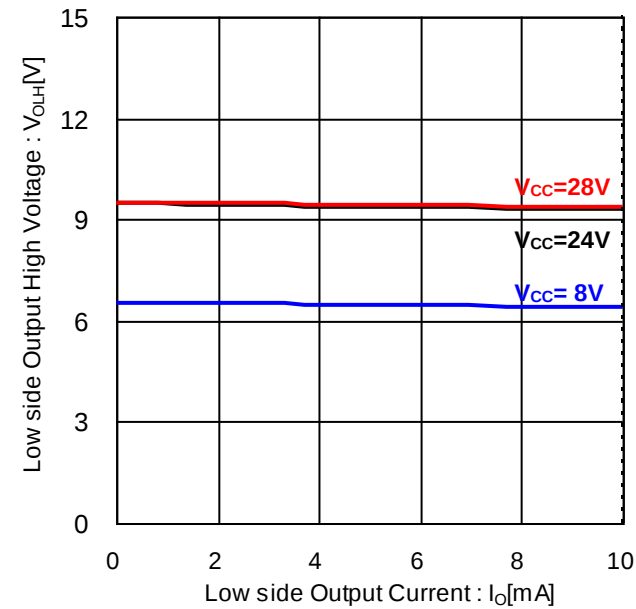


Figure 15. 下側出力 High 電圧 vs 下側出力電流 (Ta=25°C)

特性データ — 続き
(参考データ)

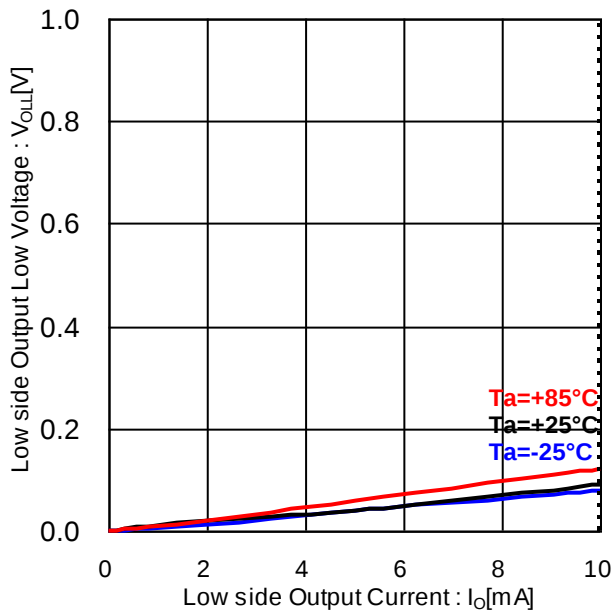


Figure 16. 下側出力 Low 電圧 vs 下側出力電流 ($V_{CC}=24V$)

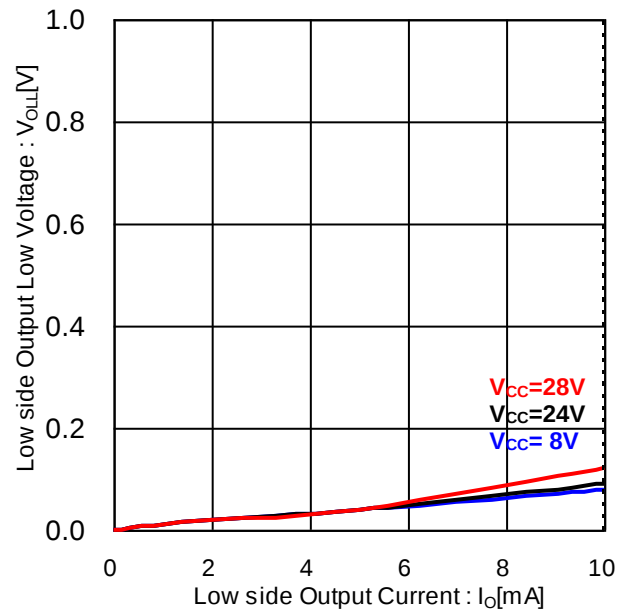


Figure 17. 下側出力 Low 電圧 vs 下側出力電流 ($T_a=25^{\circ}C$)

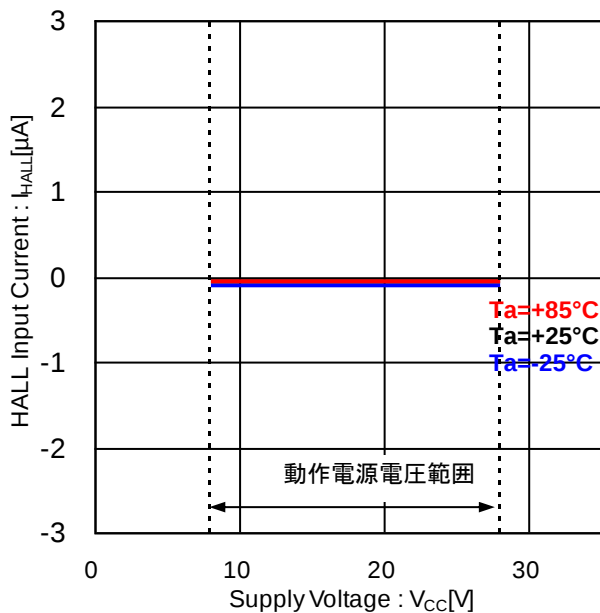


Figure 18. ホール入力電流 vs 電源電圧

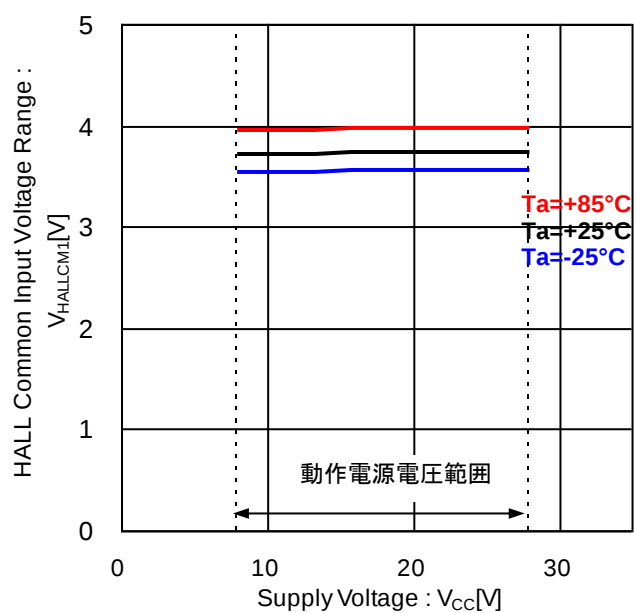


Figure 19. ホール同相入力電圧範囲 vs 電源電圧

特性データ — 続き
(参考データ)

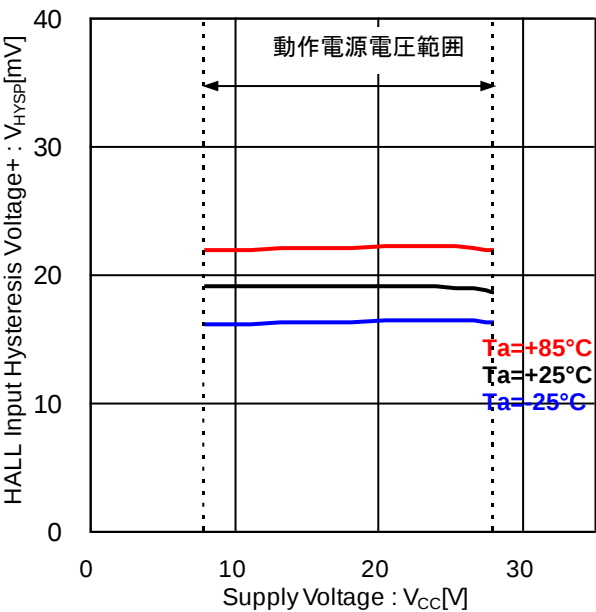


Figure 20. ホール入力ヒスレベル+ vs 電源電圧

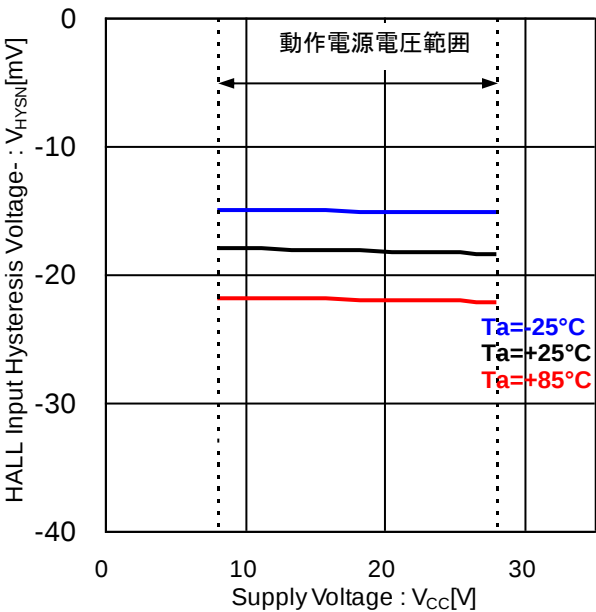


Figure 21. ホール入力ヒスレベル- vs 電源電圧

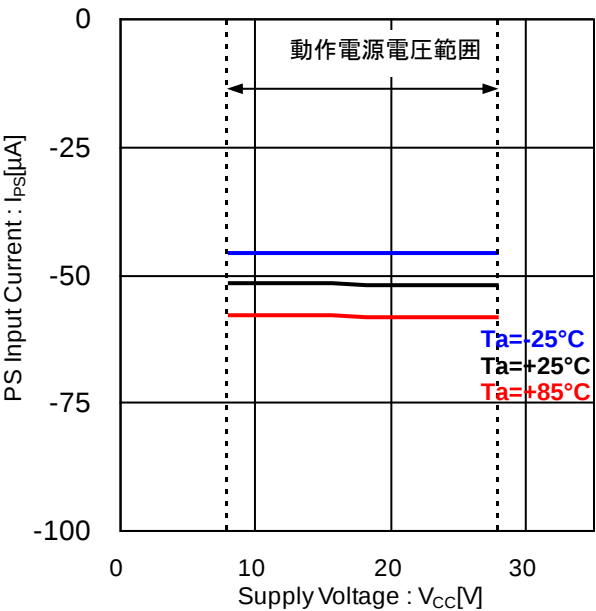


Figure 22. PS 入力電流 vs 電源電圧

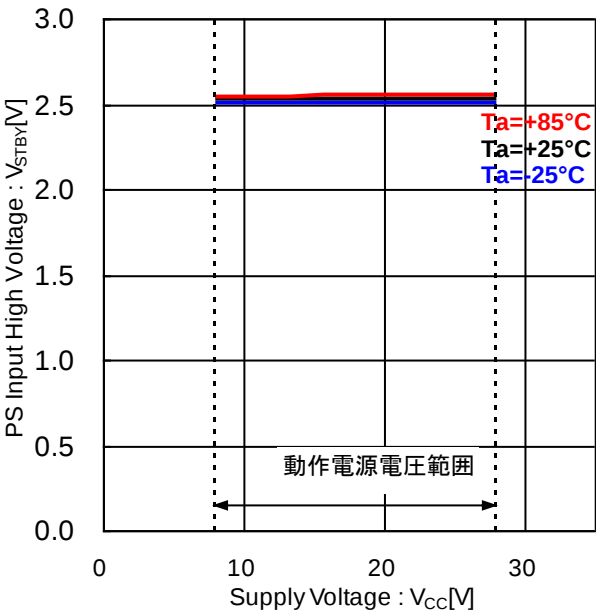


Figure 23. PS 入力 High 電圧 vs 電源電圧

特性データ — 続き
(参考データ)

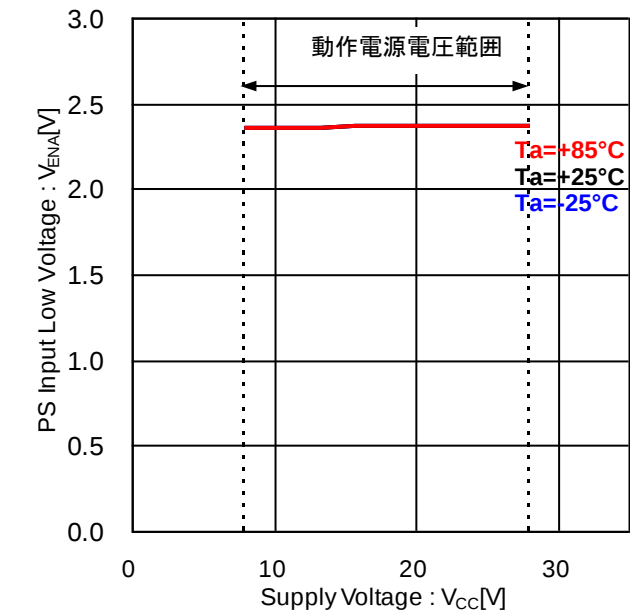


Figure 24. PS 入力 Low 電圧 vs 電源電圧

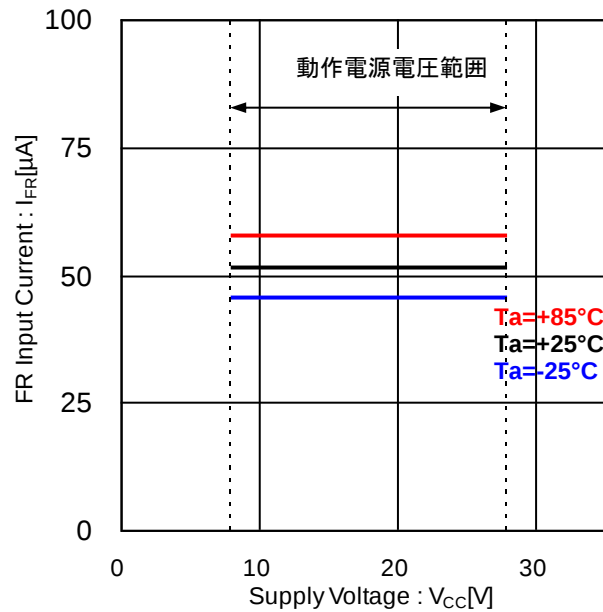


Figure 25. FR 入力電流 vs 電源電圧

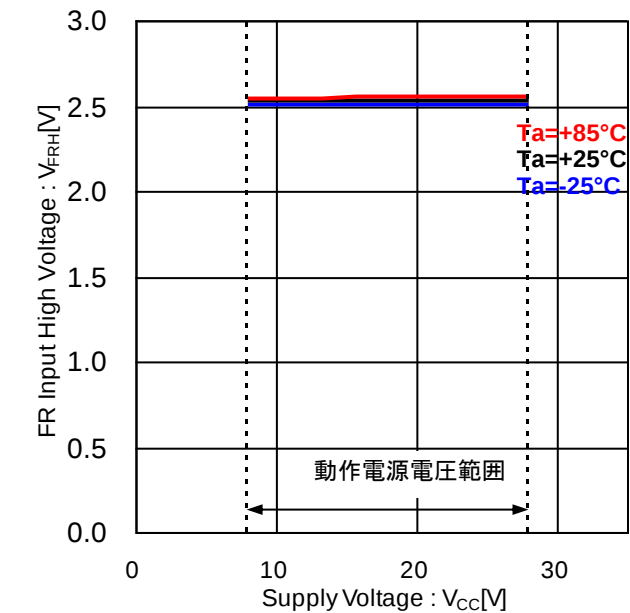


Figure 26. FR 入力 High 電圧 vs 電源電圧

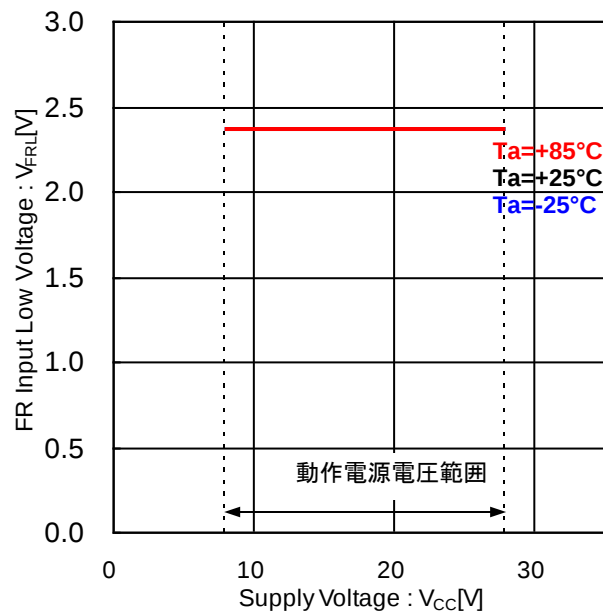


Figure 27. FR 入力 Low 電圧 vs 電源電圧

特性データ — 続き
(参考データ)

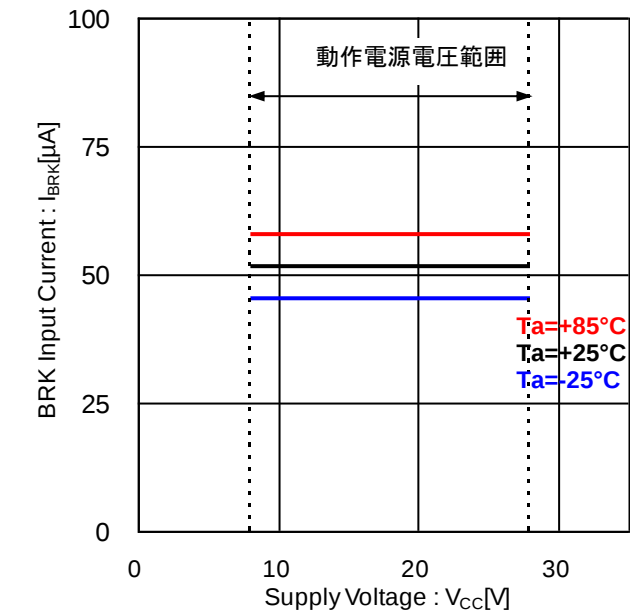


Figure 28. BRK 入力電流 vs 電源電圧

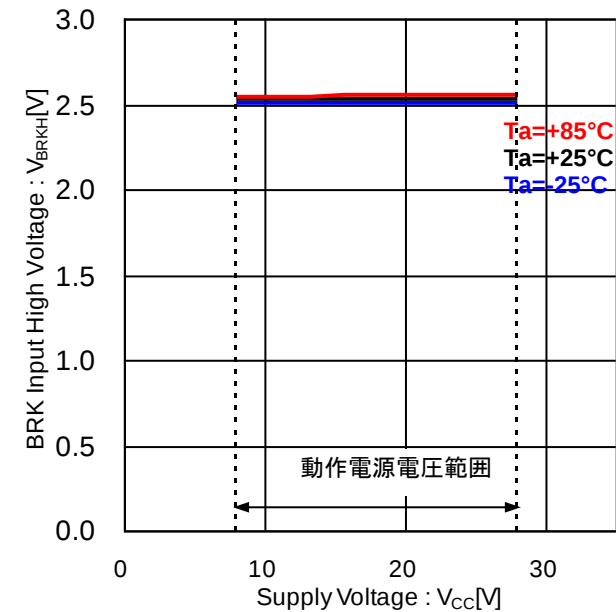


Figure 29. BRK 入力 High 電圧 vs 電源電圧

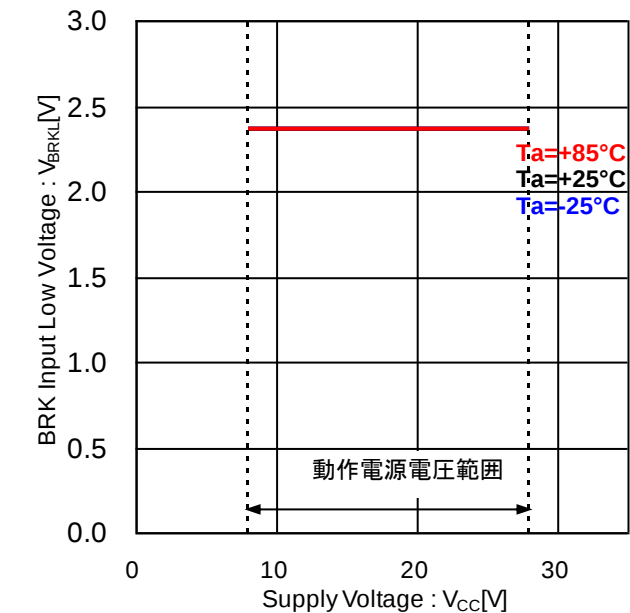


Figure 30. BRK 入力 Low 電圧 vs 電源電圧

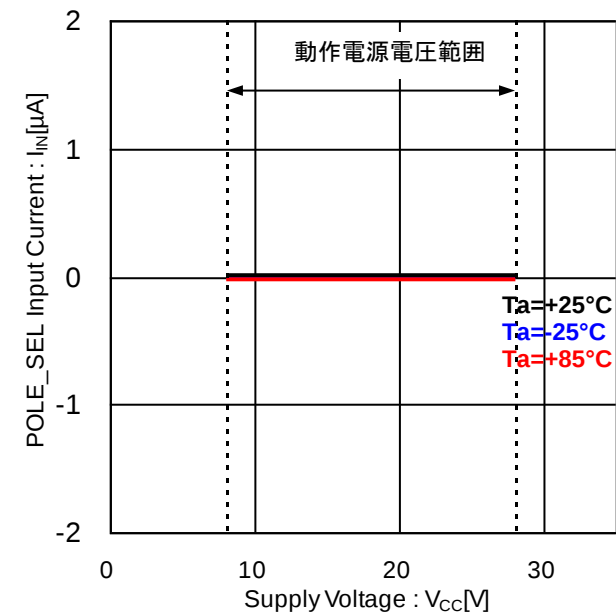


Figure 31. POLE_SEL 入力電流 vs 電源電圧

特性データ — 続き
(参考データ)

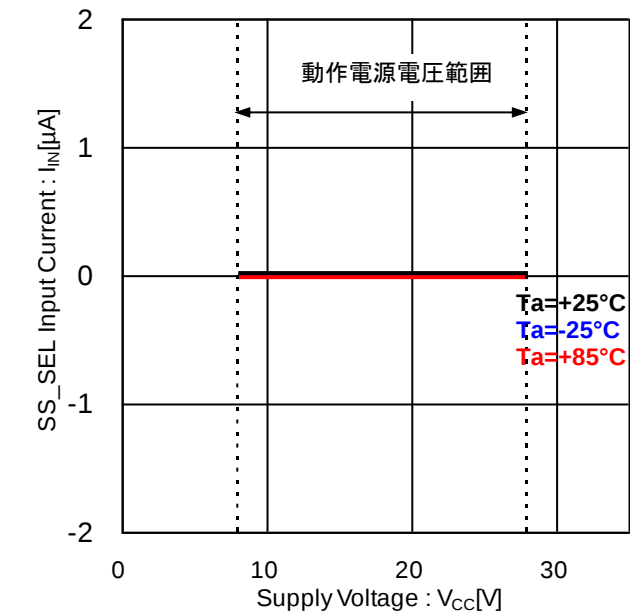


Figure 32. SS_SEL 入力電流 vs 電源電圧

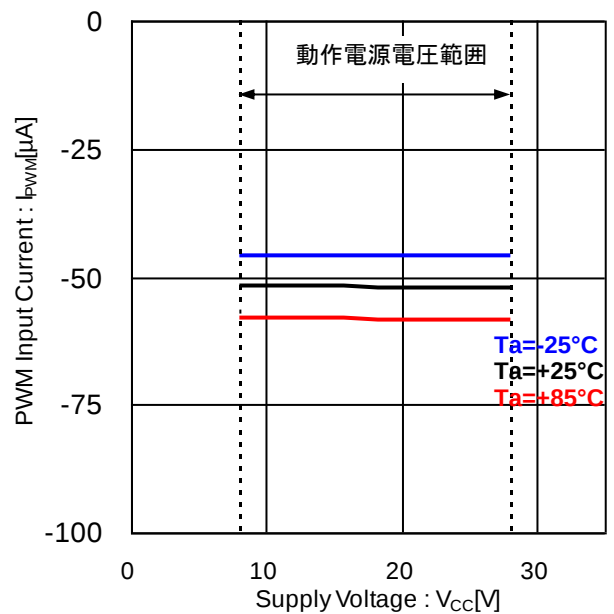


Figure 33. PWM 入力電流 vs 電源電圧

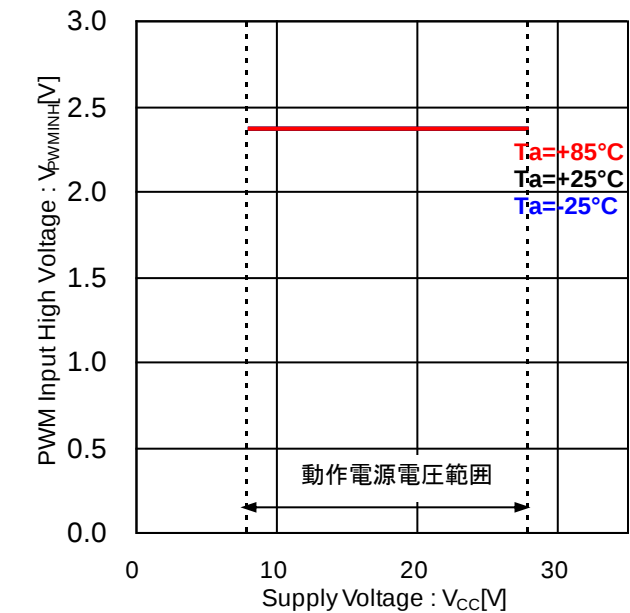


Figure 34. PWM 入力 High 電圧 vs 電源電圧

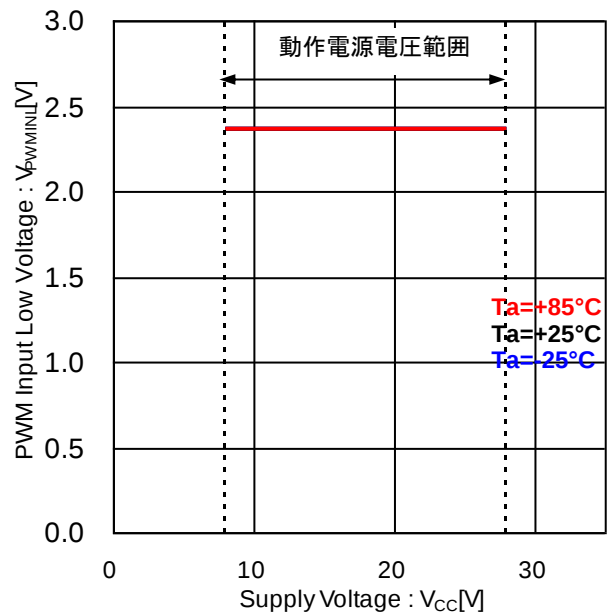


Figure 35. PWM 入力 Low 電圧 vs 電源電圧

特性データ — 続き
(参考データ)

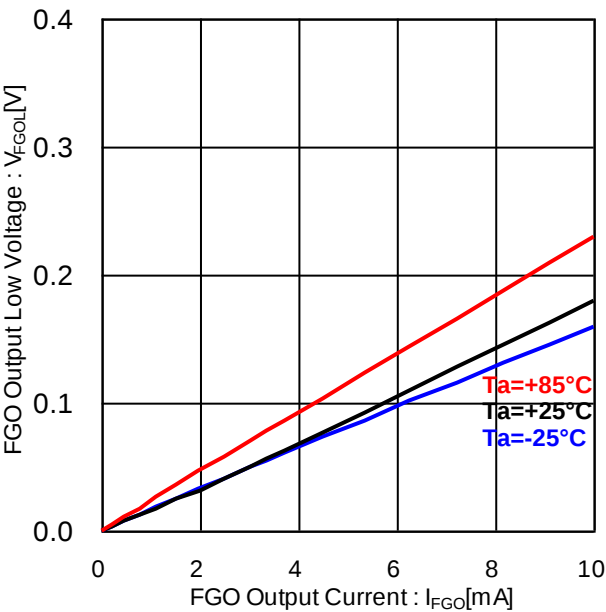


Figure 36. FGO 出力 Low 電圧 vs FGO 出力電流 (V_{CC}=24V)

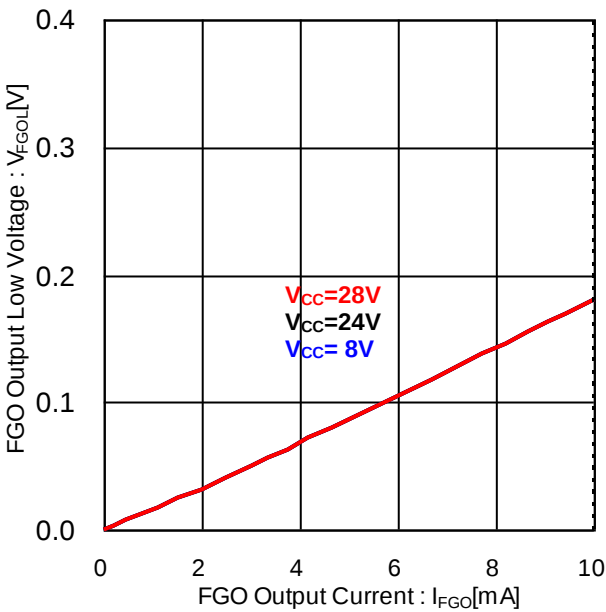


Figure 37. FGO 出力 Low 電圧 vs FGO 出力電流 (Ta=25°C)

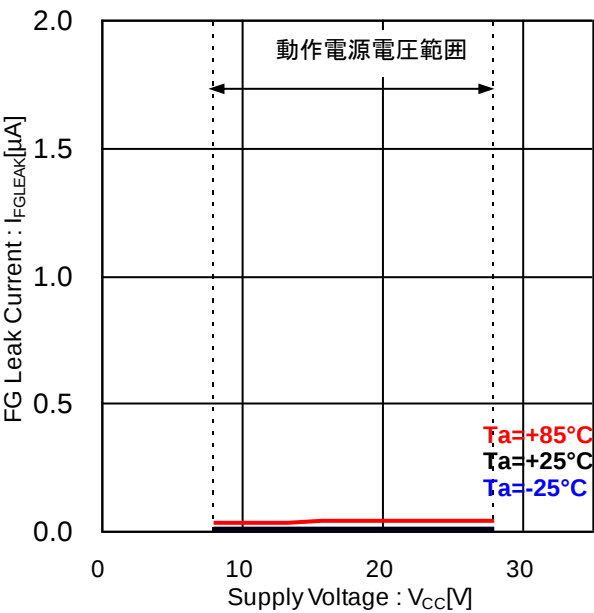


Figure 38. FG 出力リーク電流 vs 電源電圧

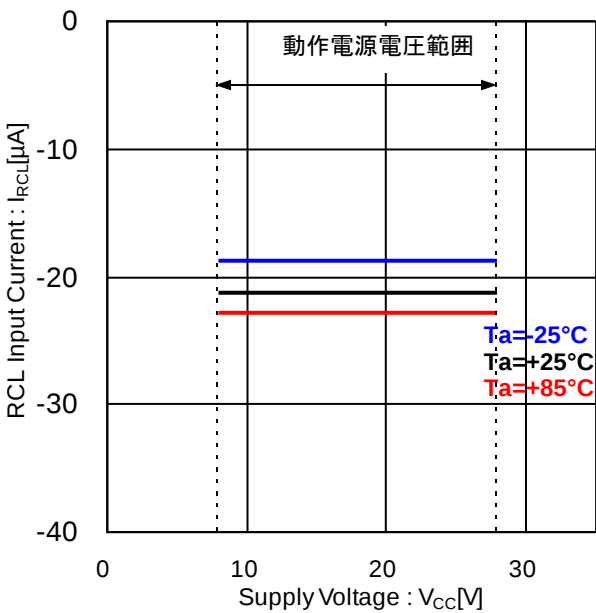


Figure 39. RCL 入力電流 vs 電源電圧

特性データ — 続き
(参考データ)

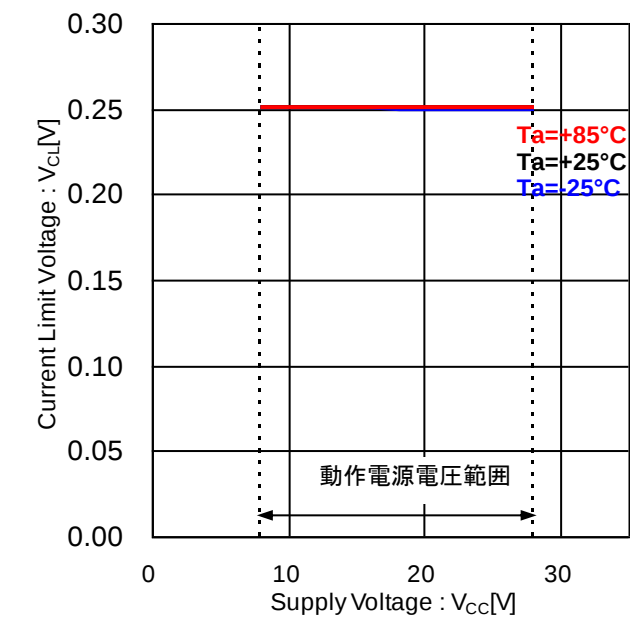


Figure 40. カレントリミット設定電圧 vs 電源電圧

機能動作説明

1. 駆動説明

BD62300MUV は、3 つのホールセンサによってロータ位置を検出します。また、出力電流を正弦波形にすることにより静音化・低振動を実現しています。

1.1 3 ホールセンサによる正弦波駆動のタイミングチャート

3 ホールセンサ信号と外付けパワートランジスタ出力信号のタイミングチャートを Figure 41 に示します。

FR=High (通電順番 U→V→W、進角設定 0 度)

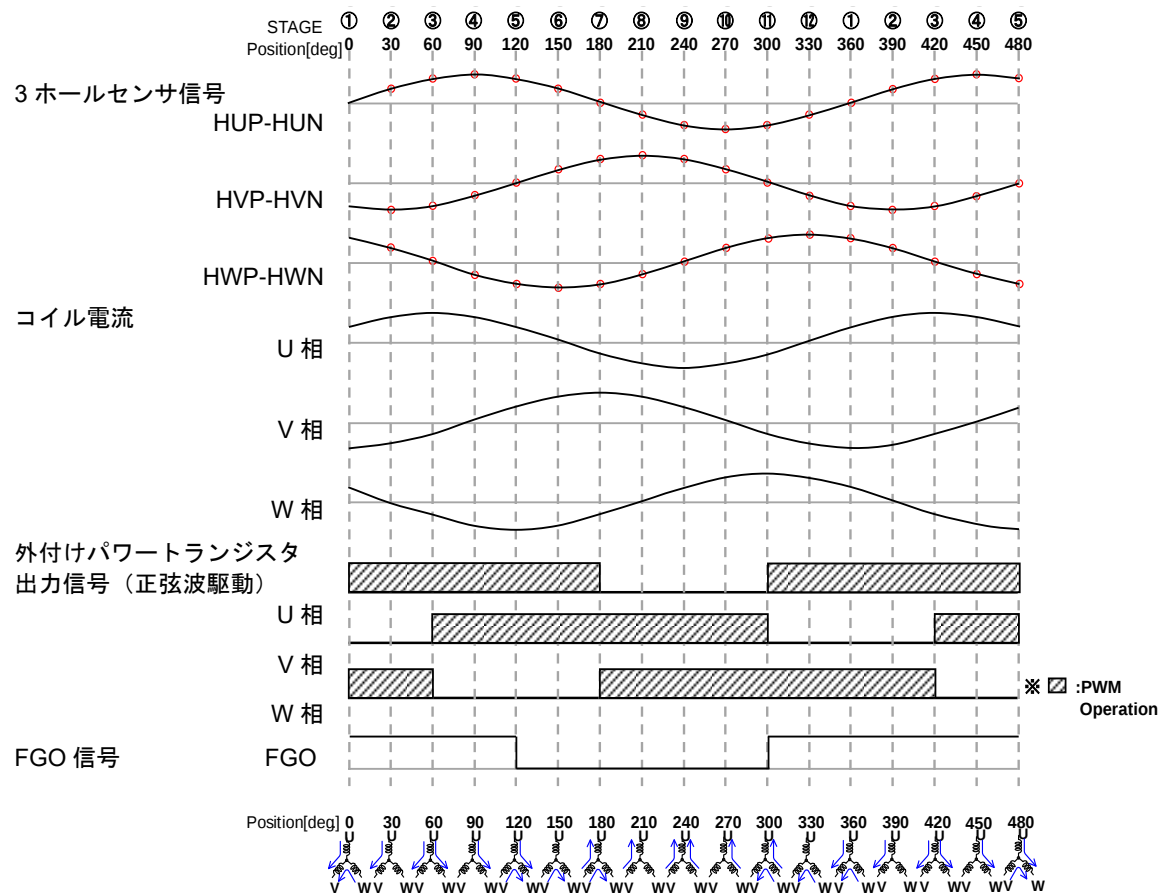


Figure 41. ホール検出駆動タイミングチャート(FR=High)

1.1 3 ホールセンサによる正弦波駆動のタイミングチャート — 続き
FR=Low (通電順番 U→W→V、進角設定 0 度)

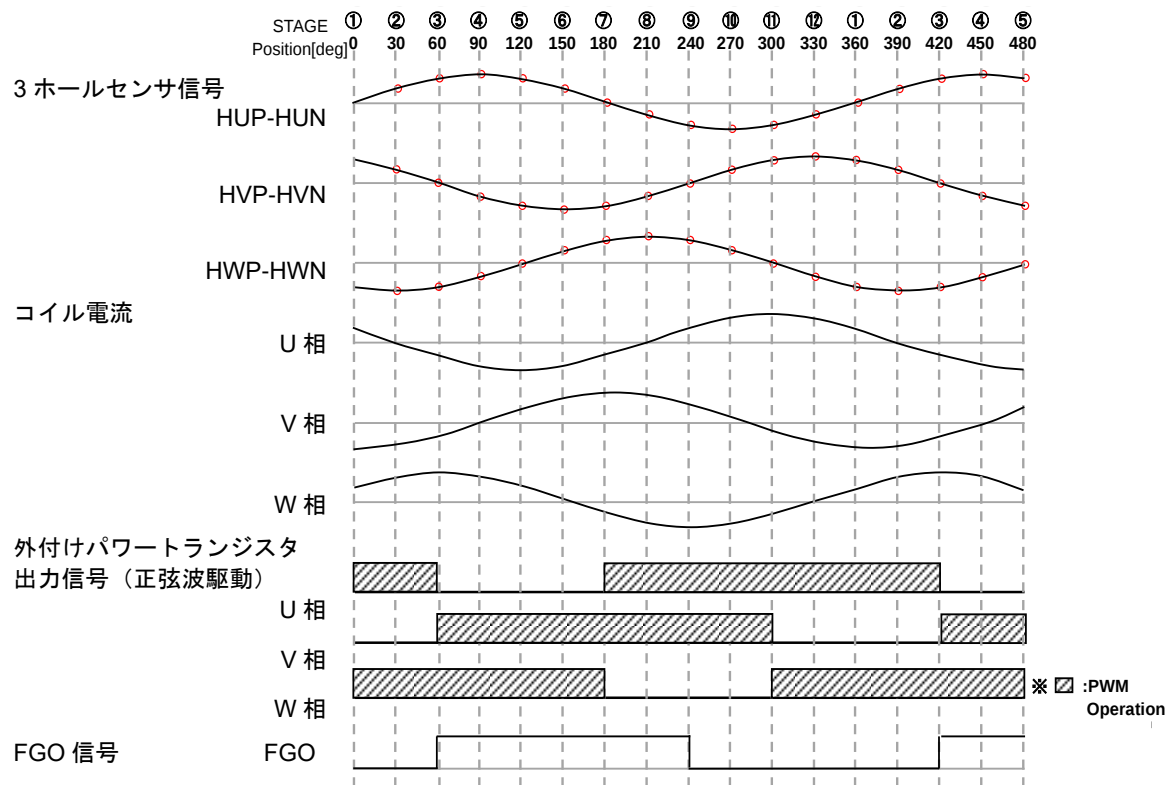


Figure 42. ホール検出駆動タイミングチャート(FR=Low)

[ホールセンサの調整について]
ホールセンサを使用した場合、安定した駆動のためにはホール信号の振幅調整が重要となります。
正常なモータの位置検出を行うためにホール入力ヒスレブル+ (V_{HYS+})、ホール入力ヒスレブル- (V_{HYS-})より十分大きなホール信号の振幅が必要となります。

1. 駆動説明 — 続き

1.2 通電ロジック

FR=High (通電順番 U→V→W)

Table 1. 通電ロジック表

STAGE	入力条件			出力状態		
	HU =(HUP)-(HUN)	HV =(HVP)-(HVN)	HW =(HWP)-(HWN)	U	V	W
1	Middle	Low	High	PWM	Low	PWM
2	High	Low	High	PWM	Low	PWM
3	High	Low	Middle	PWM	Low to PWM	PWM to Low
4	High	Low	Low	PWM	PWM	Low
5	High	Middle	Low	PWM	PWM	Low
6	High	High	Low	PWM	PWM	Low
7	Middle	High	Low	PWM to Low	PWM	Low to PWM
8	Low	High	Low	Low	PWM	PWM
9	Low	High	Middle	Low	PWM	PWM
10	Low	High	High	Low	PWM	PWM
11	Low	Middle	High	Low to PWM	PWM to Low	PWM
12	Low	Low	High	PWM	Low	PWM

2. ロック保護機能

モータが外乱要因などでロックした場合、コイル電流を流し続けることがないように一定時間 (ロック保護時間 t_{OFF} : 5.0 s(Typ))外付けパワートランジスタ出力を全相 OFF させる保護機能(ロック保護機能)があります。また、その後自動復帰する機能を有しています。

ロック検出判定

モータが通常回転している場合はホール信号の切替りを検出しますが、モータがロックした場合はホール信号の切替りは検出されません。一定時間(ロック保護検出時間 t_{ON} : Typ 500ms)、ホール信号の切替りが検出されなかった場合、モータがロックしたと判断します。(4 極モータの回転速度に換算すると 75rpm となり、その回転速度以下になるとモータがロックしたと判断します) モータロック時のホール信号及び各出力相の波形/タイミングチャートを Figure 43 に示します。

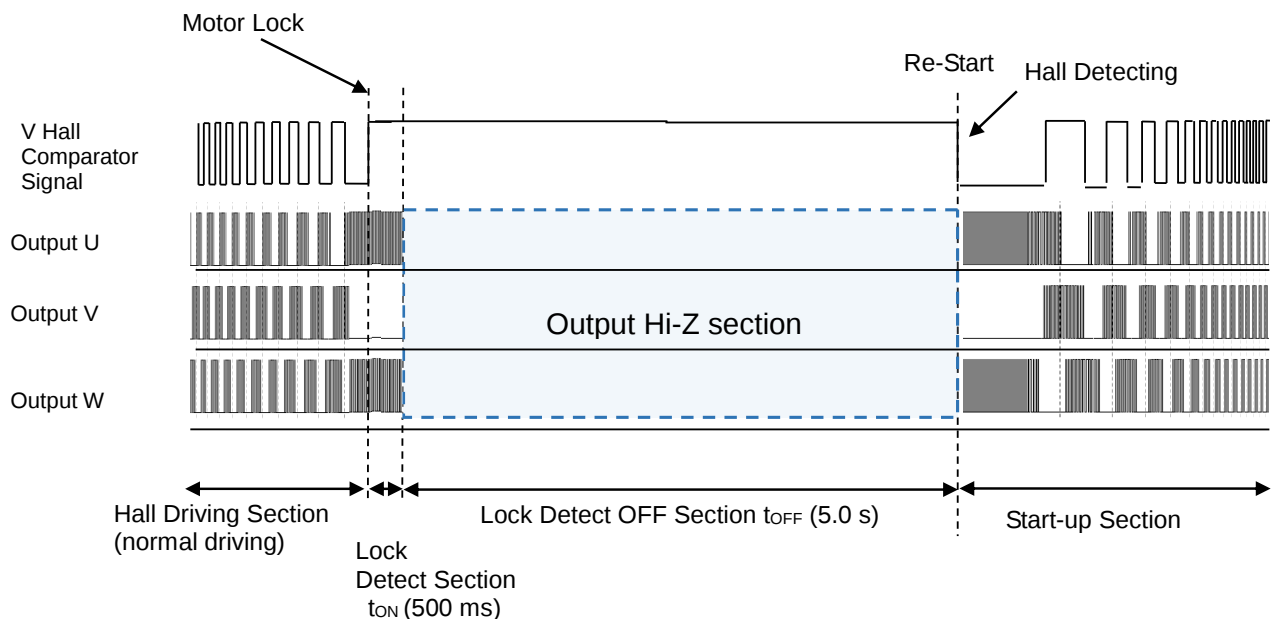


Figure 43. ロック保護時のタイミングチャート

機能動作説明 — 続き

3. カレントリミット設定 (RCL 端子)

コイル電流を検出し、設定電流値以上の電流を検出すると外付けパワートランジスタ出力を全相 OFF させ電流を遮断します。外付けパワートランジスタ出力を全相 OFF させた後、次の PWM(ON)のタイミングで電流が設定電流値を下回った場合、出力は通常駆動に戻ります。

カレントリミットが動作する設定電流値 I_o は IC 内部のカレントリミット設定電圧 (V_{CL}) 250 mV(Typ)とコイル電流検出に使用する抵抗 R_1 で決まります。以下に示す式を参照ください

$$\begin{aligned} I_o [A] &= V_{CL} [V] / R_1 [\Omega] \\ &= 250 [\text{mV}] / 0.2 [\Omega] \\ &= 1.25 [A] \end{aligned}$$

$$\begin{aligned} P_c [W] &= V_{CL} [V] \times I_o [A] \\ &= 250 [\text{mV}] \times 1.25 [A] \\ &= 0.3125 [W] \end{aligned}$$

カレントリミット機能を使用しない場合、RCL 端子は GND とショートしてください。
コイル電流検出に使用する抵抗 R_1 は大電流が流れます。
消費電力 P_c は上記に示す式で計算となりますので、
抵抗の許容損失に注意してください。

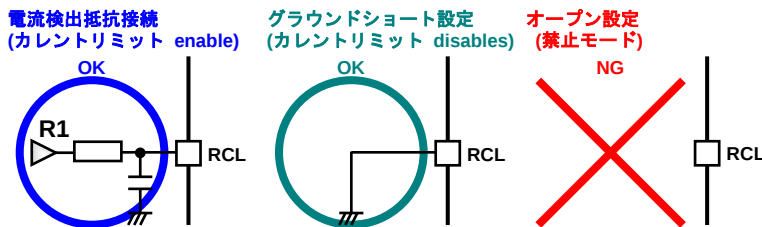


Figure 44. RCL 端子処理

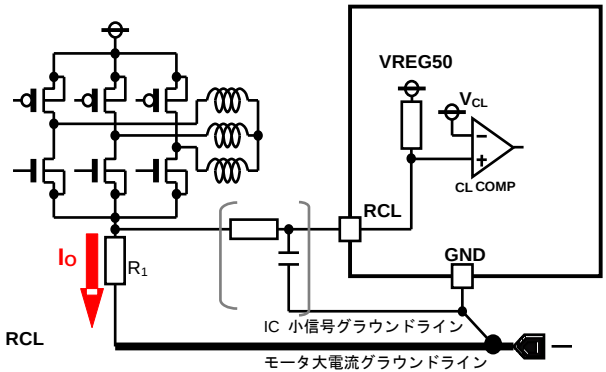


Figure 45. 小信号と大電流グラウンドライン分離

PCB レイアウト設計時は Figure 45 に示すように、IC の小信号グラウンドラインは R_1 が接続されるモータ大電流グラウンドラインとは分離してください。

4. ソフトスタート時間設定 (SS_SEL 端子)

モータ停止状態から起動する際に、突入電流を抑制するためにコイル電流を徐々に上げる機能(ソフトスタート機能)があります。モータ停止状態から起動する起動指令には、電源投入によるモータ起動、トルク入力による起動(PWM 端子)、パワーセーブ解除による起動(PS 端子)、ロック保護からの復帰、回転方向切替時の逆転ブレーキモードからの復帰(FR 端子)、及び各保護回路(高速回転保護、低速回転保護、過電圧保護、低電圧保護、過熱保護)によりモータが停止した状態からの復帰があります。ソフトスタート時の電流制限については、外付けパワートランジスタの出力デューティを徐々に上げていくことで正弦波駆動を維持します。

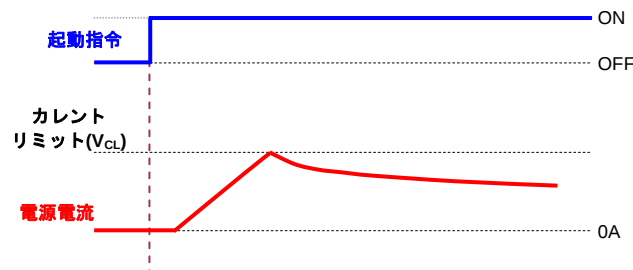


Figure 46. ソフトスタート時のコイル電流波形のタイミングチャート

4. ソフトスタート時間設定 (SS_SEL 端子) — 続き

ソフトスタート機能は、IC 内部のカレントリミット設定電圧を徐々に上げることで実現します。
ソフトスタートの 1 ステップの時間は、Table 2 に示すようにソフトスタート制御端子(SS_SEL) の電圧により設定します。VREG50 端子からの抵抗分圧により設定してください。
IC 内部のカレントリミット設定電圧は、1 ステップ 5.16 mV(Typ)上昇します。したがって、ソフトスタート時間は、下記のように計算できます。

ソフトスタート時間 = 1 ステップの時間 × (V_{CL} / 5.16mV)
例えば、SS_SEL = 0V に設定した場合、
ソフトスタート時間 = 49ms × (250mV / 5.16mV) = 2.37s
となります。

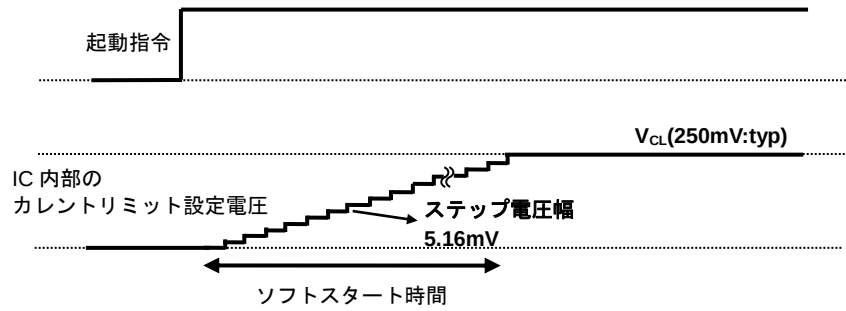


Figure 47. ソフトスタート時のカレントリミット設定電圧のタイミングチャート

Table 2. SS_SEL 端子設定表

SS_SEL 端子設定						1 ステップの時間
0.000	X	VVREG50	~	0.056	X VVREG50	49 ms
0.069	X	VVREG50	~	0.119	X VVREG50	98 ms
0.131	X	VVREG50	~	0.181	X VVREG50	147 ms
0.194	X	VVREG50	~	0.244	X VVREG50	197 ms
0.256	X	VVREG50	~	0.306	X VVREG50	246 ms
0.319	X	VVREG50	~	0.369	X VVREG50	295 ms
0.381	X	VVREG50	~	0.431	X VVREG50	344 ms
0.444	X	VVREG50	~	0.494	X VVREG50	393 ms
0.506	X	VVREG50	~	0.556	X VVREG50	442 ms
0.569	X	VVREG50	~	0.619	X VVREG50	491 ms
0.631	X	VVREG50	~	0.681	X VVREG50	541 ms
0.694	X	VVREG50	~	0.744	X VVREG50	590 ms
0.756	X	VVREG50	~	0.806	X VVREG50	639 ms
0.819	X	VVREG50	~	0.869	X VVREG50	688 ms
0.881	X	VVREG50	~	0.931	X VVREG50	737 ms
0.944	X	VVREG50	~	1.000	X VVREG50	786 ms

5. パワーセーブ (PS 端子)

PS 端子にてパワーセーブの制御が可能です。PS=Low で通常駆動(モータ駆動)状態となり、PS=High もしくは Open でパワーセーブ(モータ停止)となります。パワーセーブは他の制御入力信号よりも優先され、内部電源 VREG50 出力が OFF します。なお、PS 端子は 100kΩ(Typ)の抵抗で内部 REG(5V)に pull-up されています。

Table 3. PS 端子設定表

PS 端子設定	機能
Low	通常駆動
High / Open	パワーセーブ

機能動作説明 — 続き

6. ショートブレーキ制御 (BRK 端子)

BRK 端子にて回転を急速に停止させることが可能です。BRK=High で各相の上側プリドライバ出力(UH、VH、WH)がすべて Low になると共に、各相の下側プリドライバ出力(UL,VL,WL)がすべて High となり、ショートブレーキ動作になります。(各相の外付け上側パワートランジスタは OFF し、外付け下側パワートランジスタは ON します)BRK=Low もしくは Open でショートブレーキ動作を解除します。なお、BRK 端子は IC 内部で 100 k Ω (Typ)抵抗で pull-down されています。ショートブレーキ動作中、プリドライバ出力はショートブレーキ動作となりますが、IC 内部ではホールセンサ信号に従った動作を継続しています。ショートブレーキ動作を解除した際には、その時の IC 内部の動作状態から再開となります。ショートブレーキは保護機能よりも優先順位が高いため、保護動作中にショートブレーキ動作をさせると、保護動作は解除され、ショートブレーキ動作が有効になります。

Table 4. BRK 端子設定表

BRK 端子設定	機能
Low / Open	通常駆動
High	ショートブレーキ

7. 回転方向切換 (FR 端子)

FR 端子にて通電順番の切り替えを行うことが可能です。FR=High で U $\rightarrow$ V $\rightarrow$ W となり、FR=Low もしくは Open で U $\rightarrow$ W $\rightarrow$ V となります。モータ回転中の通電順番の切り替えは推奨しませんが、切り替えた場合、一度ブレーキモード(逆転ブレーキモード)に移行します。(起動再開は 500 rpm@4 pole 以下に回転数が下がった場合)なお、FR 端子は IC 内部で 100 k Ω (Typ)の抵抗で pull-down されています。

Table 5. FR 端子設定表

FR 端子設定	機能
Low / Open	通電順番 U $\rightarrow$ W $\rightarrow$ V
High	通電順番 U $\rightarrow$ V $\rightarrow$ W

8. モータ極数設定 (POLE_SEL 端子)

POLE_SEL 端子にてモータ極数設定を行うことが可能です。Table 6 に示すように、POLE_SEL 端子の電圧により、FG 出力周波数、高速回転保護及び低速回転保護が動作する回転数を設定することができます。VREG50 端子からの抵抗分圧により設定してください。

Table 6. POLE_SEL 端子設定表

POLE_SEL 端子設定						モータ極数(極)	
0.00	x	V _{VREG50}	~	0.13	x	V _{VREG50}	4
0.16	x	V _{VREG50}	~	0.27	x	V _{VREG50}	6
0.30	x	V _{VREG50}	~	0.41	x	V _{VREG50}	8
0.59	x	V _{VREG50}	~	0.70	x	V _{VREG50}	12
0.73	x	V _{VREG50}	~	0.84	x	V _{VREG50}	16
0.87	x	V _{VREG50}	~	1.00	x	V _{VREG50}	10

9. 低電圧保護 (UVLO : Under Voltage Lock Out)

通常動作から逸脱するような極めて低い電源電圧域にて、IC が意図的に外付けパワートランジスタ(U, V, W 各相の上下駆動 FET)を全相 OFF させることにより、駆動 FET に大電流が流れるなどの想定外の動作を防ぐための保護機能です。推奨動作電源電圧 8 V 未満の領域では、電源電圧が 6 V(Typ)以下になると低電圧保護回路が作動(UVLO ON)し、外付けパワートランジスタを OFF させます。ヒステリシス幅があり、電源電圧が 7 V(Typ)以上になると通常動作復帰(UVLO 解除)となります。

10. 過電圧保護 (OVLO : Over Voltage Lock Out)

電源電圧が 31.0 V(Typ)以上になると過電圧保護が動作(OVLO ON)し、各相の上側プリドライバ出力(UH、VH、WH)がすべて Low になると共に、各相の下側プリドライバ出力(UL,VL,WL)がすべて High となり、外付けパワートランジスタの動作がショートブレーキとなります。(各相の外付け上側パワートランジスタは OFF し、外付け下側パワートランジスタは ON します) また、VG 電圧用の Charge Pump 機能が OFF します。ヒステリシス幅があり、電源電圧が 30 V(Typ)以下になると 5 s(Typ)後に過電圧保護が解除(OVLO 解除)されます。なお、誤動作防止のため、4 μ s(Typ)のマスク時間を設けております。

機能動作説明 — 続き

11. 高速回転保護、低速回転保護

モータが制御不能などにより回転速度上昇が起きる場合に対して、コイル電流を流し続けることがないように(高速回転保護)、また超低速回転により制御不能に陥ることがないように(低速回転保護)、一定時間($t_{OFF} = 5.0s(Typ)$) 全相外付けパワートランジスタ出力 OFF させ、その後自動復帰する保護機能を有しています。

Table 7. 速度保護機能の各回転数(Typ)

速度保護機能	保護機能判定条件(4 極計算時)
高速回転保護	40300 rpm 以上
低速回転保護	100 rpm 以下

熱抵抗モデル

IC が電力を消費することにより発生する熱は、パッケージのモールド樹脂やリードフレームなどから放熱されます。この放熱性(熱の逃げにくさ)を示すパラメータは熱抵抗と呼ばれます。また、チップ接合部から周囲温度までの熱抵抗は θ_{JA} [°C/W]、チップ接合部からパッケージ上面中心までの熱抵抗パラメータは ψ_{JT} [°C/W] で表されます。熱抵抗はパッケージ部と基板部に分かれ、パッケージ部の熱抵抗は、モールド樹脂やリードフレームなどの構成材料に依存し、一方、基板部の熱抵抗は、材質、大きさ、銅箔面積などの基板放熱性に依存します。したがって、実装基板にヒートシンクなどを装着する放熱対策により熱抵抗を低減できます。

Figure 48 に熱抵抗モデルを、以下に熱抵抗算出式をそれぞれ示します。

計算式

$$\theta_{JA} = \frac{Tj - Ta}{P} \text{ [°C/W]}$$

$$\psi_{JT} = \frac{Tj - Tt}{P} \text{ [°C/W]}$$

θ_{JA} : 接合部から周囲環境までの熱抵抗 [°C/W]

ψ_{JT} : 接合部からパッケージ上面中心までの熱特性パラメータ [°C/W]

Tj : 接合部温度 [°C]

Ta : 周囲温度 [°C]

Tt : パッケージ上面中心温度 [°C]

P : 消費電力 [W]

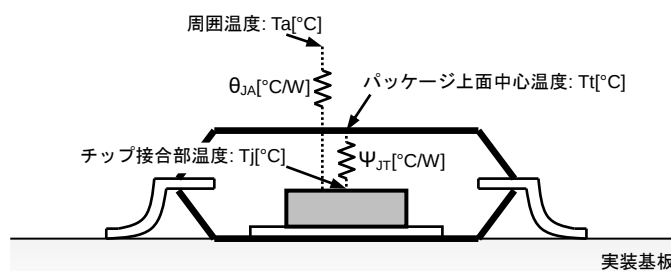
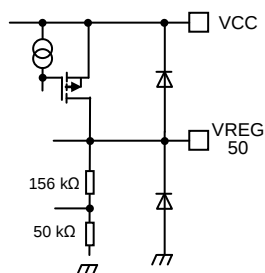


Figure 48. 表面実装パッケージの熱抵抗モデル

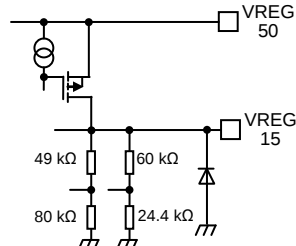
θ_{JA} , ψ_{JT} は、同一パッケージを使用しても搭載 IC のチップサイズや消費電力、並びに周囲温度、実装条件、風速などの測定環境により変化します。

入出力等価回路図(抵抗は標準値)

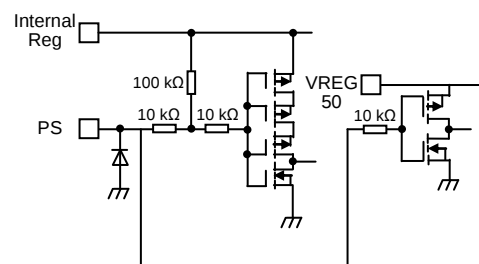
1) VREG50 pin



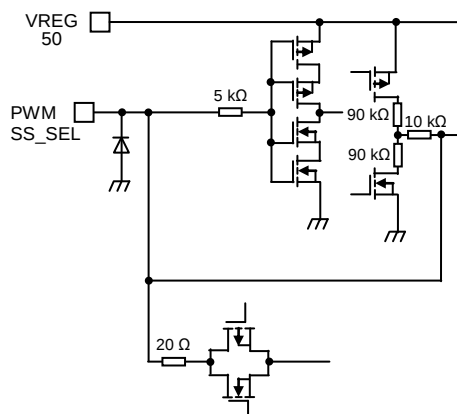
2) VREG15 pin



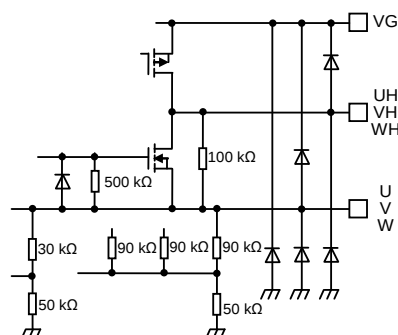
3) PS pin



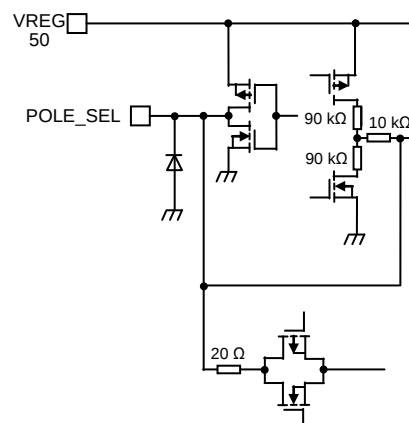
4) PWM, SS_SEL pin



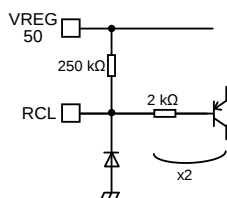
5) UH,U,VH,V,WH,W pin



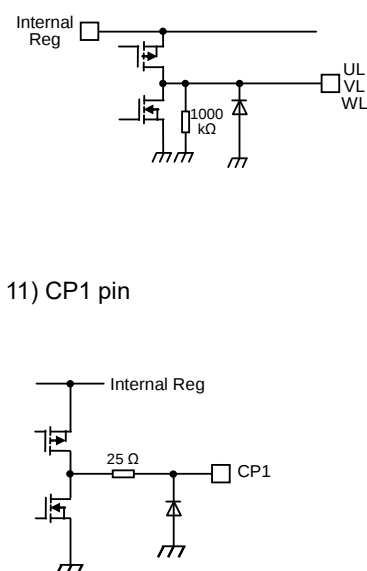
6) POLE_SEL pin



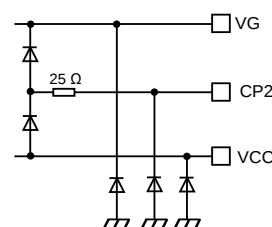
7) RCL pin



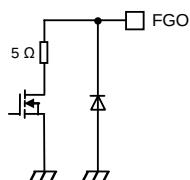
8) UL, VL, WL pin



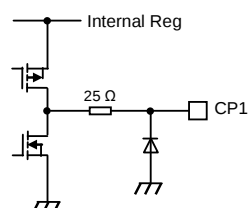
9) CP2, VG pin



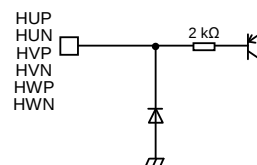
10) FGO pin



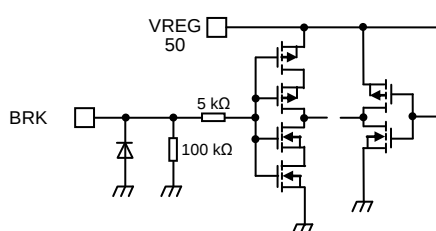
11) CP1 pin



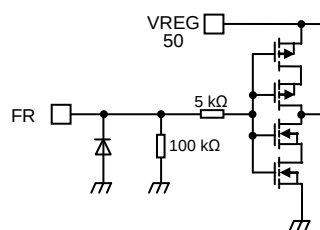
12) HUP, HUN, HVP, HVN, HWP, HWN



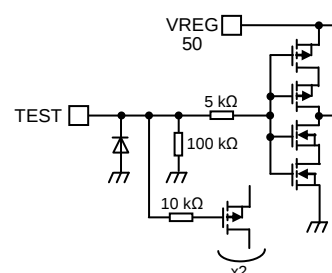
13) BRK pin



14) FR pin



15) TEST pin



使用上の注意

1. 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

2. 電源ラインについて

基板パターンの設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量低下が起こることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

3. グラウンド電位について

L 負荷駆動端子（例：モータドライバの出力、DC-DC コンバータの出力など）については、L 負荷の逆起電圧の影響でグラウンド以下に振れることが考えられます。L 負荷駆動端子が逆起電圧によって負電位になる場合を除き、グラウンド端子はいかなる動作状態においても最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子、L 負荷駆動端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。使用条件、環境及び L 負荷個々の特性によっては誤動作などの不具合が発生する可能性があります。IC の動作などに問題のないことを十分ご確認ください。

4. グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

5. 推奨動作条件について

推奨動作条件で規定される範囲で IC の機能・動作を保証します。また、特性値は電気的特性で規定される各項目の条件下においてのみ保証されます。

6. ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

7. セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

8. 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

9. 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

使用上の注意 — 続き

10. 各入力端子について

本 IC は、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND > (端子 A)の時、トランジスタ(NPN)では GND > (端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND > (端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。アプリケーションにおいて電源端子と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。例えば、外付けコンデンサに電荷がチャージされた状態で、電源端子が GND にショートされた場合などです。また、電源端子直列に逆流防止のダイオードもしくは各端子と電源端子間にバイパスのダイオードを挿入することを推奨します。

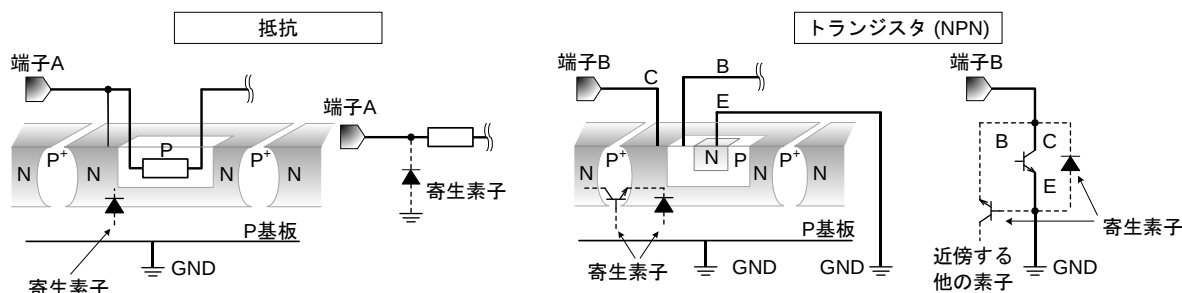


Figure 49. IC 構造例

11. セラミック・コンデンサの特性変動について

外付けコンデンサに、セラミック・コンデンサを使用する場合、直流バイアスによる公称容量の低下、及び温度などによる容量の変化を考慮のうえ定数を決定してください。

12. 温度保護回路について

IC を熱破壊から防ぐための温度保護回路を内蔵しております。最高接合部温度内でご使用いただきますが、万が一最高接合部温度を超えた状態が継続すると、温度保護回路が動作し出力パワー素子が OFF します。その後チップ温度 T_j が低下すると回路は自動で復帰します。なお、温度保護回路は絶対最大定格を超えた状態での動作となりますので、温度保護回路を使用したセット設計などは、絶対に避けてください。

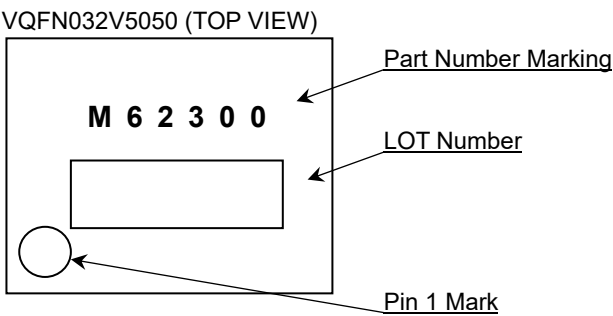
13. 過電流保護回路について

出力には電流能力に応じた過電流保護回路が内部に内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

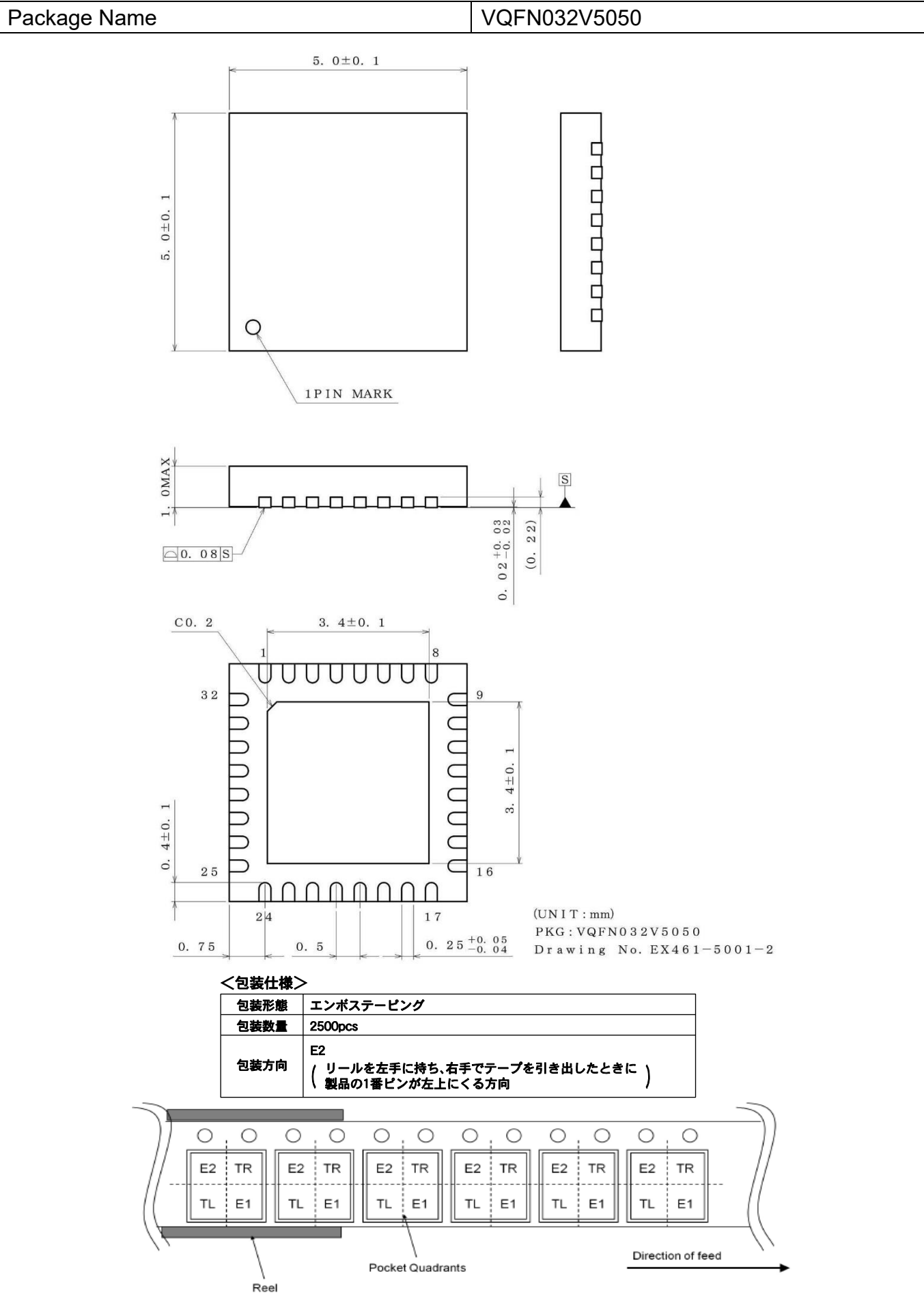
発注形名情報

B M 6 2 3 0 0 M U V										-	E 2	
品名										パッケージ MUV: VQFN032V5050		包装、フォーミング仕様 E2: リール状エンボステープニング

標印図



外形寸法図と包装・フォーミング仕様



改訂履歴

日付	版	変更内容
2018.9.21	001	新規作成
2021.6.30	002	P3 : 5pin, 6pin 修正 P1, P4, P8 : 図修正 P25 : Table 6 修正

ご注意

ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器^(Note 1)、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
 - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
 - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
 - ①水・油・薬液・有機溶剤等の液体中でのご使用
 - ②直射日光・屋外暴露、塵埃中でのご使用
 - ③潮風、Cl₂、H₂S、NH₃、SO₂、NO₂ 等の腐食性ガスの多い場所でのご使用
 - ④静電気や電磁波の強い環境でのご使用
 - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
 - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
 - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
 - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

応用回路、外付け回路等に関する注意事項

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

静電気に対する注意事項

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

保管・運搬上の注意事項

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
 - ①潮風、Cl₂、H₂S、NH₃、SO₂、NO₂等の腐食性ガスの多い場所での保管
 - ②推奨温度、湿度以外での保管
 - ③直射日光や結露する場所での保管
 - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

製品ラベルに関する注意事項

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

製品廃棄上の注意事項

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

外国為替及び外国貿易法に関する注意事項

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

知的財産権に関する注意事項

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

その他の注意事項

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

一般的な注意事項

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。