

# シリアル EEPROM シリーズ 汎用 EEPROM

## Plug & Play 用 EEPROM

### BU9883FV-W

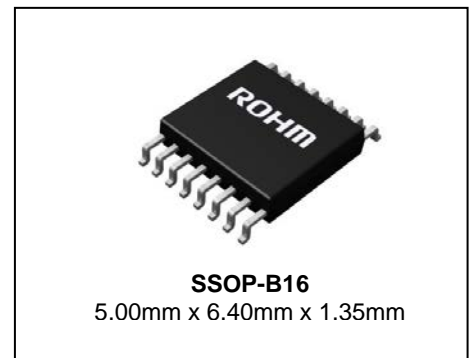
#### ●概要

BU9883FV-W は、3ポート対応 HDMIポート向け 2Kビット×3シリアルEEPROMです。

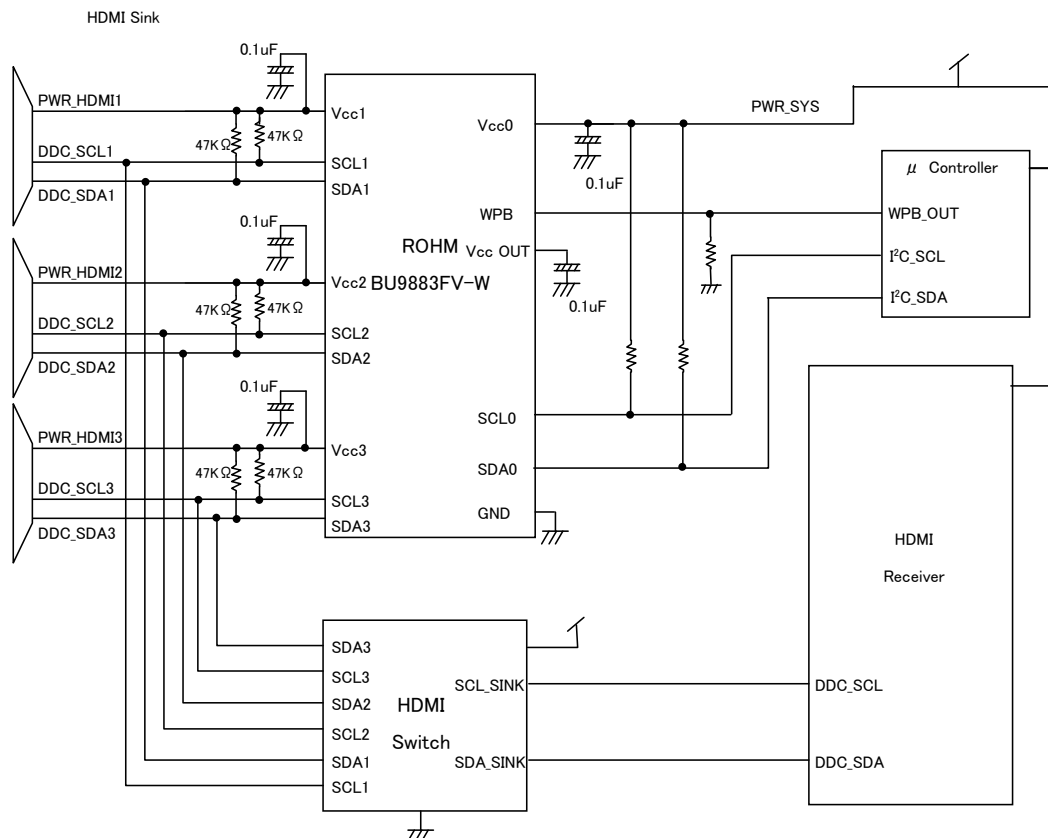
#### ●特長

- 256ワード×8ビット構成の2KのビットシリアルEEPROMを3BANK
- 3BANK毎の独立した3チャンネルのDDCインターフェースポートから独立にアクセス可能
- 書き込み用ポートより2K×3BANKの全ビットにアクセス可能
- 電源電圧動作範囲(3.0V~5.5V)
- EDIDメモリ用の、電源制御用ダイオード内蔵
- データ書き換え時の自動消去、自動終了機能
- ページライト機能(Max 8byte)
- 低消費電流である
  - ライト動作時 (5.0V時) : 1.2mA(Typ.)
  - リード動作時 (5.0V時) : 0.2mA(Typ.) 1ポート動作時
  - 待機時 (5.0V時) : 50μA(Typ.)
- 誤書き込み防止機能
- WPBピンによる、ポート切り換え機能
- 低電源電圧時の書き込み禁止
- 1,000,000回のデータ書き換えが可能
- 40年間データ保持可能
- 全SCL・SDA端子にノイズフィルター内蔵
- 出荷時データ全アドレス FFh

#### ●パッケージ W(Typ.) x D(Typ.) x H(Max.)



#### ●基本アプリケーション回路



○製品構造：シリコンモノリシック集積回路 ○耐放射線設計はしていません

www.rohm.co.jp

© 2012 ROHM Co., Ltd. All rights reserved.  
TSZ22111・14・001

## ●絶対最大定格(Ta=25°C)

項目	記号	定格	単位	備考
印加電圧	V <sub>CC</sub>	-0.3~6.5	V	
許容損失	P <sub>d</sub>	0.4	W	Ta=25°C以上で使用する場合は、1°Cにつき3.0mWを減じる。
保存温度範囲	T <sub>stg</sub>	-65~125	°C	
動作温度範囲	T <sub>opr</sub>	-40~85	°C	
各端子電圧	-	-0.3~V <sub>CC</sub> +0.3	V	各端子電圧の最大値は6.5V以下としてください。

●メモリセル特性(Ta=25°C、V<sub>CC0</sub>~3=3.0V~5.5V)

項目	規格値			単位
	最小	標準	最大	
データ書き換え回数 *1	1,000,000	-	-	回
データ保存年数 *1	40	-	-	年

\*1:Not 100% TESTED

## ●推奨動作範囲

項目	記号	定格	単位
電源電圧	V <sub>CC</sub>	3.0~5.5	V
入力電圧	V <sub>IN</sub>	0~V <sub>CC0</sub> ~3	

## ●入出力容量(Ta=25°C、Frequency=5MHz)

項目	記号	最小	標準	最大	単位
SDA 端子容量(SDA0、1、2、3) *1	C <sub>IN</sub>	-	7	-	pF
SCL 端子容量(SCL0、1、2、3) *1	C <sub>IN2</sub>	-	7	-	pF

\*1:Not 100% TESTED

●電気的特性 (特に指定のない限り、Ta=-40°C~85°C、V<sub>CC0</sub>~3=3.0V~5.5V)

項目	記号	規格値			単位	条件
		最小	標準	最大		
"H"入力電圧 0	VIH0	0.7xV <sub>CC0</sub>	-	V <sub>CC0</sub> +0.5	V	3.0≤V <sub>CC0</sub> ≤5.5V(SCL0、SDA0)
"L"入力電圧 0	VIL0	-0.3	-	0.3xV <sub>CC0</sub>	V	3.0≤V <sub>CC0</sub> ≤5.5V(SCL0、SDA0)
"H"入力電圧 1	VIH1	0.7xV <sub>CC1</sub>	-	V <sub>CC1</sub> +0.5	V	3.0≤V <sub>CC1</sub> ≤5.5V(SCL1、SDA1)
"L"入力電圧 1	VIL1	-0.3	-	0.3xV <sub>CC1</sub>	V	3.0≤V <sub>CC1</sub> ≤5.5V(SCL1、SDA1)
"H"入力電圧 2	VIH2	0.7xV <sub>CC2</sub>	-	V <sub>CC2</sub> +0.5	V	3.0≤V <sub>CC2</sub> ≤5.5V(SCL2、SDA2)
"L"入力電圧 2	VIL2	-0.3	-	0.3xV <sub>CC2</sub>	V	3.0≤V <sub>CC2</sub> ≤5.5V(SCL2、SDA2)
"H"入力電圧 3	VIH3	0.7xV <sub>CC3</sub>	-	V <sub>CC3</sub> +0.5	V	3.0≤V <sub>CC3</sub> ≤5.5V(SCL3、SDA3)
"H"入力電圧 3	VIL3	-0.3	-	0.3xV <sub>CC3</sub>	V	3.0≤V <sub>CC3</sub> ≤5.5V(SCL3、SDA3)
"L"出力電圧 0	VOL0	-	-	0.4	V	IOL=3.0mA、3.0V≤V <sub>CC0</sub> ≤5.5V(SDA0)
"L"出力電圧 1	VOL1	-	-	0.4	V	IOL=3.0mA、3.0V≤V <sub>CC1</sub> ≤5.5V(SDA1)
"L"出力電圧 2	VOL2	-	-	0.4	V	IOL=3.0mA、3.0V≤V <sub>CC2</sub> ≤5.5V(SDA2)
"L"出力電圧 3	VOL3	-	-	0.4	V	IOL=3.0mA、3.0V≤V <sub>CC3</sub> ≤5.5V(SDA3)
WP"H"入力電圧	VIH4	0.7xV <sub>CC0</sub>	-	V <sub>CC0</sub> +0.3	V	3.0≤V <sub>CC0</sub> ≤5.5V(WPB)
WP"L"入力電圧	VIL4	-0.3	-	0.3xV <sub>CC</sub>	V	3.0≤V <sub>CC0</sub> ≤5.5V(WPB)
入力リーク電流 0	ILI0	-1	-	1	μA	V <sub>IN</sub> =0~5.5V(SCL0~3)
入力リーク電流 1	ILI1	55	110	230	μA	WPB=5.5V、V <sub>CC</sub> =5.5V
出力リーク電流 0	ILO0	-1	-	1	μA	V <sub>OUT</sub> =0~5.5(SDA0~3)
動作時消費電流	ICC1	-	-	2.0	mA	V <sub>CC0</sub> =5.5V、f <sub>SCL</sub> =400kHz、t <sub>WR</sub> =5ms バイトライト、ページライト
	ICC2	-	-	1.0	mA	V <sub>CC0</sub> ~3=5.5V、f <sub>SCL</sub> =400kHz ランダムリード、カレントリード シーケンシャルリード 1ポート動作時
スタンバイ電流	ISB0	-	-	100	μA	V <sub>CC0</sub> =5.5V、SDA0~3=SCL0~3=5.5V、 WPB=GND
スタンバイ電流	ISB1	-	-	100	μA	V <sub>CC1</sub> =5.5V、SDA0~3=SCL0~3=5.5V、 WPB=GND
スタンバイ電流	ISB2	-	-	100	μA	V <sub>CC2</sub> =5.5V、SDA0~3=SCL0~3=5.5V、 WPB=GND
スタンバイ電流	ISB3	-	-	100	μA	V <sub>CC3</sub> =5.5V、SDA0~3=SCL0~3=5.5V、 WPB=GND

## ●動作タイミング特性(Ta=-40°C~85°C、Vcc0~3=3.0V~5.5V)

項目	記号	3.0 ≤ Vcc0~3 ≤ 5.5V			単位
		最小	標準	最大	
SCL 周波数	fSCL	-	-	400	kHz
データクロック"H"時間	tHIGH	0.6	-	-	μs
データクロック"L"時間	tLOW	1.2	-	-	μs
SDA0~3・SCL0~3の立ち上がり時間 *1	tR	-	-	0.3	μs
SDA0~3・SCL0~3の立ち下がり時間 *1	tF	-	-	0.3	μs
スタートコンディションホールド時間	tHD:STA	0.6	-	-	μs
スタートコンディションセットアップ時間	tSU:STA	0.6	-	-	μs
入力データホールド時間	tHD:DAT	0	-	-	ns
入力データセットアップ時間	tSU:DAT	100	-	-	ns
出力データ遅延時間	tPD	0.1	-	0.9	μs
出力データホールド時間	tDH	0.1	-	-	μs
ストップコンディションセットアップ時間	tSU:STO	0.6	-	-	μs
転送開始前バス開放時間	tBUF	1.2	-	-	μs
内部書き込みサイクル時間	tWR	-	-	5	ms
ノイズ除去有効期間(SCL0~3・SDA0~3端子)	tl	-	-	0.1	μs
WP ホールド時間	tHD:WP	0	-	-	ns
WP セットアップ時間	tSU:WP	0.1	-	-	μs
WP 有効時間	tHIGH:WP	1.0	-	-	μs

\*1 : Not 100% TESETED

## ●同期データ入出力タイミング

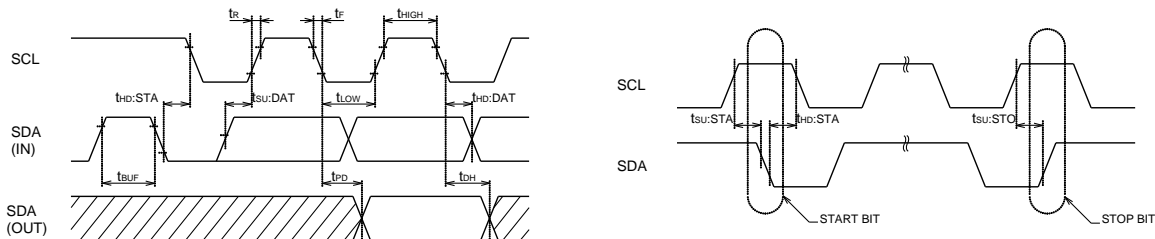
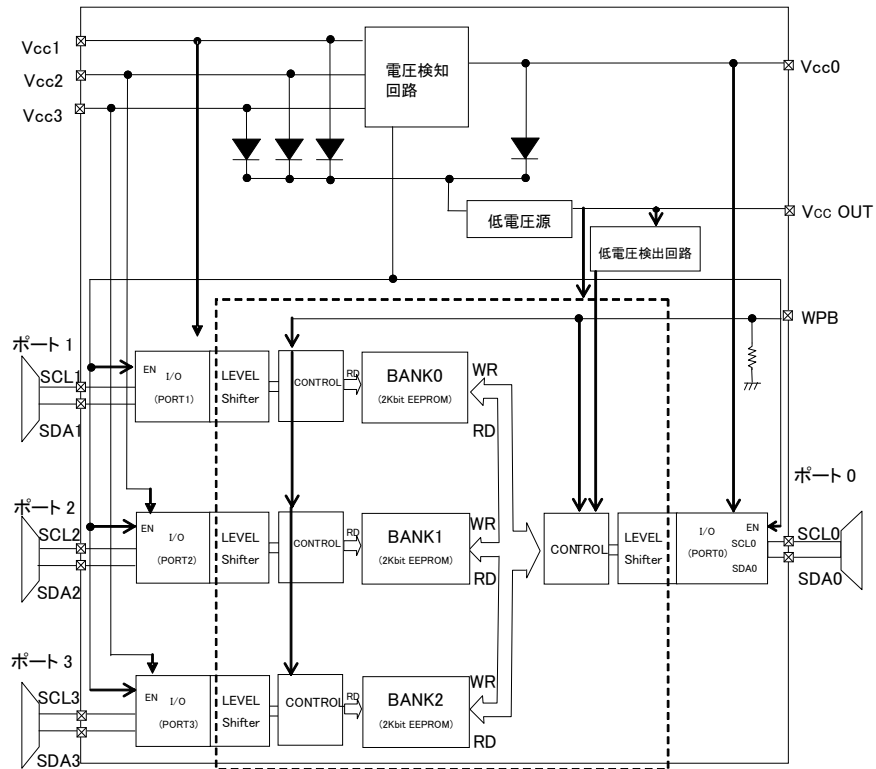


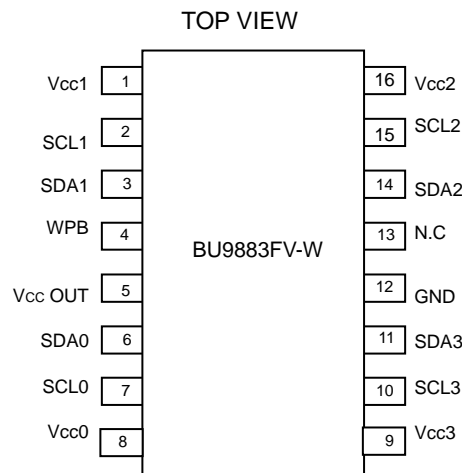
Figure 1. 入出力タイミング

OSCL0~3の立ち上がりエッジで入力の読み込みを行なう。(全ポート共通)  
 OSCL0~3の立ち下がりエッジに同期してデータ出力を行なう。(全ポート共通)

●ブロック図



●端子配置図



●端子説明

PIN No.	端子名	入出力	機能
1	Vcc1	-	電源を接続してください。
2	SCL1	入力	シリアルクロック入力。
3	SDA1	入出力	スレーブ及びワードアドレス、シリアルデータ入力、シリアルデータ出力。
4	WPB	入力	ライトプロテクト端子。(1:書き込み可、0:書き込み不可)・ポート0イネーブル端子。
5	Vcc OUT	-	Vcc0～3のDiode接続後の端子。バイパスコンデンサを接続してください。
6	SDA0	入出力	スレーブ及びワードアドレス、シリアルデータ入力、シリアルデータ出力。
7	SCL0	入力	シリアルクロック入力。
8	Vcc0	-	電源を接続してください。
9	Vcc3	-	電源を接続してください。
10	SCL3	入力	シリアルクロック入力。
11	SDA3	入出力	スレーブ及びワードアドレス、シリアルデータ入力、シリアルデータ出力。
12	GND	-	全入出力の基準端子。
13	N.C	-	内部未接続端子。オープンにて仕様してください。
14	SDA2	入出力	スレーブ及びワードアドレス、シリアルデータ入力、シリアルデータ出力。
15	SCL2	入力	シリアルクロック入力。
16	Vcc2	-	電源を接続してください。

●特性データ(参考データ)

(以下の特性データは Typ.値です。)

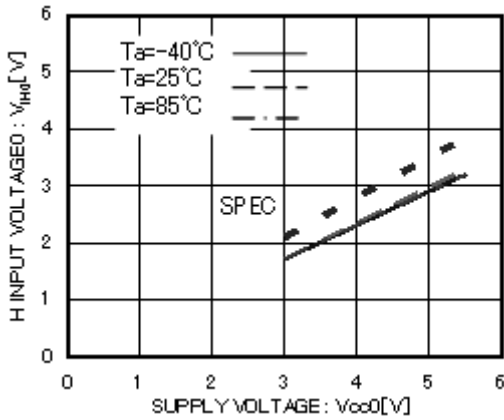


Figure 2. 'H' Input Voltage0  $V_{IH0}$   
(SCL0、SDA0)

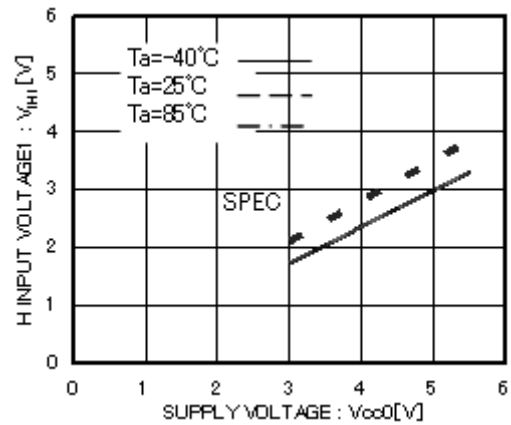


Figure 3. 'H' Input Voltage1  $V_{IH1}$   
(SCL1、SDA1)

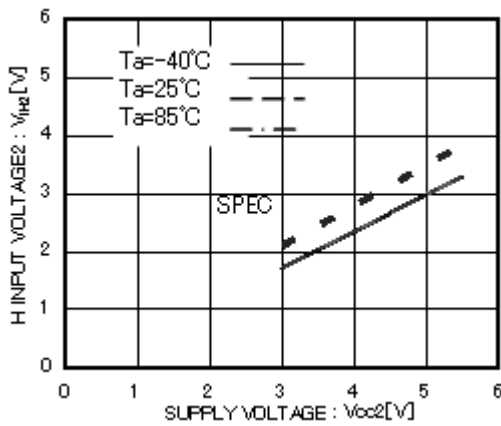


Figure 4. 'H' Input Voltage2  $V_{IH2}$   
(SCL2、SDA2)

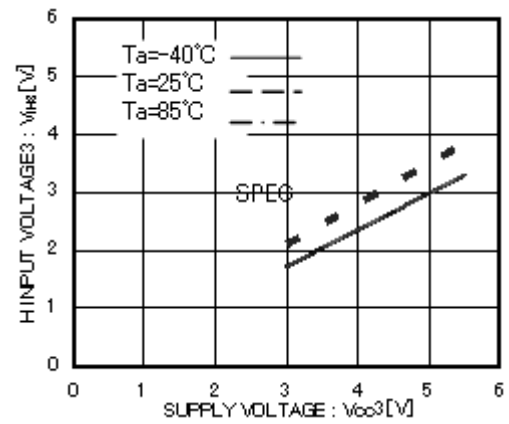


Figure 5. 'H' Input Voltage3  $V_{IH3}$   
(SCL3、SDA3)

●特性データ(参考データ) - 続き

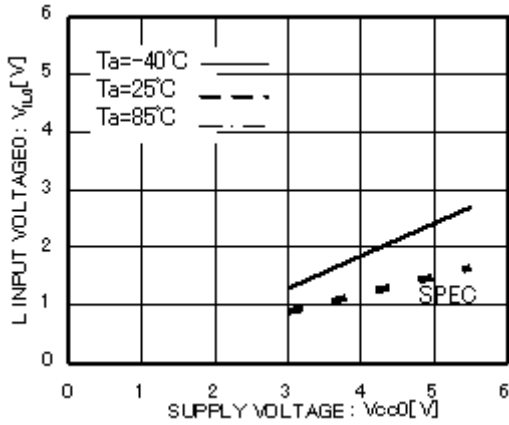


Figure 6. 'L' Input Voltage0  $V_{IL0}$   
(SCL0, SDA0)

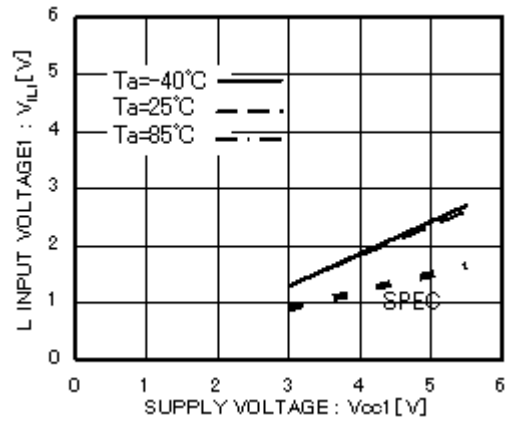


Figure 7. 'L' Input Voltage1  $V_{IL1}$   
(SCL1, SDA1)

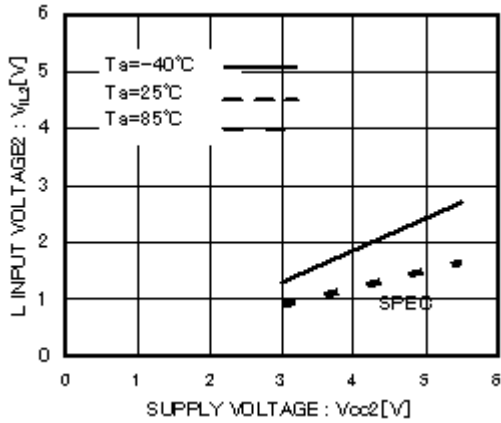


Figure 8. 'L' Input Voltage2  $V_{IL2}$   
(SCL2, SDA2)

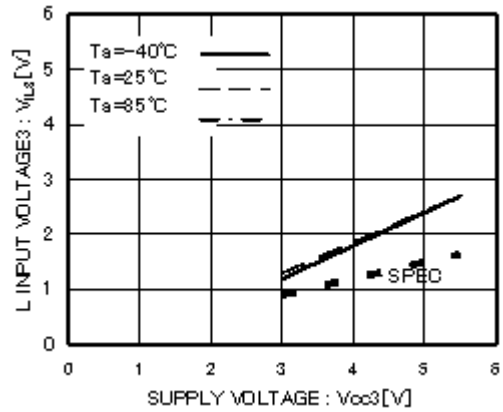


Figure 9. 'L' Input Voltage3  $V_{IL3}$   
(SCL3, SDA3)

●特性データ(参考データ) - 続き

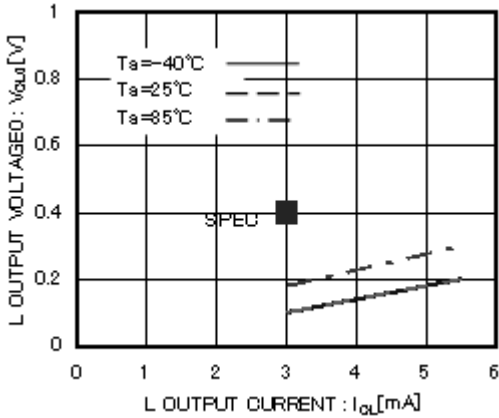


Figure 10. 'L' Output Voltage0  
 $V_{OL0-I_{OL}}(V_{CC0}=3.0V)$

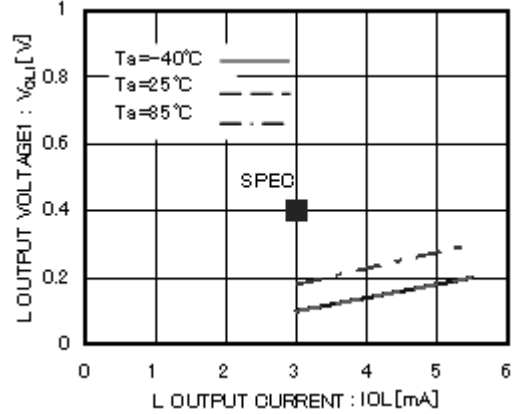


Figure 11. 'L' Output Voltage1  
 $V_{OL1-I_{OL}}(V_{CC1}=3.0V)$  (SDA1)

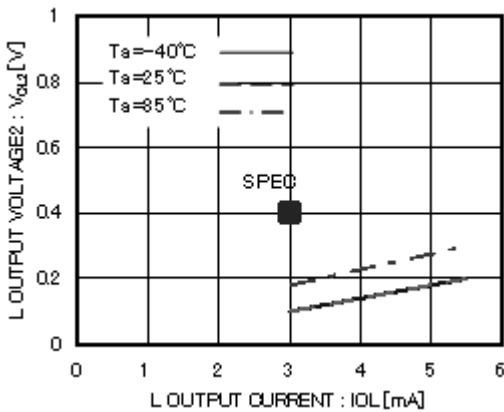


Figure 12. 'L' Output Voltage2  
 $V_{OL2-I_{OL}}(V_{CC2}=3.0V)$  (SDA2)

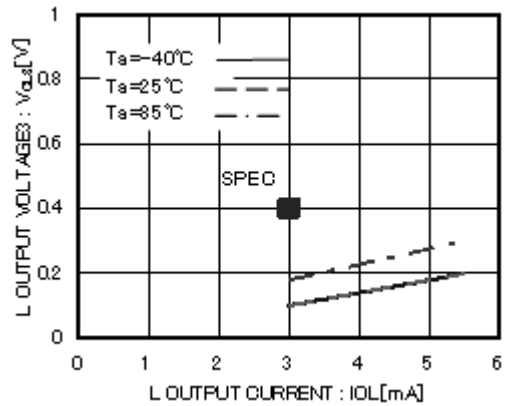


Figure 13. 'L' Output Voltage3  
 $V_{OL3-I_{OL}}(V_{CC3}=3.0V)$  (SDA3)

●特性データ(参考データ) - 続き

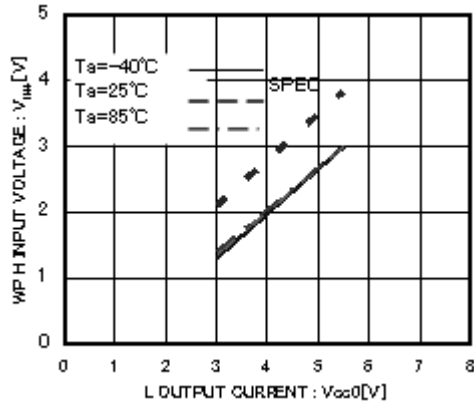


Figure 14. WP 'H' Input Voltage  $V_{IH4}$

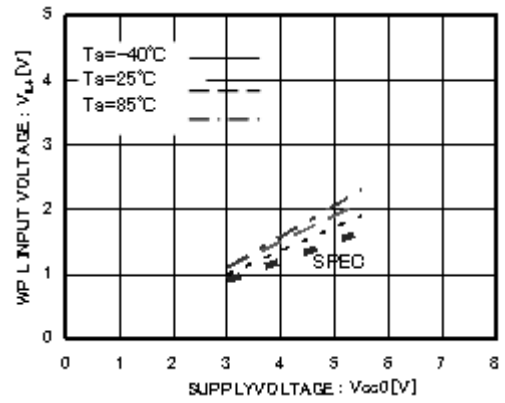


Figure 15. WP 'L' Input Voltage  $V_{IL4}$

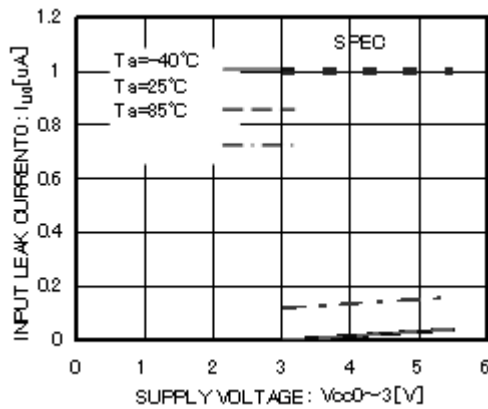


Figure 16. Input Leak Current0  $I_{I0}$ (SCL0~3)

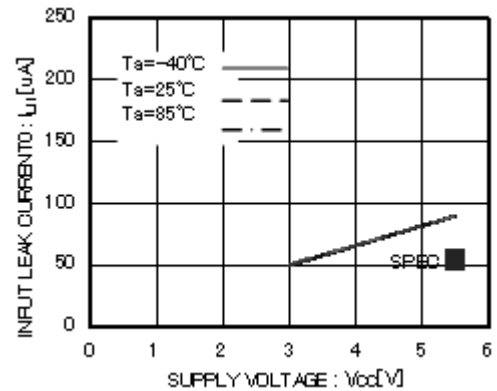


Figure 17. Input Leak Current1  $I_{IL1}$ (WPB)

●特性データ(参考データ) - 続き

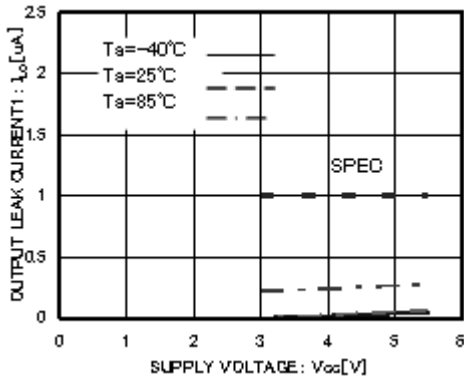


Figure 18. OUTPUT LEAK CURRENT0  $I_{Lo}$  (SDA0~3)

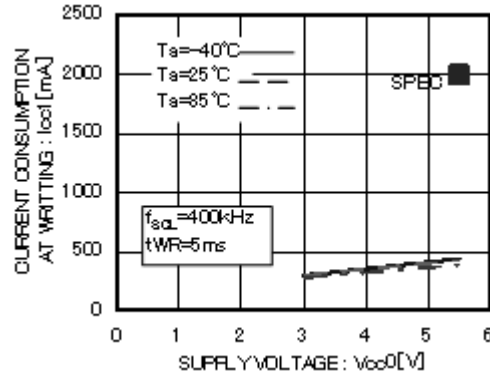


Figure 19. Current Consumption at Reading  $I_{cc1}$

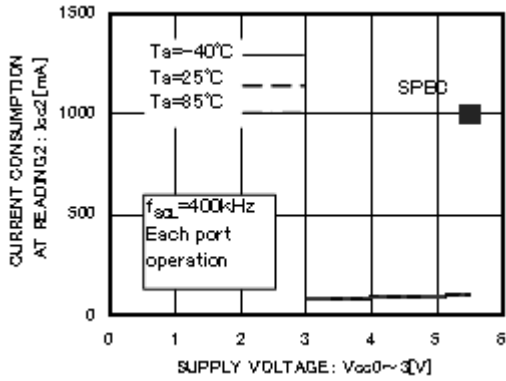


Figure 20. Current Consumption at Reading  $I_{cc2}$

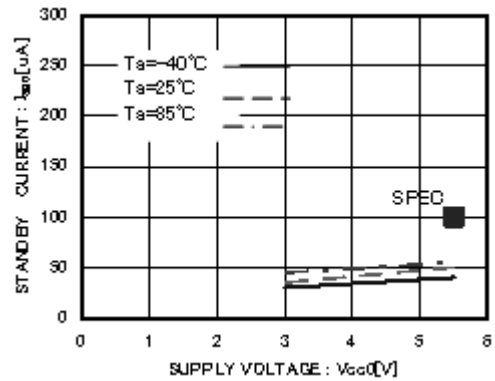


Figure 21. Standby Current0  $I_{sB0}$

●特性データ(参考データ) - 続き

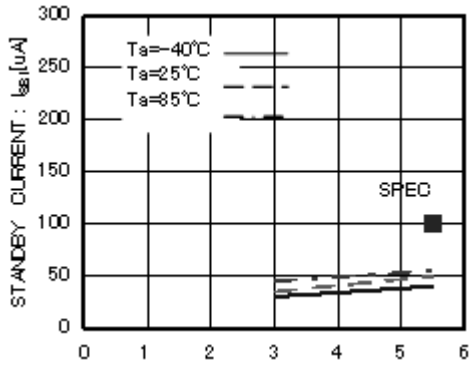


Figure 22. Standby Current1 I<sub>B1</sub>

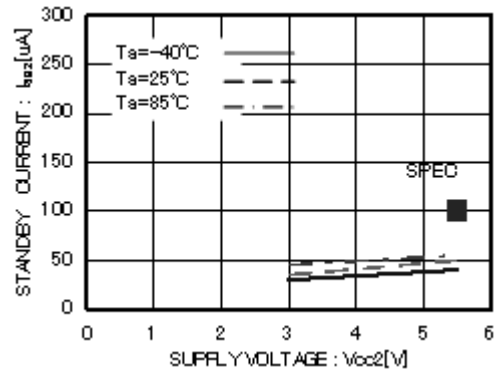


Figure 23. Standby Current2 I<sub>B2</sub>

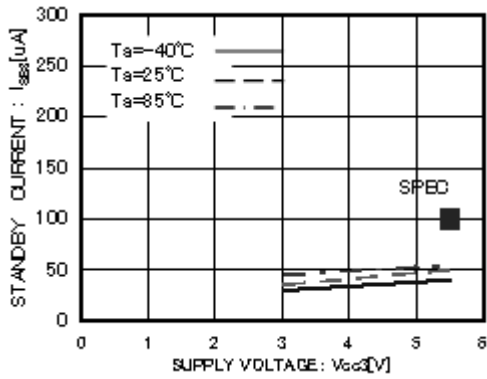


Figure 24. Standby Current3 I<sub>B3</sub>

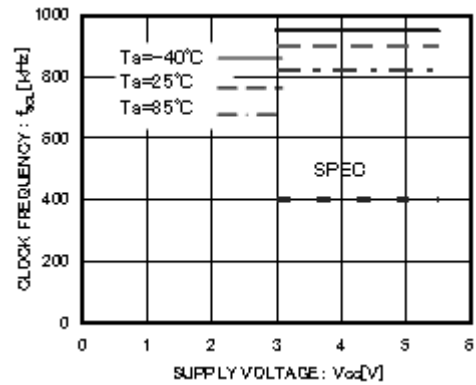


Figure 25. Clock Frequency f<sub>SCL</sub>

●特性データ(参考データ) - 続き

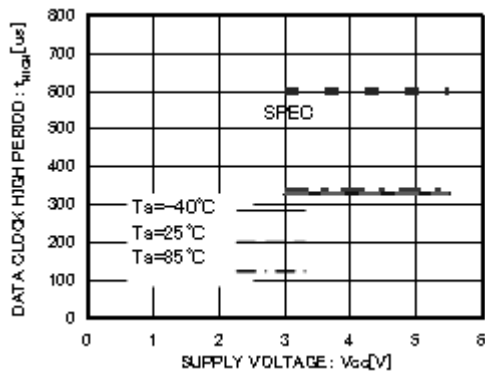


Figure 26. Data Clock High Period  $t_{HIGH}$

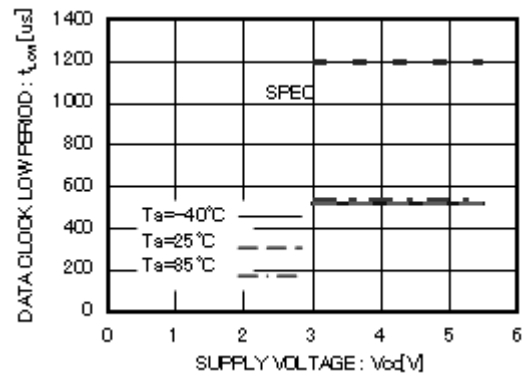


Figure 27. Data Clock Low Period  $t_{LOW}$

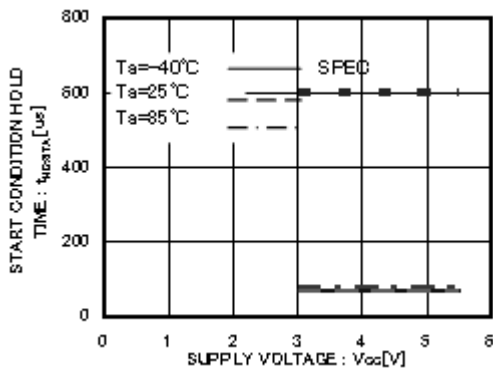


Figure 28. Start Condition Hold Time  $t_{HD:STA}$

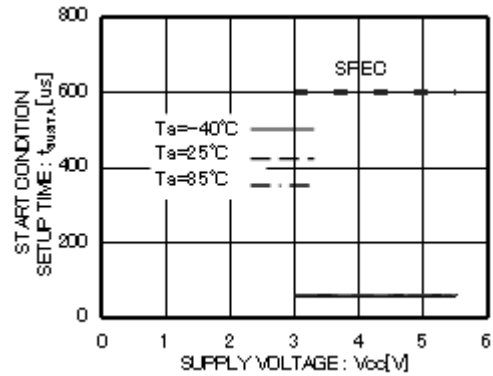


Figure 29. Start Condition Setup Time  $t_{SU:STA}$

●特性データ(参考データ) - 続き

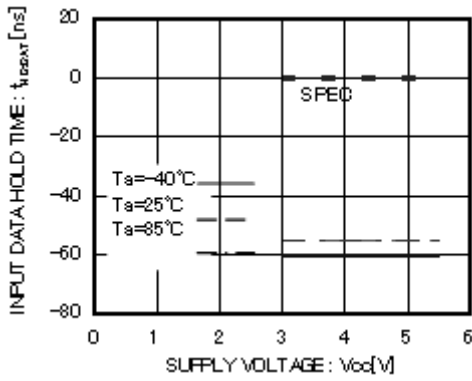


Figure 30. Input Data Hold Time  $t_{HD:DAT}$

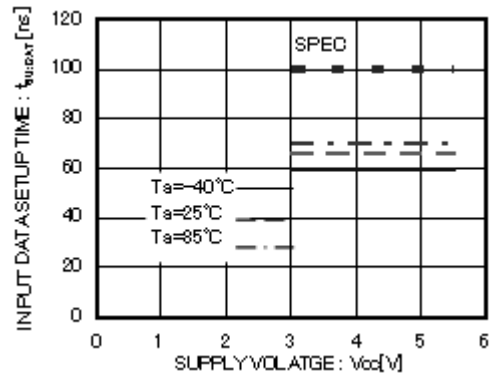


Figure 31. Input Data Setup Time  $t_{SU:DAT}$

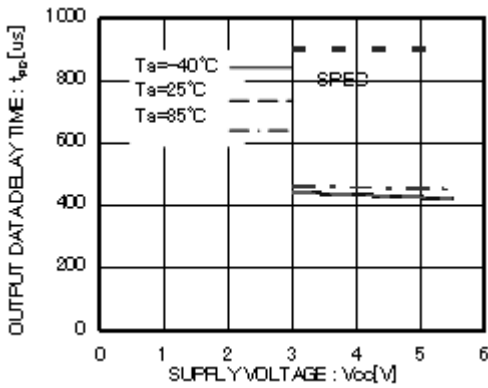


Figure 32. Output Data Delay Time  $t_{PD}$

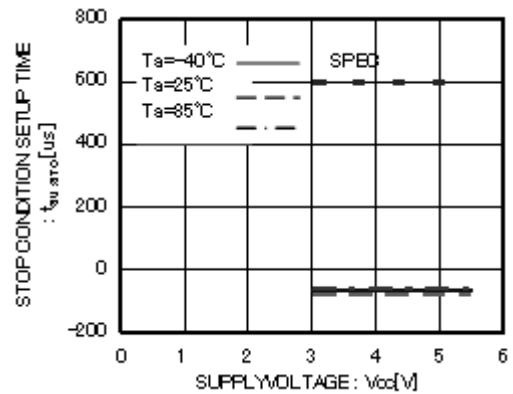


Figure 33. Stop Condition Setup Time  $t_{SU:STO}$

●特性データ(参考データ) - 続き

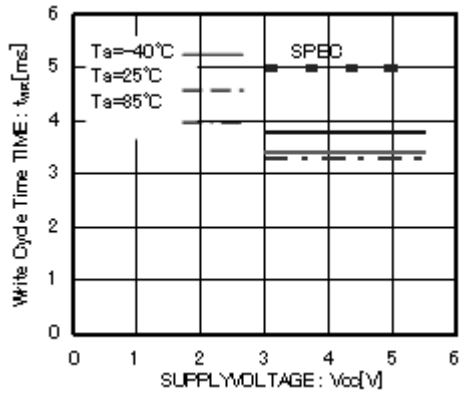


Figure 34. Write Cycle Time  $t_{WR}$

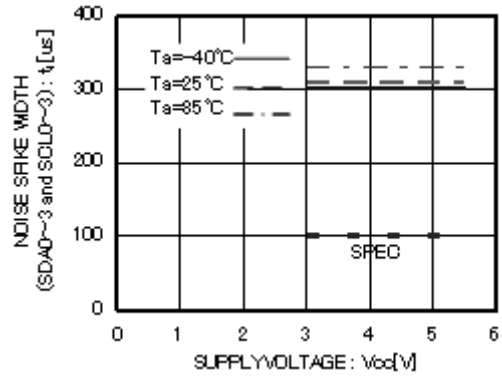


Figure 35. Noise Spike Width  $t_i$  (SDA0~3 and SCL0~3)

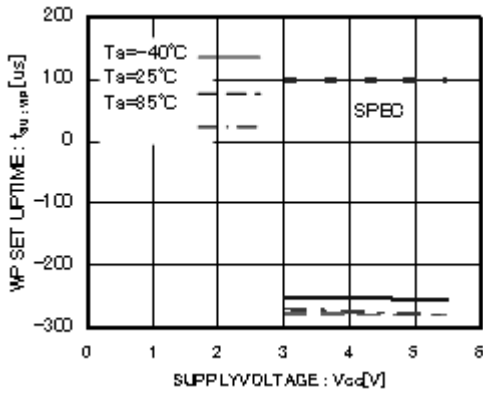


Figure 36. WP Setup Time  $t_{SU:WP}$

### ●書き込みサイクルタイミング

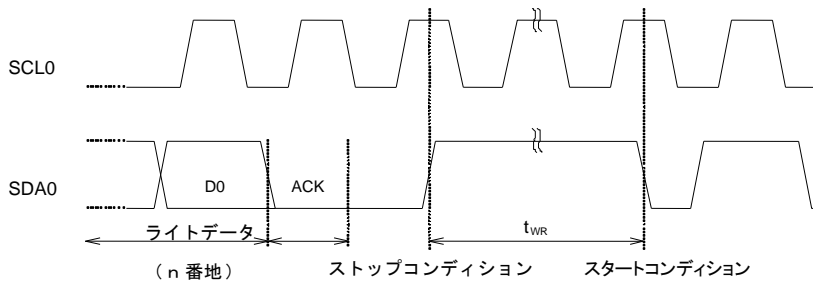


Figure 37. 書き込みサイクル タイミング

### ●EEPROM への書き込み

BU9883FV-W は各ポート毎にそれぞれ 2Kbit の EEPROM を搭載しており、ポート 0 からそれぞれの BANK のメモリへの書き込みが可能です。ポート 1~3 からは書き込み命令を受け付けません。  
ただし、ポート 0 からアクセスする時は WPB 端子を“HIGH”入力してください。  
各ポートから書き込める BANK は表 1 になります。

### ●EEPROM の読み出し

各ポートからそれぞれのメモリを読み出すことが可能です。  
ポートと BANK の関係は、表 2 になります。

表 1

ポート 0	BANK1~3
ポート 1	不可
ポート 2	不可
ポート 3	不可

表 2

ポート 0	BANK1~3
ポート 1	BANK1
ポート 2	BANK2
ポート 3	BANK3

○ポート“0”からの EEPROM アクセス時には、スレーブアドレス内の P1、P0 の指定によりアクセスする BANK を切り換えます。(表 3 参照)

表 3

P1	P0	P1、P0 bit and access BANK
0	0	No bank selected
0	1	BANK1
1	0	BANK2
1	1	BANK3

注) P1=0、P0=0 を指定した場合、本 IC は ACK 返答しません。

○ポート 0 からのコマンド入力時には、WPB 端子を“HIGH”としてください。そうすることで、ポート 1~3 からのアクセスはキャンセルされます。

○ポート 1~3 からのコマンド入力時には、WPB 端子を“LOW”としてください。

### ●動作説明

○スタートコンディション(スタートビットの認識)

- 各々の命令を実行する前に、SCL0~3 が“HIGH”となっている時に、SDA0~3 が“HIGH”から“LOW”へ立ち下がるようなスタート・コンディション(スタート・ビット)となっていることが必要です。
- この IC は、常に SDA0~3 及び SCL0~3 ラインがスタート・コンディション(スタート・ビット)となっているかどうか検出していますので、この条件を満たさない限り、どのような命令も実行致しません。(Figure 1.同期データ入出力タイミングを参照ください。)

○ストップコンディション(ストップビットの認識)

- 各々の命令を終了するには、ストップコンディション(ストップビット)、即ち SCL が“HIGH”となっている時に、SDA が“LOW”から“HIGH”に立ち上がることによって、各々の命令を終了することができます。(Figure 1.同期データ入出力タイミングを参照ください。)

○書き込み命令の注意事項

- WRITE モードでは、ストップビットを実行されない場合、転送したデータはメモリへ書き込まれません。

○デバイスのアドレッシング

- ・ マスターからスタートコンディションに続けてスレーブアドレスを出力してください。
- ・ スレーブアドレスの上位4ビットは、デバイス・タイプを認識するために使用されます。この IC のデバイスコードは固定されており、“1010”となっております。
- ・ その次のスレーブアドレスの3ビットは、PORT0 からのアクセス時は0、P1、P0 を入力し、選択 BANK を指定してください。PORT1、2、3 からのアクセス時は0、0、0 を入力してください。
- ・ スレーブアドレスの最下位ビット(R/W ... READ/WRITE)は、書き込みまたは読み出しの動作指定に使用され、下記のようになります。

$\overline{R/W}$  を 0 に設定・・・書き込み  
 (ランダムリードのワードアドレス設定も、0 を設定)  
 $\overline{R/W}$  を 1 に設定・・・読み出し

○ACK 信号

- ・ このアクリッジ信号(ACK 信号)は、データ転送が正常に行われたかどうかを示すための、ソフトウェアの取り決めです。マスターでもスレーブでも、トランスミッタ(送信)側のデバイス(書き込み命令、読み出し命令のスレーブアドレス入力時は、 $\mu$ -COM、読み出し命令のデータ出力時は、この IC)は、8 ビットのデータの出力後にバスを開放するようになっています。
- ・ レシーバ(受信)側のデバイス(書き込み命令、読み出し命令のスレーブアドレス入力時は、この IC、読み出し命令のデータ出力時は、 $\mu$ -COM)では、9 クロックサイクルの期間中、SDA を“LOW”とし、8 ビットデータを受信したというアクリッジ信号(ACK 信号)を出力します。
- ・ この IC は、スタートコンディションとスレーブアドレス(8 ビット)を認識した後、アクリッジ信号(ACK 信号)“LOW”を出力します。
- ・ ライト動作で、8 ビットデータ(ワードアドレス及びライトデータ)受信毎に、アクリッジ信号(ACK 信号)“LOW”を出力します。
- ・ 各々のリード動作は、8 ビットデータ(リードデータ)を出力し、アクリッジ信号(ACK 信号)“LOW”を検出します。アクリッジ信号(ACK 信号)が検出され、且つマスター( $\mu$ -COM)側からストップコンディションが送られて来ない場合には、この IC はデータの出力を続けます。アクリッジ信号(ACK 信号)が検出されない場合には、この IC はデータ転送を中断し、ストップコンディション(ストップビット)を認識して、リード動作を終了します。そして、この IC は待機状態に入ります。(Figure 38.アクリッジ信号(ACK 信号)応答を参照ください。)
- ・ 本 IC が EEPROM に内部書き込み中はスレーブアドレス入力後の ACK 信号“LOW”を出力しません。

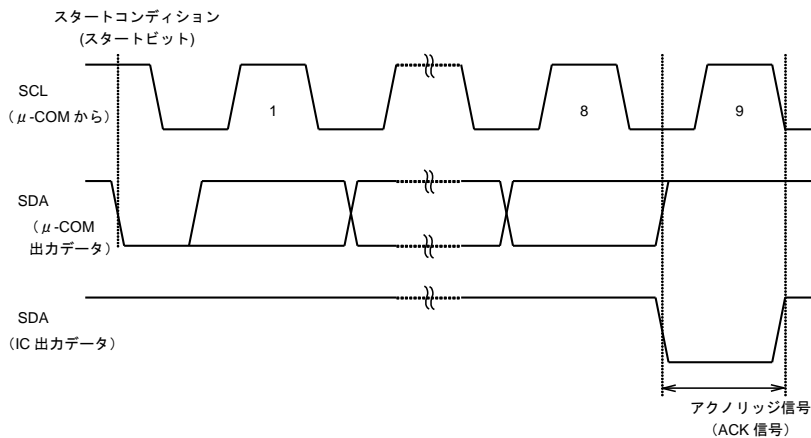


Figure 38. アクリッジ信号(ACK 信号)応答  
 (書き込み、読み出しのスレーブアドレス入力時)

●ポート0からのコマンド入力

○ポート0からのコマンド入力を行う時は WPB 端子を“HIGH”にしてください。

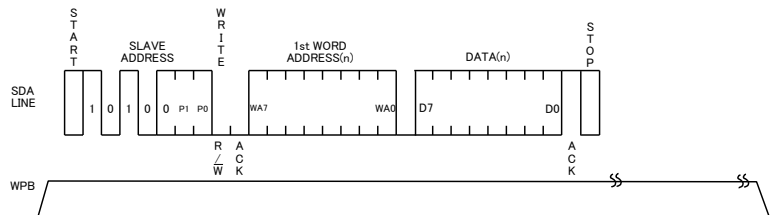


Figure 39. バイトライト サイクル(PORT0)

- このコマンドは、P1、P0 で指定した BANK のワードアドレス(n 番地)で指定されたアドレスにデータを書き込みます。
- 8 ビットのデータ入力後、ストップビットを発行することによって、メモセル内部への書き込みを開始します。

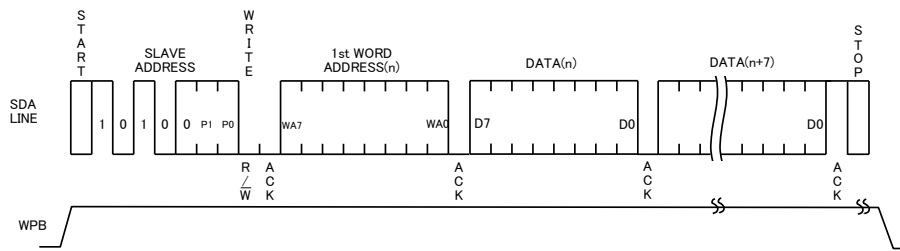


Figure 40. ページライト サイクル(PORT0)

- この命令により、8 バイト書き込みが可能です。
- このページライト命令は、ワードアドレスの 8 ビットを任意に指定した後、2 バイト以上のデータ入力を続けると、下位 3 ビット(WA2~WA0)は、内部でアドレスがインクリメントされ最大 8 バイトのデータを書き込むことが可能です。
- P1、P0 の指定と BANK の対応は以下の表どおりです。

P1	P0	BANK
0	0	禁止
0	1	BANK1
1	0	BANK2
1	1	BANK3

- P1、P0 の指定を 0、0 にしないでください。0、0 にした場合、対象アドレスがないので ACK 返答しません。
- バイトライトサイクル、ページライトサイクルコマンド入力時、及び内部書き込み中は、WPB 端子を“HIGH”入力してください。WPB 入力を“LOW”にした場合、ポート 0 のコマンドはキャンセルされるため、書き込みは動作しません。また、内部書き込み中に WPB を“LOW”にしますと、書き込みを中断するので、その時書き込み中だったアドレスのデータは正常に書き込まれません。

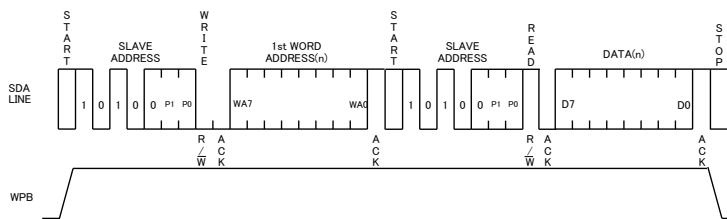


Figure 41. ランダムリード サイクル(PORT0)

- この命令は、P1、P0 で指定した BANK のワードアドレスで指定されたアドレスのデータを読み出すことができます。
- DO 後の ACK 信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能](Figure 43.シーケンシャルリードサイクルを参照してください。)
- この命令の終了は、DO の ACK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げること(ストップコンディション)によって終了されます。

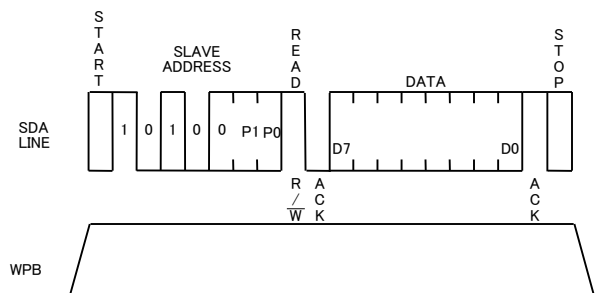


Figure 42. カレントリードサイクル(PORT0)

- この命令は、P1、P0 で指定した BANK のデータを読み出すことができます。
- この命令の直前の命令がランダムリード、カレントリード(それぞれシーケンシャルリードを含む)の場合は最終読み出しアドレス(n)番地をインクリメントした(n+1)番地のデータが、バイトライト、ページライトの場合は最終書き込みアドレス(n)番地のデータが出力されます。
- D0 後の ACK 信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能](Figure 44、45、シーケンシャルリードサイクルを参照にしてください。)
- この命令の終了は、D0 後の ACK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げることで(ストップコンディション)によって終了されます。

注) D0 後の ACK 信号に“H”を入力せずに“L”を入力するとシーケンシャルリードになり、次のデータが出力されてしまいます。従って、リードコマンドは終了できません。リードコマンドを終了する場合は必ず、D0 後の ACK 信号に“H”を入力し、SCL 信号“H”で SDA を立ち上げるストップコンディションを入力してください。

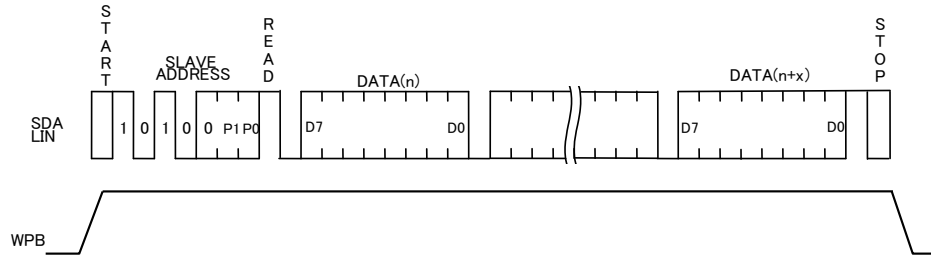


Figure 43. シーケンシャルリードサイクル (PORT0)

- D0 の ACK 信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能]
- 各 BANK の最終アドレスのデータを出力した後のデータ出力は、その BANK のアドレス 0 番地のデータとなります。
- この命令の終了は、任意の D0 後の SCK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げることで(ストップコンディション)によって終了されます。
- ランダムリードの場合も、シーケンシャルリードは可能です。

### ●ポート1~3からのコマンド入力

- ポート1~3からのコマンド入力を行う時は、WPB 端子を“LOW”にしてください。

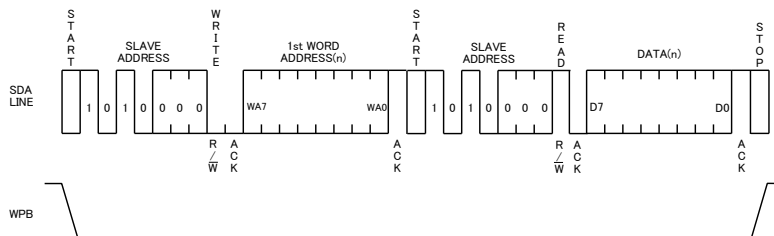


Figure 44. ランダムリード サイクル(PORT1~3)

- この命令は、ポートに対応する BANK の指定したワードアドレスのデータを読み出すことができます。
- D0 後の ACK 信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能](Figure 46、シーケンシャルリードサイクルを参照にしてください。)
- この命令の終了は、D0 の ACK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げることで(ストップコンディション)によって終了されます。

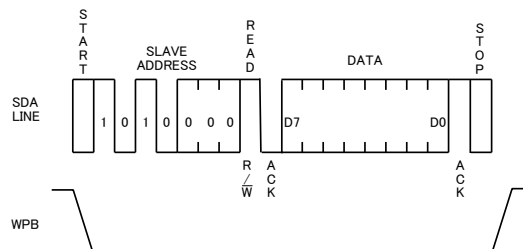


Figure 45. カレントリードサイクル(PORT1~3)

- この命令の直前の命令がランダムリード、カレントリード(それぞれシーケンシャルリードを含む)の場合は最終読み出しアドレス(n)番地をインクリメントした(n+1)番地のデータが、バイトライト、ページライトの場合は最終書き込みアドレス(n)番地のデータが出力されます。
- D0 後の ACK 信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能](Figure 46.シーケンシャルリードサイクルを参照してください。)
- この命令の終了は、D0 後の ACK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げること(ストップコンディション)によって終了されます。

注) D0 後の ACK 信号に“H”を入力せずに“L”を入力するとシーケンシャルリードになり、次のデータが出力されてしまいます。従って、リードコマンドは終了できません。リードコマンドを終了する場合は必ず、D0 後の ACK 信号に“H”を入力し、SCL 信号“H”で SDA を立ち上げるストップコンディションを入力してください。

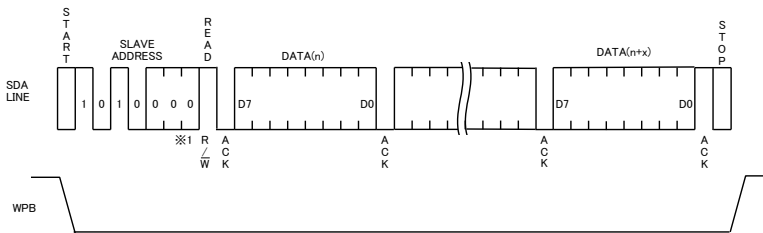


Figure 46. シーケンシャルリードサイクル(PORT1~3)

- D0のACK信号“LOW”が検出され、且つマスター(μ-COM)側からストップコンディションが送られて来ない場合、次のワードアドレスのデータを引き続き読み出すことができます。[2Kbit(256 ワード)すべて読み出し可能]
- 各 BANK の最終アドレスのデータを出力した後は次のデータ出力は、その BANK のアドレス 0 番地のデータとなります。
- この命令の終了は、任意の D0 後の SCK 信号に“H”を入力し、SCL 信号“H”で SDA 信号を立ち上げること(ストップコンディション)によって終了されます。
- ランダムリードの場合も、シーケンシャルリードは可能です。

#### ●ポート 0、1、2、3 からのアクセス制御

各ポートからのアクセスは、WPB 端子の入力によって以下の表のように制限されます。

ポート	WPB 端子入力	
	0	1
ポート 0	不可	リード/ライト
ポート 1	リード	不可
ポート 2	リード	不可
ポート 3	リード	不可

表 4 WPB 論理とポートアクセス

- WPB 端子が“HIGH”の時はポート 0 からのアクセスのみ有効です。
- WPB 端子が“HIGH”でポート 1、2、3 からコマンド入力を行っても各ポートは ACK を返答しません。
- WPB 端子が“LOW”の時はポート 0 からのアクセスは無効となり、ポート 1、2、3 からのアクセスが有効となります。
- ポート 1、2、3 からのコマンド入力時は各ポート毎にそれぞれ動作します。

### ●ソフトウェアリセットについて

ソフトウェアリセットは、電源の立ち上がり後の誤動作を回避するために使用する場合は、コマンド入力中にリセットをかける必要のある場合等に実行してください。ソフトウェアリセットは数種類ありますが、ここでは3種類の例を下図に示します(Figure 47-(a)、Figure 47-(b)、Figure 47-(c)参照)。ダミークロック入力区間では SDA0~3 バスを解放(プルアップによる“H”)としてください。ダミークロック区間では EEPROM より ACK 出力やリードデータ“0”(ともに“L”レベル)が出力されることが考えられますので強制的に“H”を入力されますと、出力がコンフリクトし過電流が流れ、システム電源の瞬停や場合によってはデバイスへの影響が考えられます。

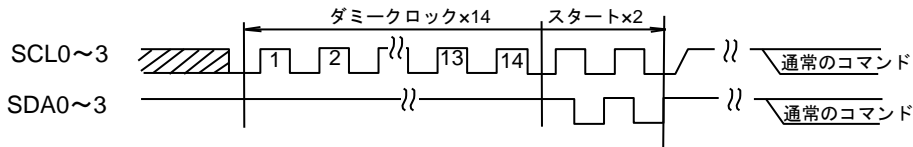


Figure 47-(a) ダミークロック+START+START+コマンド入力の場合

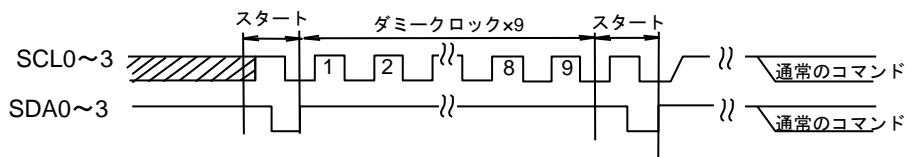


Figure 47-(b) START+9 ダミークロック+START+コマンド入力の場合

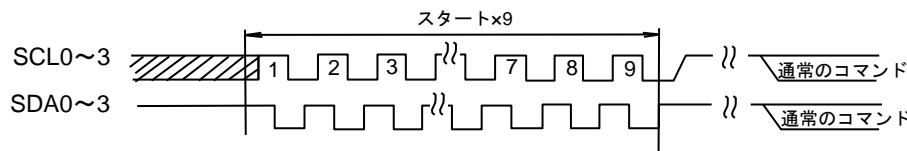


Figure 47-(c) STARTx9+コマンド入力の場合

\*通常のコマンドは START 入力から始めてください。

### ●アクノリッジポーリングについて

内部書き込み実行中は、すべての入力コマンドを無視するために ACK を返しません。ライトコマンド入力後の内部自動書き込み実行中に次のコマンド(スレーブアドレス)を送り、最初の ACK 信号が“L”を返してきたら書き込み動作の終了を、“H”であれば書き込み中を意味します。アクノリッジポーリングを用いることで  $t_{WR}=5ms$  を待たずに、次のコマンドを実行することができます。連続して書き込みを行う場合は、 $R/W=0$ 、書き込み後カレントリードサイクルを行う場合は、 $R/W=1$  としたスレーブアドレスを送り、ACK 信号が“L”を返してきたら、それぞれワードアドレス入力やデータ出力などを続けて実行してください。

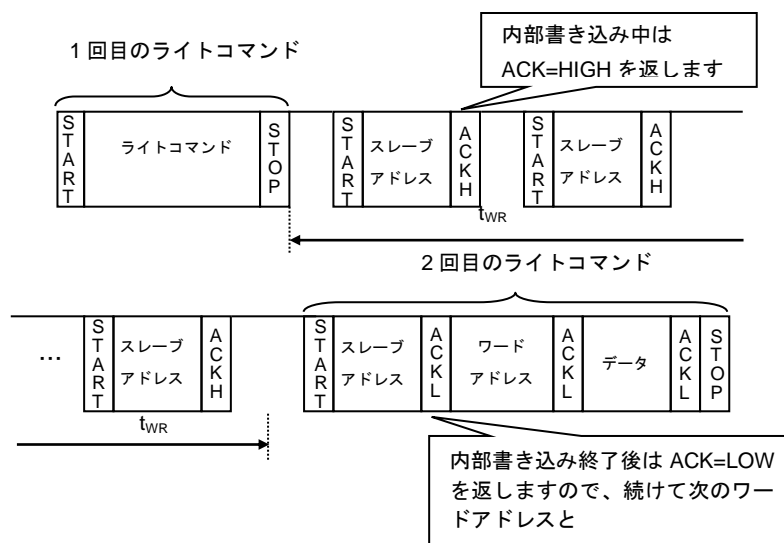


Figure 48. アクノリッジポーリングで連続して書き込みを行う場合

### ●スタートコンディション、ストップコンディションによるコマンドキャンセルについて

コマンド入力途中で、スタートコンディション、ストップコンディションを続けて入力することでコマンドキャンセルすることができます。(Figure 49.)ただし、ACK 出力区間やデータ読み出し中は SDA0~3 バスが“L”出力となっている場合があり、その場合スタートコンディションやストップコンディションが入力できなくなりますのでリセットはできません。その場合は、ソフトウェアリセットを実行してください。また、ランダムリードサイクルやシーケンシャルリードサイクル、カレントリードサイクル中に、スタート、ストップコンディションでコマンドキャンセルをした場合、内部の設定アドレスが確定しませんので、続けてカレントリードサイクルを行うことはできません。続けてリードサイクルをする場合は、ランダムリードサイクルを行ってください。

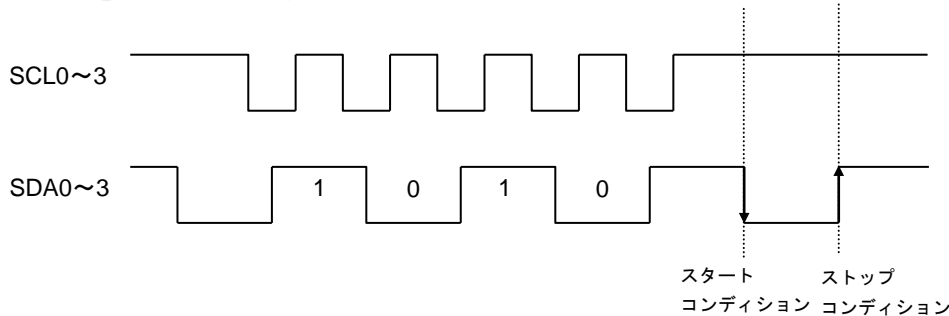


Figure 49. スレーブアドレス入力中にスタート・ストップコンディションでキャンセルした場合

### ●I/O 周辺回路について

#### ○SDA0~3 端子のプルアップ抵抗

SDA0~3 は NMOS オープンドレインとなっておりますのでプルアップ抵抗が必要です。この抵抗値( $R_{PU}$ )は、本 IC を制御するマイコンなどの  $V_{IL}$ 、 $I_L$  及び本 IC の  $V_{OL0\sim3}$ - $I_{OL}$  特性より適切な値を選択してください。 $R_{PU}$  が大きいと動作周波数が制限されます。 $R_{PU}$  が小さいほど、動作消費電流が増加します。

#### ○ $R_{PU}$ の最大値

$R_{PU}$  の最大値は以下の要因で決定されます。なお、以下に示す  $V_{CC}$ 、 $SDA$ 、 $R_{PU}$ 、 $I_L$  は各ポートのそれぞれに対応します。

- (1)  $R_{PU}$  と SDA0~3 のバスラインの容量(CBUS)で決定される SDA0~3 の立ち上がり時間が  $t_R$  以下であること。  
また SDA0~3 の立ち上がり時間が遅くとも AC タイミングを満たしていること。
- (2) SDA0~3 バスに“H”を出力している時のバスにつながるデバイスの入力リークの合計( $I_L$ )と  $R_{PU}$  で決まるバスの電位  $\textcircled{A}$  がマイコンと EEPROM の入力“H”レベル( $V_{IH}$ )を推奨ノイズマージン  $0.2 V_{CC}$  を含めて充分確保できること。

$$V_{CC} - I_L R_{PU} - 0.2V_{CC} \geq V_{IH}$$

$$\therefore R_{PU} \leq \frac{0.8V_{CC} - V_{IH}}{I_L}$$

例)  $V_{CC}=3V$ 、 $I_L=10\mu A$ 、 $V_{IH}=0.7 V_{CC}$  の時

(2) より

$$R_{PU} \leq \frac{0.8 \times 3 - 0.7 \times 3}{10 \times 10^{-6}}$$

$$\leq 300 \text{ [k}\Omega\text{]}$$

#### ○ $R_{PU}$ の最小値

$R_{PU}$  の最小値は以下の要因で決定されます。なお、以下に示す  $V_{CC}$ 、 $V_{OL}$ 、 $I_{OL}$ 、 $R_{PU}$  は各ポートのそれぞれに対応します。

- (1) IC が LOW を出力した時に、 $V_{OLMAX}=0.4V$   $I_{OLMAX}=3mA$  を満たすこと

$$\frac{V_{CC} - V_{OL}}{R_{PU}} \leq I_{OL} \quad \therefore R_{PU} \leq \frac{V_{CC} - V_{OL}}{I_{OL}}$$

- (2)  $V_{OLMAX}=0.4V$  がマイコン、EEPROM の入力“L”レベル( $V_{IL}$ )を推奨ノイズマージン  $0.1 V_{CC}$  を含めて確保できること  
 $V_{OLMAX} \leq V_{IL} - 0.1 V_{CC}$

例) $V_{CC}=3V$ 、 $V_{OL}=0.4V$ 、 $I_{OL}=3mA$ 、マイコン、EEPROM の  $V_{IL}=0.3 V_{CC}$  の時

$$(1) \text{ より } R_{PU} \geq \frac{3 - 0.4}{3 \times 10^{-3}}$$

$$\geq 867 \text{ [}\Omega\text{]}$$

また

$$V_{OL} = 0.4 \text{ [V]}$$

$$V_{IL} = 0.3 \times 3$$

$$= 0.9 \text{ [V]}$$

より、②の条件を満たしている。

#### ○SCL0~3 端子のプルアップ抵抗

CMOS 出力ポートで SCL0~3 制御を行っている場合は動作上必要ありませんが、SCL0~3 が“Hi-Z”となるタイミングがある場合は、プルアップ抵抗を付けてください。プルアップ抵抗は、マイコンの出力ポートのドライブ能力との兼ね合いで数  $k\Omega$  ~ 数  $10k\Omega$  を推奨します。

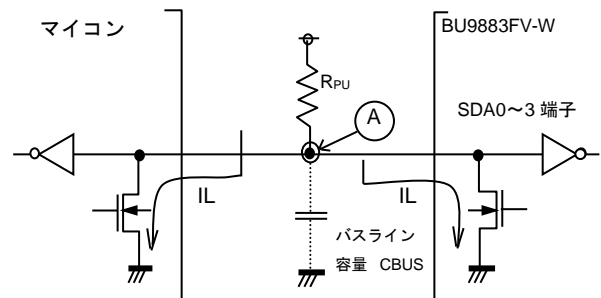


Figure 50. I/O 回路図

●マイコン接続時の注意

ORsについて

I<sup>2</sup>CBUSでは、SDAポートはオープンドレイン入出力が推奨されています。しかし、SDAポートにトリステートのCMOS入出力を使用する場合には、プルアップ抵抗RPUとEEPROMのSDA端子の間にシリーズ抵抗Rsを挿入してください。これはマイコンのPMOSとEEPROMのNMOSの同時オンの時に発生する過電流の制限をします。RsはSDA端子のサージからの保護の役目もします。従って、SDAポートがオープンドレイン入出力であってもRsを使用することができます。なお、以下に示すSCL、SDA、RPU、Rsは各ポートのそれぞれに対応します。

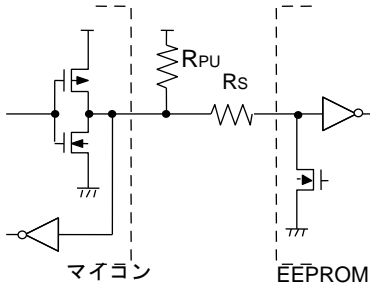


Figure 51. I/O 回路図

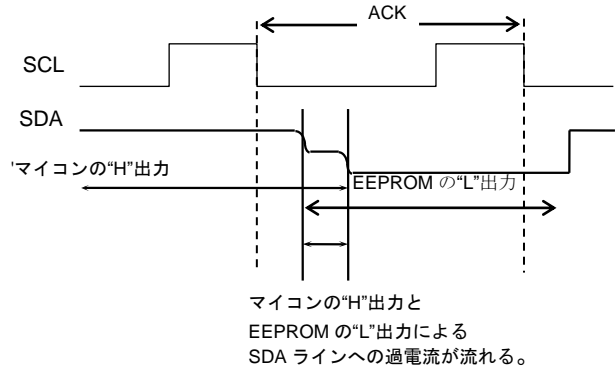


Figure 52. 入出力衝突タイミング

ORsの最大値

Rsの最大値は以下の関係で決定されます。なお、以下に示すVCC、VOL、Rs、RPU、IOL、SDAは各ポートのそれぞれに対応します。

- (1) RPUとSDAのバスラインの容量(CBUS)で決定されるSDAの立ち上がり時間がtR以下であること。またSDAの立ち上がり時間が遅くなくても、ACタイミングを満たしていること。
- (2) EEPROMがSDAバスに“L”を出力している時のRPUとRsで決定されるバスの電位(A)がマイコンの入力“L”レベル(VIL)を推奨ノイズマージン0.1VCCを含めて充分確保できること。

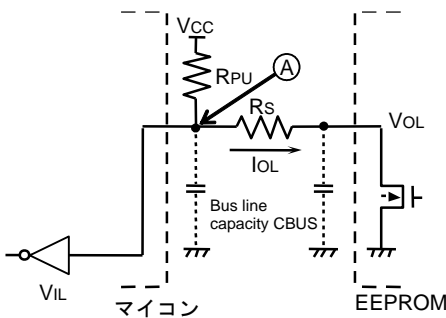


Figure 53. I/O 回路図

$$\frac{(V_{CC} - V_{OL}) \times R_S}{R_{PU} + R_S} + V_{OL} + 0.1V_{CC} \leq V_{IL}$$

$$\therefore R_S \leq \frac{V_{IL} - V_{OL} - 0.1V_{CC}}{1.1V_{CC} - V_{IL}} \times R_{PU}$$

例) VCC=3V, VIL=0.3VCC, VOL=0.4V, RPU=20KΩの時

$$\begin{aligned} \text{from(2), } R_S &\leq \frac{0.3 \times 3 - 0.4 - 0.1 \times 3}{1.1 \times 3 - 0.3 \times 3} \times 20 \times 10^3 \\ &\leq 1.67 \text{ [k}\Omega\text{]} \end{aligned}$$

ORsの最小値

Rsの最小値はバス衝突時の過電流によって決定されます。過電流が流れますと電源ラインのノイズや、電源の瞬停の原因となります。許容可能な過電流をIとすると、以下の関係を満たす必要があります。セットでの電源ラインのインピーダンスなどを考慮し許容できる電流量を決定してください。EEPROMへの過電流は、10mA以下としてください。なお、以下に示すVCC、Rs、RPU、Iは各ポートのそれぞれに対応します。

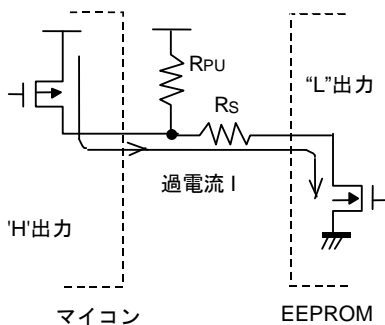


Figure 54. I/O 回路図

$$\frac{V_{CC}}{R_S} \leq I$$

$$\therefore R_S \geq \frac{V_{CC}}{I}$$

例) VCC=3V, I=10mAの時

$$\begin{aligned} R_S &\geq \frac{3}{10 \times 10^{-3}} \\ &\geq 300 \text{ [}\Omega\text{]} \end{aligned}$$

●I<sup>2</sup>C BUS 入出力回路について

○入力(SCL0~3)

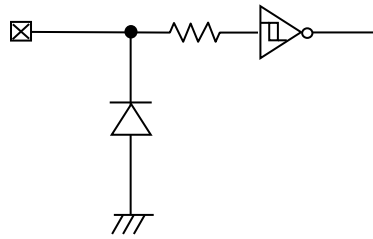


Figure 55. 入力 pin 回路図

○入出力(SDA0~3)

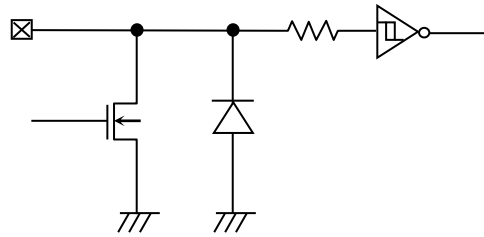


Figure 56. 入出力 pin 回路図

○入力(WPB)

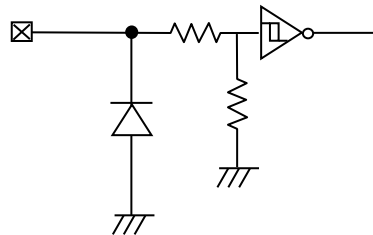


Figure 57. 入力 pin 回路図

●電源立ち上げ時の注意

電源立ち上がり時は、IC 内部回路及びセットが不安定な低電圧領域を通過して V<sub>CC</sub> が立ち上がるため IC の内部が完全にリセットされずに誤動作を起こす恐れがあります。これを防ぐために P.O.R.回路と LVCC 回路の機能を付けています。その動作を確実なものにするために、電源立ち上がり時には以下の条件を守ってください。

1. SDA0~3="H"かつ SCL0~3="L" or "H"としてください。
2. P.O.R.回路を動作させるための、t<sub>R</sub>、t<sub>OFF</sub>、V<sub>bot</sub> の推奨条件を満たすよう、電源を立ち上げてください。

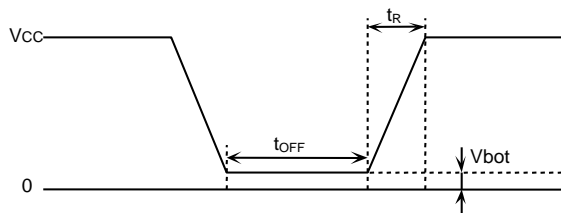


Figure 58. 立ち上がり波形図

t<sub>R</sub>、t<sub>OFF</sub>、V<sub>bot</sub>の推奨条件

t <sub>R</sub>	t <sub>OFF</sub>	V <sub>bot</sub>
10ms以下	10ms以上	0.3V以下
100ms以下	10ms以上	0.2V以下

3. SDA0~3, SCL0~3 が“Hi-Z”にならないようにしてください。

上記の条件 1、2 が守れない場合は、以下のような対策を行ってください。

a) 上記条件 1 が守れない時。電源立ち上がり時に SDA0~3 が“L”になってしまう時。

→ 以下のように SCL0~3, SDA0~3 をコントロールし、SCL0~3, SDA0~3 を“H”、“H”とする。

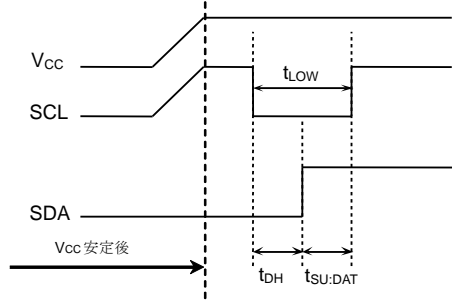


Figure 59. SCL0~3="H" SDA0~3="L"の時

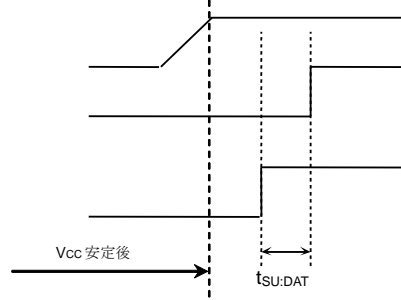


Figure 60. SCL0~3="H" SDA0~3="L"の時

b) 上記条件 2 が守れない時。

→ 電源安定後、ソフトウェアリセット(19 ページ)を実行してください。

c) 上記条件 1、2 ともに守れない時。

→ を行った後、b)を行ってください。

### ●低電圧誤動作防止機能

減電時にデータの書き換え動作を禁止し、誤書き込みを防止するのが LVCC 回路です。LVCC 電圧(Typ.=1.2V)以下では、データの書き換えは行わないように制限します。

### ●Vcc ノイズ対策

○バイパスコンデンサについて

電源ラインへノイズやサージが入ると誤動作を起こす可能性がありますので、これらを取り除くために IC の VccOUT と GND 間にバイパスコンデンサ(0.1μF)を取り付けることを推奨します。その際、できるだけ IC の近くに取り付けてください。また、基盤の VccOUT -GND 間にもバイパスコンデンサを取り付けることを推奨します。

### ●使用上の注意

#### 1) 電源の逆接続について

電源コネクタの逆接続により LSI が破壊する恐れがあります。逆接続破壊保護用として外部に電源と LSI の電源端子間にダイオードを入れるなどの対策を施してください。

#### 2) 電源ラインについて

基板パターン設計においては、電源ラインの配線は、低インピーダンスになるようにしてください。グラウンドラインについても、同様のパターン設計を考慮してください。また、LSI のすべての電源端子について電源-グラウンド端子間にコンデンサを挿入するとともに、電解コンデンサ使用の際は、低温で容量ぬげが起ることなど使用するコンデンサの諸特性に問題ないことを十分ご確認のうえ、定数を決定してください。

#### 3) グラウンド電位について

グラウンド端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、グラウンド端子以外のすべての端子がグラウンド以下の電圧にならないようにしてください。

#### 4) グラウンド配線パターンについて

小信号グラウンドと大電流グラウンドがある場合、大電流グラウンドパターンと小信号グラウンドパターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号グラウンドの電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品のグラウンドの配線パターンも変動しないよう注意してください。グラウンドラインの配線は、低インピーダンスになるようにしてください。

#### 5) 熱設計について

万一、許容損失を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書の絶対最大定格に記載しています許容損失を超える場合は基板サイズを大きくする、放熱用銅箔面積を大きくする、放熱板を使用するなどの対策をして、許容損失を超えないようにしてください。

## ●使用上の注意 — 続き

## 6) 推奨動作条件について

この範囲であればほぼ期待通りの特性を得ることができる範囲です。電気特性については各項目の条件下において保証されるものです。

## 7) ラッシュカレントについて

IC 内部論理回路は、電源投入時に論理不定状態で、瞬間的にラッシュカレントが流れる場合がありますので、電源カップリング容量や電源、グラウンドパターン配線の幅、引き回しに注意してください。

## 8) 強電磁界中の動作について

強電磁界中でのご使用では、まれに誤動作する可能性がありますのでご注意ください。

## 9) セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 10) 端子間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及びグラウンド間、出力間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 11) 未使用の入力端子の処理について

CMOS トランジスタの入力は非常にインピーダンスが高く、入力端子をオープンにすることで論理不定の状態になります。これにより内部の論理ゲートの p チャネル、n チャネルトランジスタが導通状態となり、不要な電源電流が流れます。また 論理不定により、想定外の動作をすることがあります。よって、未使用の端子は特に仕様書上でうたわれていない限り、適切な電源、もしくはグラウンドに接続するようにしてください。

## 12) 各入力端子について

LSI の構造上、寄生素子は電位関係によって必然的に形成されます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因となり得ます。したがって、入力端子にグラウンドより低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分注意してください。また、LSI に電源電圧を印加していない時、入力端子に電圧を印加しないでください。さらに、電源電圧を印加している場合にも、各入力端子は電源電圧以下の電圧もしくは電気的特性の保証値内としてください。

●発注形名情報

B U 9 8 8 3 F V - W

E 2

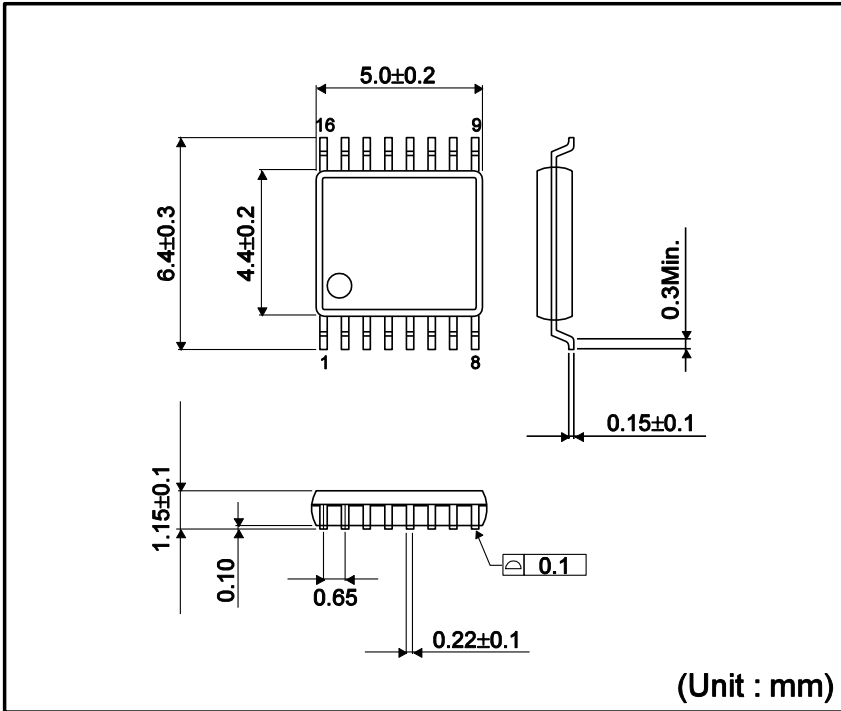
ローム形名

パッケージ  
FV: SSOP-B16

包装、フォーミング仕様  
E2: リール状エンボステーピング

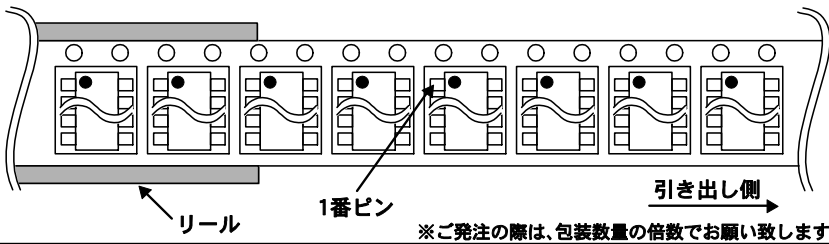
●外形寸法図と包装・フォーミング仕様

SSOP-B16 (BU9883FV-W)

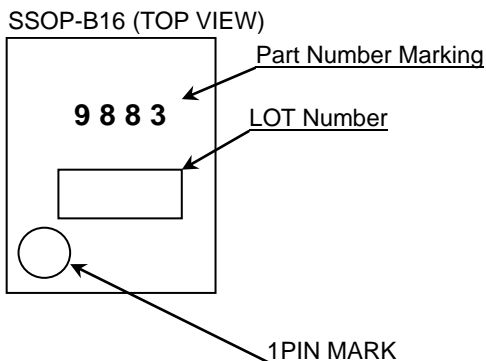


<包装仕様>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 ( リールを左手に持ち、右手でテープを引き出したときに ) 製品の1番ピンが左上にくる方向



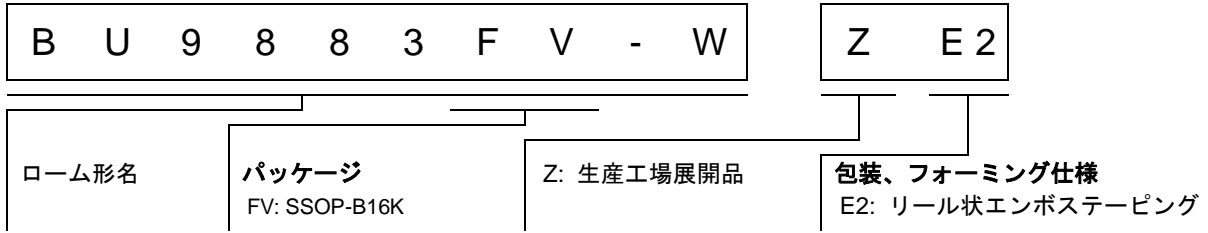
●標印図



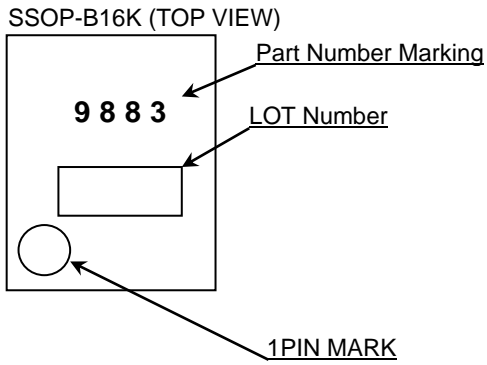
## ●改訂記録

Date	Revision	Changes
2012.08.31	001	New Release
2015.08.17	002	電源立ち上げ時の注意の表にある $t_{OFF}$ の値を 10m s 以下から 10m s 以上に変更 使用上の注意を変更
2021.01.08	003	パッケージ (SSOP-B16K) 生産工場展開品の追加 (限定)

発注形名情報

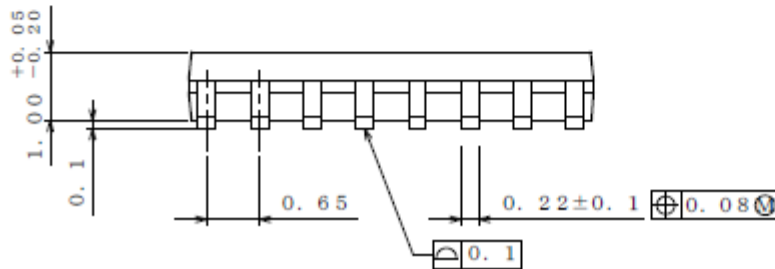
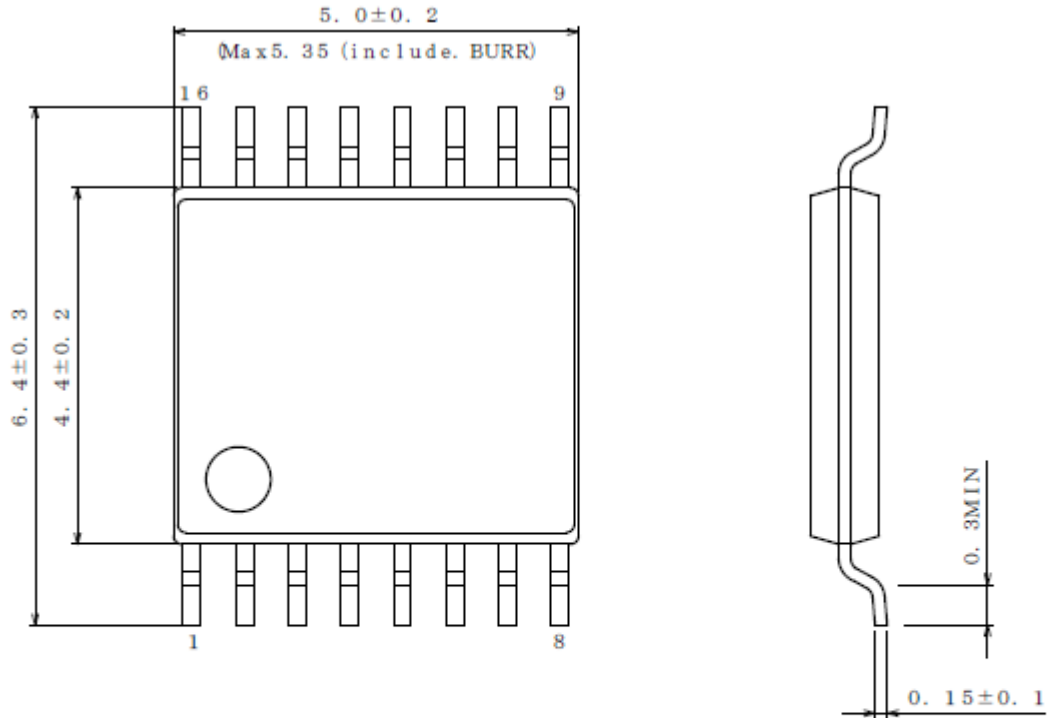


●標印図



外形寸法図と包装・フォーミング仕様

Package Name	SSOP-B16K
--------------	-----------



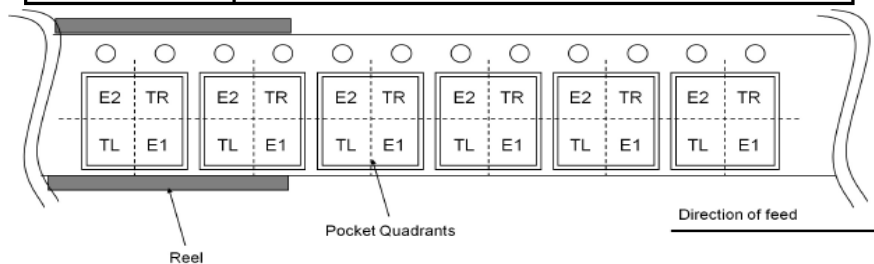
(UNIT : mm)

PKG : SSOP-B16K

Drawing No. EX001-0103

<包装形態、包装数量、包装方向>

包装形態	エンボステーピング
包装数量	2500pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左上にくる方向。)



# ご注意

## ローム製品取扱い上の注意事項

1. 本製品は一般的な電子機器（AV 機器、OA 機器、通信機器、家電製品、アミューズメント機器等）への使用を意図して設計・製造されております。したがって、極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、輸送機器、交通機器、航空宇宙機器、原子力制御装置、燃料制御、カーアクセサリを含む車載機器、各種安全装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

2. 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、かかる誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
3. 本製品は、一般的な電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合。
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用。
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧本製品が結露するような場所でのご使用。
4. 本製品は耐放射線設計はなされておられません。
5. 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
6. パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
7. 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
8. 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
9. 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

1. ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
2. はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。(人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等)

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ①潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ②推奨温度、湿度以外での保管
  - ③直射日光や結露する場所での保管
  - ④強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き(梱包箱に表示されている天面方向)で取り扱ってください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は外国為替及び外国貿易法に定める規制貨物等に該当するおそれがありますので輸出する場合には、ロームにお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等(ソフトウェア含む)との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。

**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。