

45MHz、45V/ μ s、デュアル/クワッド レール・トゥ・レール入力/出力 高精度オペアンプ

特長

- 利得帯域幅積：45MHz
- スルーレート：45V/ μ s
- 低消費電流/アンプ：4.3mA
- 入力同相範囲に両レールを含む
- 出力振幅レール・トゥ・レール
- 入力オフセット電圧、レール・トゥ・レール範囲：
1350 μ V最大
- 入力オフセット電流：440nA最大
- 入力バイアス電流：2.2 μ A最大
- 開ループ利得：800V/mV最小
- 低入力ノイズ電圧：12nV/ $\sqrt{\text{Hz}}$ 標準
- 低歪み：100kHzで -92dBc
- 広い電源電圧範囲：2.7V ~ \pm 15V
- 大出力ドライブ電流：35mA最小
- デュアルイン8ピンPDIPおよびSOパッケージ

アプリケーション

- アクティブ・フィルタ
- レール・トゥ・レール振幅バッファ・アンプ
- A/Dコンバータのドライブ
- 低電圧信号処理
- バッテリ電源機器

概要

LT[®]1632/LT1633は、45MHzの利得帯域幅積と45V/ μ sのスルーレートを特長とするデュアル/クワッド、レール・トゥ・レール入力/出力オペアンプです。

LT1632/LT1633は全動作範囲にわたって、卓越した高DC精度を達成しています。入力オフセット電圧は標準400 μ V以下であり、10k負荷ドライブ時の最小開ループ利得は80万であるため、実質上すべての利得誤差をなくします。単一5V電源での同相除去は、全レール・トゥ・レール入力範囲において標準83dBで、優れた非反転性能を備えています。

LT1632/LT1633は2.7V ~ 36Vの電源範囲で性能を維持し、3V、5V、および \pm 15V電源で仕様が規定されています。入力は損傷を受けたり出力の位相反転を起こすことなく、電源レールを超えてドライブすることができます。出力は35mAを超える負荷電流を供給します。

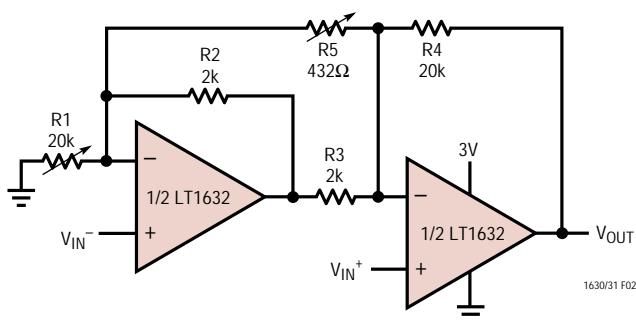
LT1632は標準デュアル・オペアンプ・ピン配置の8ピンPDIP、および8ピンSOパッケージで供給されます。LT1633は標準クワッド・オペアンプ構成であり、14ピン・プラスチックSOパッケージで供給されます。これらのデバイスは、多くの標準オペアンプのプラグイン互換品として使用し、入力/出力範囲と性能を改善することができます。

LT、LTC、LTはリニアテクノロジー社の登録商標です。
RAIL-TO-RAILはモトローラ(株)の登録商標です。

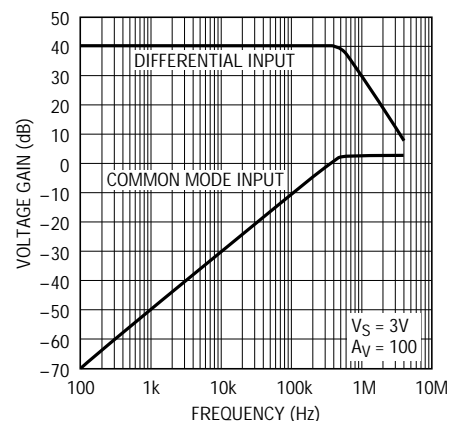
2

標準的応用例

単一電源、利得40dB、550kHzの計装アンプ



周波数応答

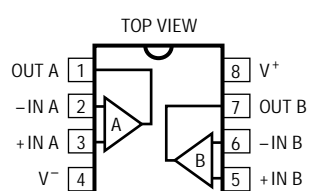
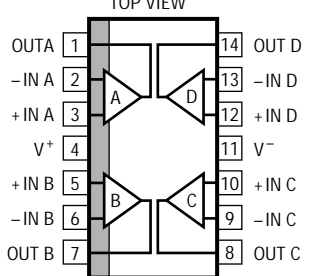


LT1632/LT1633

絶対最大定格 (Note 1)

全電源電圧 ($V^+ \sim V^-$).....	36V	規定温度範囲 (Note 4).....	- 40 ~ 85
入力電流.....	$\pm 10\text{mA}$	接合部温度.....	150
出力短絡時間 (Note 2).....	連続	保存温度範囲.....	- 65 ~ 150
動作温度範囲.....	- 40 ~ 85	リード温度 (半田付け、10秒).....	300

パッケージ/発注情報

 <p>N8 PACKAGE 8-LEAD PDIP</p> <p>S8 PACKAGE 8-LEAD PLASTIC SO</p> <p>$T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 130^\circ\text{C/W}$ (N8) $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 190^\circ\text{C/W}$ (S8)</p>	ORDER PART NUMBER	 <p>S PACKAGE 14-LEAD PLASTIC SO</p> <p>$T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 150^\circ\text{C/W}$</p>	ORDER PART NUMBER
	LT1632CN8 LT1632CS8		LT1633CS
	S8 PART MARKING		
	1632		

ミリタリ・グレードに関してはお問い合わせください。

電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{V}$ 、 0V ； $V_S = 3\text{V}$ 、 0V ； $V_{CM} = V_{OUT} = 1/2$ 電源電圧。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$V_{CM} = V^+$ $V_{CM} = V^-$		400	1350	μV	
				400	1350	μV	
ΔV_{OS}	Input Offset Shift	$V_{CM} = V^-$ to V^+		350	1500	μV	
	Input Offset Voltage Match (Channel-to-Channel)	$V_{CM} = V^-, V^+$ (Note 5)		500	2300	μV	
I_B	Input Bias Current	$V_{CM} = V^+$ $V_{CM} = V^-$		0	1.15	2.2	μA
				-2.2	-1.15	0	μA
ΔI_B	Input Bias Current Shift	$V_{CM} = V^-$ to V^+		2.3	4.4	μA	
	Input Bias Current Match (Channel-to-Channel)	$V_{CM} = V^+$ (Note 5) $V_{CM} = V^-$ (Note 5)		50	880	nA	
I_{OS}	Input Offset Current	$V_{CM} = V^+$ $V_{CM} = V^-$		40	440	nA	
				40	440	nA	
ΔI_{OS}	Input Offset Current Shift	$V_{CM} = V^-$ to V^+		80	880	nA	
	Input Noise Voltage	0.1Hz to 10Hz		400		nV _{p-p}	
e_n	Input Noise Voltage Density	$f = 1\text{kHz}$		12		nV/ $\sqrt{\text{Hz}}$	
i_n	Input Noise Current Density	$f = 1\text{kHz}$		1.6		pA/ $\sqrt{\text{Hz}}$	
C_{IN}	Input Capacitance			5		pF	
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_O = 300\text{mV}$ to 4.7V , $R_L = 10\text{k}$	450	2000		V/mV	
		$V_S = 3\text{V}$, $V_O = 300\text{mV}$ to 2.7V , $R_L = 10\text{k}$	350	1500		V/mV	
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{CM} = V^-$ to V^+	70	83		dB	
		$V_S = 3\text{V}$, $V_{CM} = V^-$ to V^+	66	81		dB	

電気的特性

注記がない限り、 $T_A = 25$ 、 $V_S = 5V, 0V$; $V_S = 3V, 0V$; $V_{CM} = V_{OUT} = 1/2$ 電源電圧。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	CMRR Match (Channel-to-Channel) (Note 5)	$V_S = 5V, V_{CM} = V^- \text{ to } V^+$ $V_S = 3V, V_{CM} = V^- \text{ to } V^+$	65 61	85 82		dB dB
PSRR	Power Supply Rejection Ratio	$V_S = 2.7V \text{ to } 12V, V_{CM} = V_O = 0.5V$	82	100		dB
	PSRR Match (Channel-to-Channel) (Note 5)	$V_S = 2.7V \text{ to } 12V, V_{CM} = V_O = 0.5V$	79	101		dB
	Minimum Supply Voltage (Note 9)	$V_{CM} = V_O = 0.5V$		2.6	2.7	V
V_{OL}	Output Voltage Swing Low (Note 6)	No Load		15	30	mV
		$I_{SINK} = 0.5mA$		32	60	mV
		$I_{SINK} = 25mA, V_S = 5V$		600	1200	mV
		$I_{SINK} = 20mA, V_S = 3V$		500	1000	mV
V_{OH}	Output Voltage Swing High (Note 6)	No Load		16	40	mV
		$I_{SOURCE} = 0.5mA$		42	80	mV
		$I_{SOURCE} = 20mA, V_S = 5V$		910	1800	mV
		$I_{SOURCE} = 15mA, V_S = 3V$		680	1400	mV
I_{SC}	Short-Circuit Current	$V_S = 5V$	± 20	± 40		mA
		$V_S = 3V$	± 15	± 30		mA
I_S	Supply Current per Amplifier			4.3	5.2	mA
GBW	Gain-Bandwidth Product (Note 7)	$f = 100kHz$	22	45		MHz
SR	Slew Rate (Note 8)	$V_S = 5V, A_V = -1, R_L = \text{Open}, V_O = 4V$	13	27		V/ μs
		$V_S = 3V, A_V = -1, R_L = \text{Open}$	11	22		V/ μs
t_S	Settling Time	$V_S = 5V, A_V = 1, R_L = 1k,$ $0.01\%, V_{STEP} = 2V$		400		ns

2

注記がない限り、 $0 < T_A < 70$ 、 $V_S = 5V, 0V$; $V_S = 3V, 0V$; $V_{CM} = V_{OUT} = 1/2$ 電源電圧。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = V^+ - 0.1V$	●	600	2000	μV
		$V_{CM} = V^- + 0.2V$	●	600	2000	μV
$V_{OS TC}$	Input Offset Voltage Drift (Note 3)		●	8	15	$\mu V/^\circ C$
		$V_{CM} = V^+ - 0.1V$	●	2.5	7	$\mu V/^\circ C$
ΔV_{OS}	Input Offset Voltage Shift	$V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	400	2300	μV
		Input Offset Voltage Match (Channel-to-Channel)	●	700	3750	μV
I_B	Input Bias Current	$V_{CM} = V^+ - 0.1V$	●	0	1.3	μA
		$V_{CM} = V^- + 0.2V$	●	-2.6	-1.3	μA
ΔI_B	Input Bias Current Shift	$V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	2.6	5.2	μA
		Input Bias Current Match (Channel-to-Channel)	●	50	1040	nA
I_{OS}	Input Offset Current	$V_{CM} = V^+ - 0.1V$	●	40	520	nA
		$V_{CM} = V^- + 0.2V$	●	40	520	nA
ΔI_{OS}	Input Offset Current Shift	$V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	80	1040	nA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5V, V_O = 300mV \text{ to } 4.7V, R_L = 10k$	●	300	1100	V/mV
		$V_S = 3V, V_O = 300mV \text{ to } 2.7V, R_L = 10k$	●	200	1000	V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5V, V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	67	81	dB
		$V_S = 3V, V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	61	77	dB
	CMRR Match (Channel-to-Channel) (Note 5)	$V_S = 5V, V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	62	78	dB
		$V_S = 3V, V_{CM} = V^- + 0.2V \text{ to } V^+ - 0.1V$	●	57	73	dB
PSRR	Power Supply Rejection Ratio	$V_S = 3V \text{ to } 12V, V_{CM} = V_O = 0.5V$	●	81	94	dB
		PSRR Match (Channel-to-Channel) (Note 5)	●	77	95	dB

電気的特性

注記がない限り、 $0 < T_A < 70$ 、 $V_S = 5V, 0V$; $V_S = 3V, 0V$; $V_{CM} = V_{OUT} = 1/2$ 電源電圧。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Minimum Supply Voltage (Note 9)	$V_{CM} = V_O = 0.5V$		2.6	2.7	V
V_{OL}	Output Voltage Swing Low (Note 6)	No Load		18	40	mV
		$I_{SINK} = 0.5mA$		37	80	mV
		$I_{SINK} = 25mA, V_S = 5V$		700	1400	mV
		$I_{SINK} = 20mA, V_S = 3V$		560	1200	mV
V_{OH}	Output Voltage Swing High (Note 6)	No Load		16	40	mV
		$I_{SOURCE} = 0.5mA$		50	100	mV
		$I_{SOURCE} = 15mA, V_S = 5V$		820	1600	mV
		$I_{SOURCE} = 10mA, V_S = 3V$		550	1100	mV
I_{SC}	Short-Circuit Current	$V_S = 5V$	± 18	± 37		mA
		$V_S = 3V$	± 13	± 26		mA
I_S	Supply Current per Amplifier			4.9	6.0	mA
GBW	Gain-Bandwidth Product (Note 7)	$f = 100kHz$	20	41		MHz
SR	Slew Rate (Note 8)	$V_S = 5V, A_V = -1, R_L = \text{Open}, V_O = 4V$	13	26		V/ μs
		$V_S = 3V, A_V = -1, R_L = \text{Open}$	10	21		V/ μs

注記がない限り、 $-40 < T_A < 85$ 、 $V_S = 5V, 0V$; $V_S = 3V, 0V$; $V_{CM} = V_{OUT} = 1/2$ 電源電圧。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = V^+ - 0.1V$		700	2400	μV
		$V_{CM} = V^- + 0.2V$		700	2400	μV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 3)	$V_{CM} = V^+ - 0.1V$		8	15	$\mu V/^\circ C$
		$V_{CM} = V^- + 0.2V$		2.5	7	$\mu V/^\circ C$
ΔV_{OS}	Input Offset Voltage Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		475	2500	μV
	Input Offset Voltage Match (Channel-to-Channel)	$V_{CM} = V^- + 0.2V, V^+$ (Note 5)		750	4000	μV
I_B	Input Bias Current	$V_{CM} = V^+ - 0.1V$	0	1.46	3.0	μA
		$V_{CM} = V^- + 0.2V$	-3.0	-1.46	0	μA
ΔI_B	Input Bias Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		2.92	6.0	μA
	Input Bias Current Match (Channel-to-Channel)	$V_{CM} = V^+ - 0.1V$ (Note 5) $V_{CM} = V^- + 0.2V$ (Note 5)		70	1160	nA
I_{OS}	Input Offset Current	$V_{CM} = V^+ - 0.1V$		75	580	nA
		$V_{CM} = V^- + 0.2V$		75	580	nA
ΔI_{OS}	Input Offset Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		50	1160	nA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5V, V_O = 300mV$ to $4.7V, R_L = 10k$	250	1000		V/mV
		$V_S = 3V, V_O = 300mV$ to $2.7V, R_L = 10k$	200	800		V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5V, V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	65	80		dB
		$V_S = 3V, V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	60	75		dB
	CMRR Match (Channel-to-Channel) (Note 5)	$V_S = 5V, V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	62	78		dB
		$V_S = 3V, V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	57	73		dB
PSRR	Power Supply Rejection Ratio	$V_S = 3V$ to $12V, V_{CM} = V_O = 0.5V$	79	95		dB
		PSRR Match (Channel-to-Channel) (Note 5)	$V_S = 3V$ to $12V, V_{CM} = V_O = 0.5V$	75	95	
	Minimum Supply Voltage (Note 9)	$V_{CM} = V_O = 0.5V$		2.6	2.7	V
V_{OL}	Output Voltage Swing Low (Note 6)	No Load		19	40	mV
		$I_{SINK} = 0.5mA$		39	80	mV
		$I_{SINK} = 25mA, V_S = 5V$		730	1500	mV
		$I_{SINK} = 20mA, V_S = 3V$		580	1200	mV

電気的特性

注記がない限り、 $-40 < T_A < 85$ 、 $V_S = 5V, 0V$; $V_S = 3V, 0V$; $V_{CM} = V_{OUT} = 1/2$ 電源電圧。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{OH}	Output Voltage Swing High (Note 6)	No Load	●	16	40	mV
		I _{SOURCE} = 0.5mA	●	55	110	mV
		I _{SOURCE} = 15mA, V _S = 5V	●	860	1700	mV
		I _{SOURCE} = 10mA, V _S = 3V	●	580	1200	mV
I _{SC}	Short-Circuit Current	V _S = 5V	●	±17	±36	mA
		V _S = 3V	●	±12	±24	mA
I _S	Supply Current per Amplifier		●	4.95	6.2	mA
GBW	Gain-Bandwidth Product (Note 7)	f = 100kHz	●	20	40	MHz
SR	Slew Rate (Note 8)	V _S = 5V, A _V = -1, R _L = Open, V _O = 4V	●	11	22	V/μs
		V _S = 3V, A _V = -1, R _L = Open	●	9	18	V/μs

注記がない限り、 $T_A = 25$ 、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{OS}	Input Offset Voltage	V _{CM} = V ⁺		500	2200	μV
		V _{CM} = V ⁻		500	2200	μV
ΔV _{OS}	Input Offset Voltage Shift	V _{CM} = V ⁻ to V ⁺		360	2200	μV
	Input Offset Voltage Match (Channel-to-Channel)	V _{CM} = V ⁻ , V ⁺ (Note 5)		700	3500	μV
I _B	Input Bias Current	V _{CM} = V ⁺	0	1.15	2.2	μA
		V _{CM} = V ⁻	-2.2	-1.15	0	μA
ΔI _B	Input Bias Current Shift	V _{CM} = V ⁻ to V ⁺		2.3	4.4	μA
	Input Bias Current Match (Channel-to-Channel)	V _{CM} = V ⁺ (Note 5) V _{CM} = V ⁻ (Note 5)		50	880	nA
I _{OS}	Input Offset Current	V _{CM} = V ⁺		50	440	nA
		V _{CM} = V ⁻		50	440	nA
ΔI _{OS}	Input Offset Current Shift	V _{CM} = V ⁻ to V ⁺		36	880	nA
	Input Noise Voltage	0.1Hz to 10Hz		400		nV _{p-p}
e _n	Input Noise Voltage Density	f = 1kHz		12		nV/√Hz
i _n	Input Noise Current Density	f = 1kHz		1.6		pA/√Hz
C _{IN}	Input Capacitance	f = 100kHz		3		pF
A _{VOL}	Large-Signal Voltage Gain	V _O = -14.5V to 14.5V, R _L = 10k	800	5000		V/mV
		V _O = -10V to 10V, R _L = 2k	400	2500		V/mV
	Channel Separation	V _O = -10V to 10V, R _L = 2k	110	127		dB
CMRR	Common Mode Rejection Ratio	V _{CM} = V ⁻ to V ⁺	82	98		dB
	CMRR Match (Channel-to-Channel) (Note 5)	V _{CM} = V ⁻ to V ⁺	80	101		dB
PSRR	Power Supply Rejection Ratio	V _S = ±5V to ±15V	82	96		dB
	PSRR Match (Channel-to-Channel) (Note 5)	V _S = ±5V to ±15V	80	101		dB
V _{OL}	Output Voltage Swing Low (Note 6)	No Load		16	35	mV
		I _{SINK} = 5mA		150	300	mV
		I _{SINK} = 25mA		600	1200	mV
V _{OH}	Output Voltage Swing High (Note 6)	No Load		16	40	mV
		I _{SOURCE} = 5mA		250	500	mV
		I _{SOURCE} = 25mA		1200	2400	mV

電気的特性

注記がない限り、 $T_A = 25$ 、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{SC}	Short-Circuit Current		± 35	± 70		mA
I_S	Supply Current per Amplifier			4.6	6	mA
GBW	Gain-Bandwidth Product (Note 7)	$f = 100kHz$	22	45		MHz
SR	Slew Rate	$A_V = -1$, $R_L = \text{Open}$, $V_O = \pm 10V$, Measure at $V_O = \pm 5V$	22	45		V/ μs
t_S	Settling Time	0.01%, $V_{STEP} = 10V$, $A_V = 1$, $R_L = 1k$		575		ns

注記がない限り、 $0 < T_A < 70$ 、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{CM} = V^+ - 0.1V$		800	2750	μV
		$V_{CM} = V^- + 0.2V$		800	2750	μV
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 3)	$V_{CM} = V^+ - 0.1V$		10	17	$\mu V/^\circ C$
		$V_{CM} = V^- + 0.2V$		5	11	$\mu V/^\circ C$
ΔV_{OS}	Input Offset Voltage Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		500	2500	μV
	Input Offset Voltage Match (Channel-to-Channel)	$V_{CM} = V^- + 0.2V$, $V^+ - 0.1V$ (Note 5)		800	4000	μV
I_B	Input Bias Current	$V_{CM} = V^+ - 0.1V$	0	1.3	2.6	μA
		$V_{CM} = V^- + 0.2V$	-2.6	-1.3	0	μA
ΔI_B	Input Bias Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		2.6	5.2	μA
	Input Bias Current Match (Channel-to-Channel)	$V_{CM} = V^+ - 0.1V$ (Note 5) $V_{CM} = V^- + 0.2V$ (Note 5)		70	1040	nA
I_{OS}	Input Offset Current	$V_{CM} = V^+ - 0.1V$		70	520	nA
		$V_{CM} = V^- + 0.2V$		70	520	nA
ΔI_{OS}	Input Offset Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$		140	1040	nA
A_{VOL}	Large-Signal Voltage Gain	$V_O = -14.5V$ to $14.5V$, $R_L = 10k$	600	4000		V/mV
		$V_O = -10V$ to $10V$, $R_L = 2k$	300	2000		V/mV
	Channel Separation	$V_O = -10V$ to $10V$, $R_L = 2k$	110	125		dB
CMRR	Common Mode Rejection Ratio	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	81	96		dB
	CMRR Match (Channel-to-Channel) (Note 5)	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	77	95		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 5V$ to $\pm 15V$	80	94		dB
	PSRR Match (Channel-to-Channel) (Note 5)	$V_S = \pm 5V$ to $\pm 15V$	74	95		dB
V_{OL}	Output Voltage Swing Low (Note 6)	No Load		21	45	mV
		$I_{SINK} = 5mA$		180	350	mV
		$I_{SINK} = 25mA$		680	1400	mV
V_{OH}	Output Voltage Swing High (Note 6)	No Load		15	40	mV
		$I_{SOURCE} = 5mA$		300	600	mV
		$I_{SOURCE} = 25mA$		1400	2800	mV
I_{SC}	Short-Circuit Current		± 28	± 57		mA
I_S	Supply Current per Amplifier			5.2	6.9	mA
GBW	Gain-Bandwidth Product (Note 7)	$f = 100kHz$	20	41		MHz
SR	Slew Rate	$A_V = -1$, $R_L = \text{Open}$, $V_O = \pm 10V$, Measured at $V_O = \pm 5V$	21	43		V/ μs

電気的特性

注記がない限り、 $-40 < T_A < 85$ 、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$ 。(Note 4)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{OS}	Input Offset Voltage	$V_{CM} = V^+ - 0.1V$	●	1000	3000	μV
		$V_{CM} = V^- + 0.2V$	●	1000	3000	μV
V _{OS} TC	Input Offset Voltage Drift (Note 3)	$V_{CM} = V^+ - 0.1V$	●	10	17	$\mu V/^\circ C$
			●	5	11	$\mu V/^\circ C$
ΔV_{OS}	Input Offset Voltage Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	●	500	2600	μV
	Input Offset Voltage Match (Channel-to-Channel)	$V_{CM} = V^- + 0.2V$, $V^+ - 0.1V$ (Note 5)	●	850	4000	μV
I _B	Input Bias Current	$V_{CM} = V^+ - 0.1V$	●	0	1.4	μA
		$V_{CM} = V^- + 0.2V$	●	-2.8	-1.4	μA
ΔI_B	Input Bias Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	●	2.8	5.6	μA
	Input Bias Current Match (Channel-to-Channel)	$V_{CM} = V^+ - 0.1V$ (Note 5) $V_{CM} = V^- + 0.2V$ (Note 5)	● ●	75 75	1120 1120	nA nA
I _{OS}	Input Offset Current	$V_{CM} = V^+ - 0.1V$	●	60	560	nA
		$V_{CM} = V^- + 0.2V$	●	60	560	nA
ΔI_{OS}	Input Offset Current Shift	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	●	120	1120	nA
A _{VOL}	Large-Signal Voltage Gain	$V_O = -14.5V$ to $14.5V$, $R_L = 10k$ $V_O = -10V$ to $10V$, $R_L = 2k$	● ●	500 250	5000 1800	V/mV V/mV
	Channel Separation	$V_O = -10V$ to $10V$, $R_L = 2k$	●	110	124	dB
CMRR	Common Mode Rejection Ratio	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	●	81	96	dB
	CMRR Match (Channel-to-Channel) (Note 5)	$V_{CM} = V^- + 0.2V$ to $V^+ - 0.1V$	●	77	95	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 5V$ to $\pm 15V$	●	80	93	dB
	PSRR Match (Channel-to-Channel) (Note 5)	$V_S = \pm 5V$ to $\pm 15V$	●	74	95	dB
V _{OL}	Output Voltage Swing Low (Note 6)	No Load	●	23	50	mV
		I _{SINK} = 5mA	●	187	350	mV
		I _{SINK} = 25mA	●	700	1400	mV
V _{OH}	Output Voltage Swing High (Note 6)	No Load	●	16	40	mV
		I _{SOURCE} = 5mA	●	300	600	mV
		I _{SOURCE} = 25mA	●	1500	3000	mV
I _{SC}	Short-Circuit Current		●	±27	±54	mA
I _S	Supply Current per Amplifier		●	5.3	7	mA
GBW	Gain-Bandwidth Product (Note 7)	f = 100kHz	●	20	40	MHz
SR	Slew Rate	$A_V = -1$, $R_L = \text{Open}$, $V_O = \pm 10V$, Measure at $V_O = \pm 5V$	●	18	35	V/ μs

●は全動作温度範囲の規格値を意味する。

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命を損なう可能性がある値。

Note 2: 出力が無限に短絡されるときは、接合部温度を絶対最大定格以下に抑えるために、ヒートシンクが必要な場合がある。

Note 3: このパラメータは100%テストされていない。

Note 4: LT1632C/LT1633Cは0 ~ 70 の温度範囲で仕様性能に適合することが保証されている。またこれらの拡張温度リミットに適合するように設計され、特性が定められ、適合することが見込まれているが、-40 と85 ではテストされていない。保証されたグレード・デバイスが用意されていますのでお問い合わせください。

Note 5: マッチング・パラメータは、LT1633ではアンプAとDおよびBとC間の差、LT1632では2つのアンプ間の差である。

Note 6: 出力電圧振幅は出力と電源レール間で測定される。

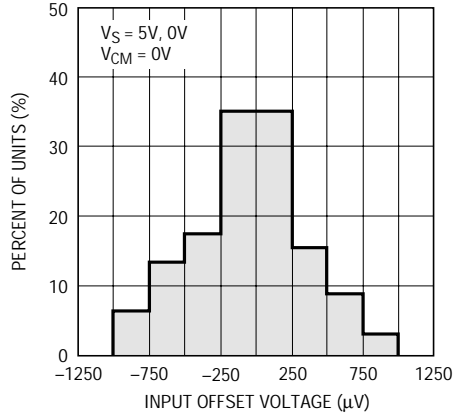
Note 7: $V_S = 3V$ 、 $V_S = \pm 15V$ のGBWリミットは5Vテストでの相関により保証されている。

Note 8: $V_S = 3V$ 、 $V_S = 5V$ のスルーレート・リミットは、±15Vテストでの相関により保証されている。

Note 9: 最小電源電圧は、電源電圧が3Vから2.7Vに変化させたときのV_{OS}の変化が250 μV 以下であるようテストすることによって保証されている。

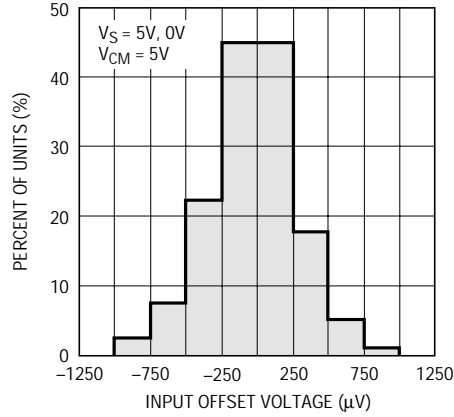
標準的性能特性

V_{OS} 分布、 $V_{CM} = 0V$ (PNP段)



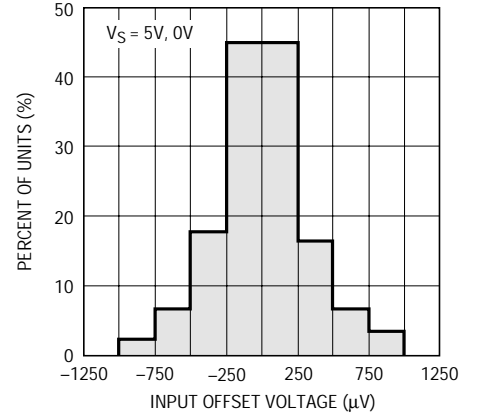
1632/33 G31

V_{OS} 分布 $V_{CM} = 5V$ (NPN段)



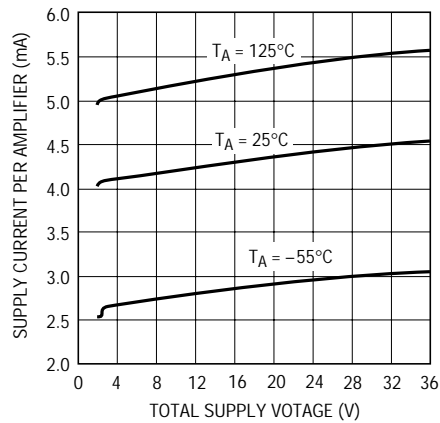
1632/33 G32

ΔV_{OS} シフト、 $V_{CM} = 0V \sim 5V$



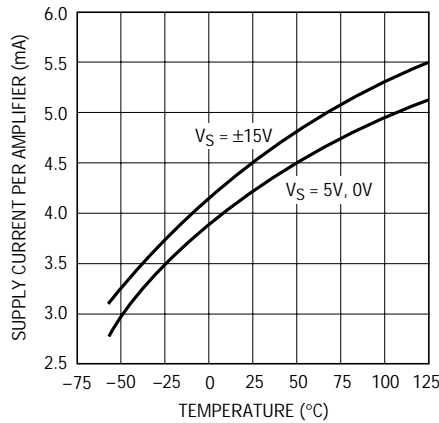
1632/33 G33

電源電流と電源電圧



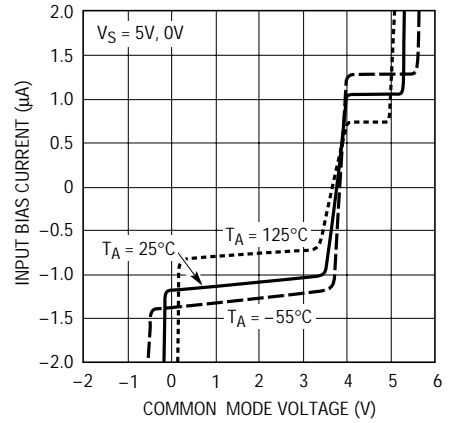
1630/31 G01

電源電流と温度



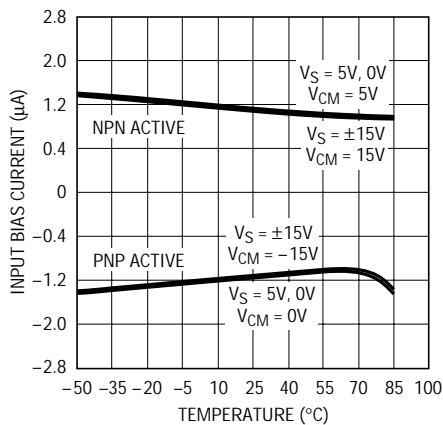
1632/33 G02

入力バイアス電流と同相電圧



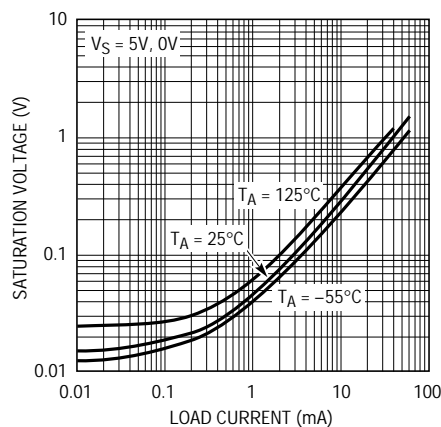
1632/33 G03

入力バイアス電流と温度



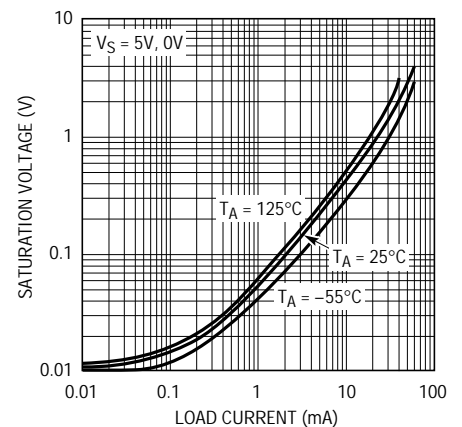
1632/33 G04

出力飽和電圧と負荷電流 (出力“L”)



1632/33 G05

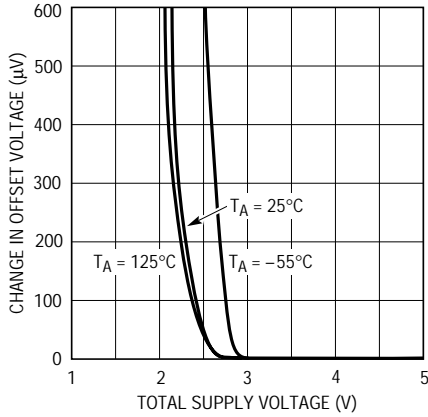
出力飽和電圧と負荷電流 (出力“H”)



1632/33 G06

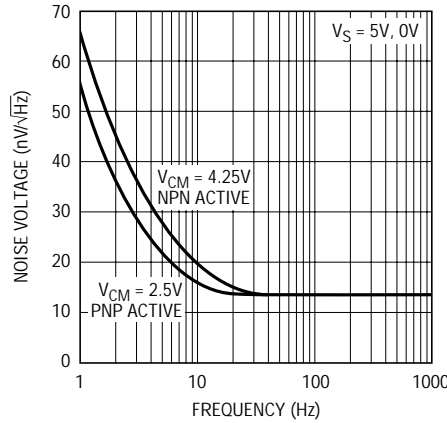
標準的性能特性

最小電源電圧



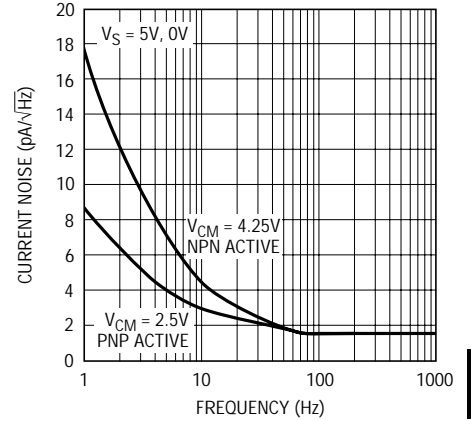
1632/33 G07

ノイズ電圧スペクトラム



11632/33 G09

ノイズ電流スペクトラム

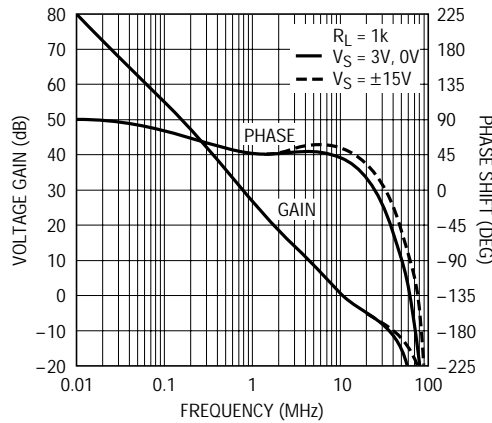


1632/33 G10

2

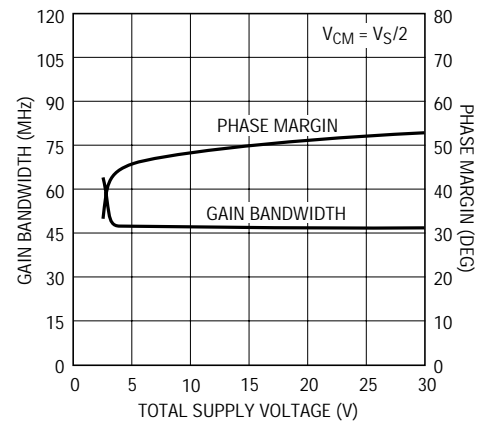
0.1Hz ~ 10Hzの出力電圧ノイズ

利得および位相と周波数



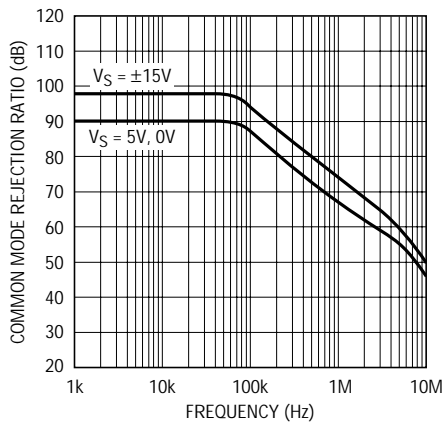
1632/33 G11

利得帯域幅および位相マージンと電源電圧



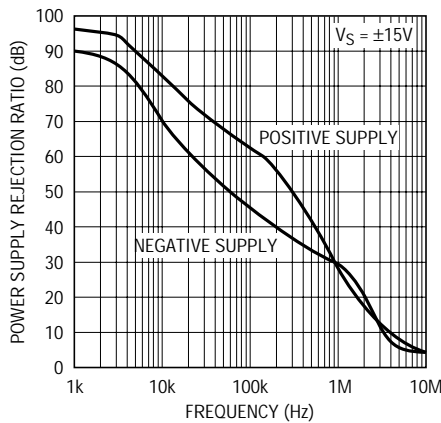
1632/33 G14

CMRRと周波数



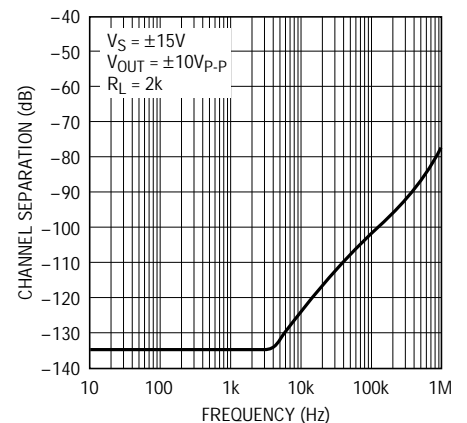
1632/33 G12

PSRRと周波数



1632/33 G13

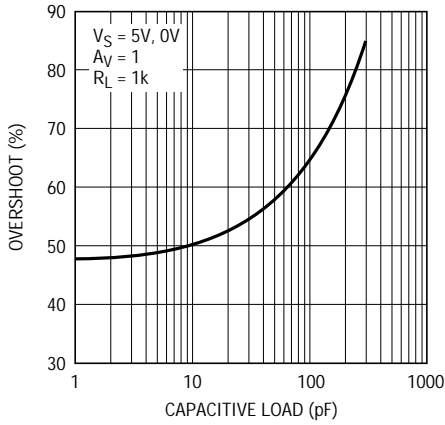
チャネル・セパレーションと周波数



1632/33 G15

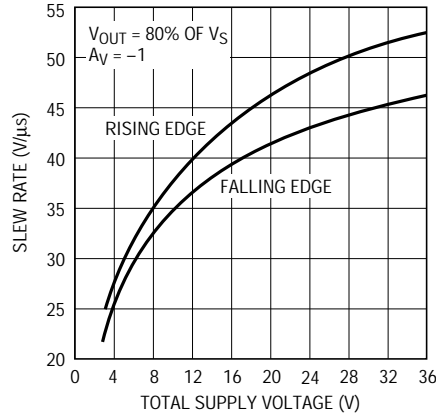
標準的性能特性

容量性負荷処理



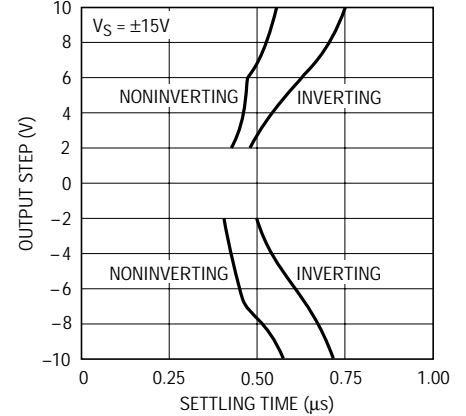
1632/33 G16

スルーレートと電源電圧



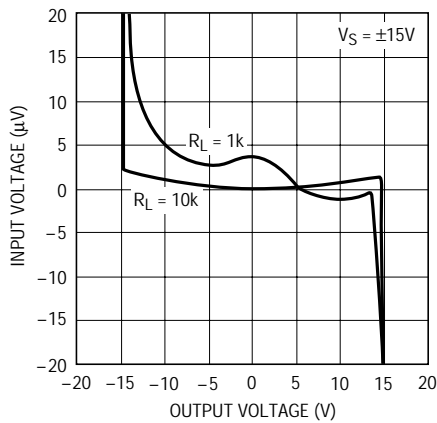
1632/33 G17

出力ステップと0.01%へのセトリング・タイム



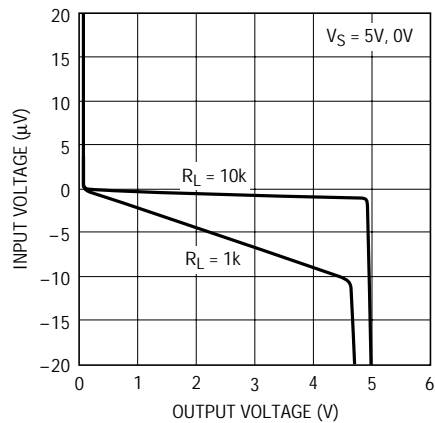
1632/33 G18

開ループ利得



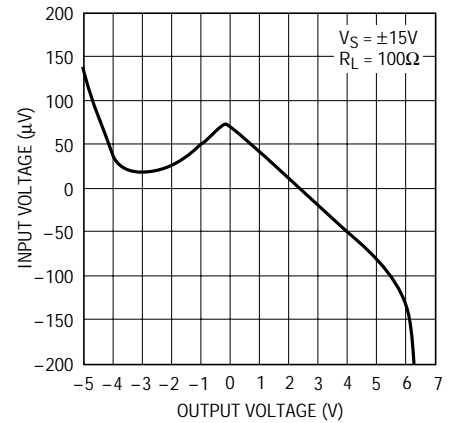
1632/33 G19

開ループ利得



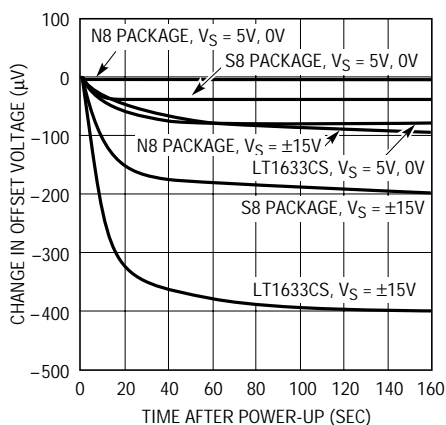
1632/33 G20

開ループ利得



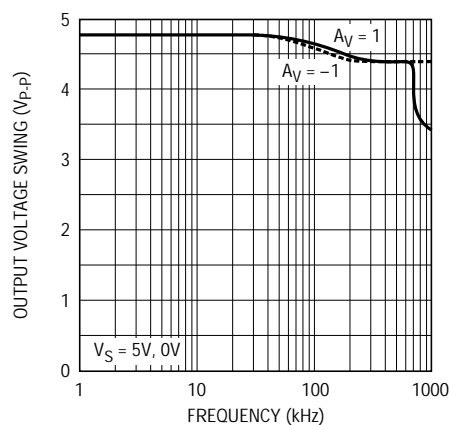
1632/33 G21

ウォームアップ・ドリフトと時間



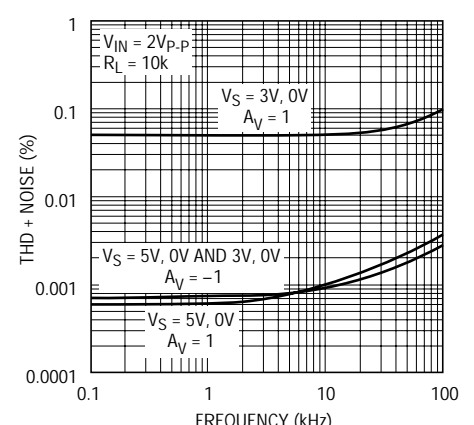
1632/33 G22

最大無歪み出力信号と周波数



1630/31 G24

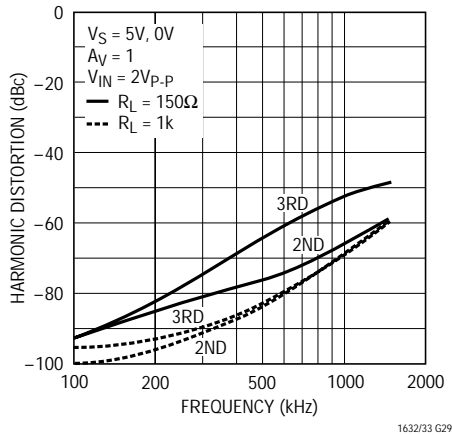
全高調波歪み+ノイズと周波数



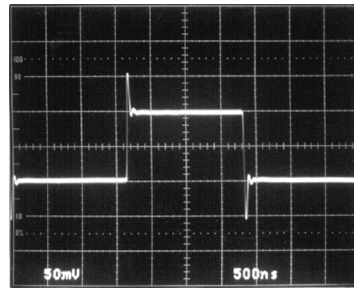
1632/33 G23

標準的性能特性

高調波歪みと周波数



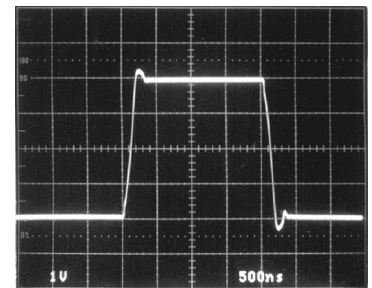
5V小信号応答



$V_S = 5V, 0V$
 $A_V = 1$
 $R_L = 1k$

1632/33 G25

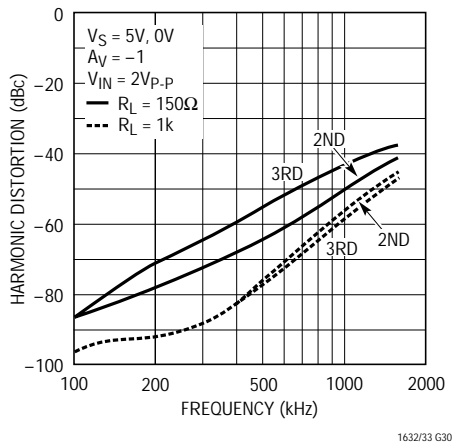
5V大信号応答



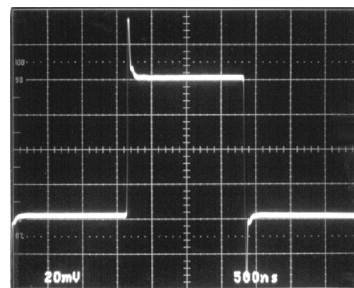
$V_S = 5V, 0V$
 $A_V = 1$
 $R_L = 1k$

1632/33 G26

高調波歪みと周波数



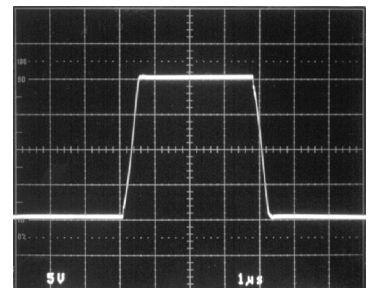
±15V小信号応答



$V_S = \pm 15V$
 $A_V = 1$
 $R_L = 1k$

1632/33 G27

±15V大信号応答



$V_S = \pm 15V$
 $A_V = 1$
 $R_L = 1k$

1632/33 G28

アプリケーション情報

レール・トゥ・レール入力/出力

LT1632/LT1633は負電源から正電源までの入力および出力信号範囲で完全に動作します。図1にアンプの簡略図を示します。入力段は、PNP段Q1/Q2とNPN段Q3/Q4の2個の差動アンプで構成されており、これらは入力同相範囲の異なる部分でアクティブになります。PNP差動入力ペアは、負電源から正電源より約1.5V低い電圧までの範囲の入力同相電圧 V_{CM} に対してアクティブです。 V_{CM} がさらに正電源の方向に移動すると、トランジスタQ5がテール電流 I_1 を電流ミラーQ6/Q7に転送してNPN差動ペアをアクティブにし、PNP差動ペアは入力同相範囲の正電源までの残りの部分で非アクティブになります。

出力はコンプリメンタリ・エミッタ接地段Q14/Q15で構成されており、出力はレール・トゥ・レールで振幅することができます。これらのデバイスはリニアテクノロジー独自のコンプリメンタリ・バイポーラ・プロセスを駆使して製造されており、きわめて類似したDCおよびAC特性が保証されています。コンデンサC1とC2は局部帰還ループを形成し、高周波での出力インピーダンスを低下させます。

消費電力

LT1632/LT1633のアンプは、小型パッケージで高速性と大出力電流ドライブ特性を実現しています。これらのアンプは非常に広い電源範囲で動作するため、動作条件に

アプリケーション情報

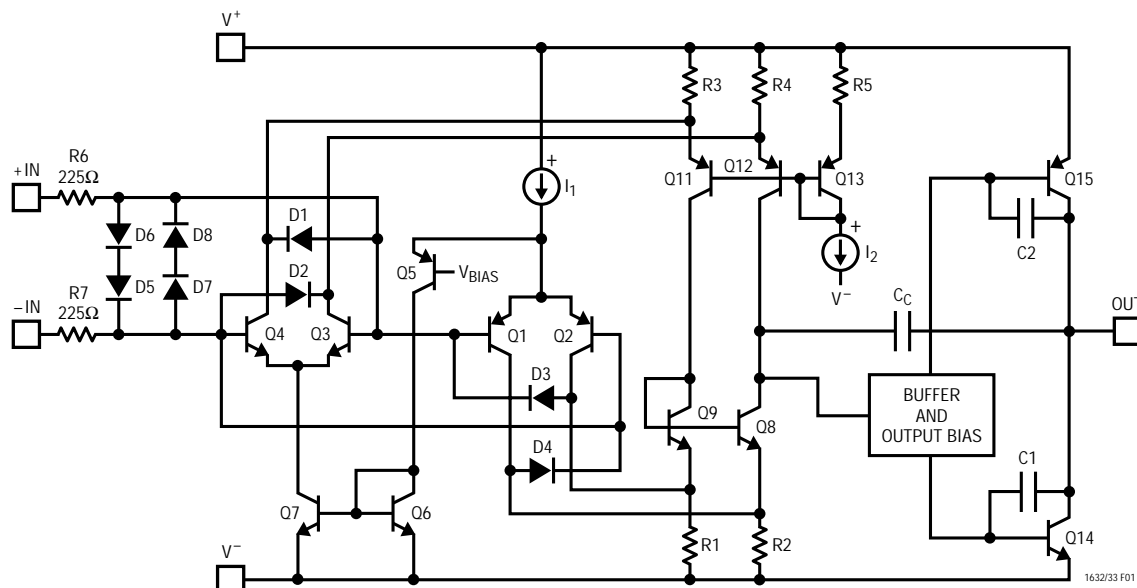


図1. LT1632 簡略図

よっては150 の最大接合部温度を超える可能性があります。接合部温度 T_J は、周囲温度 T_A と消費電力 P_D から次のとおり計算されます：

LT1632CN8 : $T_J = T_A + (P_D \cdot 130 \text{ } /W)$
 LT1632CS8 : $T_J = T_A + (P_D \cdot 190 \text{ } /W)$
 LT1633CS : $T_J = T_A + (P_D \cdot 150 \text{ } /W)$

ICの消費電力は、電源電圧、出力電圧、および負荷抵抗の関数です。与えられた電源電圧に対して、ワーストケースの消費電力 $P_{D\text{MAX}}$ は、電源電流が最大のときで出力電圧が電源電圧の1/2 またはそれが1/2電源電圧より低い場合は最大振幅のときに発生します。したがって、 $P_{D\text{MAX}}$ は次式のとおりです：

$$P_{D\text{MAX}} = (V_S \cdot I_{S\text{MAX}}) + (V_S/2)^2/R_L$$

LT1632/LT1633を適切に使用するようには、ワーストケース消費電力を計算し、選択されたパッケージの熱抵抗とその最大接合部温度温度を使って、最大周囲温度を求めます。

例：LT1632CS8が±15V電源で動作し、500 をドライブしている場合、1アンプ当たりのワーストケース消費電力は次式から得られます：

$$P_{D\text{MAX}} = (30V \cdot 5.6mA) + (15V - 7.5V)(7.5/500) = 0.168 + 0.113 = 0.281W$$

両方のアンプが同時に装荷されている場合、全消費電力は0.562Wです。SO-8パッケージの静止雰囲気における接合部周囲間熱抵抗は190 /Wです。したがって、デバイスの動作が許容される最大周囲温度は、次のようになります：

$$T_A = T_J - (P_{D\text{MAX}} \cdot 190 \text{ } /W)$$

$$T_A = 150 - (0.562W \cdot 190 \text{ } /W) = 43$$

動作温度がこれより高い場合は、電源電圧を下げるか、DIPパッケージのICを使用してください。

入力オフセット電圧

入力オフセット電圧はどの入力段がアクティブになるかに応じて変化し、最大オフセット電圧は1350μV以下に調整されます。アンプの高精度特性を維持するために、単一5V電源では全入力同相範囲(CMRR)における V_{OS} の変化は1500μV以下になることが保証されています。

入力バイアス電流

入力バイアス電流の極性は入力同相電圧に依存します。PNP差動ペアがアクティブになると、入力ピンから入力バイアス電流が流れ出します。入力バイアス電流はNPN

アプリケーション情報

入力段がアクティブなときには反対方向に流れます。入力バイアス電流によるオフセット電圧誤差は、非反転および反転入力ソース・インピーダンスを等しくすることによって、最小限に抑えることができます。

出力

LT1632/LT1633の出力は、大きな負荷電流を供給できません。短絡電流制限は70mAです。ICの接合部温度を150の絶対最大定格以下に保持するように注意してください（消費電力セクションを参照）。これらのアンプの出力には、各電源に逆バイアスされたダイオードがあります。出力がいずれかの電源を超えた場合、これらのダイオードに無制限に電流が流れます。電流が過渡的なもので数100mAに制限されている場合、損傷は発生しません。

オーバードライブ保護

入力電圧が電源電圧を超えたときに、出力が極性を反転させないようにするために、2組の交差ダイオードD1~D4が採用されています。入力電圧がいずれかの電源電圧を約700mV超えると、D1/D2またはD3/D4がターンオンして出力を適切な極性に強制します。この位相反転保護を適切に動作させるには、入力電流を5mA以下に制限しなければなりません。また、アンプが過度にオーバードライブされる場合は、外部抵抗を使用してオーバードライブ電流を制限しなければなりません。

LT1632/LT1633の入力段は、1組のバック・トゥ・バック・ダイオードD5/D8により、大きな差動入力電圧に対しても保護されています。1.4V以上の差動電圧が入力に加えられると、これらのダイオードがターンオンし、入力トランジスタのエミッタ・ベース・ブレイクダウンを防止します。D5/D8の電流は10mA以下に制限しなければ

なりません。内部の225の抵抗R6とR7は、4.5V以下の差動入力信号の入力電流を制限します。これより大きい入力レベルの場合は、一方または両方の入力に直列に抵抗を接続して電流を制限しなければなりません。ワーストケースの差動入力電圧は通常、出力がグランドに短絡したときに発生します。さらに、アンプはすべてのピンで最大3kVのESDから保護されています。

容量性負荷

LT1632/LT1633は $\pm 15V$ 電源のユニティゲイン構成で、200pFまでの容量性負荷をドライブできる広帯域アンプです。3V電源では、容量性負荷を100pF以下に抑えなければなりません。これより大きな容量性負荷をドライブする必要があるときには、出力と容量性負荷の間に20~50の抵抗を接続してください。抵抗で容量性負荷を分離して安定性を確保するために、帰還は出力から取り出さなければなりません。

帰還部品

LT1632/LT1633では入力バイアス電流が低いため、高い値の帰還抵抗を使用して利得を設定することができます。ただし、帰還抵抗と反転入力の全入力容量によって形成されるポールが安定性を損なわないよう注意しなければなりません。たとえば、2本の20k抵抗で設定された非反転利得2のLT1632/LT1633は、おそらく全入力容量10pF(入力容量5pF + ボード容量5pF)で発振するはずですが、アンプは交差周波数が6MHz、利得6dBでの位相マージンが55°です。帰還抵抗とこの全入力容量により1.6MHzでポールが形成され、それによって5MHzで75°の位相シフトが生じます！この解決法は簡単で、抵抗値を小さくするか10pF以上の帰還コンデンサを追加します。

2

標準的応用例

単一電源、利得40dB、550kHzの計装アンプ

このデータシートの最初のページに示すように、LT1632を用いて、3V電源で動作し出力がレール・トゥ・レールに振幅する計装アンプを構築することがで

きます。このアンプの利得は標準100ですが、抵抗R5で調整できます。DC出力レベルは、この2つの入力の差分に利得100を乗算して設定されます。電圧利得とDC出力レベルは、次式で表すことができます：

標準的応用例

$$A_V = \frac{R_4}{R_3} \left(1 + \frac{R_2}{R_1} + \frac{R_3 + R_2}{R_5} \right)$$

$$V_{OUT} = (V_{IN}^+ - V_{IN}^-) \cdot A_V$$

同相範囲は、次式から計算できます：

同相入力電圧の下限

$$V_{CML} = \left[\left(\frac{V_{OUT}}{A_V} \right) \frac{R_2}{R_5} + 0.1V \right] \frac{1.0}{1.1}$$

同相入力電圧の上限

$$V_{CMH} = \left[\left(\frac{V_{OUT}}{A_V} \right) \frac{R_2}{R_5} + (V_S - 0.15V) \right] \frac{1.0}{1.1}$$

ここで、 V_S は電源電圧です。

たとえば、出力が3V電源の1/2に設定されている場合、同相範囲は0.15V ~ 2.65Vです。抵抗R1で調整すると、100Hzでの同相除去は110dBを超えます。このアンプの帯域幅は550kHzです。

単一電源、400kHz、4次バターワース・フィルタ

図2に示す回路は、LT1632の低電圧動作と広帯域幅を利用して製作した単一電源、400kHz、4次ローパス・フィルタです。これらのアンプは同相誘起歪みを最小にするために、反転モードで構成され、出力は最大ダイナミック・レンジでレール・トゥ・レールに振幅することができます。図3にフィルタの周波数応答を示します。10MHzでのストップバンド減衰は85dBを超えます。3V

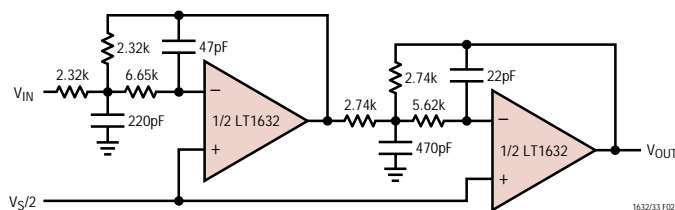


図2. 単一電源、400kHz、4次バターワース・フィルタ

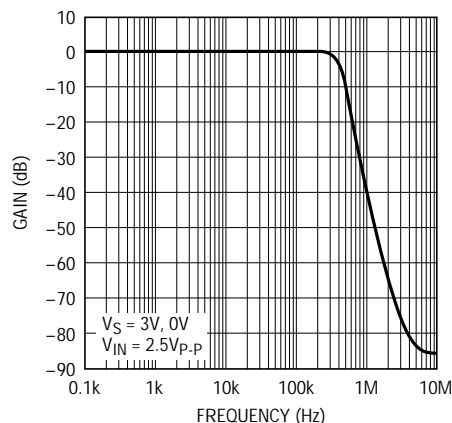


図3. 周波数応答

電源での2.25V_{p-p}、100kHzの入力信号では、フィルタの高調波歪みは - 87dBc未満です。

RFアンプの制御バイアスとDC回復

図4に示す回路は、LT1632の特長であるレール・トゥ・レール入力/出力と大出力電流能力を利用し、高精度のバイアス電流をRFアンプに供給しDC出力レベルを回復させます。RFアンプの最適な性能を確実に実現するには、アンプのバイアス・ポイントが全動作温度範囲にわたって正確で安定していることが必要です。オペアンプ

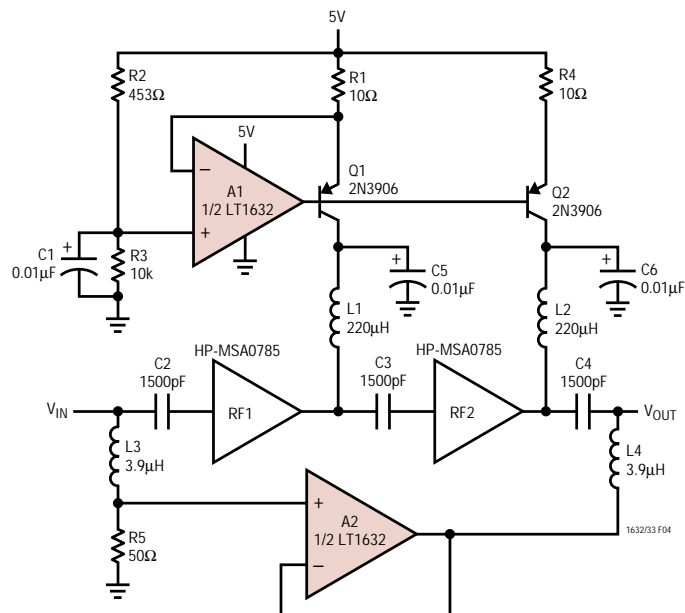


図4. RFアンプの制御バイアスとDC回復

標準的応用例

A1はQ1、Q2、R1、R2、R3とともに、2つの21.5mA電流源を構成し、RF1アンプとRF2アンプをバイアスします。Q1の電流はR1に対するR2両端の電圧によって決定され、Q2で複製されます。これらの電流源は全温度範囲において安定かつ高精度であり、端子間の電圧降下が低いので損失も低くなっています。アンプA2は出力のDCレベルを回復させるために使用されます。LT1632は出力電流が大きいので、5V電源と50Ω負荷で1.5VのDC出力を設定できます。この回路は2MHz~2GHzの-3db帯域幅をもち、電力利得は25dBです。

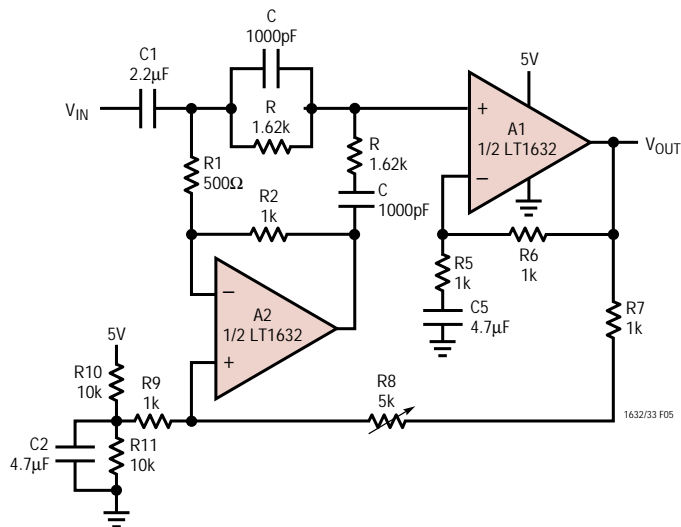


図5. 調整可能Qノッチ・フィルタ

調整可能Qノッチ・フィルタ

図5に示す単一電源の調整可能Qノッチ・フィルタは、出力振幅を最大にするためにLT1632を使用して構築されています。このフィルタの利得は2で、ノッチ周波数(f_0)はRとCの値で設定されます。また、抵抗R10とR11で出力のDCレベルを設定します。QのファクタはR8の値を変化させて調整できます。図6に示すように、R8の値を高くするとQは小さくなりますが、これは出力がアンプA2への帰還を減少させるためです。発振を防止するには、R7の値がR9以上でなければなりません。R8がショートでR9がR7より大きい場合は、出力からの正帰還によってアンプA2の出力に位相反転が生じ、発振を引き起こします。

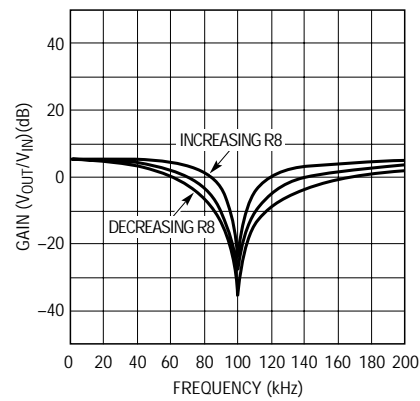


図6. 周波数応答

関連製品

製品番号	説明	注釈
LT1211/LT1212	デュアル/クワッド14MHz、7V/μs単一電源高精度オペアンプ	入力同相範囲にグラウンドを含む。V _{OS(MAX)} 275μV、最大ドリフト6μV/、1オペアンプ当たりの最大消費電流1.8mA
LT1213/LT1214	デュアル/クワッド28MHz、12V/μs、単一電源高精度オペアンプ	入力同相範囲にグラウンドを含む。V _{OS(MAX)} 275μV、最大ドリフト6μV/、1オペアンプ当たりの最大消費電流3.5mA
LT1215/LT1216	デュアル/クワッド23MHz、50V/μs、単一電源、高精度オペアンプ	入力同相範囲にグラウンドを含む。V _{OS(MAX)} 450μV、最大ドリフト6μV/、1オペアンプ当たりの最大消費電流6.6mA
LT1498/LT1499	デュアル/クワッド10MHz、6V/μsレール・トゥ・レール入力/出力C-Load™オペアンプ	高DC精度、V _{OS(MAX)} 475μV、最大ドリフト4μV/、1アンプ当たりの最大消費電流2.2mA
LT1630/LT1631	デュアル/クワッド30MHz、10V/μsレール・トゥ・レール入力/出力オペアンプ	高DC精度、V _{OS(MAX)} 525μV、出力電流70mA、1アンプ当たりの最大消費電流4.4mA

C-Loadはリニアテクノロジー社の商標です。