

RL78/G1D

R01DS0258JJ0130

ルネサスマイクロコンピュータ

Rev.1.30

2018.02.23

RL78/G1Dは、Bluetooth ver.4.2 (Low Energy Single mode)仕様に対応した低消費電力RFトランシーバと、RL78 CPU コアを搭載したマイクロコンピュータです。

1. 概 説

1.1 特 徴

超低消費電力テクノロジー (3.0V / MCU 部: STOP)

- RF 動作 送信電流: 4.3 mA (TYP.)
- RF 動作 受信電流: 3.5 mA (TYP.)
- RF 動作 スリープ (POWER_DOWN モード) 動作: 0.3 μ A (TYP.)

RF トランシーバ内蔵

- ★ Bluetooth v4.2 Specification (Low Energy Single mode)
- ★ 2.4GHz ISM Band, GFSK 変調, TDMA/TDD Frequency hopping (AES 暗号回路内蔵)
- ★ スレーブ動作時専用、アダプタブル機能搭載
- ★ RF 単一入出力

★ RL78-S2 CPU コア

- ★ 3 段パイプラインの CISC アーキテクチャ
- ★ 最小命令実行時間: 高速 (0.03125 μ s: 高速オンチップ・オシレータ・クロック 32 MHz 動作時) から超低速 (30.5 μ s: サブシステム・クロック 32.768 kHz 動作時) までを変更可能
- ★ 3 段パイプラインの CISC アーキテクチャ
- ★ 16 ビット×16 ビット = 32 ビット (符号付/符号なし): 1 クロック・サイクルで実行
- ★ オンチップ・デバッグ機能内蔵

コード・フラッシュ・メモリ

- ★ 128 KB / 192KB / 256 KB (ブロック・サイズ: 1 KB)
- ★ ブロック消去禁止、書き換え禁止 機能あり
- ★ セルフ・プログラミング; ブート・スワップ機能とフラッシュ・シールド・ウインドウ機能あり

データ・フラッシュ・メモリ

- ★ バックグラウンド・オペレーション
- ★ データ・フラッシュ・メモリ: 8KB
- ★ イレース・ブロック・サイズ: 1 KB
- ★ 書き換え回数: 1,000,000 回 (TYP.)
- ★ 書き換え電圧: $V_{DD} = 1.8 \sim 3.6$ V

RAM

- ★ 12 KB / 16KB / 20 KB
- ★ 命令実行可能
- ★ 全てのモードでデータ保持

オンチップ・オシレータ

- ★ MCU用高速オンチップ・オシレータ
- ★ MCU用15kHz 低速オンチップ・オシレータ
- ★ RFスロー・クロック用32kHz オンチップ・オシレータ

DMA (Direct Memory Access) コントローラ

- ★ 4 チャンネル搭載
- ★ 8 ビット/16 ビットの SFR \leftrightarrow 内蔵 RAM 間の転送

シリアル・インタフェース

- ★ 簡易 I²C×2, CSI (7-, 8-bit) ×2, UART (7-, 8-, 9-bit) ×2, I²C ×1

電源管理とリセット機能

- ★ 電圧検出 (LVD) 回路内蔵 (割り込み, リセットを 12 段階で選択)
- ★ パワーオン・リセット (POR) 回路内蔵

タイマ

- ★ 16 ビット・タイマ: 8 チャンネル
- ★ リアルタイム・クロック: 1 チャンネル (99 年カレンダー, アラーム機能, 時計補正機能)
- ★ 12 ビット・インターバル・タイマ: 1 チャンネル
- ★ ウォッチドッグ・タイマ: 1 チャンネル (専用の低速オンチップ・オシレータ・クロックで動作可能)

A/Dコンバータ

- ★ 8/10 ビット分解能 A/D コンバータ ($V_{DD} = 1.6 \sim 3.6$ V)
- ★ アナログ入力: 8 チャンネル
- ★ 内部基準電圧 (1.45 V) と温度センサを搭載[※]
- 注 HS (高速メイン) モードのみ選択可能

安全機能

- ★ 安全規格 IEC60730, IEC61508 に対応するための機能

入出力ポート

- ★ I/O ポート: 32 本 (N-ch オープン・ドレイン入出力[6V 耐圧]: 2 本, N-ch オープン・ドレイン入出力[V_{DD} 耐圧]: 9 本)
- ★ 異電位 (1.8/2.5 V 系) 動作デバイスと接続可能

スタンバイ機能

- ★ MCU 部: 低消費モード: HALT, STOP
パワーセーブモード: SNOOZE
- ★ RF 部: 低消費モード: 6 モード (最小 0.1 μ A)

動作電圧 / 動作周囲温度

1.6 V ~ 3.6 V / -40 ~ +85°C

パッケージとピン数

48-pin HQFN (6 × 6) (0.4mm pitch)

● ROM, RAM容量

フラッシュROM	データ・フラッシュ	RAM	RL78/G1D
128 KB	8 KB	12 KB	R5F11AGG
192 KB	8 KB	16 KB	R5F11AGH
256 KB	8 KB	20 KB [※]	R5F11AGJ

注 セルフ・プログラミング機能使用時は19 Kバイト

1.2 型名一覧

図1-1 RL78/G1Dの型名とメモリ・サイズ, パッケージ

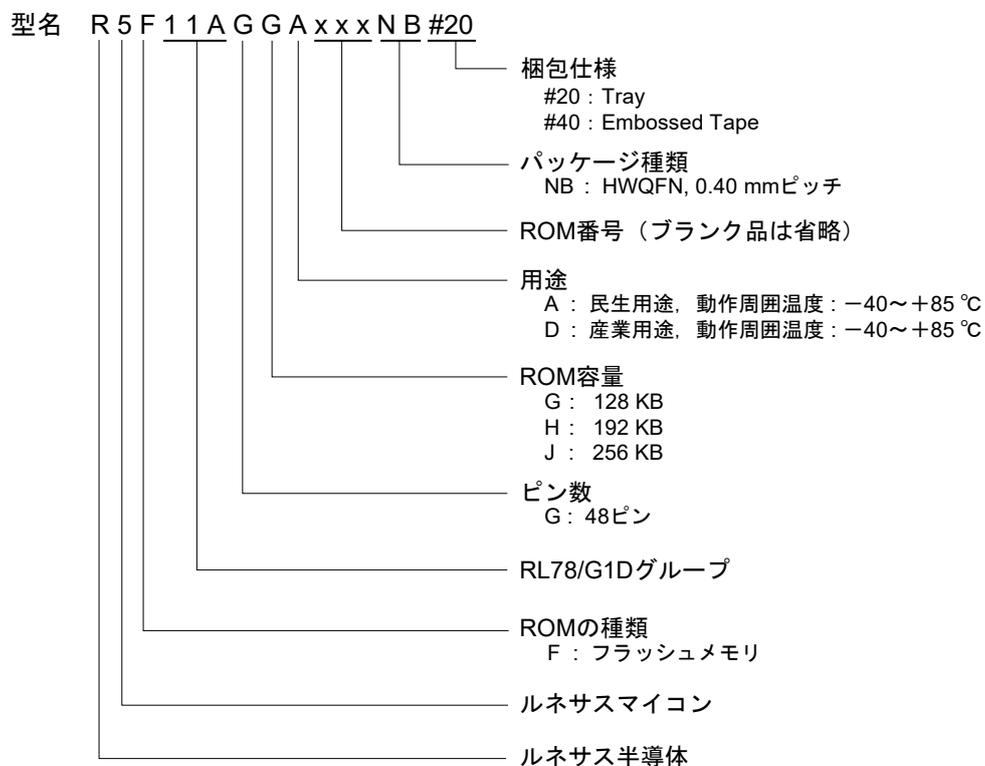


表1-1 発注型名一覧

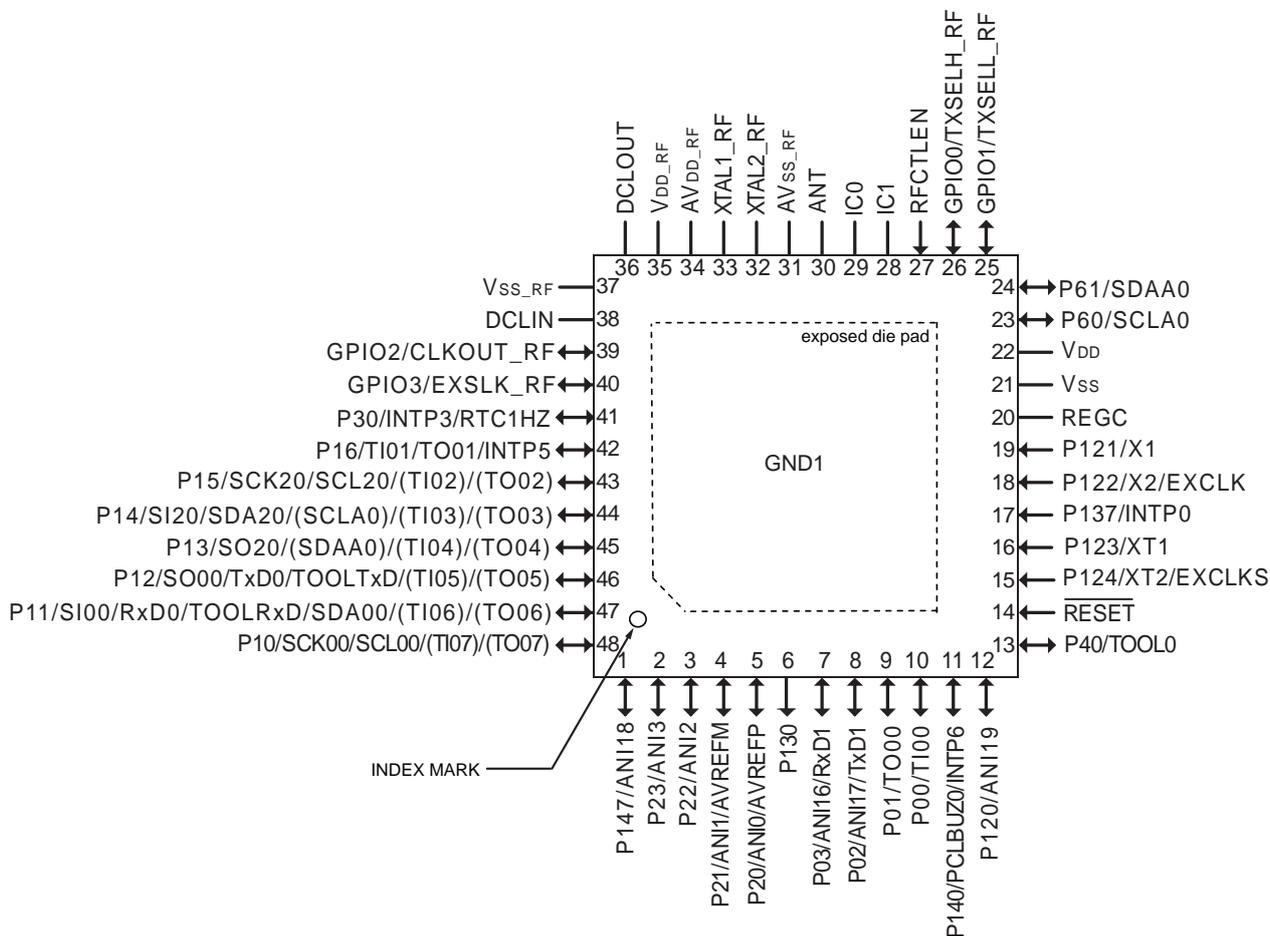
ピン数	パッケージ	用途・区分 ^注	発注型名	コード・フラッシュ ユ・メモリ	データ・フラッシュ ユ・メモリ
48ピン	プラスチックWQFN (6×6)	A	R5F11AGGANB#20, R5F11AGGANB#40	128 KB	8 KB
		D	R5F11AGGDNB#20, R5F11AGGDNB#40		
		A	R5F11AGHANB#20, R5F11AGHANB#40	192 KB	8 KB
		D	R5F11AGHDNB#20, R5F11AGHDNB#40		
		A	R5F11AGJANB#20, R5F11AGJANB#40	256 KB	8 KB
		D	R5F11AGJDNB#20, R5F11AGJDNB#40		

注 用途区分は, 図1-1 RL78/G1Dの型名とメモリ・サイズ, パッケージを参照してください。

注意 発注型名は, 本マニュアル発行時のものです。最新の発注型名は, 当社ホームページの対象製品ページを必ず参照してください。

1.3 端子接続図 (Top View)

- 48ピン・プラスチックWQFN (6×6mm, 0.4mmピッチ)



注意1. REGCはコンデンサ (0.47~1 μ F) を介し、VSSに接続してください。

2. パッケージ裏面の金属パッド (GND1) はAVSS_RFと同電位に接続してください。

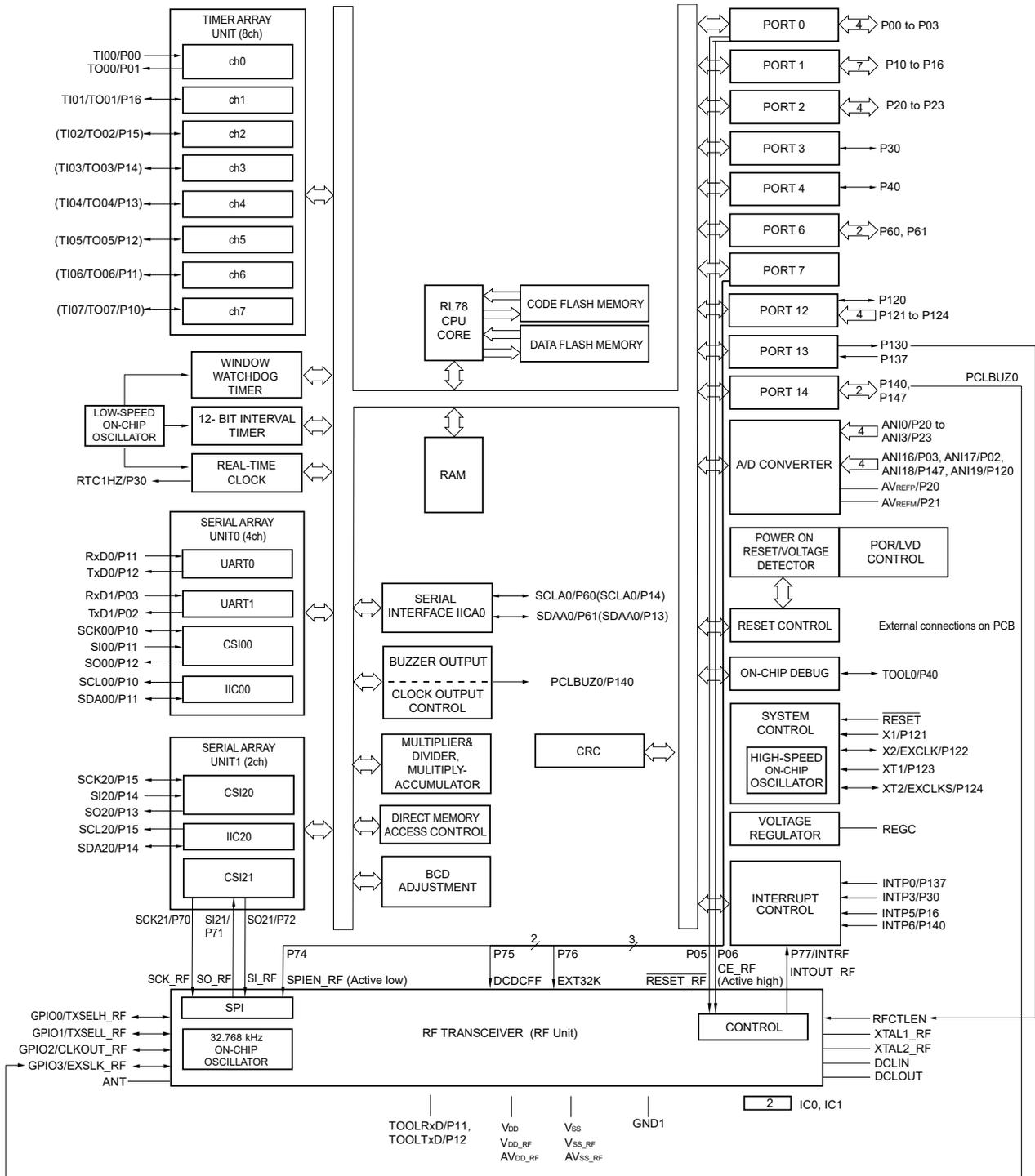
備考1. 端子名称は、1.4 端子名称を参照してください。

2. 上図の () 内の機能は、周辺I/Oリダイレクション・レジスタ (PIOR) の設定により、割り当て可能です。

1.4 端子名称

ANI0 - ANI3	:Analog input	PCLBUZ0	:Programmable clock output/buzzer output
ANI16 - ANI19			
ANT	:Antenna connection	REGC	:Regulator capacitance
AV _{DD_RF}	:Power Supply for RF analog	RFCTLEN	:RF control enable
AV _{REFM}	:Analog reference voltage minus	RTC1HZ	:Real-time clock correction clock (1 Hz) output
AV _{REFP}	:Analog reference voltage plus	$\overline{\text{RESET}}$:Reset
AV _{SS_RF}	:Ground for RF analog	RxD0, RxD1	:Receive data
CLKOUT_RF	:Clock output	SCLA0,	:Serial clock input/output
DCLIN	:DC-DC converter inductor and DCLOUT capacitor	SCK00, SCK20	
DCLOUT	:DC-DC converter output	SCL00, SCL20	:Serial clock output
EXCLK	:External clock input (Main system clock)	SDAA0, SDA00, SDA20	:Serial data input/output
EXCLKS	:External clock input (Subsystem clock)	SI00, SI20	:Serial data input
EXSLK_RF	:External slow clock input	SO00, SO20	:Serial data output
GND1	:Package exposed die pad	TI00 to TI07	:Timer input
GPIO0 to GPIO3	:GPIO at RF unit	TO00 to TO07	:Timer output
IC0, IC1	:Internal circuit	TOOL0	:Data input/output for tool
INTP0, INTP3, INTP5	:External interrupt input	TOOLRxD, TOOLTxD:	:Data input/output for external device
INTP6		TxD0, TxD1	:Transmit data
P00 to P03	:Port 0	TXSELL_RF	:External PA/LNA control
P10 to P16	:Port 1	TXSELH_RF	
P20 to P23	:Port 2	V _{DD}	:Power supply
P30	:Port 3	V _{DD_RF}	:Power Supply for RF
P40	:Port 4	V _{SS}	:Ground
P60, P61	:Port 6	V _{SS_RF}	:Ground for RF
P120 to P124	:Port 12	X1, X2	:Crystal oscillator (Main System Clock)
P130, P137	:Port 13	XT1, XT2	:Crystal oscillator (Subsystem Clock)
P140, P147	:Port 14	XTAL1_RF,	:Crystal Oscillator(RF Clock)
		XTAL2_RF	

★ 1.5 ブロック図



備考 上図の () 内の機能は、周辺I/Oリダイレクション・レジスタ (PIOR) の設定により、割り当て可能です。

1.6 機能概要

注意 周辺I/Oリダイレクション・レジスタ (PIOR) を00Hに設定時の機能概要です。

(1/2)

項 目		R5F11AGG	R5F11AGH	R5F11AGJ
コード・フラッシュ・メモリ		128 Kバイト	192 Kバイト	256 Kバイト
データ・フラッシュ・メモリ		8 Kバイト	8 Kバイト	8 Kバイト
RAM		12 Kバイト	16 Kバイト	20 Kバイト ^{注1}
アドレス空間		1 Mバイト		
RF基準クロック		32 MHz		
メイン・システム・クロック	高速システム・クロック	X1 (水晶/セラミック) 発振, 外部メイン・システム・クロック入力 (EXCLK) HS (高速メイン) モード : 1~20 MHz ($V_{DD} = 2.7\sim 3.6$ V) , HS (高速メイン) モード : 1~16 MHz ($V_{DD} = 2.4\sim 3.6$ V) , LS (低速メイン) モード : 1~8 MHz ($V_{DD} = 1.8\sim 3.6$ V) , LV (低電圧メイン) モード : 1~4 MHz ($V_{DD} = 1.6\sim 3.6$ V)		
	高速オンチップ・オシレータ・クロック	HS (高速メイン) モード : 1~32MHz ($V_{DD} = 2.7\sim 3.6$ V) HS (高速メイン) モード : 1~16MHz ($V_{DD} = 2.4\sim 3.6$ V) LS (低速メイン) モード : 1~8MHz ($V_{DD} = 1.8\sim 3.6$ V) LV (低電圧メイン) モード : 1~4MHz ($V_{DD} = 1.6\sim 3.6$ V)		
サブシステム・クロック		XT1 (水晶) 発振, 外部サブシステム・クロック入力 (EXCLKS) 32.768 kHz		
RFスロー・クロック	外部入力	RF部用外部クロック入力 (EXSLK_RF) 32.768 kHz (TYP.)		
	オンチップ・オシレータ	32.768 kHz (TYP.)		
低速オンチップ・オシレータ・クロック		15 kHz (TYP.)		
汎用レジスタ		(8ビット・レジスタ×8) ×4バンク		
最小命令実行時間		0.03125 μ s (高速内蔵発振クロック : $f_{IH} = 32$ MHz動作時)		
		0.05 μ s (高速システム・クロック : $f_{MX} = 20$ MHz動作時)		
		30.5 μ s (サブシステム・クロック : $f_{SUB} = 32.768$ kHz動作時)		
命令セット		<ul style="list-style-type: none"> ・データ転送 (8/16ビット) ・加減/論理演算 (8/16ビット) ・乗算 (8ビット×8ビット) ・ローテート, パレル・シフト, ビット操作 (セット, リセット, テスト, ブール演算) など 		
I/Oポート	合計	32 ^{注2}		
	CMOS入出力	20 ^{注2}		
	CMOS入力	5 ^{注2}		
	CMOS出力	1 ^{注2}		
	N-ch O.D.入出力(6V耐圧)	2		
	GPIO (RF部)	4		
★ 2.4GHz RFトランシーバ		Bluetooth v4.2 Specification (Low Energy Single mode)対応 2.4 GHz ISM Band, GFSK変調, TDMA/TDD Frequency Hopping (AES暗号回路内蔵) アダプタブル機能(スレーブ動作時のみ)		

注1. セルフ・プログラミング機能使用時は約19 Kバイト

2. RFを使用する場合, MCUとRFトランシーバ間をユーザにて基板上で外部接続する端子を含みます。

(2/2)

項 目		R5F11AGG	R5F11AGH	R5F11AGJ
タイマ	16ビット・タイマ	8チャンネル		
	ウォッチドッグ・タイマ	1チャンネル		
	リアルタイム・クロック (RTC)	1チャンネル		
	12ビット・インターバル・タイマ	1チャンネル		
タイマ	タイマ出力	8本 (PWM出力 : 7本 ^{注1}) ^{注2}		
	RTC出力	1本 ・ 1 Hz (サブシステム・クロック : $f_{SUB} = 32.768$ kHz)		
クロック出力/ブザー出力		1本 ^{注3} ・ 2.44 kHz, 4.88 kHz, 9.76 kHz, 1.25 MHz, 2.5 MHz, 5 MHz, 10 MHz (メイン・システム・クロック : $f_{MAIN} = 20$ MHz動作時) ・ 256 Hz, 512 Hz, 1.024 kHz, 2.048 kHz, 4.096 kHz, 8.192 kHz, 16.384 kHz, 32.768 kHz (サブシステム・クロック : $f_{SUB} = 32.768$ kHz動作時)		
	RF部(クロック出力)	1本 ・ 16 MHz, 8 MHz, 4 MHz		
8/10ビット分解能A/Dコンバータ		8チャンネル		
シリアル・インタフェース		<ul style="list-style-type: none"> ・ CSI/簡易I²C/UART : 1チャンネル ・ CSI/簡易I²C : 1チャンネル ・ UART : 1チャンネル ・ CSI : 1チャンネル (内部通信専用) 		
	I ² Cバス	1チャンネル		
乗除・積和演算器		乗算 : 16ビット×16ビット = 32ビット (符号付/符号なし) 除算 : 32ビット÷32ビット = 32ビット (符号なし) 積和演算 : 16ビット×16ビット+32ビット = 32ビット (符号付/符号なし)		
DMAコントローラ		4チャンネル		
ベクタ割り込み要因	内部	29		
	外部	4		
リセット		<ul style="list-style-type: none"> ・ RESET端子によるリセット ・ ウォッチドッグ・タイマによる内部リセット ・ パワーオン・リセットによる内部リセット ・ 電圧検出回路による内部リセット ・ 不正命令の実行による内部リセット^{注4} ・ RAMパリティ・エラーによる内部リセット ・ 不正メモリ・アクセスによる内部リセット 		
パワーオン・リセット回路		<ul style="list-style-type: none"> ・ パワーオン・リセット : 1.51 (TYP.) ・ パワーダウン・リセット : 1.50 (TYP.) 		
電圧検出回路		<ul style="list-style-type: none"> ・ 立ち上がり : 1.67 V~3.13 V (12段階) ・ 立ち下がり : 1.63 V~3.06 V (12段階) 		
オンチップ・デバッグ機能		あり		
電源電圧		$V_{DD} = 1.6V \sim 3.6V$ (DC-DCコンバータ未使用時) $V_{DD} = 1.8V \sim 3.6V$ (DC-DCコンバータ使用時)		
動作温度範囲		$T_A = -40^{\circ}C \sim +85^{\circ}C$		
パッケージ		48ピンQFN (6x6) (0.4 mmピッチ)		

(注は、次ページにあります。)

- 注1. 使用チャネルの設定（マスタとスレーブの数）によって、PWM出力数は変わります。
2. PIOR0 = 1に設定した場合です。
 3. RFを使用する場合、MCUとRFトランシーバ間をユーザにて基板上で外部接続する端子を含みます。
 4. FFHの命令コードを実行したときに発生します。
不正命令の実行によるリセットは、オンチップ・デバッグ・エミュレータによるエミュレーションでは発生しません。

2. 電気的特性

注意 RL78マイクロコントローラには開発/評価用にオンチップ・デバッグ機能が搭載されています。オンチップ・デバッグ機能を使用した場合、フラッシュ・メモリの保証書き換え回数を越えてしまう可能性があり、製品の信頼性が保証できませんので、量産用の製品では本機能を使用しないで下さい。オンチップ・デバッグ機能を使用した製品については、クレーム受付対象外となります。

2.1 絶対最大定格

絶対最大定格($T_A = 25^\circ\text{C}$)

(1/2)

項目	略号	条件	定格	単位
電源電圧	V _{DD}	V _{DD}	-0.5~+6.5	V
	V _{DDRF1}	V _{DD_RF}	-0.5~+4.0	V
	V _{DDRF2}	AV _{DD_RF}	-0.5~+4.0	V
	V _{DDRF3}	DCLIN	-0.5~+4.0	V
	V _{SSRF}	V _{SS_RF} , AV _{SS_RF}	-0.5~+0.3	V
入力電圧	V _{I1}	P00, P01, P02, P03, P10, P11, P12, P14, P15, P16, P20, P21, P22, P23, P30, P40, P120, P121, P122, P123, P124, P137, P140, P147, RESET	-0.3~V _{DD} +0.3 ^{注1}	V
	V _{I2}	P60, P61	-0.3~+6.5	V
	V _{IRF1}	GPIO0, GPIO1, GPIO2, GPIO3	-0.3~V _{DD_RF} +0.3 ^{注2}	V
	V _{IRF2}	ANT	-0.5~+1.4	V
出力電圧	V _O	P00, P01, P02, P03, P10, P11, P12, P14, P15, P16, P20, P21, P22, P23, P30, P40, P60, P61, P120, P130, P140, P147	-0.3~V _{DD} +0.3 ^{注1}	V
	V _{ORF}	GPIO0, GPIO1, GPIO2, GPIO3, DCLOUT	-0.3~V _{DD_RF} +0.3 ^{注2}	V
アナログ 入力電圧	V _{AI}	ANI0, ANI1, ANI2, ANI3, ANI16, ANI17, ANI18, ANI19	-0.3~V _{DD} +0.3かつ -0.3~V _{REF(+)} +0.3 ^{注2,4}	V
REGC端子 入力電圧	V _{IREGC}	REGC	-0.3~+2.8かつ -0.3~V _{DD} +0.3 ^{注3}	V
IC端子入力 電圧	V _{IIC}	IC0, IC1	-0.5~+0.3	V

注1. 6.5 V以下であること。

2. 4.0 V以下であること。

3. REGC端子にはコンデンサ (0.47~1 μF) を介してV_{SS}に接続してください。この値は、REGC端子の絶対最大定格を規定するものです。電圧印加して使用しないでください。

4. A/D変換対象の端子は、AV_{REF(+)}+0.3を越えないでください。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

備考1. 特に指定がないかぎり、兼用端子の特性はポート端子の特性と同じです。

2. AV_{REF(+)} : A/Dコンバータの+側基準電圧

3. V_{SS}を基準電圧とする。

絶対最大定格($T_A = 25^\circ\text{C}$)

(2/2)

項目	略号	条件		定格	単位
ハイ・レベル 出力電流	IOH1	1端子	(下記に示す端子が対象)	-40	mA
		端子合計 -170mA	P00, P01, P02, P03, P40, P120, P130, P140	-70	mA
			P10, P11, P12, P13, P14, P15, P16, P30, P147	-100	mA
	IOH2	1端子	(下記に示す端子が対象)	-0.5	mA
		端子合計	P20, P21, P22, P23	-2	mA
	IOHRF	1端子	GPIO0, GPIO1, GPIO2, GPIO3	-17	mA
ロウ・レベル 出力電流	IOL1	1端子	(下記に示す端子が対象)	40	mA
		端子合計 170mA	P00, P01, P02, P03, P40, P120, P130, P140	70	mA
			P10, P11, P12, P13, P14, P15, P16, P30, P60, P61, P147	100	mA
	IOL2	1端子	(下記に示す端子が対象)	1	mA
		端子合計	P20, P21, P22, P23	5	mA
	IOLRF	1端子	GPIO0, GPIO1, GPIO2, GPIO3	17	mA
動作温度	T _A	通常動作時		-40~+85	°C
		フラッシュ・メモリ・プログラミング時		-40~+85	°C
保存温度	T _{stg}			-65~+150	°C

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

備考1. 特に指定がないかぎり、兼用端子の特性はポート端子の特性と同じです。

2. $AV_{REF(+)}$: A/Dコンバータの+側基準電圧
3. V_{SS} を基準電圧とする。

2.2 動作電圧

($T_A = -40 \sim +85^\circ\text{C}$, $V_{DD} = V_{DD_RF} = AV_{DD_RF}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

クロック発生回路		フラッシュ動作モード	動作電圧範囲	CPU動作周波数 (f_{CLK}) ^{注1}
メイン・システム・クロック (f_{MAIN})	高速オンチップ・オシレータ・クロック (f_{IH})	HS (高速メイン) モード	$2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~32 MHz
			$2.4\text{ V} \leq V_{DD} < 2.7\text{ V}$	1 MHz~16 MHz
		LS (低速メイン) モード	$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~8 MHz
			LV (低電圧メイン) モード ^{注2}	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$
	X1クロック発振周波数 (f_X)	HS (高速メイン) モード	$2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~20 MHz
		LS (低速メイン) モード	$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~8 MHz
		LV (低電圧メイン) モード ^{注2}	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~4 MHz
	外部メイン・システム・クロック (f_{EX})	HS (高速メイン) モード	$2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~20 MHz
$2.4\text{ V} \leq V_{DD} < 2.7\text{ V}$			1 MHz~16 MHz	
LS (低速メイン) モード		$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~8 MHz	
		LV (低電圧メイン) モード ^{注2}	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1 MHz~4 MHz
サブシステム・クロック (f_{SUB})	XT1クロック (f_{XT})	—	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	32.768 kHz
	外部サブシステム・クロック (f_{EXT})	—	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	32.768 kHz

注1. 発振回路の周波数許容範囲のみを示すものです。命令実行時間は、AC特性を参照してください。

また、実装回路上での評価を発振子メーカーに依頼し、発振特性を確認してご使用ください。

2. DC-DCコンバータ使用時は使用不可。

2.3 発振回路特性

2.3.1 X1, XT1, XRF発振回路特性

($T_A = -40 \sim +85^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
X1クロック発振周波数 ^{注1}	セラミック発振子 水晶振動子	f _X	$2.7 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$	1		20	MHz
			$1.8 \text{ V} \leq V_{DD} < 2.7 \text{ V}$	1		8	MHz
			$1.6 \text{ V} \leq V_{DD} \leq 1.8 \text{ V}$	1		4	MHz
XT1クロック発振周波数 ^{注1}	f _{XT}		32	32.768	35	kHz	
RF基準クロック発振周波数 ^{注2}	f _{XRF}			32		MHz	
RF基準クロック発振周波数精度 ^{注2}	f _{XRFP}		-20		+20	ppm	

注1. 発振回路の周波数許容範囲のみを示すものです。命令実行時間は、AC特性を参照してください。また、実装回路上での評価を発振子メーカーに依頼し、発振特性を確認してご使用ください。

2. RFトランシーバ用基準クロックの発振周波数特性です。

注意 リセット解除後は、高速オンチップ・オシレータ・クロックによりCPUが起動されるため、X1クロックの発振安定時間は発振安定時間カウンタ状態レジスタ（OSTC）でユーザにて確認してください。また使用する発振子で発振安定時間を十分に評価してから、OSTCレジスタ、発振安定時間選択レジスタ（OSTS）の発振安定時間を決定してください。

2.3.2 オンチップ・オシレータ特性

($T_A = -40 \sim +85^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
高速オンチップ・オシレータ・クロック周波数 ^{注1,2}	f _{IH}		1		32	MHz	
高速オンチップ・オシレータ・クロック周波数精度	f _{IHP}	-20~+85°C	$1.8 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$	-1.5		+1.5	%
			$1.6 \text{ V} \leq V_{DD} < 1.8 \text{ V}$	-5.0		+5.0	%
		-40~-20°C	$1.8 \text{ V} \leq V_{DD} < 3.6 \text{ V}$	-2.5		+2.5	%
			$1.6 \text{ V} \leq V_{DD} \leq 1.8 \text{ V}$	-5.5		+5.5	%
低速オンチップ・オシレータ・クロック周波数 ^{注3}	f _{IL}			15		kHz	
低速オンチップ・オシレータ・クロック周波数精度	f _{ILP}		-15		+15	%	
RFスロー・クロック用オンチップ・オシレータ・クロック周波数 ^{注3}	f _{ILRF}			32.768		kHz	
RFスロー・クロック用オンチップ・オシレータ・クロック周波数精度	f _{ILRFP}		-0.025		0.025	%	

注1. 高速オンチップ・オシレータの周波数は、オプション・バイト（000C2H/010C2H）のビット0-3およびHOCODIVレジスタのビット0-2によって選択します。

2. 発振回路の特性だけを示すものです。命令実行時間はAC特性を参照してください。

3. 発振回路の特性だけを示すものです。

2.4 DC特性

2.4.1 出力電流

($T_A = -40 \sim +85^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
ハイ・レベル 出力電流 ^{注1}	I _{OH1}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P120, P130, P140, P147	1端子	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-10.0 ^{注2}	mA
			合計 ^{注3}	$2.7 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-10.0	mA
				$1.8 \text{ V} \leq V_{DD} < 2.7 \text{ V}$			-5.0	mA
				$1.6 \text{ V} \leq V_{DD} < 1.8 \text{ V}$			-2.5	mA
	合計 ^{注3}	$2.7 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-19.0	mA		
		$1.8 \text{ V} \leq V_{DD} < 2.7 \text{ V}$			-10.0	mA		
		$1.6 \text{ V} \leq V_{DD} < 1.8 \text{ V}$			-5.0	mA		
	全端子合計 ^{注3}			$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-135.0 ^{注4}	mA
	I _{OH2}	P20, P21, P22, P23	1端子	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-0.1 ^{注2}	mA
			合計 ^{注3}	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			-1.5	mA
I _{OHRF}	GPIO0, GPIO1, GPIO2, GPIO3	1端子	$1.6 \text{ V} \leq V_{DD_RF} \leq 3.6 \text{ V}$			-2.0	mA	
ロウ・レベル 出力電流 ^{注1}	I _{OL1}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P120, P130, P140, P147	1端子	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			20.0 ^{注2}	mA
			1端子	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			15.0 ^{注2}	mA
			合計 ^{注3}	$2.7 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			15.0	mA
				$1.8 \text{ V} \leq V_{DD} < 2.7 \text{ V}$			9.0	mA
	$1.6 \text{ V} \leq V_{DD} < 1.8 \text{ V}$				4.5	mA		
	合計 ^{注3}	$2.7 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			35.0	mA		
		$1.8 \text{ V} \leq V_{DD} < 2.7 \text{ V}$			20.0	mA		
		$1.6 \text{ V} \leq V_{DD} < 1.8 \text{ V}$			10.0	mA		
	全端子合計 ^{注3}			$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			150.0	mA
	I _{OL2}	P20, P21, P22, P23	1端子	$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			0.4 ^{注2}	mA
合計 ^{注3}			$1.6 \text{ V} \leq V_{DD} \leq 3.6 \text{ V}$			5.0	mA	
I _{OLRF}	GPIO0, GPIO1, GPIO2, GPIO3	1端子	$1.6 \text{ V} \leq V_{DD_RF} \leq 3.6 \text{ V}$			2.0	mA	

注1. V_{DD} 端子から出力端子に流れ出しても、デバイスの動作を保証する電流値です。

- ただし、合計の電流値を超えないでください。
- デューティ = 70 %の条件での出力電流の値です。

デューティ > 70%に変更した出力電流の値は、次の計算式で求めることができます（デューティ比をn %に変更する場合）。

$$\cdot \text{端子合計の出力電流} = (I_{OH} \times 0.7) \div (n \times 0.01)$$

$$\text{＜計算例＞ } I_{OH} = -10.0 \text{ mAの場合, } n = 50 \%$$

$$\text{端子合計の出力電流} = (-10.0 \times 0.7) \div (50 \times 0.01) = -14.0 \text{ mA}$$

ただし、1端子当たりには流せる電流は、デューティによって変わることはありません。また、絶対最大定格以上の電流は流せません。

- 産業用途向け製品（R5F11AGGDNB, R5F11AGHDNB, R5F11AGJDNB）は、-100.0 mAです。

（注意、備考は次ページにあります。）

注意 P00, P02, P03, P10-P15は、N-chオープン・ドレイン・モード時には、ハイ・レベル出力しません。

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

2.4.2 入力電流

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ハイ・レベル 入力電圧	V_{IH1}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P120, P130, P140, P147	通常モード ($I_{THL}=1$)	$0.8V_{DD}$		V_{DD}	V
	V_{IH2}	P01, P03, P10, P11, P13, P14, P15, P16	TTLモード $3.3\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	2.0		V_{DD}	V
			TTLモード $1.6\text{ V} \leq V_{DD} < 3.3\text{ V}$	1.5		V_{DD}	V
	V_{IH3}	P20, P21, P22, P23		$0.7V_{DD}$		V_{DD}	V
	V_{IH4}	P60, P61		$0.7V_{DD}$		6.0	V
	V_{IH5}	P121, P122, P123, P124, P137, $\overline{\text{RESET}}$		$0.8V_{DD}$		V_{DD}	V
	V_{IHRF}	GPIO0, GPIO1, GPIO2, GPIO3		$0.85V_{DD_RF}$		V_{DD_RF}	V
ロウ・レベル 入力電圧	V_{IL1}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P120, P140, P147	通常モード ($I_{THL}=1$)	0		$0.2V_{DD}$	V
	V_{IL2}	P01, P03, P10, P11, P13, P14, P15, P16	TTLモード $3.3\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	0		0.5	V
			TTLモード $1.6\text{ V} \leq V_{DD} < 3.3\text{ V}$	0		0.32	V
	V_{IL3}	P20, P21, P22, P23		0		$0.3V_{DD}$	V
	V_{IL4}	P60, P61		0		$0.3V_{DD}$	V
	V_{IL5}	P121, P122, P123, P124, P137, $\overline{\text{RESET}}$		0		$0.2V_{DD}$	V
	V_{ILRF}	GPIO0, GPIO1, GPIO2, GPIO3		0		$0.1V_{DD_RF}$	V

注意 P00, P02, P03, P10-P15は、N-chオープン・ドレイン・モード時でも V_{IH} の最大値 (MAX.) は V_{DD} です。

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

2.4.3 出力電圧

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件		MIN.	TYP.	MAX.	単位
ハイ・レベル 出力電圧	V _{OH1}	I _{OH} = -2.0 mA	P00, P01, P02, P03,	2.7 V ≤ V _{DD} ≤ 3.6 V			V
		I _{OH} = -1.5 mA	P10, P11, P12, P13,	1.8 V ≤ V _{DD} ≤ 3.6 V			V
		I _{OH} = -1.0 mA	P14, P15, P16, P30, P40, P120, P140, P147	1.6 V ≤ V _{DD} ≤ 3.6 V			V
		I _{OH} = -10 μA	P130		V _{DD} -0.3		V
	V _{OH2}	I _{OH} = -100 μA	P20, P21, P22, P23		V _{DD} -0.5		V
	V _{OHRF}	I _{OH} = -2.0 mA	GPIO0, GPIO1,	2.7 V ≤ V _{DD_RF} ≤ 3.6 V	V _{DD_RF} -0.3		V
		I _{OH} = -1.5 mA	GPIO2, GPIO3	1.6 V ≤ V _{DD_RF} ≤ 3.6 V	V _{DD_RF} -0.3		V
ロウ・レベル 出力電圧	V _{OL1}	I _{OL} = 3.0 mA	P00, P01, P02, P03,	2.7 V ≤ V _{DD} ≤ 3.6 V		0.6	V
		I _{OL} = 1.5 mA	P10, P11, P12, P13,			0.4	V
		I _{OL} = 0.6 mA	P14, P15, P16, P30,	1.8 V ≤ V _{DD} ≤ 3.6 V		0.4	V
		I _{OL} = 0.3 mA	P40, P120, P130, P140, P147	1.6 V ≤ V _{DD} ≤ 3.6 V		0.4	V
	V _{OL2}	I _{OL} = 400 μA	P20, P21, P22, P23			0.4	V
	V _{OLRF}		GPIO0, GPIO1, GPIO2, GPIO3			0.3	V

注意 P00, P02, P03, P10-P15は、N-chオープン・ドレイン・モード時には、ハイ・レベル出力しません。

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

2.4.4 入力リーク電流

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
ハイ・レベル 入力リーク電流	I _{LIH1}	V _I = V _{DD}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P60, P61, P120, P140, P147			1	μA	
	I _{LIH2}	V _I = V _{DD}	P20, P21, P22, P23, P137, RESET			1	μA	
	I _{LIH3}	V _I = V _{DD}	P121, P122, P123, P124 (EXCLK, EXCLKS) (XT1, XT2)	入力ポート時			1	μA
				外部クロック入力時			1	μA
				発振子接続時			10	μA
I _{LIHRF}	V _I = V _{DD_RF}	GPIO0, GPIO1, GPIO2, GPIO3			10	μA		
ロウ・レベル 入力リーク電流	I _{LIL1}	V _I = V _{SS}	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P60, P61, P120, P140, P147			-1	μA	
	I _{LIL2}	V _I = V _{SS}	P20, P21, P22, P23, P137, RESET			-1	μA	
	I _{LIL3}	V _I = V _{SS}	P121, P122, P123, P124 (EXCLK, EXCLKS) (XT1, XT2)	入力ポート時			-1	μA
				外部クロック入力時			-1	μA
				発振子接続時			-10	μA
I _{LILRF4}	V _I = V _{SS_RF}	GPIO0, GPIO1, GPIO2, GPIO3			-10	μA		

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

2.4.5 抵抗

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件		MIN.	TYP.	MAX.	単位
内蔵プルアップ抵抗	Ru	$V_I = V_{SS}$	P00, P01, P02, P03, P10, P11, P12, P13, P14, P15, P16, P30, P40, P120, P140, P147 入力モード時	10	20	100	k Ω

備考 特に指定のないかぎり、兼用端子の特性はポート端子の特性と同じです。

2.5 消費電流

RL78/G1Dの消費電流は、MCU部(V_{DD} 端子に流れる電流)とRF部(V_{DD_RF} , AV_{DD_RF} 端子に流れる電流)の合算値です。

2.5.1にMCU部(V_{DD} 端子に流れる電流)を、2.5.2にRF部(V_{DD_RF} , AV_{DD_RF} 端子に流れる電流)を示します。

2.5.1 MCU部の消費電流

(1) 動作電流

($T_A = -40 \sim +85^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件				MIN.	TYP.	MAX.	単位	
動作電流 ^{注1}	IDD1	HS (高速メイン)モード ^{注5}	基本動作	$f_{IH} = 32 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		2.3		mA	
			通常動作	$f_{IH} = 32 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		5.2	8.5	mA	
				$f_{IH} = 24 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		4.1	6.6	mA	
				$f_{IH} = 16 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		3.0	4.7	mA	
		LS (低速メイン)モード ^{注5}	通常動作	$f_{IH} = 8 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		1.3	2.1	mA	
					$V_{DD} = 2.0 \text{ V}$		1.3	2.1	mA	
		LV (低電圧メイン)モード ^{注5}	通常動作	$f_{IH} = 4 \text{ MHz}$ ^{注2}	$V_{DD} = 3.0 \text{ V}$		1.3	1.8	mA	
					$V_{DD} = 2.0 \text{ V}$		1.3	1.8	mA	
		HS (高速メイン)モード ^{注5}	通常動作	$f_{MX} = 20 \text{ MHz}$ ^{注3}	$V_{DD} = 3.0 \text{ V}$ ^{注6}		3.4	5.5	mA	
							3.6	5.7	mA	
						$f_{MX} = 10 \text{ MHz}$ ^{注3}	$V_{DD} = 3.0 \text{ V}$ ^{注6}		2.1	3.2
		LS (低速メイン)モード ^{注5}	通常動作	$f_{MX} = 8 \text{ MHz}$ ^{注3}	$V_{DD} = 3.0 \text{ V}$ ^{注6}		1.2	2.0	mA	
							1.2	2.0	mA	
						$V_{DD} = 2.0 \text{ V}$ ^{注6}		1.2	2.0	mA
		サブシステム・クロック動作	通常動作	$f_{SUB} = 32.768 \text{ kHz}$ ^{注4}	$T_A = -40^\circ\text{C}$ ^{注6}		4.8	5.9	μA	
							4.9	6.0	μA	
						$T_A = +25^\circ\text{C}$ ^{注6}		4.9	5.9	μA
							5.0	6.0	μA	
						$T_A = +50^\circ\text{C}$ ^{注6}		5.0	7.6	μA
							5.1	7.7	μA	
$T_A = +70^\circ\text{C}$ ^{注6}						5.2	9.3	μA		
	5.3	9.4	μA							
	$T_A = +85^\circ\text{C}$ ^{注6}		5.7	13.3	μA					
			5.8	13.4	μA					

(注、備考は次ページにあります。)

- 注1.** V_{DD} に流れる電流です。入力端子を V_{DD} または V_{SS} に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。
2. 高速システム・クロック、サブシステム・クロック停止時。
 3. 高速オンチップ・オシレータ、サブシステム・クロックは停止時。
 4. 高速オンチップ・オシレータ、高速システム・クロックは停止時。超低消費発振（AMPHS1 = 1）設定時。RTC、12ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。
 5. 動作電圧範囲、CPU動作周波数、動作モードの関係を次に示します。

HS（高速メイン）モード	: $2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$ @1 MHz~32 MHz
	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$ @1 MHz~16 MHz
LS（低速メイン）モード	: $1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$ @1 MHz~8 MHz
LV（低電圧メイン）モード	: $1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$ @1 MHz~4 MHz
 6. 上段の値は方形波入力時、下段の値は発振子接続時。

- 備考1.** f_{MX} : 高速システム・クロック周波数（外部メイン・システム・クロック周波数）
2. f_{IH} : 高速オンチップ・オシレータ・クロック周波数
 3. f_{SUB} : サブシステム・クロック周波数
 4. 「サブシステム・クロック動作」以外のTYP.値の温度条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。

(2) スタンバイ電流

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
HALT電流 ^{注1, 2}	IDD2	HS (高速メイン)モード ^{注7}	f _{IH} = 32 MHz ^{注4}	V _{DD} = 3.0 V		0.62	1.86	mA
			f _{IH} = 24 MHz ^{注4}	V _{DD} = 3.0 V		0.50	1.45	mA
			f _{IH} = 16 MHz ^{注4}	V _{DD} = 3.0 V		0.44	1.11	mA
		LS (低速メイン)モード ^{注7}	f _{IH} = 8 MHz ^{注4}	V _{DD} = 3.0 V		290	620	μA
				V _{DD} = 2.0 V		290	620	μA
		LV (低電圧メイン)モード ^{注7}	f _{IH} = 4 MHz ^{注4}	V _{DD} = 3.0 V		440	680	μA
				V _{DD} = 2.0 V		440	680	μA
		HS (高速メイン)モード ^{注7}	f _{MX} = 20 MHz ^{注3}	V _{DD} = 3.0 V ^{注9}		0.31	1.08	mA
						0.48	1.28	mA
				V _{DD} = 3.0 V ^{注9}		0.21	0.63	mA
		LS (低速メイン)モード ^{注7}	f _{MX} = 10 MHz ^{注3}	V _{DD} = 3.0 V ^{注9}		0.28	0.71	mA
						110	360	μA
				V _{DD} = 2.0 V ^{注9}		160	420	μA
						110	360	μA
		サブシステム・クロック動作	f _{SUB} = 32.768 kHz ^{注5}	T _A = -40°C ^{注9}		0.28	0.61	μA
						0.47	0.80	μA
				T _A = +25°C ^{注9}		0.34	0.61	μA
	0.53				0.80	μA		
T _A = +50°C ^{注9}				0.41	2.30	μA		
				0.60	2.49	μA		
T _A = +70°C ^{注9}		0.64	4.03	μA				
		0.83	4.22	μA				
T _A = +85°C ^{注9}		1.09	8.04	μA				
		1.28	8.23	μA				
STOP電流 ^{注6, 8}	IDD3	T _A = -40°C			0.19	0.52	μA	
		T _A = +25°C			0.25	0.52	μA	
		T _A = +50°C			0.32	2.21	μA	
		T _A = +70°C			0.55	3.94	μA	
		T _A = +85°C			1.00	7.95	μA	

(注, 備考は次ページにあります。)

- 注1.** V_{DD} に流れる電流です。入力端子を V_{DD} または V_{SS} に固定した状態での入力リーク電流を含みます。またMAX.値には周辺動作電流を含みます。ただし、A/Dコンバータ、LVD回路、I/Oポート、内蔵プルアップ/プルダウン抵抗、データ・フラッシュ書き換え時に流れる電流は含みません。
2. フラッシュ・メモリでのHALT命令実行時。
 3. 高速オンチップ・オシレータ、サブシステム・クロックは停止時。
 4. 高速システム・クロック、サブシステム・クロックは停止時。
 5. 高速オンチップ・オシレータ、高速システム・クロックは停止時。RTCLPC = 1、かつ超低消費発振（AMPHS1 = 1）設定時。RTCに流れる電流は含みます。ただし、12ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。
 6. リアルタイム・クロック、12ビット・インターバル・タイマ、ウォッチドッグ・タイマに流れる電流は含みません。
 7. 動作電圧範囲、CPU動作周波数、動作モードの関係を次に示します。

HS（高速メイン）モード	:	$2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V} @ 1\text{ MHz} \sim 32\text{ MHz}$
		$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V} @ 1\text{ MHz} \sim 16\text{ MHz}$
LS（低速メイン）モード	:	$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V} @ 1\text{ MHz} \sim 8\text{ MHz}$
LV（低電圧メイン）モード	:	$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V} @ 1\text{ MHz} \sim 4\text{ MHz}$
 8. STOPモード時にサブシステム・クロックを動作させる場合は、サブシステム・クロック動作のHALTモード時と同じになります。
 9. 上段の値は方形波入力時、下段の値は発振子接続時。

備考1. f_{MX} : 高速システム・クロック周波数（外部メイン・システム・クロック周波数）

2. f_{IH} : 高速オンチップ・オシレータ・クロック周波数

3. f_{SUB} : サブシステム・クロック周波数

4. 「サブシステム・クロック動作」、 「STOPモード」以外のTYP.値の温度条件は、 $T_A = 25\text{ }^\circ\text{C}$ です。

(3) 周辺電流

($T_A = -40 \sim +85^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件		MIN.	TYP.	MAX.	単位
低速オンチップ・オシレータ動作電流	I_{FIL} ^{注1}				0.20		μA
PCLBUZ0とEXSLK_RFを接続し、RFスロー・クロックをMCU部からRF部へ供給した場合の電流	I_{PCEX} ^{注1}				1.0		μA
RTC動作電流	I_{RTC} ^{注1, 2, 3}				0.02		μA
12ビット・インターバル・タイマ動作電流	I_{IT} ^{注1, 2, 4}				0.02		μA
ウォッチドッグ・タイマ動作電流	I_{WDT} ^{注1, 2, 5}	f _{IL} = 15 kHz			0.22		μA
A/Dコンバータ動作電流	I_{ADC} ^{注1, 6}	最高速変換時	$AV_{REFP} = V_{DD} = 3.0 \text{ V}$		0.5	0.7	mA
A/Dコンバータ基準電圧電流	I_{ADREF} ^{注1}				75.0		μA
温度センサ動作電流	I_{TMPS} ^{注1}				75.0		μA
LVD動作電流	I_{LVI} ^{注1, 7}				0.08		μA
フラッシュ・セルフ・プログラミング動作電流	I_{FSP} ^{注1, 9}				2.50	12.20	mA
BGO電流	I_{BGO} ^{注1, 8}				2.50	12.20	mA
SNOOZE動作電流	I_{SNOZ} ^{注1}	ADC動作	モード遷移中 ^{注10}		0.50	0.60	mA
			変換動作中, 低電圧モード, $AV_{REFP} = V_{DD} = 3.0 \text{ V}$		1.20	1.44	mA
		CSI/UART動作				0.70	0.84

注1. V_{DD} に流れる電流です。

- 高速オンチップ・オシレータ, 高速システム・クロックは停止時。
- リアルタイム・クロック (RTC) にのみ流れる電流です (低速オンチップ・オシレータ, XT1発振回路の動作電流は含みません)。動作モードまたはHALTモードでのリアルタイム・クロックの動作時は, I_{DD1} または I_{DD2} に I_{RTC} を加算した値が, RL78マイクロコントローラの電流値となります。また, 低速オンチップ・オシレータ選択時は I_{FIL} を加算してください。 I_{DD2} のサブシステム・クロック動作にはリアルタイム・クロックの動作電流が含まれています。
- 12ビット・インターバル・タイマにのみ流れる電流です (低速オンチップ・オシレータ, XT1発振回路の動作電流は含みません)。動作モードまたはHALTモードでの12ビット・インターバル・タイマの動作時は, I_{DD1} または I_{DD2} に I_{IT} を加算した値が, MCU部の電流値となります。また, 低速オンチップ・オシレータ選択時は I_{FIL} を加算してください。
- ウォッチドッグ・タイマにのみ流れる電流です (低速オンチップ・オシレータの動作電流を含みます)。ウォッチドッグ・タイマの動作時は, I_{DD1} , I_{DD2} または I_{DD3} に I_{WDT} を加算した値が, MCU部の電流値となります。
- A/Dコンバータにのみ流れる電流です。動作モードまたはHALTモードでのA/Dコンバータの動作時は I_{DD1} または I_{DD2} に I_{ADC} を加算した値が, MCU部の電流値となります。
- LVD回路にのみ流れる電流です。LVD回路が動作時は, I_{DD1} , I_{DD2} または I_{DD3} に I_{LVI} を加算した値が, MCU部の電流値となります。

(注, 備考は次ページにあります。)

注8. データ・フラッシュ書き換え動作に流れる電流です。

9. セルフ・プログラミング時に動作に流れる電流です。

10. SNOOZEモードへの遷移時間は、ユーザーズマニュアル ハードウェア編を参照してください。

備考1. f_{IL} : 低速オンチップ・オシレータ・クロック周波数

2. f_{SUB} : サブシステム・クロック周波数

3. f_{CLK} : CPU/周辺ハードウェア・クロック周波数

4. TYP.値の温度条件は、 $T_A = 25^\circ\text{C}$ です。

2.5.2 RF部の消費電流

($T_A = -40\sim+85^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件		MIN.	TYP.	MAX.	単位	
電源電流 注1,2	I _{DDRF_{TX}}	送信ピーク電流	送信出力電力 0dBm時	RF normal mode	-	4.3	5.7	mA
					-	7.4	9.0	mA
				RF Low Power mode	-	2.6	4.1	mA
					-	4.4	6.0	mA
				RF High performance mode	-	4.3	5.7	mA
					-	7.4	9.0	mA
	I _{DDRF_{RX}}	受信ピーク電流		RF normal mode	-	3.5	5.0	mA
					-	6.2	7.5	mA
				RF Low Power mode	-	3.3	4.8	mA
					-	5.8	7.1	mA
				RF High performance mode	-	3.7	5.2	mA
					-	6.6	7.9	mA
	I _{DDRF_{ST}}	STANDBY_RF電流			-	0.40	0.9	mA
					-	0.28	0.8	mA
	I _{DDRF_{SL}}	SLEEP_RF電流			-	0.50	1.1	mA
					-	0.36	0.8	mA
	I _{DDRF_{DS}}	DEEP_SLEEP電流		RFスロー・クロック	-	0.14	3.6	μA
				EXSLK_RF外部入力時	-	0.14	3.6	μA
RFスロー・クロック				-	1.8	6.8	μA	
オンチップ・オシレータ時				-	1.8	6.8	μA	
I _{DDRF_{PD}}	POWER_DOWN電流			-	0.10	3.0	μA	
				-	0.10	3.0	μA	
I _{DDRF_{RS}}	RESET_RF電流			-	0.10	3.0	μA	
				-	0.10	3.0	μA	
I _{DDRF_{FIL}}	IDLE_RF電流			-	0.50	1.1	mA	
				-	0.60	1.1	mA	
I _{DDRF_{SU}}	SETUP_RF電流			-	2.5	4.7	mA	
				-	3.5	5.0	mA	

注1. V_{DD_RF} , AV_{DD_RF} に流れるトータル電流です。

2. 各項目、上段がRF部内蔵のDC/DCコンバータ使用時、下段がDC/DCコンバータ未使用時です。

2.6 AC特性

(TA = -40~+85°C, 1.6 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

(1/2)

項目	略号	条件		MIN.	TYP.	MAX.	単位		
サイクル・タイム (最小命令実行時間)	TCY	メイン・システム	HS (高速メイン) モード	2.7 V ≤ VDD ≤ 3.6 V	0.03125		1	μs	
				2.4 V ≤ VDD < 2.7 V	0.0625		1	μs	
		クロック (fMAIN) 動作	LV (低電圧メイン) モード		0.25		1	μs	
			LS (低速メイン) モード		0.125		1	μs	
		サブシステム・クロック (fSUB) 動作				28.5	30.5	31.3	μs
		セルフ・プログラミング実行時		HS (高速メイン) モード	2.7 V ≤ VDD ≤ 3.6 V	0.03125		1	μs
2.4 V ≤ VDD < 2.7 V	0.0625					1	μs		
LV (低電圧メイン) モード				0.25		1	μs		
LS (低速メイン) モード				0.125		1	μs		
外部クロック 入力周波数	fEX	EXCLK		2.7 V ≤ VDD ≤ 3.6 V	1		20	MHz	
				2.4 V ≤ VDD < 2.7 V	1		16	MHz	
				1.8 V ≤ VDD < 2.4 V	1		8	MHz	
	fEXS	EXCLKS			32		35	kHz	
	fEXRF	EXSLK_RF	32.768kHz時	±500ppm					
16.384kHz時			±500ppm						
外部クロック入力 ハイ・ロウ・レベル幅	tEXH tEXL	EXCLK		2.7 V ≤ VDD ≤ 3.6 V	24			ns	
				2.4 V ≤ VDD < 2.7 V	30			ns	
				1.8 V ≤ VDD < 2.4 V	60			ns	
	tEXHS tEXLS	EXCLKS			13.7			μs	
		tEXHRF tEXLRF	EXSLK_RF		32.768kHz 入力時	0.08	15.258	32.69	μs
	16.384kHz 入力時				0.08	8.192	16.304	μs	
タイマ入力 ハイ・ロウ・レベル幅	tTIH tTIL	TI00, TI01, TI02, TI03, TI04, TI05, TI06, TI07			1/fMCK+10			ns	
タイマ出力 周波数	tTO	TI00, TI01, TI02, TI03,	HS (高速メイン) モード	2.7 V ≤ VDD ≤ 3.6 V			8	MHz	
				2.4 V ≤ VDD < 2.7 V			4	MHz	
		TI04, TI05, TI06, TI07	LV (低電圧メイン) モード					4	MHz
			LS (低速メイン) モード					4	MHz
クロック/プザー 出力周波数	tPCL	PCLBUZ0	HS (高速メイン) モード	2.7 V ≤ VDD ≤ 3.6 V			8	MHz	
				2.4 V ≤ VDD < 2.7 V			4	MHz	
			LV (低電圧メイン) モード					4	MHz
			LS (低速メイン) モード					4	MHz
	tPCLRF	CLKOUT_RF					16	MHz	

備考 fMCK : タイマ・アレイ・ユニットの動作クロック周波数

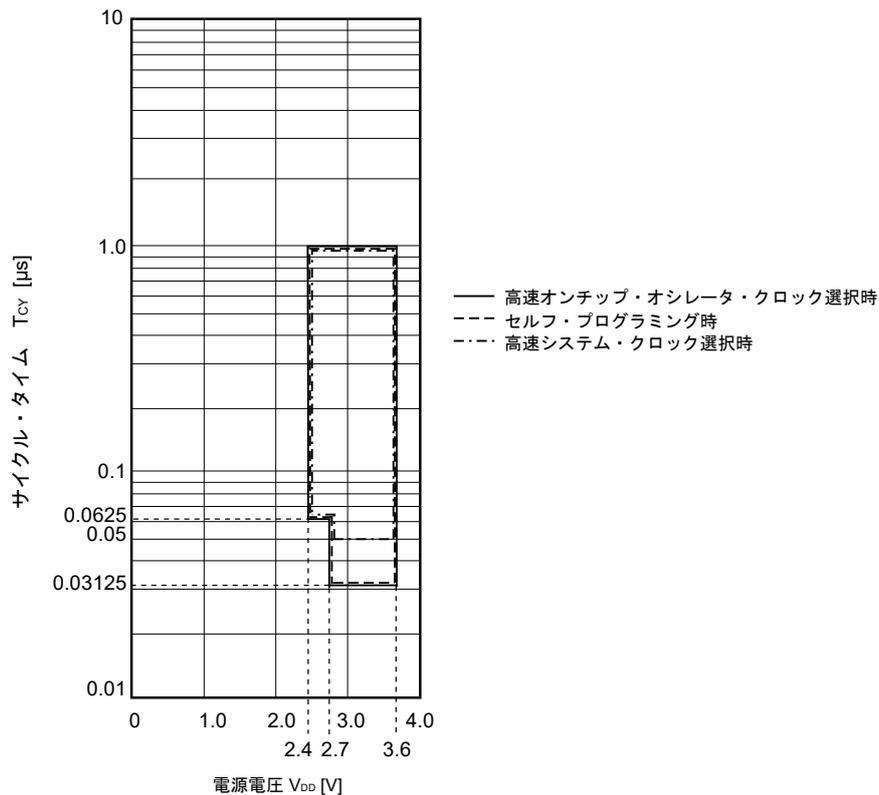
(タイマ・モード・レジスタmn (TMRmn) のCKSmnビットで設定する動作クロック。m : ユニット番号 (m = 0, 1), n : チャンネル番号 (n = 0-7))

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

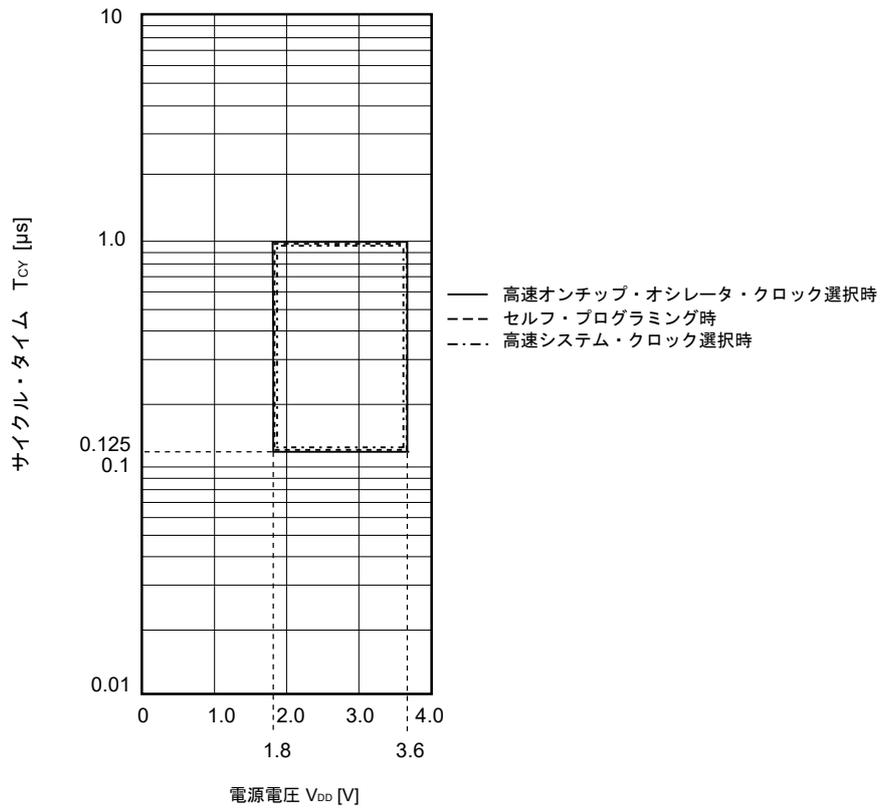
(2/2)

項目	略号	条件	MIN.	TYP.	MAX.	単位
割り込み入力 ハイ・ロウ・ レベル幅	t _{INTH} t _{INTL}	INTP0, INTP3, INTP5, INTP6	1			μs
外部PA制御出力 ハイ・レベル幅	t _{PAHRF}	TXSELH_RF	283			μs
外部PA制御出力 ロウ・レベル幅	t _{PALRF}	TXSELL_RF	283			μs
RESETロウ・レベル 幅	t _{RSL}	RESET	10			μs
RESET_RF内部端 子ロウ・レベル幅	t _{RSLRF}	RESET_RF内部端子	31			μs

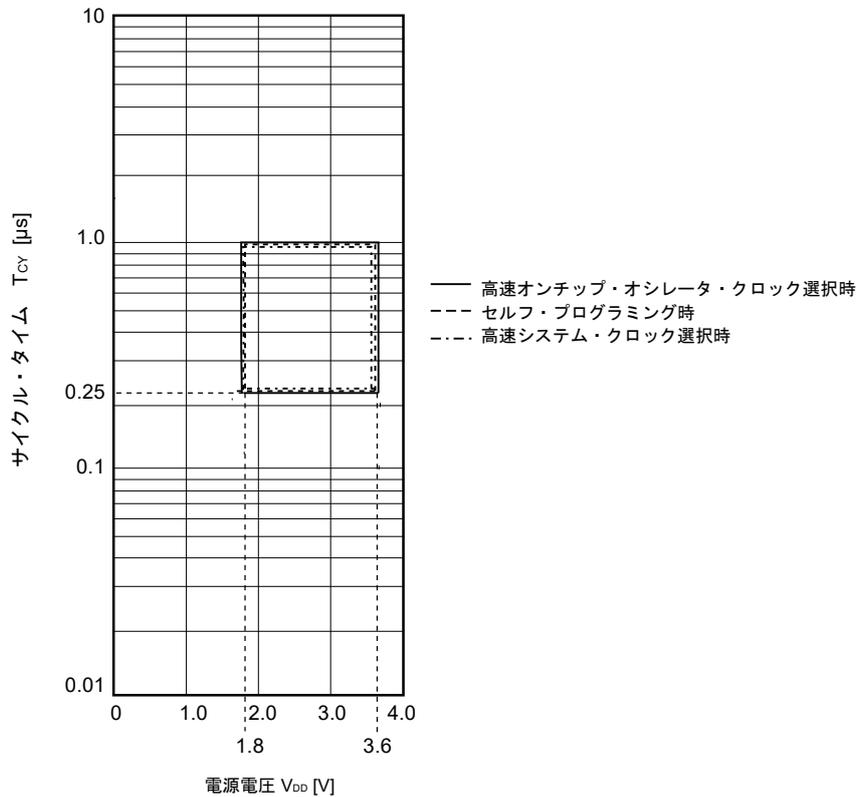
メイン・システム・クロック動作時の最小命令実行時間

T_{CY} vs V_{DD} (HS (高速メイン) モード)

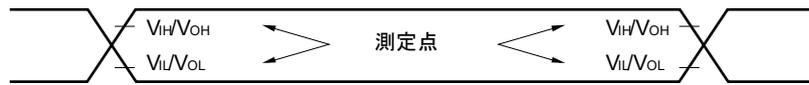
T_{CY} vs V_{DD} (LS (低速メイン) モード)



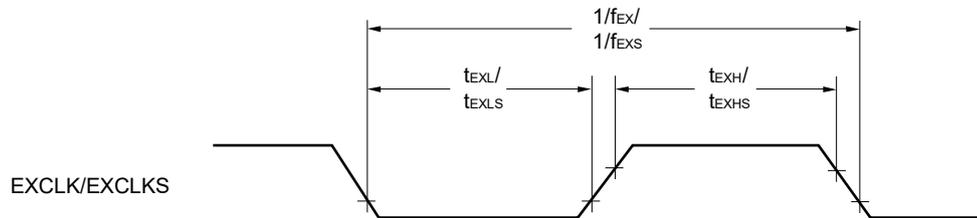
T_{CY} vs V_{DD} (LV (低電圧メイン) モード)



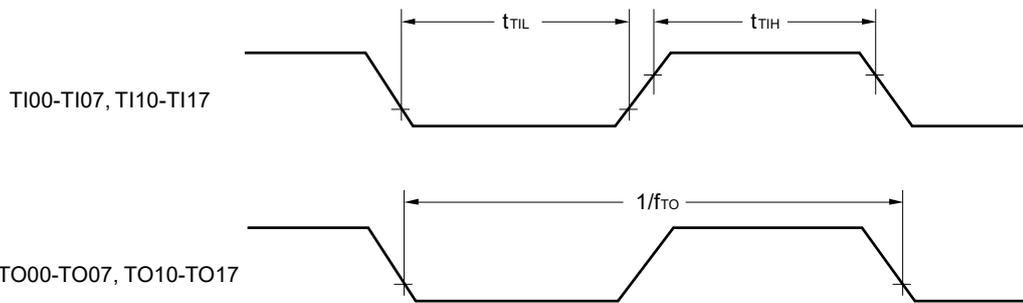
ACタイミング測定点



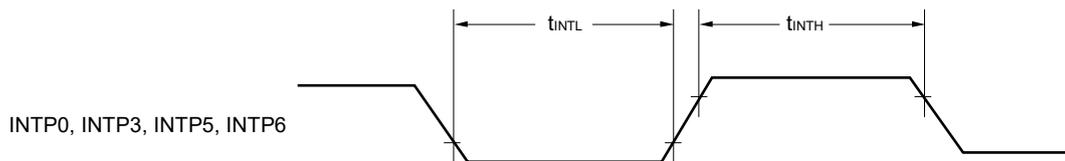
外部システム・クロック・タイミング



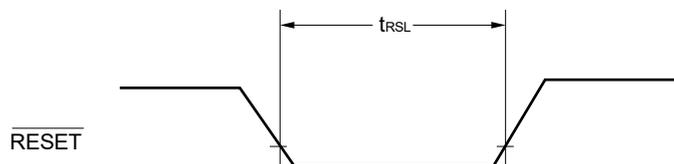
TI/TOタイミング



割り込み要求入力タイミング

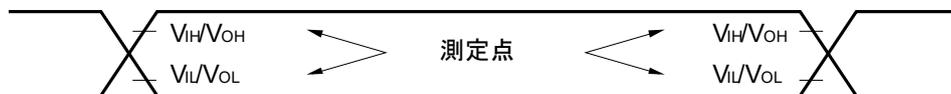


RESET入力タイミング



2.7 周辺機能特性

ACタイミング測定点



2.7.1 シリアル・アレイ・ユニット

(1) 同電位通信時 (UARTモード)

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	HS (高速メイン)	LS (低速メイン)	LV (低電圧メイン)	単位
			モード	モード	ン) モード	
			MAX.	MAX.	MAX.	
転送レート ^{注1}		2.4 V \leq V _{DD} \leq 3.6 V	f _{mck} /6	f _{mck} /6	f _{mck} /6	bps
		最大転送レート理論値 f _{mck} = f _{clk} ^{注2}	5.3	1.3	0.6	Mbps
		1.8 V \leq V _{DD} \leq 3.6 V	—	f _{mck} /6	f _{mck} /6	bps
		最大転送レート理論値 f _{mck} = f _{clk} ^{注2}	—	1.3	0.6	Mbps
		1.6 V \leq V _{DD} \leq 3.6 V	—	—	f _{mck} /6	bps
		最大転送レート理論値 f _{mck} = f _{clk} ^{注2}	—	—	0.6	Mbps

注1. SNOOZEモードでの転送レートは、4,800 bpsのみです。

2. CPU/周辺ハードウェア・クロック (f_{clk}) の最高動作周波数を次に示します。

HS(高速メイン)モード : 32 MHz (2.7 V \leq V_{DD} \leq 3.6 V)

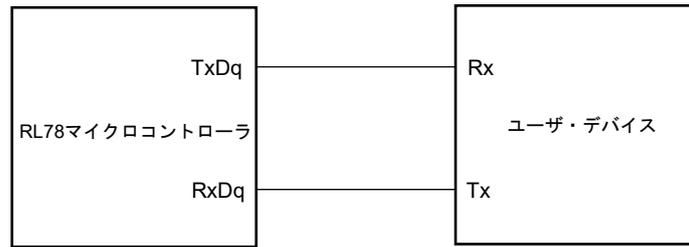
16 MHz (2.4 V \leq V_{DD} \leq 3.6 V)

LS(低速メイン)モード : 8 MHz (1.8 V \leq V_{DD} \leq 3.6 V)

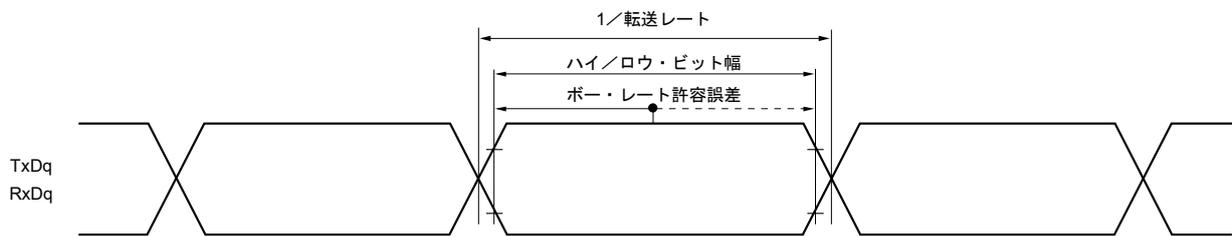
LV(低電圧メイン)モード : 4 MHz (1.6 V \leq V_{DD} \leq 3.6 V)

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、RxDq端子は通常入力バッファを選択、TxDq端子は通常出力モードを選択します。

UARTモード接続図（同電位通信時）



UARTモードのビット幅（同電位通信時）（参考）



備考1. q : UART番号 (q = 0, 1) , g : PIM, POM番号 (g = 0, 1)

2. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m : ユニット番号, n : チャネル番号 (mn = 00, 01))

(2) 同電位通信時 (CSIモード) (マスタ・モード, SCKp…内部クロック出力, CSI00のみ対応)

($T_A = -40 \sim +85^\circ\text{C}$, $2.7\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	HS (高速メイン)モード		LS (低速メイン)モード		LV (低電圧メイン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	t_{KCY1}	$t_{KCY1} \geq 2/f_{CLK}$	83.3		250		500		ns
SCKpハイ、ロウ・レベル幅	t_{KH1} , t_{KL1}		$t_{KCY1}/2-$ 10		$t_{KCY1}/2-$ 50		$t_{KCY1}/2-$ 50		ns
Slpセットアップ時間 (対SCKp↑) 注1	t_{SIK1}		33		110		110		ns
Slpホールド時間 (対SCKp↑) 注1	t_{KSI1}		10		10		10		ns
SCKp↓→SOp出力 遅延時間注2	t_{KSO1}	$C = 20\text{ pF}$ 注3		10		10		10	ns

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

2. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

3. Cは、SCKp, SOp出力ラインの負荷容量です。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子は通常入力バッファを選択し、SOp端子とSCKp端子は通常出力モードを選択します。

備考1. このスペックは、CSI00の周辺I/Oリダイレクト機能未使用時のみ対応します。

2. p: CSI番号 (p = 00), m: ユニット番号 (m = 0), n: チャネル番号 (n = 0), g: PIM, POM番号 (g = 1)

3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m: ユニット番号, n: チャネル番号 (mn = 00))

(3) 同電位通信時 (CSIモード) (内部通信専用, マスタ・モード, SCKp…内部クロック出力, CSI21 のみ対応)

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	HS (高速メイン)モード		LS (低速メイン)モード		LV (低電圧メイン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	t_{KCY1}	$t_{KCY1} \geq 2/f_{CLK}$ 注	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	250		250		500	ns
			$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	-		250		500	ns
			$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	-		-		500	ns

注 f_{CLK} は, 6.5 MHz以上, 24 MHz以下で使用してください。

備考 このスペックは, CSI21のみ対応します。

(4) 同電位通信時 (CSIモード) (マスタ・モード, SCKp…内部クロック出力, CSI00/CSI20 に対応)

(TA = -40~+85°C, 1.6 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

項目	略号	条件	HS (高速メイン)モード		LS (低速メイン)モード		LV (低電圧メイン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	t _{KCY1}	t _{KCY1} ≥ 4/f _{CLK}	2.7 V ≤ V _{DD} ≤ 3.6 V	125		500		1000	ns
			2.4 V ≤ V _{DD} ≤ 3.6 V	250		500		1000	ns
			1.8 V ≤ V _{DD} ≤ 3.6 V	—		500		1000	ns
			1.6 V ≤ V _{DD} ≤ 3.6 V	—		—		1000	ns
SCKpハイ、ロウ・レベル幅	t _{KH1} , t _{KL1}	2.7 V ≤ V _{DD} ≤ 3.6 V	t _{KCY1} /2-		t _{KCY1} /2-		t _{KCY1} /2-	ns	
		2.4 V ≤ V _{DD} ≤ 3.6 V	18		50		50	ns	
		1.8 V ≤ V _{DD} ≤ 3.6 V	t _{KCY1} /2-		t _{KCY1} /2-		t _{KCY1} /2-	ns	
		1.6 V ≤ V _{DD} ≤ 3.6 V	38		50		50	ns	
Slpセットアップ時間 (対SCKp↑) 注1	t _{SIK1}	2.7 V ≤ V _{DD} ≤ 3.6 V	—		t _{KCY1} /2-		t _{KCY1} /2-	ns	
		2.4 V ≤ V _{DD} ≤ 3.6 V	—		50		50	ns	
		1.8 V ≤ V _{DD} ≤ 3.6 V	—		—		220	ns	
		1.6 V ≤ V _{DD} ≤ 3.6 V	—		—		100	ns	
Slpホールド時間 (対SCKp↑) 注1	t _{KSI1}	2.7 V ≤ V _{DD} ≤ 3.6 V	44		110		110	ns	
		2.4 V ≤ V _{DD} ≤ 3.6 V	75		110		110	ns	
		1.8 V ≤ V _{DD} ≤ 3.6 V	—		110		110	ns	
		1.6 V ≤ V _{DD} ≤ 3.6 V	—		—		19	ns	
SCKp↓→SOp出力 遅延時間注2	t _{KSO1}	C = 30 pF注3	2.7 V ≤ V _{DD} ≤ 3.6 V	19		19		19	ns
			2.4 V ≤ V _{DD} ≤ 3.6 V	19		19		19	ns
			1.8 V ≤ V _{DD} ≤ 3.6 V	—		19		19	ns
			1.6 V ≤ V _{DD} ≤ 3.6 V	—		—		25	ns
SCKp↓→SOp出力 遅延時間注2	t _{KSO1}	C = 30 pF注3	2.7 V ≤ V _{DD} ≤ 3.6 V	25		25		25	ns
			2.4 V ≤ V _{DD} ≤ 3.6 V	25		25		25	ns
			1.8 V ≤ V _{DD} ≤ 3.6 V	—		25		25	ns
			1.6 V ≤ V _{DD} ≤ 3.6 V	—		—		25	ns

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。

2. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

3. Cは、SCKp, SOp出カラインの負荷容量です。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子は通常入力バッファを選択し、SOp端子とSCKp端子は通常出力モードを選択します。

備考1. p: CSI番号 (p = 00, 10), m: ユニット番号 (m = 0, 1),
n: チャネル番号 (n = 0, 1), g: PIM, POM番号 (g = 0, 1)

2. f_{MCK}: シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m: ユニット番号, n: チャネル番号 (mn = 00, 02, 11))

(5) 同電位通信時 (CSIモード) (スレーブ・モード, SCKp…外部クロック入力, CSI00/CSI20 に対応)

(TA = -40~+85°C, 1.6 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

項目	略号	条件		HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位		
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.			
SCKpサイクル・ タイム ^{注4}	t _{KCY2}	2.7 V ≤ V _{DD} ≤ 3.6 V	f _{MCK} > 16 MHz	8/f _{MCK}		–		–		ns		
			f _{MCK} ≤ 16 MHz	6/f _{MCK}		6/f _{MCK}		6/f _{MCK}		ns		
		2.4 V ≤ V _{DD} ≤ 3.6 V		6/f _{MCK}		6/f _{MCK}		6/f _{MCK}		かつ500	ns	
		1.8 V ≤ V _{DD} ≤ 3.6 V		–		6/f _{MCK}		6/f _{MCK}		かつ750	ns	
		1.6 V ≤ V _{DD} ≤ 3.6 V		–		–		6/f _{MCK}		かつ 1500	ns	
SCKpハイ、ロウ・ レベル幅	t _{KH2} , t _{KL2}	2.7 V ≤ V _{DD} ≤ 3.6 V		t _{KCY2} /2–8		t _{KCY2} /2–8		t _{KCY2} /2–8		ns		
		2.4 V ≤ V _{DD} ≤ 3.6 V		t _{KCY2} /2– 18		t _{KCY2} /2– 18		t _{KCY2} /2– 18		ns		
		1.8 V ≤ V _{DD} ≤ 3.6 V		–		t _{KCY2} /2– 18		t _{KCY2} /2– 18		ns		
		1.6 V ≤ V _{DD} ≤ 3.6 V		–		–		t _{KCY2} /2– 66		ns		
Slpセットアップ 時間 (対SCKp↑) ^{注1}	t _{SIK2}	2.7 V ≤ V _{DD} ≤ 3.6 V		1/f _{MCK} + 20		1/f _{MCK} + 30		1/f _{MCK} + 30		ns		
		2.4 V ≤ V _{DD} ≤ 3.6 V		1/f _{MCK} + 30		1/f _{MCK} + 30		1/f _{MCK} + 30		ns		
		1.8 V ≤ V _{DD} ≤ 3.6 V		–		1/f _{MCK} + 30		1/f _{MCK} + 30		ns		
		1.6 V ≤ V _{DD} ≤ 3.6 V		–		–		1/f _{MCK} + 40		ns		
Slpホールド時間 (対SCKp↑) ^{注1}	t _{SI2}	2.4 V ≤ V _{DD} ≤ 3.6 V		1/f _{MCK} + 31		1/f _{MCK} + 31		1/f _{MCK} + 31		ns		
		1.8 V ≤ V _{DD} ≤ 3.6 V		–		1/f _{MCK} + 31		1/f _{MCK} + 31		ns		
		1.6 V ≤ V _{DD} ≤ 3.6 V		–		–		1/f _{MCK} + 250		ns		
SCKp↓→SOp出力 遅延時間 ^{注2}	t _{KSO2}	C = 30 pF ^{注3}	2.7 V ≤ V _{DD} ≤ 3.6 V		2/f _{MCK} + 44		2/f _{MCK} + 110		2/f _{MCK} + 110		ns	
			2.4 V ≤ V _{DD} ≤ 3.6 V				2/f _{MCK} + 75		2/f _{MCK} + 110		ns	
			1.8 V ≤ V _{DD} ≤ 3.6 V				–		2/f _{MCK} + 110		2/f _{MCK} + 110	ns
			1.6 V ≤ V _{DD} ≤ 3.6 V				–		–		2/f _{MCK} + 220	ns

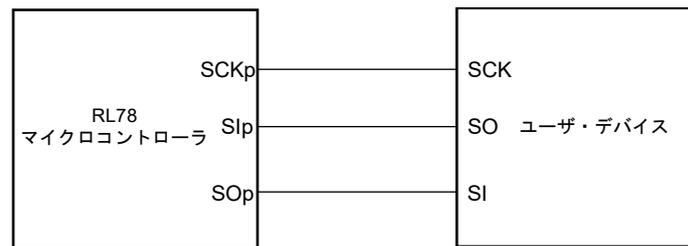
(注, 注意, 備考は次ページにあります。)

- 注1.** DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。
- 2.** DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。
- 3.** Cは、SO_p出力ラインの負荷容量です。
- 4.** SNOOZEモードでの転送レートは、MAX. : 1 Mbps

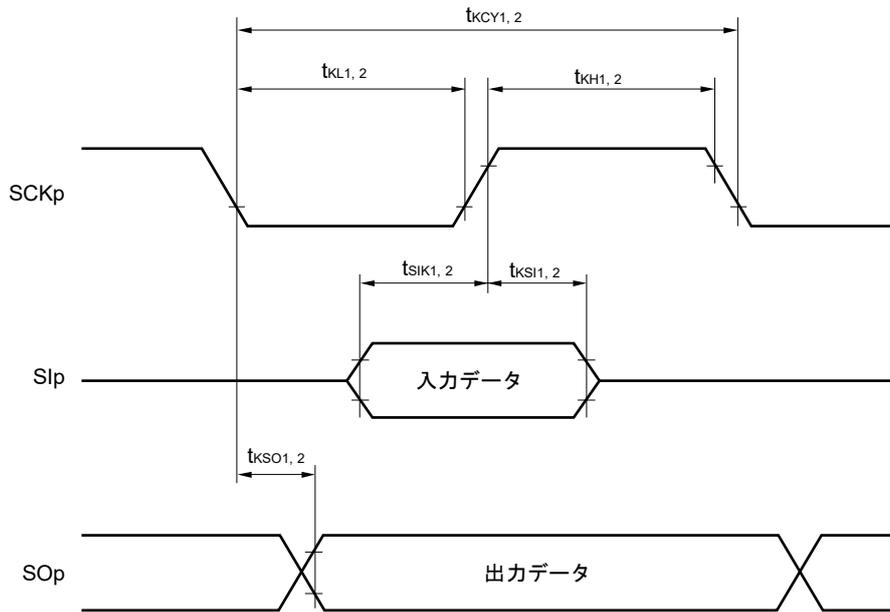
注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子とSCKp端子は通常入力バッファを選択し、SO_p端子は通常出力モードを選択します。

- 備考1.** p : CSI番号 (p = 00, 20) , m : ユニット番号 (m = 0, 1) , n : チャネル番号 (n = 0) ,
g : PIM, POM番号 (g = 1)
- 2.** f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数
(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m : ユニット番号, n : チャネル番号 (mn = 00, 10))

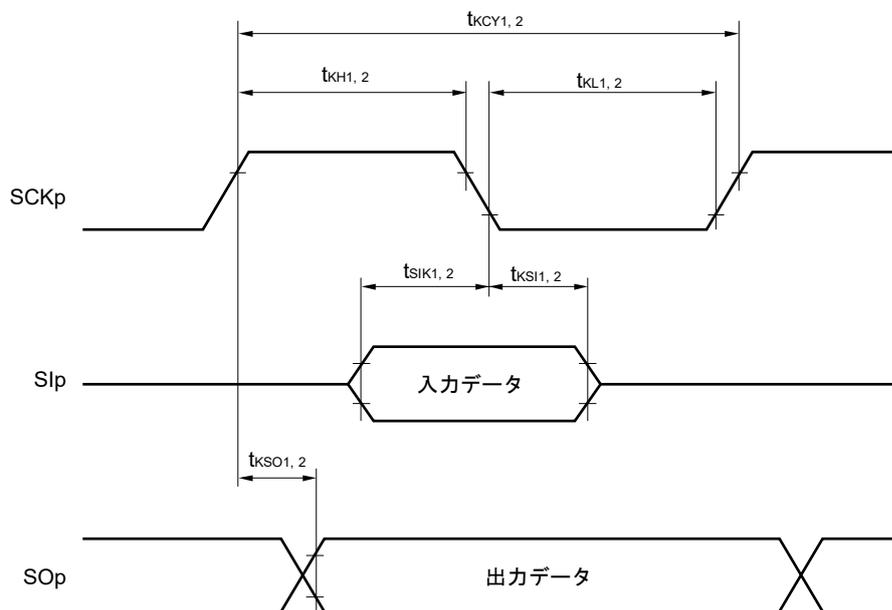
CSIモード接続図 (同電位通信時)



CSIモード・シリアル転送タイミング（同電位通信時）
 (DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき)



CSIモード・シリアル転送タイミング（同電位通信時）
 (DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき)



備考1. p : CSI番号 (p = 00, 10, 21)

2. m : ユニット番号, n : チャネル番号 (mn = 00, 02, 11)

(6) 同電位通信時 (簡易I²Cモード)(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(1/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLrクロック周波数	f _{SCL}	2.7 V ≤ V _{DD} ≤ 3.6 V, C _b = 50 pF, R _b = 2.7 kΩ		1000 ^{注1}		400 ^{注1}		400 ^{注1}	kHz
		2.4 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ		400 ^{注1}		400 ^{注1}		400 ^{注1}	kHz
		1.8 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ		—		400 ^{注1}		400 ^{注1}	kHz
		2.4 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ		300 ^{注1}		300 ^{注1}		300 ^{注1}	kHz
		1.8 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ		—		300 ^{注1}		300 ^{注1}	kHz
		1.6 V ≤ V _{DD} < 1.8 V, C _b = 100 pF, R _b = 5 kΩ		—		—		250 ^{注1}	kHz
SCLr = "L"のホールド・タイム	t _{LOW}	2.7 V ≤ V _{DD} ≤ 3.6 V, C _b = 50 pF, R _b = 2.7 kΩ	475		1150		1150		ns
		2.4 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	1150		1150		1150		ns
		1.8 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	—		1150		1150		ns
		2.4 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	1550		1550		1550		ns
		1.8 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	—		1550		1550		ns
		1.6 V ≤ V _{DD} < 1.8 V, C _b = 100 pF, R _b = 5 kΩ	—		—		1850		ns
SCLr = "H"のホールド・タイム	t _{HIGH}	2.7 V ≤ V _{DD} ≤ 3.6 V, C _b = 50 pF, R _b = 2.7 kΩ	475		1150		1150		ns
		2.4 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	1150		1150		1150		ns
		1.8 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	—		1150		1150		ns
		2.4 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	1550		1550		1550		ns
		1.8 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	—		1550		1550		ns
		1.6 V ≤ V _{DD} < 1.8 V, C _b = 100 pF, R _b = 5 kΩ	—		—		1850		ns

(注, 注意は次ページ以降にあります。)

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(2/2)

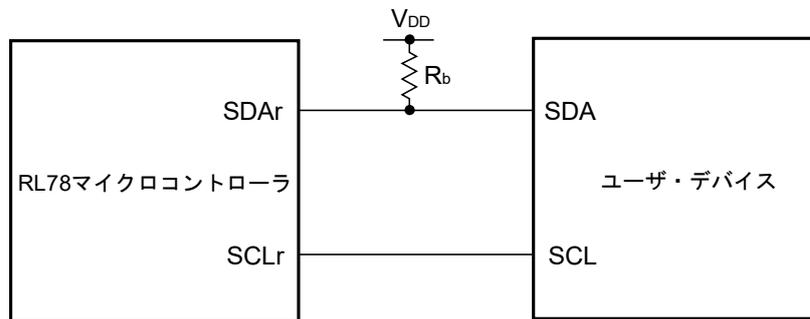
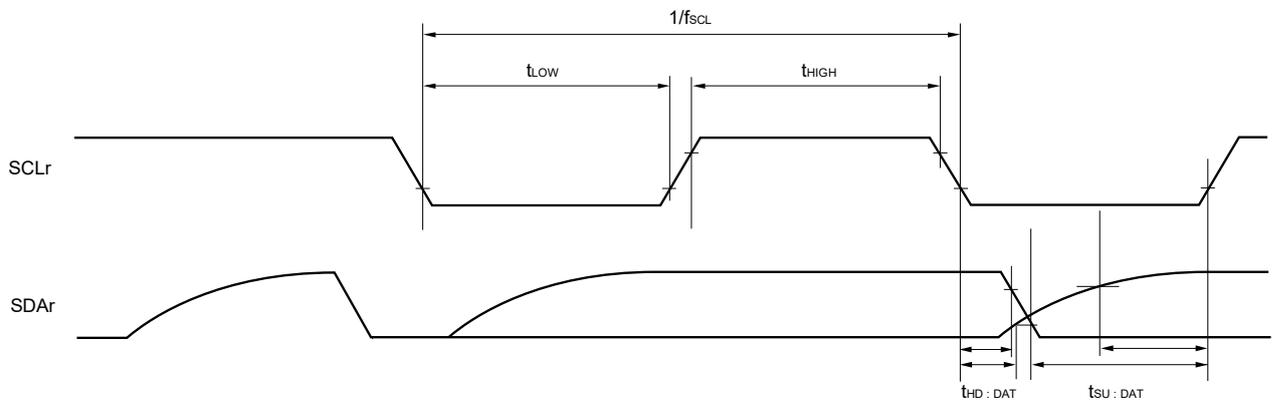
項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイ ン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			データ・セットアッ プ時間 (受信時)	t _{SU: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V, C _b = 50 pF, R _b = 2.7 kΩ	1/f _{MCK} + 85 ^{注2}		1/f _{MCK} + 145 ^{注2}	
		2.4 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	1/f _{MCK} + 145 ^{注2}		1/f _{MCK} + 145 ^{注2}		1/f _{MCK} + 145 ^{注2}		ns
		1.8 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	—		1/f _{MCK} + 145 ^{注2}		1/f _{MCK} + 145 ^{注2}		ns
		2.4 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	1/f _{MCK} + 230 ^{注2}		1/f _{MCK} + 230 ^{注2}		1/f _{MCK} + 230 ^{注2}		ns
		1.8 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	—		1/f _{MCK} + 230 ^{注2}		1/f _{MCK} + 230 ^{注2}		ns
		1.6 V ≤ V _{DD} < 1.8 V, C _b = 100 pF, R _b = 5 kΩ	—		—		1/f _{MCK} + 290 ^{注2}		ns
データ・ホールド時 間 (送信時)	t _{HD: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V, C _b = 50 pF, R _b = 2.7 kΩ	0	305	0	305	0	305	ns
		2.4 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	0	355	0	355	0	355	ns
		1.8 V ≤ V _{DD} ≤ 3.6 V, C _b = 100 pF, R _b = 3 kΩ	—	—	0	355	0	355	ns
		2.4 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	0	405	0	405	0	405	ns
		1.8 V ≤ V _{DD} < 2.7 V, C _b = 100 pF, R _b = 5 kΩ	—	—	0	405	0	405	ns
		1.6 V ≤ V _{DD} < 1.8 V, C _b = 100 pF, R _b = 5 kΩ	—	—	—	—	0	405	ns

注1. $\frac{1}{4f_{MCK}}$ 以下に設定してください。

2. f_{MCK}値は、SCLr = "L"とSCLr = "H"のホールド・タイムを越えない値に設定してください。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタh (POMh) で、SDArは通常入力バッファ、N-chオープン・ドレイン出力 (V_{DD}耐圧) モードを選択し、SCLrは通常出力モードを選択します。

(備考は次ページにあります。)

簡易I²Cモード接続図（同電位通信時）簡易I²Cモード・シリアル転送タイミング（同電位通信時）

備考1. R_b [Ω]: 通信ライン (SDAr) プルアップ抵抗値, C_b [F]: 通信ライン (SCLr, SDAr) 負荷容量値

2. r : IIC番号 ($r = 00, 20$), g : PIM番号 ($g = 1$), h : POM番号 ($h = 1,$)

3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。 m : ユニット番号 ($m = 0, 1$), n : チャネル番号 ($n = 0$), $mn = 00, 02$)

(7) 異電位 (1.8 V系, 2.5 V系) 通信時 (UARTモード)

(T_A = -40~+85°C, 2.4 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件	HS (高速メイン)	LS (低速メイン)	LV (低電圧メイン)	単位
			モード	モード	モード	
			MAX.	MAX.	MAX.	
転送レート	受信	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V	f _{MCK} /6 ^{注1}	f _{MCK} /6 ^{注1}	f _{MCK} /6 ^{注1}	bps
		最大転送レート理論値 f _{MCK} = f _{CLK} ^{注3}	5.3	1.3	0.6	Mbps
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	f _{MCK} /6 ^{注1}	f _{MCK} /6 ^{注1}	f _{MCK} /6 ^{注1}	bps
		最大転送レート理論値 f _{MCK} = f _{CLK} ^{注3}	2.6	1.3	0.6	Mbps
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	–	f _{MCK} /6 ^{注1,2}	f _{MCK} /6 ^{注1,2}	bps
		最大転送レート理論値 f _{MCK} = f _{CLK} ^{注3}	–	1.3	1.3	Mbps
	送信	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V	注4	注4	注4	bps
		最大転送レート理論値 C _b = 50 pF, R _b = 2.7 kΩ, V _b = 2.3 V	1.2 ^{注5}	1.2 ^{注5}	1.2 ^{注5}	Mbps
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	注2,6	注2,6	注2,6	bps
		最大転送レート理論値 C _b = 50 pF, R _b = 5.5 kΩ, V _b = 1.6 V	0.43	0.43	0.43	Mbps
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	–	注2,6	注2,6	bps
		最大転送レート理論値 C _b = 50 pF, R _b = 5.5 kΩ, V _b = 1.6 V	–	0.43 ^{注7}	0.43 ^{注7}	Mbps

注1. SNOOZEモードでの転送レートは、4800bpsのみとなります。

2. V_{DD} ≥ V_bで使用してください。

3. CPU/周辺ハードウェア・クロック (f_{CLK}) の最高動作周波数を次に示します。

HS(高速メイン)モード : 32 MHz (2.7 V ≤ V_{DD} ≤ 3.6 V)
16 MHz (2.4 V ≤ V_{DD} ≤ 3.6 V)

LS(低速メイン)モード : 8 MHz (1.8 V ≤ V_{DD} ≤ 3.6 V)

LV(低電圧メイン)モード : 4 MHz (1.8 V ≤ V_{DD} ≤ 3.6 V)

4. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が、有効な最大転送レートとなります。

2.7V ≤ V_{DD} ≤ 3.6V、2.3V ≤ V_b ≤ 2.7V時の転送レート計算式

最大転送レート = 1 / { -C_b × R_b × ln(1 - 2.0/V_b) } × 3 [bps]

ボー・レート許容誤差(理論値) =

(1/転送レート × 2 - { -C_b × R_b × ln(1 - 2.0/V_b) } / (1/転送レート) × 転送ビット数) × 100%

※この値は送信側と受信側の相対差の理論値となります。

5. この値は、一例として、条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注4により算出してください。

6. f_{MCK}/6または次の計算式で求められる最大転送レートのどちらか小さい方が、有効な最大転送レートとなります。

1.8V ≤ V_{DD} < 3.3V、1.6V ≤ V_b ≤ 2.0V時の転送レート計算式

最大転送レート = 1 / { -C_b × R_b × ln(1 - 1.5/V_b) } × 3 [bps]

ボー・レート許容誤差(理論値) = (1/転送レート × 2 - { -C_b × R_b × ln(1 - 1.5/V_b) } / (1/転送レート) × 転送ビッ

ト数) × 100%

注7. この値は、一例として、条件欄に書かれた条件の場合に算出される値を示したものです。お客様の条件での最大転送レートは注6により算出してください。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、RxDq端子はTTL入力バッファを選択し、TxDq端子はN-chオープン・ドレイン出力 (V_{DD}耐圧) モードを選択します。なおV_{IH}, V_{IL} は、TTL入力バッファ選択時のDC特性を参照してください。

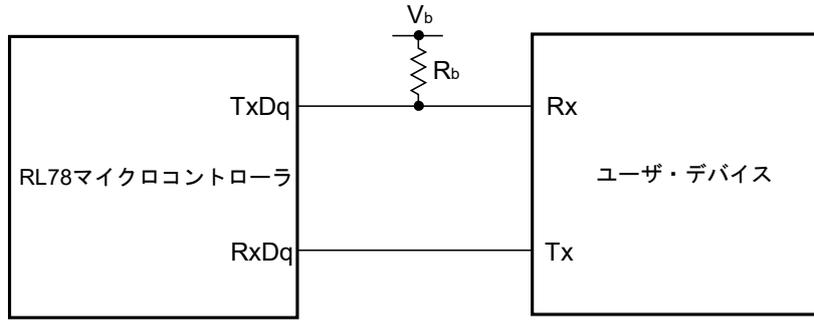
備考1. R_b [Ω] : 通信ライン (TxDq) プルアップ抵抗値, C_b [F] : 通信ライン (TxDq) 負荷容量値, V_b [V] : 通信ライン電圧

2. q : UART番号 (q = 0, 1) , g : PIM, POM番号 (g = 0, 1)

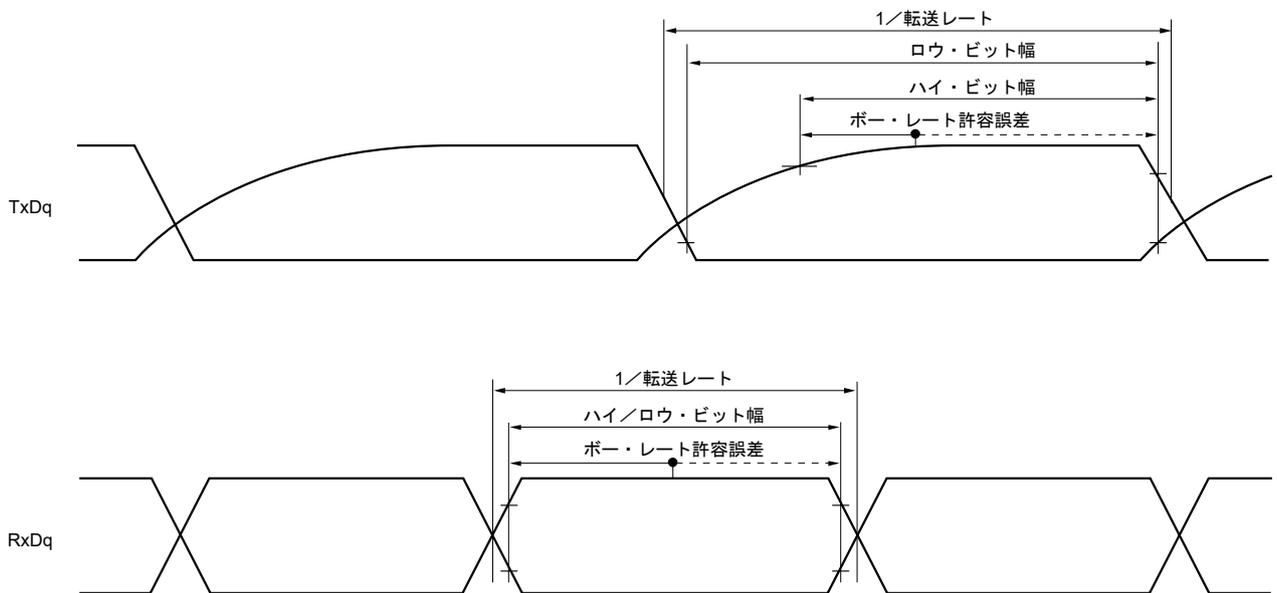
3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m : ユニット番号, n : チャネル番号 (mn = 00-03))

UARTモード接続図（異電位通信時）



UARTモードのビット幅（異電位通信時）（参考）



備考1. R_b [Ω]: 通信ライン (TxDq) プルアップ抵抗値, V_b [V]: 通信ライン電圧

2. q: UART番号 (q = 0, 1), g: PIM, POM番号 (g = 0, 1)

(8) 異電位 (2.5 V系) 通信時 (CSIモード) (マスタ・モード, SCKp…内部クロック出力, CSI00のみ対応)

(TA = -40~+85°C, 2.7 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

項目	略号	条件	HS (高速メイン)モード		LS (低速メイン)モード		LV (低電圧メイン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム	t _{KCY1}	t _{KCY1} ≥ 2/f _{CLK} 2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	300		1150		1150		ns
SCKpハイ・レベル幅	t _{KH1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	t _{KCY1} /2- 120		t _{KCY1} /2- 120		t _{KCY1} /2- 120		ns
SCKpロウ・レベル幅	t _{KL1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	t _{KCY1} /2- 10		t _{KCY1} /2- 50		t _{KCY1} /2- 50		ns
Slpセットアップ時間 (対SCKp↑) 注1	t _{SIK1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	121		479		479		ns
Slpホールド時間 (対SCKp↑) 注1	t _{KSI1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	10		10		10		ns
SCKp↓→SOp出力 遅延時間注1	t _{KSO1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ		130		130		130	ns
Slpセットアップ時間 (対SCKp↓) 注2	t _{SIK1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	33		110		110		ns
Slpホールド時間 (対SCKp↓) 注2	t _{KSI1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ	10		10		10		ns
SCKp↑→SOp出力 遅延時間注2	t _{KSO1}	2.7 V ≤ V _{DD} ≤ 3.6 V 2.3 V ≤ V _b ≤ 2.7 V, C _b = 20 pF, R _b = 2.7 kΩ		10		10		10	ns

注1. DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。

2. DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で, Slp端子はTTL入力バッファを選択し, SOp端子とSCKp端子はN-chオープン・ドレイン出力 (V_{DD}耐圧) モードを選択します。なおV_{IH}, V_{IL}は, TTL入力バッファ選択時のDC特性を参照してください。

備考1. R_b [Ω]: 通信ライン (SCKp, SOp) プルアップ抵抗値, C_b [F]: 通信ライン (SCKp, SOp) 負荷容量値,
V_b [V]: 通信ライン電圧

2. p: CSI番号 (p = 00), m: ユニット番号 (m = 0), n: チャネル番号 (n = 0),
g: PIM, POM番号 (g = 1)

備考3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn (SMRmn) のCKSmnビットで設定する動作クロック。m : ユニット番号, n : チャンネル番号 (mn = 00))

(9) 異電位 (1.8 V系, 2.5 V系) 通信時 (CSIモード: マスタ・モード, SCKp...内部クロック出力)

($T_A = -40 \sim +85^\circ\text{C}$, $1.8 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

(1/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム注1	t _{KCY1}	t _{KCY1} ≥ 4/f _{CLK} 2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	500		1150		1150		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	1150		1150		1150		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注3, C _b = 30 pF, R _b = 5.5 kΩ	–		1150		1150		ns
SCKpハイ・レベル幅注1	t _{KH1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	t _{KCY1} /2– 170		t _{KCY1} /2– 170		t _{KCY1} /2– 170		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	t _{KCY1} /2– 458		t _{KCY1} /2– 458		t _{KCY1} /2– 458		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注3, C _b = 30 pF, R _b = 5.5 kΩ	–		t _{KCY1} /2– 458		t _{KCY1} /2– 458		ns
SCKpロウ・レベル幅注1	t _{KL1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	t _{KCY1} /2– 18		t _{KCY1} /2– 50		t _{KCY1} /2– 50		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	t _{KCY1} /2– 50		t _{KCY1} /2– 50		t _{KCY1} /2– 50		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注3, C _b = 30 pF, R _b = 5.5 kΩ	–		t _{KCY1} /2– 50		t _{KCY1} /2– 50		ns
Slpセットアップ時間 (対SCKp↑) 注1,2	t _{SIK1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	177		479		479		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	479		479		479		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注3, C _b = 30 pF, R _b = 5.5 kΩ	–		479		479		ns

注1. CSI00, CSI20に対応

2. DAPmn=0、CKPmn=0またはDAPmn=1、CKPmn=1のとき。

3. V_{DD0} ≥ V_bで使用してください。

(注意は次ページにあります。)

(T_A = -40~+85°C, 1.8 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(2/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
Slpホールド時間 (対SCKp↑) 注1, 2	t _{KSI1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	19		19		19		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	19		19		19		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注4, C _b = 30 pF, R _b = 5.5 kΩ	–		19		19		ns
SCKp↓→SOp出力 遅延時間注1, 2	t _{KSO1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ		195		195		195	ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ		483		483		483	ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注4, C _b = 30 pF, R _b = 5.5 kΩ		–		483		483	ns
Slpセットアップ時間 (対SCKp↓) 注1, 3	t _{SIK1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	44		110		110		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	110		110		110		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注4, C _b = 30 pF, R _b = 5.5 kΩ	–		110		110		ns
Slpホールド時間 (対SCKp↓) 注1, 3	t _{KSI1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ	19		19		19		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ	19		19		19		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注4, C _b = 30 pF, R _b = 5.5 kΩ	–		19		19		ns
SCKp↑→SOp出力 遅延時間注2	t _{KSO1}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 30 pF, R _b = 2.7 kΩ		25		25		25	ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 30 pF, R _b = 5.5 kΩ		25		25		25	ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V注4, C _b = 30 pF, R _b = 5.5 kΩ		–		25		25	ns

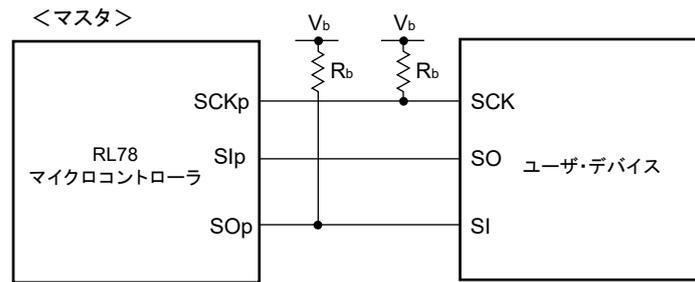
注1. CSI00のみ対応

- DAPmn = 0、CKPmn = 0またはDAPmn = 1、CKPmn = 1のとき。
- DAPmn = 0、CKPmn = 1またはDAPmn = 1、CKPmn = 0のとき。
- V_{DD} ≥ V_bで使用してください。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子はTTL入力バッファを選択し、SOp端子とSCKp端子はN-chオープン・ドレイン出力 (V_{DD}耐圧) モードを選択します。なおV_{IH}、V_{IL}は、TTL入力バッファ選択時のDC特性を参照してください。

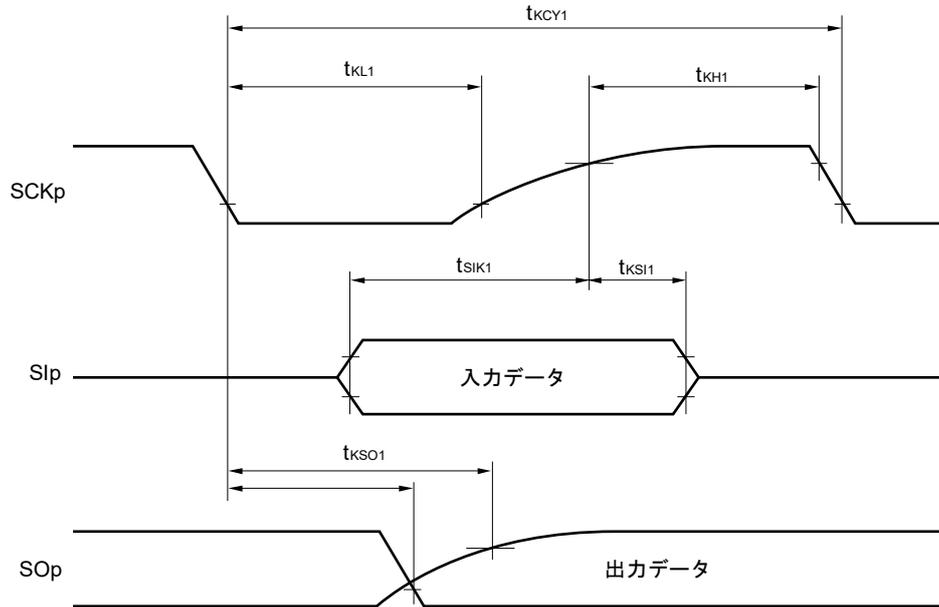
(備考は次ページにあります。)

CSIモード接続図（異電位通信時）

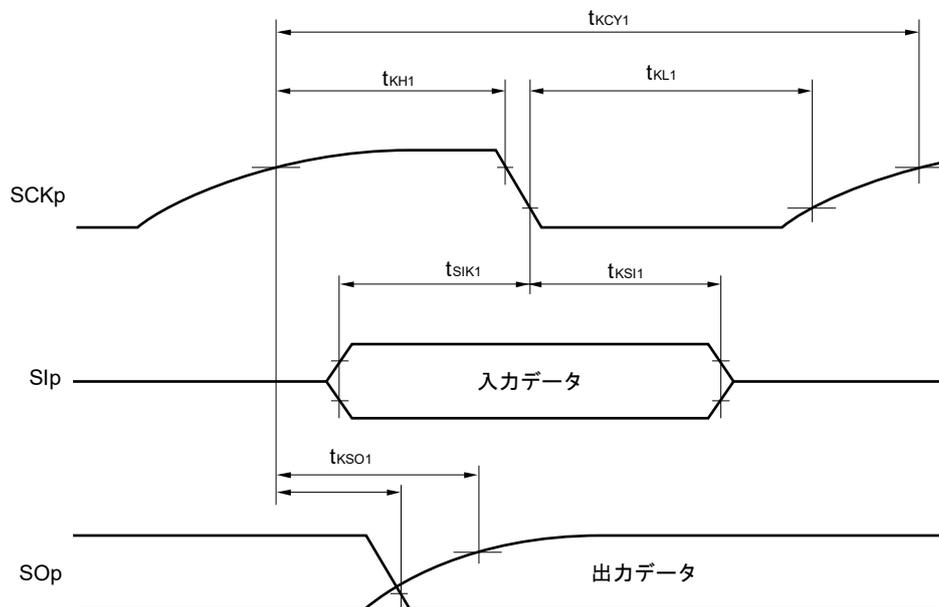


- 備考1.** $R_b[\Omega]$: 通信ライン (SCKp、Sop) プルアップ抵抗値、 $C_b[F]$: 通信ライン (SCKp、Sop) 負荷容量値、 $V_b[V]$: 通信ライン電圧
2. p : CSI番号 ($p=00$)、 m : ユニット番号 ($m=0$)、 n : チャネル番号 ($n=0$)、 g : PIM、POM番号 ($g=1$)
 3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数
(シリアル・モード・レジスタmn(SMRmn)のCKSmnビットで設定する動作クロック。 m : ユニット番号、 n : チャネル番号 ($mn=00$))。

CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）
 （DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき）



CSIモード・シリアル転送タイミング：マスタ・モード（異電位通信時）
 （DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき）



注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子とSCKp端子はTTL入力バッファを選択し、SOp端子はN-chオープン・ドレイン出力 (V_{DD} 耐圧) モードを選択します。

備考 p : CSI番号 (p = 00) , m : ユニット番号 (m = 0) , n : チャネル番号 (n = 0) , g : PIM, POM番号 (g = 1)

(10) 異電位 (1.8 V系, 2.5 V系) 通信時 (CSIモード : スレーブ・モード, SCKp…外部クロック入力)

(TA = -40~+85°C, 1.8 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

(1/2)

項目	略号	条件		HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpサイクル・タイム ^{注1}	tkCY2	2.7 V ≤ VDD ≤ 3.6 V, 2.3 V ≤ Vb ≤ 2.7 V	24 MHz < fMCK	20/fMCK		-		-		ns
			20 MHz < fMCK ≤ 24 MHz	16/fMCK		-		-		ns
			16 MHz < fMCK ≤ 20 MHz	14/fMCK		-		-		ns
			8 MHz < fMCK ≤ 16 MHz	12/fMCK		-		-		ns
			4 MHz < fMCK ≤ 8 MHz	8/fMCK		16/fMCK		-		ns
			fMCK ≤ 4 MHz	6/fMCK		10/fMCK		10/fMCK		ns
		2.4 V ≤ VDD < 3.3 V, 1.6 V ≤ Vb ≤ 2.0 V	24 MHz < fMCK	48/fMCK		-		-		ns
			20 MHz < fMCK ≤ 24 MHz	36/fMCK		-		-		ns
			16 MHz < fMCK ≤ 20 MHz	32/fMCK		-		-		ns
			8 MHz < fMCK ≤ 16 MHz	26/fMCK		-		-		ns
			4 MHz < fMCK ≤ 8 MHz	16/fMCK		16/fMCK		-		ns
			fMCK ≤ 4 MHz	10/fMCK		10/fMCK		10/fMCK		ns
		1.8 V ≤ VDD < 3.3 V, 1.6 V ≤ Vb ≤ 2.0 V ^{注2}	24 MHz < fMCK	-		-		-		ns
			20 MHz < fMCK ≤ 24 MHz	-		-		-		ns
			16 MHz < fMCK ≤ 20 MHz	-		-		-		ns
			8 MHz < fMCK ≤ 16 MHz	-		-		-		ns
			4 MHz < fMCK ≤ 8 MHz	-		16/fMCK		-		ns
			fMCK ≤ 4 MHz	-		10/fMCK		10/fMCK		ns

(注, 注意は次ページにあります。)

(T_A = -40~+85°C, 1.8 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(2/2)

項目	略号	条件	HS (高速メイン)		LS (低速メイン)		LV (低電圧メイン) モード		単位
			モード		モード		モード		
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKpハイ、ロウ・レベル幅	t _{KH2} , t _{KL2}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V	t _{KCY2} /2- 18		t _{KCY2} /2- 50		t _{KCY2} /2- 50		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	t _{KCY2} /2- 50		t _{KCY2} /2- 50		t _{KCY2} /2- 50		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2}	—		t _{KCY2} /2- 50		t _{KCY2} /2- 50		ns
Slpセットアップ時間 (対SCKp↑) ^{注3}	t _{SIK2}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 4.0 V	1/f _{MCK} + 20		1/f _{MCK} + 30		1/f _{MCK} + 30		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	1/f _{MCK} + 30		1/f _{MCK} + 30		1/f _{MCK} + 30		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2}	—		1/f _{MCK} + 30		1/f _{MCK} + 30		ns
Slpホールド時間 (対SCKp↑) ^{注3}	t _{KSI2}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 4.0 V	1/f _{MCK} + 31		1/f _{MCK} + 31		1/f _{MCK} + 31		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V	1/f _{MCK} + 31		1/f _{MCK} + 31		1/f _{MCK} + 31		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2}	—		1/f _{MCK} + 31		1/f _{MCK} + 31		ns
SCKp↓→SOp 出力遅延時間 ^{注4}	t _{KSO2}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V C _b = 30 pF, R _b = 2.7 kΩ		2/f _{MCK} + 214		2/f _{MCK} + 573		2/f _{MCK} + 573	ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V C _b = 30 pF, R _b = 5.5 kΩ		2/f _{MCK} + 573		2/f _{MCK} + 573		2/f _{MCK} + 573	ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} C _b = 30 pF, R _b = 5.5 kΩ		—		2/f _{MCK} + 573		2/f _{MCK} + 573	ns

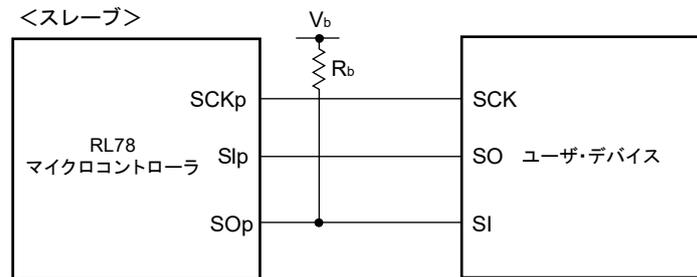
注1. SNOOZEモードでの転送レートは、MAX. : 1 Mbps

- V_{DD} ≥ V_bで使用してください。
- DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↓”となります。
- DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき。DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のときは“対SCKp↑”となります。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子とSCKp端子はTTL入力バッファを選択し、SOp端子はN-chオープン・ドレイン出力 (V_{DD}耐圧) モードを選択します。なおV_{IH}, V_{IL}は、TTL入力バッファ選択時のDC特性を参照してください。

(備考は次ページにあります。)

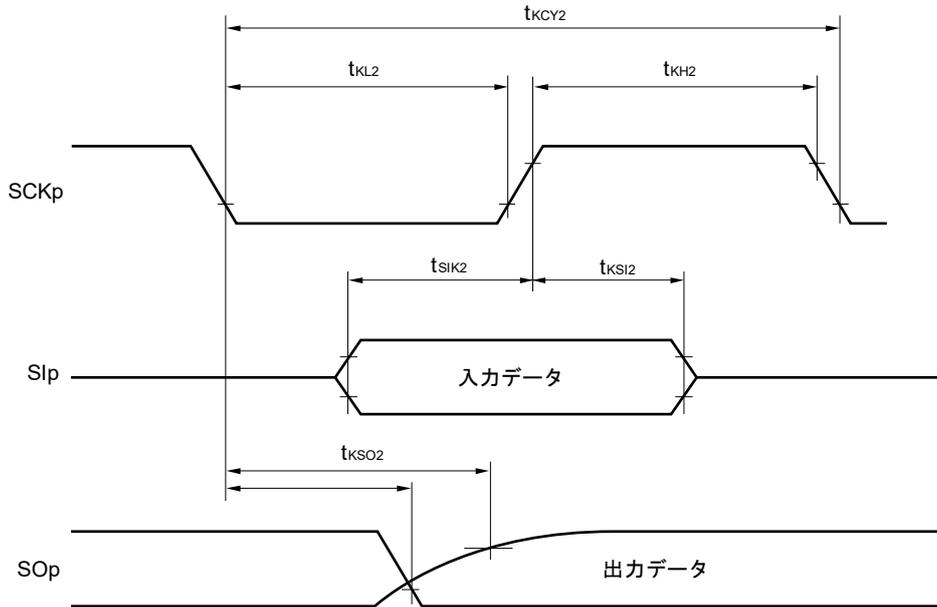
CSIモード接続図（異電位通信時）



- 備考1.** $R_b[\Omega]$: 通信ライン(Sop)プルアップ抵抗値、 $C_b[F]$: 通信ライン(Sop)負荷容量値、 $V_b[V]$: 通信ライン電圧
- 2.** p : CSI番号($p=00, 20$)、 m : ユニット番号、 n : チャネル番号($mn=00, 10$)、 g : PIM、POM番号($g=0, 1$)
- 3.** f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数
 ((シリアル・モード・レジスタ mn (SMR mn)のCKSm n ビットで設定する動作クロック。 m : ユニット番号、 n : チャネル番号($mn=00, 10$))

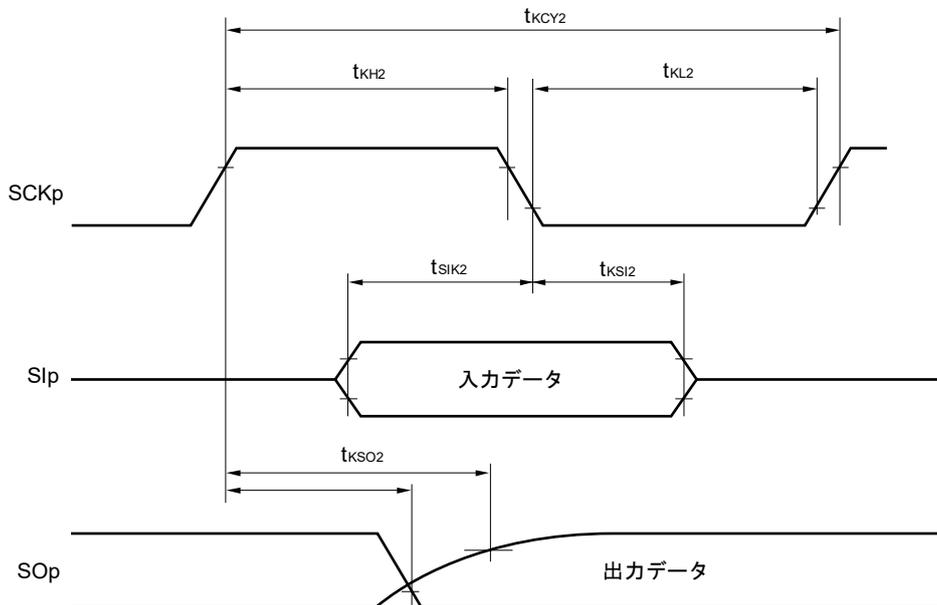
CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）

(DAPmn = 0, CKPmn = 0またはDAPmn = 1, CKPmn = 1のとき)



CSIモード・シリアル転送タイミング：スレーブ・モード（異電位通信時）

(DAPmn = 0, CKPmn = 1またはDAPmn = 1, CKPmn = 0のとき)



注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、Slp端子とSCKp端子はTTL入力バッファを選択し、SOp端子はN-chオープン・ドレイン出力 (V_{DD} 耐圧) モードを選択します。

備考 p: CSI番号 (p = 00) , m: ユニット番号 (m = 0) , n: チャネル番号 (n = 0) , g: PIM, POM番号 (g = 1)

(11) 異電位 (1.8 V系, 2.5 V系) 通信時 (簡易I²Cモード)(T_A = -40~+85°C, 1.8 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(1/2)

項目	略号	条件	HS (高速メイン)		LS (低速メイン)		LV (低電圧メイン) モード		単位
			モード		モード				
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLrクロック周波数	f _{SCL}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 50 pF, R _b = 2.7 kΩ		1000 ^{注1}		300 ^{注5}		300 ^{注5}	kHz
		2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 100 pF, R _b = 2.7 kΩ		400 ^{注1}		300 ^{注5}		300 ^{注5}	kHz
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 100 pF, R _b = 5.5 kΩ		300 ^{注1}		300 ^{注1}		300 ^{注1}	kHz
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} , C _b = 100 pF, R _b = 5.5 kΩ		—		300 ^{注1}		300 ^{注1}	kHz
SCLr = "L" のホールド・タイム	t _{LOW}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 50 pF, R _b = 2.7 kΩ	475		1550		1550		ns
		2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 100 pF, R _b = 2.7 kΩ	1150		1550		1550		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 100 pF, R _b = 5.5 kΩ	1550		1550		1550		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} , C _b = 100 pF, R _b = 5.5 kΩ	—		1550		1550		ns
SCLr = "H" のホールド・タイム	t _{HIGH}	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 50 pF, R _b = 2.7 kΩ	200		610		610		ns
		2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 100 pF, R _b = 2.7 kΩ	600		610		610		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 100 pF, R _b = 5.5 kΩ	610		610		610		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} , C _b = 100 pF, R _b = 5.5 kΩ	—		610		610		ns

(注, 注意は次ページにあります。)

(T_A = -40~+85°C, 1.8 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

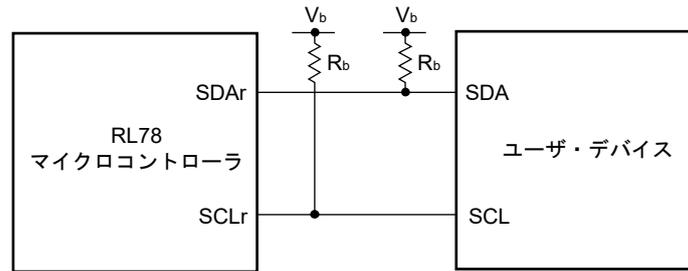
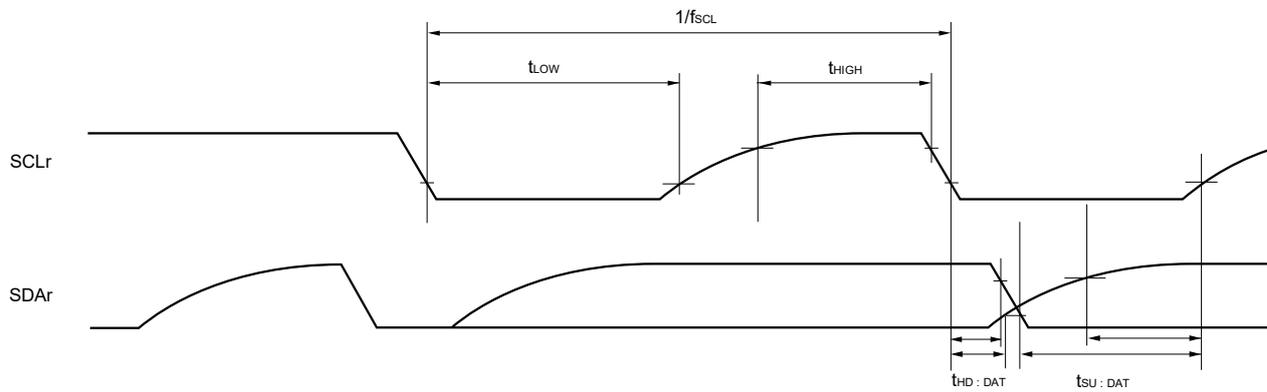
(2/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイ ン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			データ・セットアップ時間 (受信時)	t _{SU} : DAT	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 50 pF, R _b = 2.7 kΩ	1/f _{MCK} + 135 注3		1/f _{MCK} + 190 注3	
		2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 100 pF, R _b = 2.7 kΩ	1/f _{MCK} + 190 注3		1/f _{MCK} + 190 注3		1/f _{MCK} + 190 注3		ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 100 pF, R _b = 5.5 kΩ	1/f _{MCK} + 190 注3		1/f _{MCK} + 190 注3		1/f _{MCK} + 190 注3		ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} , C _b = 100 pF, R _b = 5.5 kΩ	—		1/f _{MCK} + 190 注3		1/f _{MCK} + 190 注3		ns
データ・ホールド時間 (送信時)	t _{HD} : DAT	2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 50 pF, R _b = 2.7 kΩ	0 ^{注4}	305	0 ^{注4}	305	0 ^{注4}	305	ns
		2.7 V ≤ V _{DD} ≤ 3.6 V, 2.3 V ≤ V _b ≤ 2.7 V, C _b = 100 pF, R _b = 2.7 kΩ	0 ^{注4}	355	0 ^{注4}	355	0 ^{注4}	355	ns
		2.4 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V, C _b = 100 pF, R _b = 5.5 kΩ	0 ^{注4}	405	0 ^{注4}	405	0 ^{注4}	405	ns
		1.8 V ≤ V _{DD} < 3.3 V, 1.6 V ≤ V _b ≤ 2.0 V ^{注2} , C _b = 100 pF, R _b = 5.5 kΩ	—	—	0 ^{注4}	405	0 ^{注4}	405	ns

注1. かつf_{MCK}/4以下に設定してください。2. V_{DD} ≥ V_bで使用してください。3. f_{MCK}値は、SCLr = "L"とSCLr = "H"のホールド・タイムを超えない設定にしてください。

注意 ポート入力モード・レジスタg (PIMg) とポート出力モード・レジスタg (POMg) で、SDArはTTL入力バッファを選択し、N-chオープン・ドレイン出力 (V_{DD}耐圧モードを選択、SCLrはN-chオープン・ドレイン出力 (V_{DD}耐圧モードを選択してください。なおV_{IH}, V_{IL}は、TTL入力バッファ選択時のDC特性を参照してください。

(備考は次ページにあります。)

簡易I²Cモード接続図（異電位通信時）簡易I²Cモード・シリアル転送タイミング（異電位通信時）

備考1. R_b [Ω] : 通信ライン (SDAr, SCLr) プルアップ抵抗値, C_b [F] : 通信ライン (SDAr, SCLr) 負荷容量値,
 V_b [V] : 通信ライン電圧

2. r : IIC番号 ($r = 00, 10$), g : PIM, POM番号 ($g = 0, 1$)

3. f_{MCK} : シリアル・アレイ・ユニットの動作クロック周波数

(シリアル・モード・レジスタmn(SMRmn)のCKSmnビットで設定する動作クロック。 m : ユニット番号, n : チャネル番号 ($mn = 00, 02$))

2.7.2 シリアル・インタフェースIICA

(1) I²C 標準モード(T_A = -40~+85 °C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

(1/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイン) モード		単位	
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
SCLA0クロック 周波数	f _{SCL}	標準モード : f _{CLK} ≥ 1 MHz	2.7 V ≤ V _{DD} ≤ 3.6 V	0	100	0	100	0	100	kHz
			2.4 V ≤ V _{DD} ≤ 3.6 V	0	100	0	100	0	100	kHz
			1.8 V ≤ V _{DD} ≤ 3.6 V	-		0	100	0	100	kHz
			1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		0	100	kHz
リスタート・コンデ ィションのセットア ップ時間	t _{SU : STA}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.7		4.7		μs	
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.7		μs	
ホールド時間 ^{※1}	t _{HD : STA}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.0		4.0		μs	
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.0		μs	
SCLA0 = "L"のホー ルド・タイム	t _{LOW}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.7		4.7		μs	
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.7		μs	
SCLA0 = "H"のホー ルド・タイム	t _{HIGH}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.0		4.0		μs	
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.0		μs	

(注, 注意, 備考は次ページにあります。)

($T_A = -40 \sim +85 \text{ }^\circ\text{C}$, $1.6 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$) (2/2)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイ ン) モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
データ・セットアップ 時間 (受信時)	t _{SU : DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V	250		250		250		ns
		2.4 V ≤ V _{DD} ≤ 3.6 V	250		250		250		ns
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		250		250		ns
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		250		ns
データ・ホールド時間 (送信時) 注2	t _{HD : DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V	0	3.45	0	3.45	0	3.45	μs
		2.4 V ≤ V _{DD} ≤ 3.6 V	0注3	3.45	0	3.45	0	3.45	μs
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		0	3.45	0	3.45	μs
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		0	3.45	μs
ストップ・コンディシ ョンのセットアップ時 間	t _{SU : STO}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.0		4.0		4.0		μs
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.0		4.0		μs
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.0		μs
パス・フリー時間	t _{BUF}	2.7 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs
		2.4 V ≤ V _{DD} ≤ 3.6 V	4.7		4.7		4.7		μs
		1.8 V ≤ V _{DD} ≤ 3.6 V	-		4.7		4.7		μs
		1.6 V ≤ V _{DD} ≤ 3.6 V	-		-		4.7		μs

注1. スタート・コンディション, リスタート・コンディション時は, この期間のあと最初のクロック・パルスが生成されます。

- ★ 2. t_{HD : DAT}の最大値 (MAX.) は, 通常転送時の数値であり, ACK (アクノリッジ) タイミングでは, ウェイトがかかります。

注意 周辺I/Oリダイレクション・レジスタ (PIOR) のビット2 (PIOR2) が1の場合も, 上記の値を適用できます。
ただし, 端子特性 (I_{OH1}, I_{OL1}, V_{OH1}, V_{OL1}) はリダイレクト先の値を満たしてください。

備考 各モードにおけるC_b (通信ライン容量) のMAX.値と, そのときのR_b (通信ライン・プルアップ抵抗値) の値は次のとおりです。

標準モード : C_b = 400 pF, R_b = 2.7 kΩ

(2) I²C ファースト・モード(T_A = -40 ~ +85 °C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件		HS (高速メイン)		LS (低速メイン)		LV (低電圧メイン)		単位	
				モード		モード		ン) モード			
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
SCLA0クロック周波数	f _{SCL}	ファースト・モード : f _{CLK} ≥ 3.5 MHz	2.7 V ≤ V _{DD} ≤ 3.6 V	0	400	0	400	0	400	kHz	
			2.4 V ≤ V _{DD} ≤ 3.6 V	0	400	0	400	0	400	kHz	
			1.8 V ≤ V _{DD} ≤ 3.6 V	-		0	400	0	400	kHz	
リスタート・コンディションのセットアップ時間	t _{SU: STA}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		0.6		0.6		μs	
ホールド時間 ^{注1}	t _{HD: STA}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		0.6		0.6		μs	
SCLA0 = "L" のホールド・タイム	t _{LOW}	2.7 V ≤ V _{DD} ≤ 3.6 V		1.3		1.3		1.3		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		1.3		1.3		1.3		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		1.3		1.3		μs	
SCLA0 = "H" のホールド・タイム	t _{HIGH}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		0.6		0.6		μs	
データ・セットアップ時間 (受信時)	t _{SU: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V		100		100		100		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		100		100		100		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		100		100		ns	
データ・ホールド時間 (送信時) ^{注2}	t _{HD: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V		0	0.9	0	0.9	0	0.9	μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		0	0.9	0	0.9	0	0.9	μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		0	0.9	0	0.9	μs	
ストップ・コンディションのセットアップ時間	t _{SU: STO}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		0.6		0.6		0.6		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		0.6		0.6		μs	
パス・フリー時間	t _{BUF}	2.7 V ≤ V _{DD} ≤ 3.6 V		1.3		1.3		1.3		μs	
		2.4 V ≤ V _{DD} ≤ 3.6 V		1.3		1.3		1.3		μs	
		1.8 V ≤ V _{DD} ≤ 3.6 V		-		1.3		1.3		μs	

注1. スタート・コンディション, リスタート・コンディション時は, この期間のあと最初のクロック・パルスが生成されます。

★ 2. t_{HD: DAT}の最大値 (MAX.) は, 通常転送時の数値であり, ACK (アクノリッジ) タイミングでは, ウェイトがかかります。

注意 周辺I/Oリダイレクション・レジスタ (PIOR) のビット2 (PIOR2) が1の場合も, 上記の値を適用できます。ただし, 端子特性 (I_{OH1}, I_{OL1}, V_{OH1}, V_{OL1}) はリダイレクト先の値を満たしてください。

備考 各モードにおけるC_b (通信ライン容量) のMAX.値と, そのときのR_b (通信ライン・プルアップ抵抗値) の値は次のとおりです。

ファースト・モード : C_b = 320 pF, R_b = 1.1 kΩ

(3) I²C ファースト・モード・プラス(T_A = -40~+85 °C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件		HS (高速メイン)モード		LS (低速メイン)モード		LV (低電圧メイン)モード		単位
				MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0クロック周波数	f _{SCL}	ファースト・モード・プラス : f _{CLK} ≥ 10 MHz	2.7 V ≤ V _{DD} ≤ 3.6 V	0	1000	-	-	-	-	kHz
リスタート・コンディションのセットアップ時間	t _{SU: STA}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.26		-	-	-	-	μs
ホールド時間 ^{注1}	t _{HD: STA}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.26		-	-	-	-	μs
SCLA0 = "L"のホールド・タイム	t _{LOW}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.5		-	-	-	-	μs
SCLA0 = "H"のホールド・タイム	t _{HIGH}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.26		-	-	-	-	μs
データ・セットアップ時間 (受信時)	t _{SU: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V		50		-	-	-	-	ns
データ・ホールド時間 (送信時) ^{注2}	t _{HD: DAT}	2.7 V ≤ V _{DD} ≤ 3.6 V		0	0.45	-	-	-	-	μs
ストップ・コンディションのセットアップ時間	t _{SU: STO}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.26		-	-	-	-	μs
パス・フリー時間	t _{BUF}	2.7 V ≤ V _{DD} ≤ 3.6 V		0.5		-	-	-	-	μs

注1. スタート・コンディション, リスタート・コンディション時は, この期間のあと最初のクロック・パルスが生成されます。

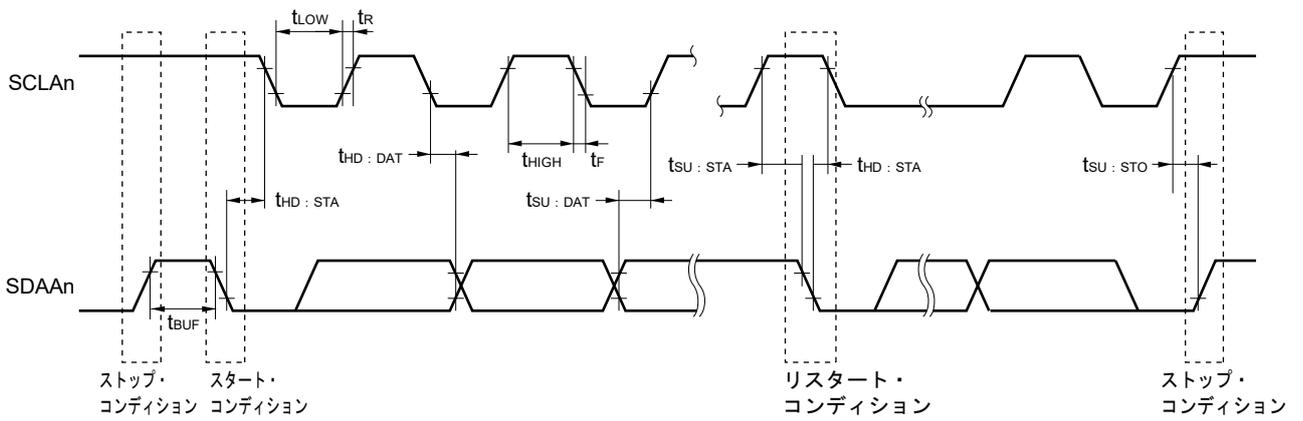
★ **2.** t_{HD: DAT}の最大値 (MAX.) は, 通常転送時の数値であり, ACK (アクノリッジ) タイミングでは, ウェイトがかかります。

注意 周辺I/Oリダイレクション・レジスタ (PIOR) のビット2 (PIOR2) が1の場合も, 上記の値を適用できます。ただし, 端子特性 (I_{OH1}, I_{OL1}, V_{OH1}, V_{OL1}) はリダイレクト先の値を満たしてください。

備考 各モードにおけるC_b (通信ライン容量) のMAX.値と, そのときのR_b (通信ライン・プルアップ抵抗値) の値は次のとおりです。

ファースト・モード・プラス : C_b = 120 pF, R_b = 1.1 kΩ

IICAシリアル転送タイミング



備考 n = 0

2.8 アナログ特性

2.8.1 A/Dコンバータ特性

A/Dコンバータ特性の区分

基準電圧 入力チャネル	基準電圧 (+) = AV _{REFP} 基準電圧 (-) = AV _{REFM}	基準電圧 (+) = V _{DD} 基準電圧 (-) = V _{SS}	基準電圧 (+) = V _{BGR} 基準電圧 (-) = AV _{REFM}
ANI0	-	2.8.1 (3) 参照	2.8.1 (4) 参照
ANI1			-
ANI2, ANI3			2.8.1 (4) 参照
ANI16-ANI19			2.8.1 (1) 参照
内部基準電圧, 温度センサ出力電圧			2.8.1 (2) 参照

(1) 基準電圧(+) = AV_{REFP}/ANI0(ADREFP1 = 0, ADREFP0 = 1), 基準電圧(-) = AV_{REFM}/ANI1(ADREFM = 1) 選択時, 変換対象 : ANI2, ANI3, 内部基準電圧, 温度センサ出力電圧

(T_A = -40~+85°C, 1.6 V ≤ AV_{REFP} ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V, 基準電圧 (+) = AV_{REFP}, 基準電圧 (-) = AV_{REFM} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能	RES		8		10	bit
総合誤差 ^{注1}	AINL	10ビット分解能 1.8 V ≤ AV _{REFP} ≤ 3.6 V		1.2	±3.5	LSB
		AV _{REFP} = V _{DD} ^{注3} 1.6 V ≤ AV _{REFP} ≤ 3.6 V ^{注4}		1.2	±7.0	LSB
変換時間	T _{conv}	10ビット分解能 2.7 V ≤ V _{DD} ≤ 3.6 V	3.1875		39	μs
		1.8 V ≤ V _{DD} ≤ 3.6 V	17		39	μs
		1.6 V ≤ V _{DD} ≤ 3.6 V	57		95	μs
ゼロスケール誤差 ^{注1,2}	E _{ZS}	10ビット分解能 1.8 V ≤ AV _{REFP} ≤ 3.6 V			±0.25	%FSR
		AV _{REFP} = V _{DD} ^{注3} 1.6 V ≤ AV _{REFP} ≤ 3.6 V ^{注4}			±0.50	%FSR
フルスケール誤差 ^{注1,2}	E _{FS}	10ビット分解能 1.8 V ≤ AV _{REFP} ≤ 3.6 V			±0.25	%FSR
		AV _{REFP} = V _{DD} ^{注3} 1.6 V ≤ AV _{REFP} ≤ 3.6 V ^{注4}			±0.50	%FSR
積分直線性誤差 ^{注1}	ILE	10ビット分解能 1.8 V ≤ AV _{REFP} ≤ 3.6 V			±2.5	LSB
		AV _{REFP} = V _{DD} ^{注3} 1.6 V ≤ AV _{REFP} ≤ 3.6 V ^{注4}			±5.0	LSB
微分直線性誤差 ^{注1}	DLE	10ビット分解能 1.8 V ≤ AV _{REFP} ≤ 3.6 V			±1.5	LSB
		AV _{REFP} = V _{DD} ^{注3} 1.6 V ≤ AV _{REFP} ≤ 3.6 V ^{注4}			±2.0	LSB
アナログ入力電圧	V _{AIN}	ANI2, ANI3	0		AV _{REFP}	V
		内部基準電圧 (2.4 V ≤ V _{DD} ≤ 3.6 V, HS(高速メイン)モード)			V _{BGR} ^{注5}	V
		温度センサ出力電圧 (2.4 V ≤ V _{DD} ≤ 3.6 V, HS(高速メイン)モード)			VTMP25 ^{注5}	V

(注は次ページにあります。)

注1. 量子化誤差 ($\pm 1/2$ LSB) を含みません。

2. フルスケール値に対する比率 (%FSR) で表します。
3. $AV_{REFP} < V_{DD}$ の場合, MAX. 値は次のようになります。

総合誤差 : $AV_{REFP} = V_{DD}$ のMAX. 値に ± 1 LSB を加算してください

ゼロスケール誤差/フルスケール誤差 : $AV_{REFP} = V_{DD}$ のMAX. 値に $\pm 0.05\%$ FSR を加算してください

積分直線性誤差/微分直線性誤差 : $AV_{REFP} = V_{DD}$ のMAX. 値に ± 0.5 LSB を加算してください

4. 変換時間をMIN. 57 μ s, MAX. 95 μ s に設定した場合の値です。
5. 2.8.2 温度センサ/内部基準電圧特性を参照してください。

(2) 基準電圧(+) = $AV_{REFP}/ANI0$ ($ADREFP1 = 0, ADREFP0 = 1$), 基準電圧(-) = $AV_{REFM}/ANI1$ ($ADREFM = 1$) 選択時, 変換対象 : ANI16-ANI19

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{ V} \leq AV_{REFP} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$, 基準電圧 (+) = AV_{REFP} , 基準電圧 (-) = $AV_{REFM} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能	RES		8		10	bit
総合誤差 ^{注1}	AINL	10ビット分解能 $1.8\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$		1.2	± 5.0	LSB
		$AV_{REFP} = V_{DD}$ ^{注3} $1.6\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$ ^{注4}		1.2	± 8.5	LSB
変換時間	T_{conv}	10ビット分解能 $2.7\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	3.1875		39	μs
		$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	17		39	μs
		$1.6\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	57		95	μs
ゼロスケール誤差 ^{注1,2}	EZS	10ビット分解能 $1.8\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$			± 0.35	%FSR
		$AV_{REFP} = V_{DD}$ ^{注3} $1.6\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$ ^{注4}			± 0.60	%FSR
フルスケール誤差 ^{注1,2}	EFS	10ビット分解能 $1.8\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$			± 0.35	%FSR
		$AV_{REFP} = V_{DD}$ ^{注3} $1.6\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$ ^{注4}			± 0.60	%FSR
積分直線性誤差 ^{注1}	ILE	10ビット分解能 $1.8\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$			± 3.5	LSB
		$AV_{REFP} = V_{DD}$ ^{注3} $1.6\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$ ^{注4}			± 6.0	LSB
微分直線性誤差 ^{注1}	DLE	10ビット分解能 $1.8\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$			± 2.0	LSB
		$AV_{REFP} = V_{DD}$ ^{注3} $1.6\text{ V} \leq AV_{REFP} \leq 3.6\text{ V}$ ^{注4}			± 2.5	LSB
アナログ入力電圧	V_{AIN}		0		AV_{REFP} かつ V_{DD}	V

注1. 量子化誤差 ($\pm 1/2$ LSB) を含みません。

2. フルスケール値に対する比率 (%FSR) で表します。

3. $AV_{REFP} < V_{DD}$ の場合は, MAX.値は次のようになります。

総合誤差 : $AV_{REFP} = V_{DD}$ のMAX.値に ± 4 LSBを加算してください

ゼロスケール誤差/フルスケール誤差 : $AV_{REFP} = V_{DD}$ のMAX.値に $\pm 0.2\%$ FSRを加算してください

積分直線性誤差/微分直線性誤差 : $AV_{REFP} = V_{DD}$ のMAX.値に ± 2 LSBを加算してください

4. 変換時間をMIN. 57 μs , MAX. 95 μs に設定した場合の値です。

(3) 基準電圧(+)=V_{DD} (ADREFP1 = 0, ADREFP0 = 0), 基準電圧(-)=V_{SS} (ADREFM = 0) 選択時, 変換対象 : ANI0-ANI3, ANI16-ANI19, 内部基準電圧, 温度センサ出力電圧

(T_A = -40~+85°C, 1.6 V ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V, 基準電圧 (+) = V_{DD}, 基準電圧 (-) = V_{SS})

項目	略号	条件	MIN.	TYP.	MAX.	単位	
分解能	RES		8		10	bit	
総合誤差 ^{注1}	AINL	10ビット分解能	1.8 V ≤ V _{DD} ≤ 3.6 V		1.2	±7.0	LSB
			1.6 V ≤ V _{DD} ≤ 3.6 V ^{注3}		1.2	±10.5	LSB
変換時間	T _{conv}	10ビット分解能	2.7 V ≤ V _{DD} ≤ 3.6 V	3.1875		39	μs
		変換対象 : ANI0-ANI3,	1.8 V ≤ V _{DD} ≤ 3.6 V	17		39	μs
		ANI16-ANI19	1.6 V ≤ V _{DD} ≤ 3.6 V	57		95	μs
		10ビット分解能	2.7 V ≤ V _{DD} ≤ 3.6 V	3.5625		39	μs
		変換対象 : 内部基準電圧, 温度センサ出力電圧 (HS (高速メイン) モード)	2.4 V ≤ V _{DD} ≤ 3.6 V	17		39	μs
ゼロスケール誤差 ^{注1,2}	E _{ZS}	10ビット分解能	1.8 V ≤ V _{DD} ≤ 3.6 V			±0.60	%FSR
			1.6 V ≤ V _{DD} ≤ 3.6 V ^{注3}			±0.85	%FSR
フルスケール誤差 ^{注1,2}	E _{FS}	10ビット分解能	1.8 V ≤ V _{DD} ≤ 3.6 V			±0.60	%FSR
			1.6 V ≤ V _{DD} ≤ 3.6 V ^{注3}			±0.85	%FSR
積分直線性誤差 ^{注1}	ILE	10ビット分解能	1.8 V ≤ V _{DD} ≤ 3.6 V			±4.0	LSB
			1.6 V ≤ V _{DD} ≤ 3.6 V ^{注3}			±6.5	LSB
微分直線性誤差 ^{注1}	DLE	10ビット分解能	1.8 V ≤ V _{DD} ≤ 3.6 V			±2.0	LSB
			1.6 V ≤ V _{DD} ≤ 3.6 V ^{注3}			±2.5	LSB
アナログ入力電圧	V _{AIN}	ANI0-ANI3, ANI16-ANI19		0		V _{DD}	V
		内部基準電圧 (2.4 V ≤ V _{DD} ≤ 3.6 V, HS(高速メイン)モード)				V _{BGR} ^{注4}	V
		温度センサ出力電圧 (2.4 V ≤ V _{DD} ≤ 3.6 V, HS(高速メイン)モード)				V _{TMP25} ^{注4}	V

注1. 量子化誤差 (±1/2 LSB) を含みません。

- フルスケール値に対する比率 (%FSR) で表します。
- 変換時間をMIN. 57 μs, MAX. 95 μsに設定した場合の値です。
- 2.8.2 温度センサ/内部基準電圧特性を参照してください。

(4) 基準電圧(+) = 内部基準電圧 (ADREFP = 1, ADREFP0 = 0) , 基準電圧(-) = AVREFM/ANI1(ADREFM = 1) 選択時, 変換対象 : ANI0-ANI3, ANI16-ANI19

($T_A = -40 \sim +85^\circ\text{C}$, $2.4\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$, 基準電圧 (+) = V_{BGR} ^{註3}, 基準電圧 (-) AV_{REFM} ^{註4} = 0 V, HS (高速メイン) モード)

項目	略号	条件		MIN.	TYP.	MAX.	単位
分解能	RES			8			bit
変換時間	T_{conv}	8ビット分解能	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	17		39	μs
ゼロスケール誤差 ^{註1,2}	EZS	8ビット分解能	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$			± 0.60	%FSR
積分直線性誤差 ^{註1}	ILE	8ビット分解能	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$			± 2.0	LSB
微分直線性誤差 ^{註1}	DLE	8ビット分解能	$2.4\text{ V} \leq V_{DD} \leq 3.6\text{ V}$			± 1.0	LSB
アナログ入力電圧	V_{AIN}			0		V_{BGR} ^{註3}	V

注1. 量子化誤差 ($\pm 1/2$ LSB) を含みません。

- フルスケール値に対する比率 (%FSR) で表します。
- 2.8.2 温度センサ/内部基準電圧特性を参照してください。
- 基準電圧(-) = V_{SS} の場合は、MAX.値は次のようになります。

ゼロスケール誤差 : 基準電圧(-) = AV_{REFM} のMAX.値に $\pm 0.35\%$ FSRを加算してください

積分直線性誤差 : 基準電圧(-) = AV_{REFM} のMAX.値に ± 0.5 LSBを加算してください

微分直線性誤差 : 基準電圧(-) = AV_{REFM} のMAX.値に ± 0.2 LSBを加算してください

2.8.2 温度センサ／内部基準電圧特性

($T_A = -40 \sim +85^\circ\text{C}$, $2.4 \text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6 \text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$, HS (高速メイン) モード)

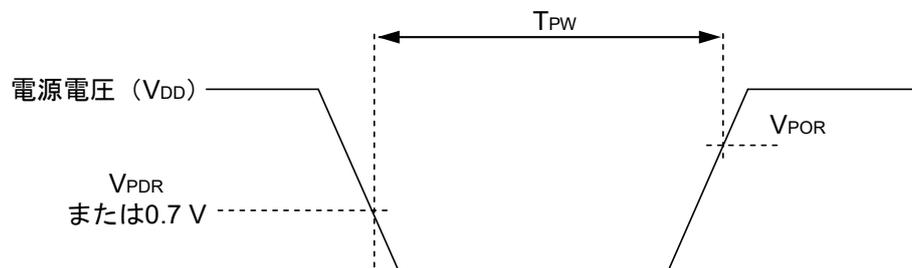
項目	略号	条件	MIN.	TYP.	MAX.	単位
温度センサ出力電圧	V_{TMPS25}	ADSレジスタ = 80H設定 $T_A = +25^\circ\text{C}$		1.05		V
内部基準電圧	V_{BGR}	ADSレジスタ = 81H設定	1.38	1.45	1.5	V
温度係数	F_{VTMPS}	温度センサ出力電圧の温度依存		-3.6		mV/ $^\circ\text{C}$
動作安定待ち時間	t_{AMP}		5			μs

2.8.3 POR回路特性

($T_A = -40 \sim +85^\circ\text{C}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 \text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
検出電圧	V_{POR}	電源立ち上がり	1.47	1.51	1.55	V
	V_{PDR}	電源立ち下がり	1.46	1.50	1.54	V
最小パルス幅*	T_{PW}	STOP/SUB RUN/SUB HALT 以外	300			μs

注 V_{DD} が V_{PDR} を下回った場合に、PORによるリセット動作に必要な時間です。またSTOPモード時および、クロック動作ステータス制御レジスタ (CSC) のビット0 (HIOSTOP) とビット7 (MSTOP) の設定によりメイン・システム・クロック (f_{MAIN}) を停止時は、 V_{DD} が0.7 Vを下回ってから、 V_{POR} を上回るまでのPORによるリセット動作に必要な時間です。



2.8.4 LVD回路特性

リセット・モード、割り込みモードのLVD検出電圧

(T_A = -40~+85°C, V_{PDR} ≤ V_{DD} = V_{DD_RF} = AV_{DD_RF} ≤ 3.6 V, V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
検出電圧	電源電圧	V _{LV12}	電源立ち上がり時	3.07	3.13	3.19	V
			電源立ち下がり時	3	3.06	3.12	V
		V _{LV13}	電源立ち上がり時	2.96	3.02	3.08	V
			電源立ち下がり時	2.9	2.96	3.02	V
		V _{LV14}	電源立ち上がり時	2.86	2.92	2.97	V
			電源立ち下がり時	2.8	2.86	2.91	V
		V _{LV15}	電源立ち上がり時	2.76	2.81	2.87	V
			電源立ち下がり時	2.7	2.75	2.81	V
		V _{LV16}	電源立ち上がり時	2.66	2.71	2.76	V
			電源立ち下がり時	2.6	2.65	2.7	V
		V _{LV17}	電源立ち上がり時	2.56	2.61	2.66	V
			電源立ち下がり時	2.5	2.55	2.6	V
		V _{LV18}	電源立ち上がり時	2.45	2.5	2.55	V
			電源立ち下がり時	2.4	2.45	2.5	V
		V _{LV19}	電源立ち上がり時	2.05	2.09	2.13	V
			電源立ち下がり時	2	2.04	2.08	V
		V _{LV10}	電源立ち上がり時	1.94	1.98	2.02	V
			電源立ち下がり時	1.9	1.94	1.98	V
		V _{LV11}	電源立ち上がり時	1.84	1.88	1.91	V
			電源立ち下がり時	1.8	1.84	1.87	V
		V _{LV12}	電源立ち上がり時	1.74	1.77	1.81	V
			電源立ち下がり時	1.7	1.73	1.77	V
		V _{LV13}	電源立ち上がり時	1.64	1.67	1.7	V
			電源立ち下がり時	1.6	1.63	1.66	V
最小パルス幅	T _{LW}		300			μs	
検出遅延					300	μs	

割り込み&リセット・モードのLVD検出電圧

(TA = -40~+85°C, 1.6 V ≤ VDD = VDD_RF = AVDD_RF ≤ 3.6 V, VSS = VSS_RF = AVSS_RF = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
割り込み& リセット・モード	VLVDA0	VPOC2, VPOC1, VPOC0 = 0, 0, 0 立ち下がリリセット電圧	1.60	1.63	1.66	V	
	VLVDA1	LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	1.74	1.77	1.81	V
			立ち下がリ割り込み電圧	1.70	1.73	1.77	V
	VLVDA2	LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	1.84	1.88	1.91	V
			立ち下がリ割り込み電圧	1.8	1.84	1.87	V
	VLVDA3	LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	2.86	2.92	2.97	V
			立ち下がリ割り込み電圧	2.80	2.86	2.91	V
	VLVDB0	VPOC2, VPOC1, VPOC0 = 0, 0, 1 立ち下がリリセット電圧	1.80	1.84	1.87	V	
	VLVDB1	LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	1.94	1.98	2.02	V
			立ち下がリ割り込み電圧	1.90	1.94	1.98	V
	VLVDB2	LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.05	2.09	2.13	V
			立ち下がリ割り込み電圧	2.00	2.04	2.08	V
	VLVDB3	LVIS1, LVIS0 = 0, 0	立ち上がりリセット解除電圧	3.07	3.13	3.19	V
			立ち下がリ割り込み電圧	3.00	3.06	3.12	V
	VLVDC0	VPOC2, VPOC1, VPOC0 = 0, 1, 0 立ち下がリリセット電圧	2.40	2.45	2.50	V	
	VLVDC1	LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	2.56	2.61	2.66	V
			立ち下がリ割り込み電圧	2.50	2.55	2.60	V
	VLVDC2	LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.66	2.71	2.76	V
立ち下がリ割り込み電圧			2.60	2.65	2.70	V	
VLVDD0	VPOC2, VPOC1, VPOC0 = 0, 1, 1 立ち下がリリセット電圧	2.70	2.75	2.81	V		
VLVDD1	LVIS1, LVIS0 = 1, 0	立ち上がりリセット解除電圧	2.86	2.92	2.97	V	
		立ち下がリ割り込み電圧	2.80	2.86	2.91	V	
VLVDD2	LVIS1, LVIS0 = 0, 1	立ち上がりリセット解除電圧	2.96	3.02	3.08	V	
		立ち下がリ割り込み電圧	2.90	2.96	3.02	V	

2.8.5 電源電圧立ち上げ傾き

(TA = -40~+85°C, VSS = VSS_RF = AVSS_RF = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
VDDの立ち上がり傾き	S _{VDD}				54	V/ms

注意 VDDが2.6 AC特性に示す動作電圧範囲内に達するまで、LVD回路か外部リセットで内部リセット状態を保ってください。

2.9 RFトランシーバ特性

2.9.1 RF送信特性

特に指定がない場合、弊社評価ボードで測定したものです。

($T_A = +25^\circ\text{C}$, $V_{DD} = V_{DD_RF} = AV_{DD_RF} = 3.0\text{ V}$, $F = 2440\text{ MHz}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
RF周波数範囲	RF _{CF}		2402		2480	MHz
データレート	RF _{DATA}			1		Mbps
最大送信出力電力	RF _{POWER}	RF出力端子				
		RFロー・パワーモード	-18	-15	-12	dBm
		RFノーマルモード	-3	0	3	dBm
		RFハイ・パフォーマンスモード	-3	0	3	dBm
送信出力設定	RF _{TXPOW}	0, -1, -2, -7, -10, -15dBm	-15		0	dBm
スプリアス発射強度	RF _{TXSP}	30~88 MHz		-76	-55	dBm
		88~216 MHz		-76	-52	dBm
		216~960 MHz		-74	-49	dBm
		960~1000 MHz		-74	-30	dBm
		1~12.75 GHz		-42	-41	dBm
		1.8~1.9 GHz		-73	-47	dBm
		5.15~5.3 GHz		-71	-47	dBm
高調波	RF _{TXHC1}	2次高調波		-52	-41	dBm
	RF _{TXHC2}	3次高調波		-51	-41	dBm
周波数許容誤差	RF _{TXFERR}		-30		+30	ppm
インピーダンス	RF _{Z1}			50+j0		Ω

注意 RF送信特性へのEMI影響を防ぐために、必要に応じてEMI対策を実施してください。

2.9.2 RF受信特性

特に指定がない場合、弊社評価ボードで測定したものです。

($T_A = +25^\circ\text{C}$, $V_{DD} = V_{DD_RF} = AV_{DD_RF} = 3.0\text{ V}$, $F = 2440\text{ MHz}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

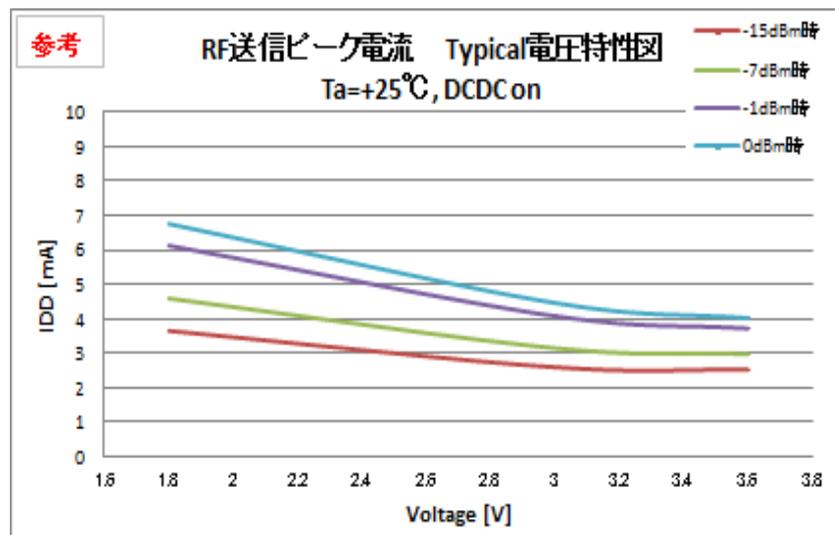
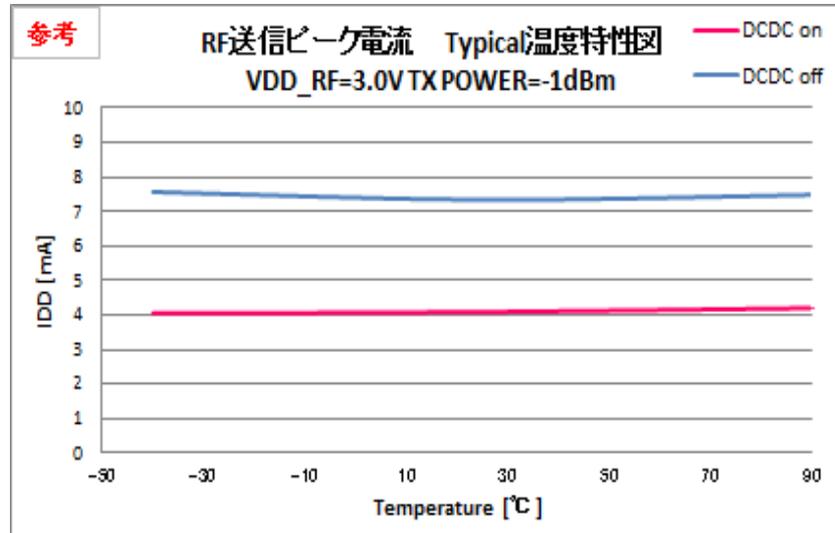
項目	略号	条件		MIN.	TYP.	MAX.	単位
RF入力周波数	RF _{RXFRIN}			2402	-	2480	MHz
最大入力レベル	RF _{LEVL}	PER \leq 30.8% RF入力端子	RFロウ・パワーモード	-10	0	-	dBm
			RFノーマルモード	-10	1	-	dBm
			RFハイ・パフォーマンスモード	-10	1	-	dBm
受信感度	RF _{STY}	PER \leq 30.8%	RFロウ・パワーモード	-	-60	-50	dBm
			RFノーマルモード	-	-90	-70	dBm
			RFハイ・パフォーマンスモード	-	-92	-70	dBm
副次発射強度	RF _{RXSP}		30 MHz~1 GHz		-72	-57	dBm/100 kHz
			1~12 GHz		-57	-54	dBm/100 kHz
同一チャンネル 除去比	RF _{CCR}	PER \leq 30.8%, Prf = -67 dBm		-21	-12	-	dB
隣接チャンネル 除去比	RF _{ADCR}	PER \leq 30.8%, Prf = -67 dBm	$\pm 1\text{ MHz}$	-15	-5	-	dB
			$\pm 2\text{ MHz}$	17	29	-	dB
			$\pm 3\text{ MHz}$	27	34	-	dB
Blocking	RF _{BLK}	PER \leq 30.8%, Prf = -67 dBm	30 MHz - 2000 MHz	-30	-13	-	dB
			2000 MHz~2399 MHz	-35	-30	-	dBm
			2484 MHz~3000 MHz	-35	-30	-	dBm
			>3000 MHz	-30	-17	-	dBm
周波数許容誤差	RF _{RXFERR}	PER \leq 30.8%		-250		+250	kHz
RSSI精度	RF _{RSSIS}	$T_A = +25^\circ\text{C}$, -70 dBm \leq Prf \leq -10 dBm		-4	0	4	dB

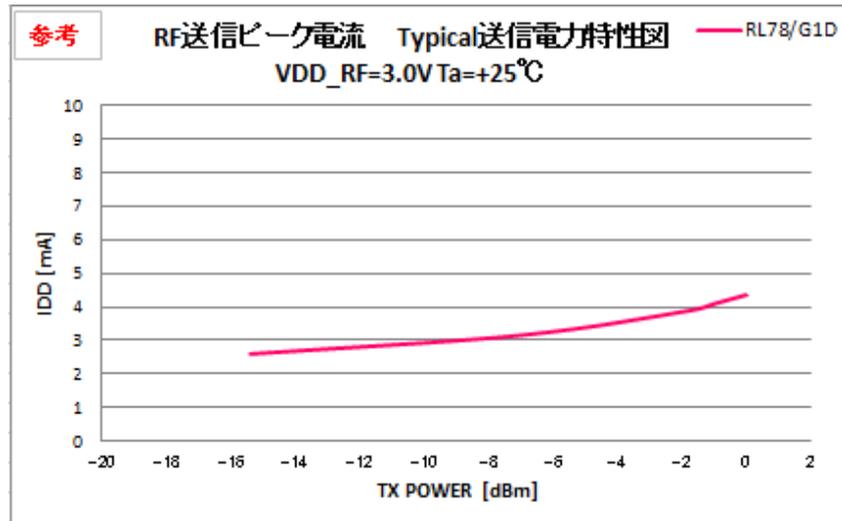
2.9.3 Typical特性図 (参考)

(1) RF送信ピーク電流

当社の評価ボードで測定したものです。

電流値は、MCU部の電流は含みません。また、RFノーマルモード時になります。

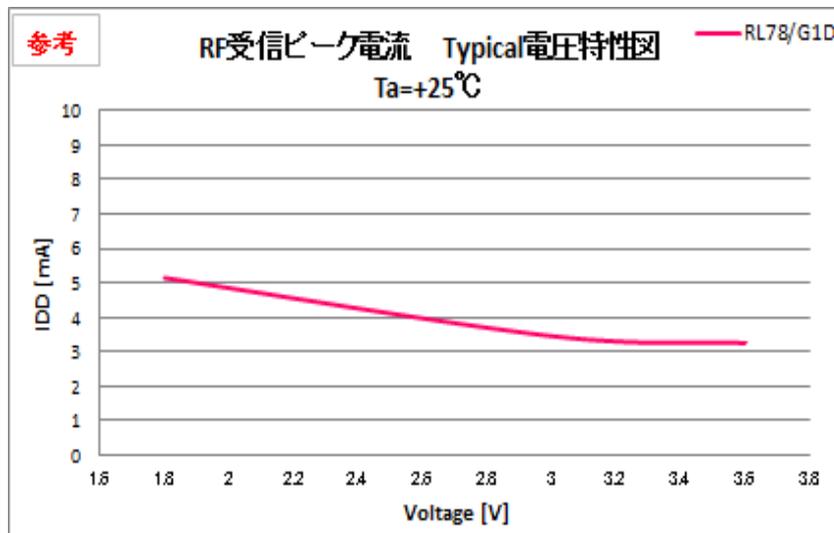
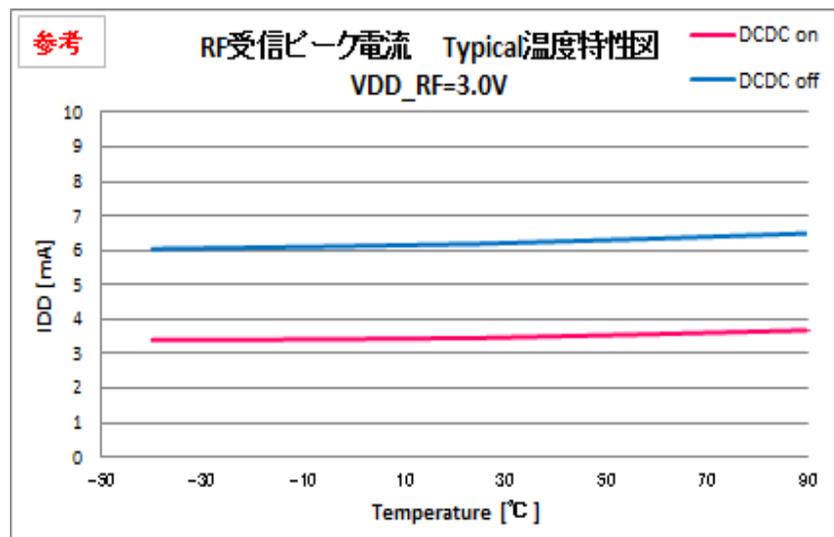




(2) RF受信ピーク電流

当社の評価ボードで測定したものです。

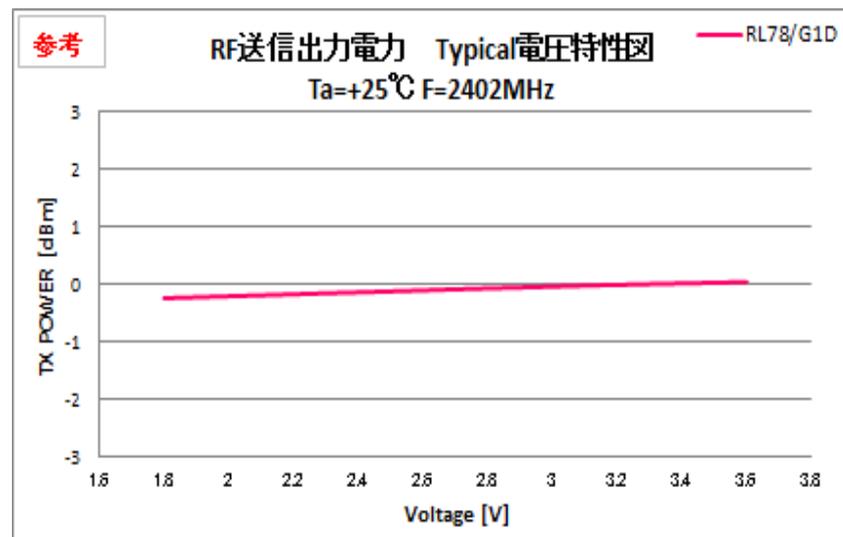
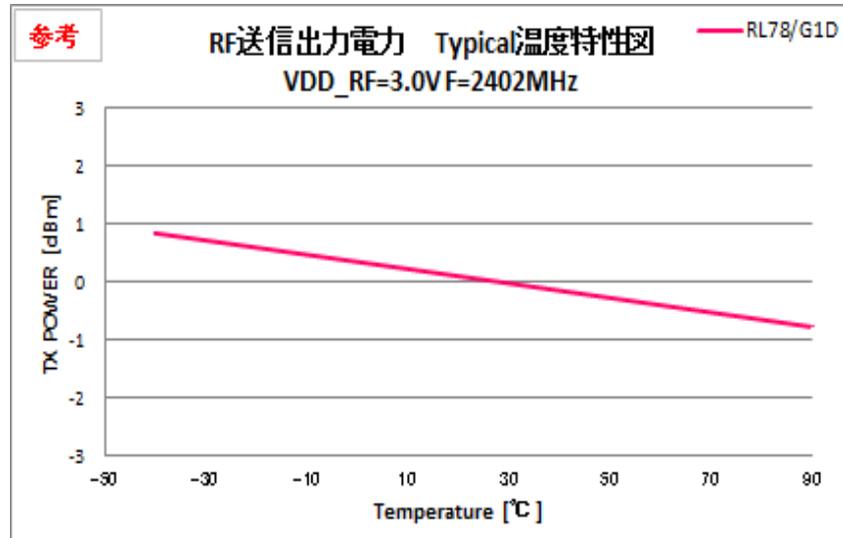
電流値は、MCU部の電流は含みません。また、RFノーマルモード時になります。

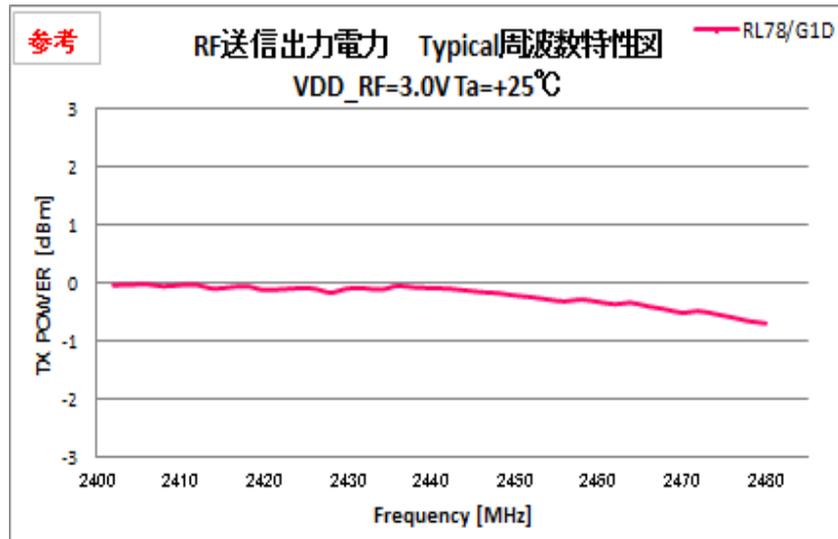


(3) RF送信出力電力

当社の評価ボードで測定したものです。

電流値は、MCU部の電流は含みません。また、RFノーマルモード時になります。

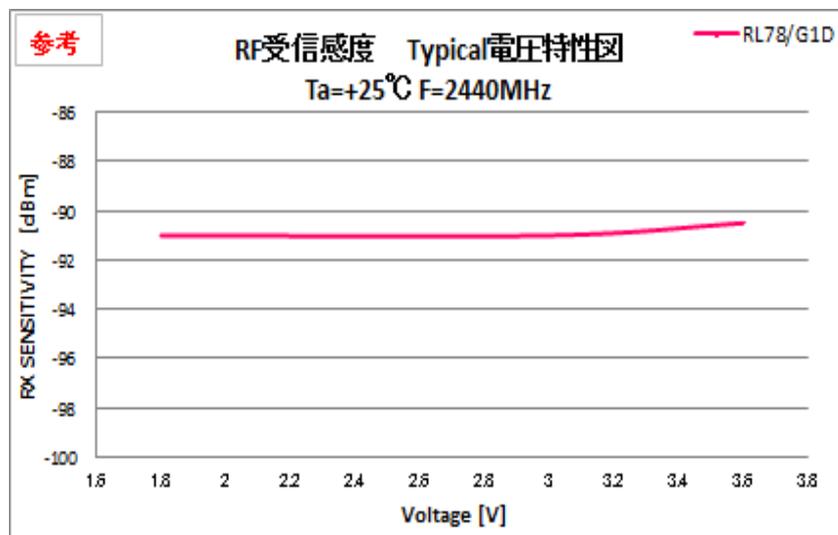
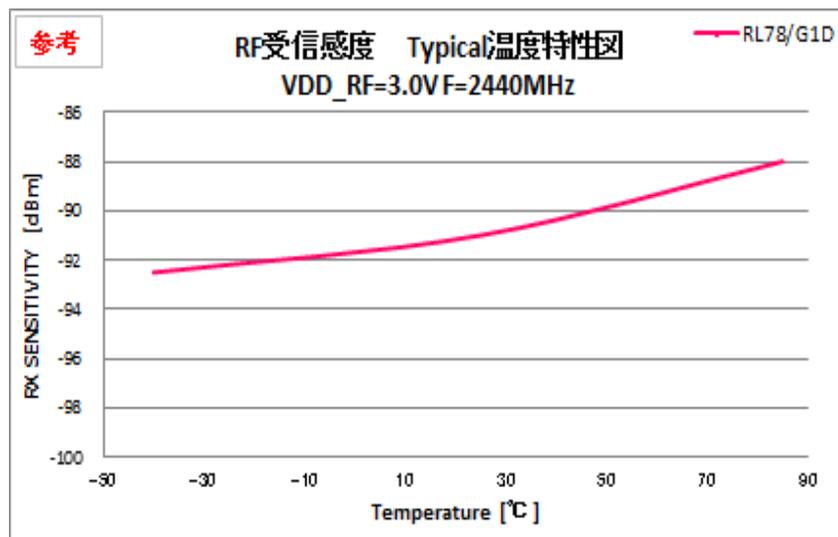




(4) RF受信感度

当社の評価ボードで測定したものです。

電流値は、MCU部の電流は含みません。また、RFノーマルモード時になります。

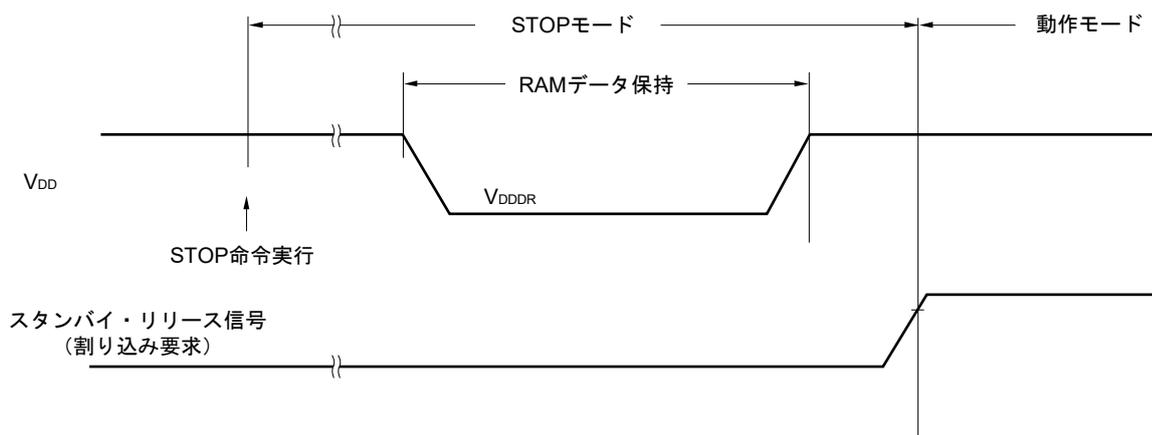


2.10 RAMデータ保持特性

($T_A = -40 \sim +85^\circ\text{C}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V _{DDDR}		1.46 [※]		3.6	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



2.11 フラッシュ・メモリ・プログラミング特性

($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
システム・クロック周波数	f _{CLK}	$1.8\text{ V} \leq V_{DD} \leq 3.6\text{ V}$	1		32	MHz
コード・フラッシュの書き換え回数 ^{※1, 2, 3}	C _{erwr}	保持年数: 20年, $T_A = 85^\circ\text{C}$	1,000			回
データ・フラッシュの書き換え回数 ^{※1, 2, 3}		保持年数: 1年, $T_A = 25^\circ\text{C}$		1,000,000		回
		保持年数: 5年, $T_A = 85^\circ\text{C}$	100,000			回
		保持年数: 20年, $T_A = 85^\circ\text{C}$	10,000			回

注1. 消去1回+消去後の書き込み1回を書き換え回数1回とする。

保持年数は、1度書き換えた後、次に書き換えを行うまでの期間とします。

- フラッシュ・メモリ・プログラマ使用時および当社提供のライブラリを使用時。
- この特性はフラッシュ・メモリの特性を示すものであり、当社の信頼性試験から得られた結果です。

2.12 専用フラッシュ・メモリ・プログラミング通信 (UART)

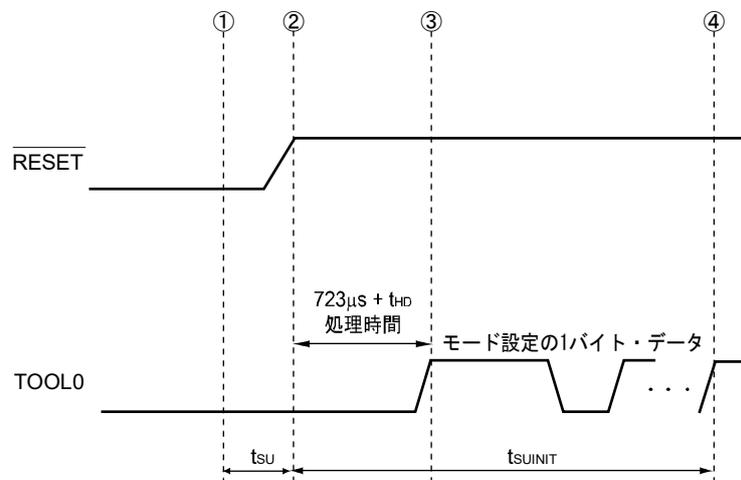
($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
転送レート		シリアル・プログラミング時	115,200		1,000,000	bps

2.13 フラッシュ・メモリ・プログラミング・モード引き込みタイミング

($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{ V} \leq V_{DD} = V_{DD_RF} = AV_{DD_RF} \leq 3.6\text{ V}$, $V_{SS} = V_{SS_RF} = AV_{SS_RF} = 0\text{ V}$)

項目	略号	条件	MIN.	MAX.	単位
外部リセット解除から初期設定通信を完了する時間	t_{SUINIT}	外部リセット解除前にPOR, LVDリセットは解除		100	ms
TOOL0端子をロウ・レベルにしてから、外部リセットを解除するまでの時間	t_{SU}	外部リセット解除前にPOR, LVDリセットは解除	10		μs
外部リセット解除から、TOOL0端子をロウ・レベルにホールドする時間 (フラッシュ・ファーム処理時間を除く)	t_{HD}	外部リセット解除前にPOR, LVDリセットは解除	1		ms



- ① TOOL0端子にロウ・レベルを入力
- ② 外部リセットを解除（その前にPOR, LVDリセットが解除されていること）
- ③ TOOL0端子のロウ・レベルを解除
- ④ UART受信によるボー・レート設定完了

備考 t_{SUINIT} : この区間では、リセット解除から100 ms 以内に初期設定通信を完了してください。

t_{SU} : TOOL0端子をロウ・レベルにしてから、外部リセットを解除するまでの時間

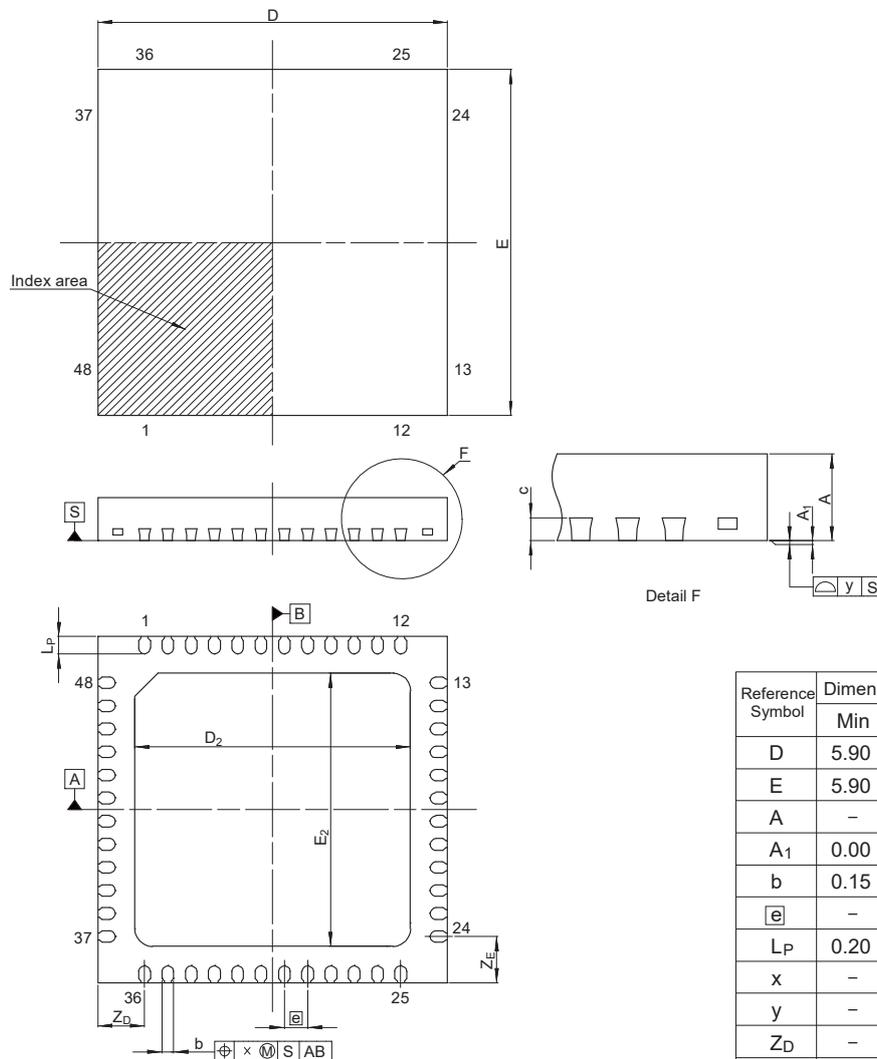
t_{HD} : 外部リセット解除から、TOOL0端子をロウ・レベルに保持する時間（フラッシュ・ファーム処理時間を除く）

3. 外形図

3.1 48ピン・プラスチックWQFN (6 × 6)

JEITA Package Code	RENESAS Code	Previous Code	MASS (Typ) [g]
P-HWQFN48-6x6-0.40	PWQN0048LB-A	-	0.07

Unit: mm



© 2015 Renesas Electronics Corporation. All rights reserved.

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.04.15	—	新規登録
1.10	2015.09.25	p.1	1.1 特徴の説明を変更
		p.7, 8	1.6 機能概要の説明を変更
		p.14	2.3.2 オンチップ・オシレータ特性の説明を変更
		p.23	2.5.1 (3) 周辺電流の説明を変更
		p.57	2.7.2 (1) I ² C 標準モードの説明を変更
		p.69	2.9.1 RF送信特性の説明を変更
		p.70	2.9.2 RF受信特性の説明を変更
1.20	2016.12.16	p.4	1.3 端子接続図 (Top View) の端子名を変更
		p.61	2.8.1 A/Dコンバータ特性 (1) 端子名を変更
		p.64	2.8.1 A/Dコンバータ特性 (3) 端子名を変更
1.30	2018.02.23	p.1, 7	Bluetoothのバージョンを変更
		p.1	CPUコアのサブコードを表記
		p.6	1.5 ブロック図を変更
		p.57-59	注2を変更

すべての商標および登録商標は、それぞれの所有者に帰属します。

Bluetoothは、Bluetooth SIG, Inc., U.S.A.の登録商標です。

EEPROMは、ルネサス エレクトロニクス株式会社の登録商標です。

SuperFlashは、米国Silicon Storage Technology, Inc.の米国、日本などの国における登録商標です。

注意：本製品は Silicon Storage Technology, Inc.からライセンスを受けた SuperFlash[®]を使用しています。

CMOS デバイスの一般的注意事項

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力にノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment向け製品と定義しているものを除き、耐放射線設計を行っていません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>