

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: csc@renesas.com

製品分類	システムLSI	発行番号	TN-RIN-A020A/J	Rev.	第1版
題名	R-IN32M3 シリーズ データシート 産業イーサネット通信用 LSI (Rev.4.00→Rev.4.01) 主な改訂内容：誤記訂正、新規機能追加など		情報分類	技術情報	
適用製品	下記参照	対象ロット等	関連資料	R-IN32M3 シリーズ データシート 産業イーサネット通信用 LSI Rev.4.01 (R18DS0007JJ0401)	
		全ロット			

R-IN32M3 シリーズ データシート 産業イーサネット通信用 LSI Rev.4.01 (R18DS0007JJ0401)をリリースいたします。
詳細については「2. 改訂内容」を参照願います。

1 適用製品

製品分類		マーク型名	製品型名
R-IN32M3-EC	旧製品	MC-10287F1	MC-10287F1-HN4-A
	現行品	MC-10287BF1	MC-10287F1-HN4-M1-A
			MC-10287BF1-HN4-A
			MC-10287BF1-HN4-M1-A
R-IN32M3-CL	旧製品	D60510F1	UPD60510F1-HN4-A
	現行品	D60510BF1	UPD60510F1-HN4-M1-A
			UPD60510BF1-HN4-A
			UPD60510BF1-HN4-M1-A

2 改訂内容

No	訂正箇所 (Rev4.01 見出し番号)	該当ページ (Rev4.01 番号)	内容
1	2.3.15 CC-Link (インテリジェントデバイス局)	p.30	補足
2	3.14.1(1) 外部マイコン・インタフェース	p.57	補足
3	3.14.1(2) AHB マスタ・ポート仕様	p.58	表記変更
4	3.14.1(3) ステータス確認機能	p.58	補足
5	3.15.1 機能概要	p.59	表記変更
6	3.16.1 特徴	p.60	誤記訂正
7	3.17.1 機能概要	p.61	機能追加
8	3.17.2 リード・バッファ機能	p.61	誤記訂正
9	3.18 データ RAM	p.62	表記変更
10	3.18.1 機能概要	p.62	機能追加
11	3.19.1 機能概要	p.63	機能追加
12	3.20.1 機能概要	p.64	機能追加
13	4.4 DC 特性 (表 4.6)	p.70	誤記訂正
14	4.4 DC 特性 (表 4.7)	p.70	誤記訂正

No.1 2.3.15 CC-Link (インテリジェントデバイス局)

CCM_MDIN0-3 信号の機能説明を修正

V4.00						V4.01							
ページ	記載内容					ページ	改訂内容						
30	【2.3.15 CC-Link(インテリジェントデバイス局)】					30	【2.3.15 CC-Link(インテリジェントデバイス局)】						
	端子名称	入出力	機能	兼用ポート	アクティブ	リセット中		端子名称	入出力	機能	兼用ポート	アクティブ	リセット中
	CCM_LINKERRZ	出力	リンクエラー LED 制御出力	P20	Low	注		CCM_LINKERRZ	出力	リンクエラーLED 制御出力	P20	Low	注
	CCM_ERRZ	出力	エラー LED 制御出力	P21	Low			CCM_ERRZ	出力	エラーLED 制御出力	P21	Low	
	CCM_RUNZ	出力	RUN LED 制御出力	P26	Low			CCM_RUNZ	出力	RUN LED 制御出力	P26	Low	
	CCM_MDIN0- CCM_MDIN3	入力	モード設定スイッチ入力	P62-P65	—			CCM_MDIN0- CCM_MDIN3	入力	伝送速度・モード設定スイッチ入力	P62-P65	—	
	CCM_SNIN0- CCM_SNIN7	入力	局番設定スイッチ入力	P70-P77	—			CCM_SNIN0- CCM_SNIN7	入力	局番設定スイッチ入力	P70-P77	—	

No.2 3.14.1(1) 外部マイコン・インタフェース
 インタフェース方式、同期関係、バッファ機能の説明を修正

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
57	<p>【3.14.1(1) 外部マイコン・インタフェース】</p> <ul style="list-style-type: none"> ○ インタフェース方式 <ul style="list-style-type: none"> ➢ WAIT 出力付き SRAM (読み出し、書き込み) ➢ WAIT 出力付きページ ROM 読み出し ○ 同期関係 <ul style="list-style-type: none"> ➢ HBUSCLK 同期、非同期 (HIFSYNC 端子で設定) <p>注意 非同期モードを使用する時は、HBUSCLK 端子には Low を入力してください。</p> <ul style="list-style-type: none"> ○ バス幅 <ul style="list-style-type: none"> ➢ 32 ビット、16 ビット (BUS32EN 端子で選択) <p>備考 8 ビット・バス幅には対応していません。</p> <ul style="list-style-type: none"> ○ 転送データ・サイズ <ul style="list-style-type: none"> ➢ 32 ビット、16 ビット、8 ビット ○ バッファ機能 <ul style="list-style-type: none"> ➢ ライト・バッファ：1 段 ➢ リード・バッファ；最大 32 バイト先読み可能 ○ 転送タイプ <ul style="list-style-type: none"> ➢ シングル転送 ➢ ページ・リード転送 ○ タイミング調整機能 	57	<p>【3.14.1(1) 外部マイコン・インタフェース】</p> <ul style="list-style-type: none"> ○ インタフェース方式 <ul style="list-style-type: none"> ➢ ウェイト制御機能付き非同期 SRAM 系 (読み出し、書き込み) ➢ ウェイト制御機能付きページ ROM 読み出し ○ 同期関係 (HIFSYNC 端子で設定) <ul style="list-style-type: none"> ➢ HBUSCLK 同期モード (MAX. 50MHz)、非同期モード <p>注意 非同期モードを使用する時は、HBUSCLK 端子には Low を入力してください。</p> <ul style="list-style-type: none"> ○ バス幅 <ul style="list-style-type: none"> ➢ 32 ビット、16 ビット (BUS32EN 端子で選択) <p>備考 8 ビット・バス幅には対応していません。</p> <ul style="list-style-type: none"> ○ 転送データ・サイズ <ul style="list-style-type: none"> ➢ 32 ビット、16 ビット、8 ビット ○ バッファ機能 <ul style="list-style-type: none"> ➢ ライト・バッファ：2 段 (同期選択時) または 1 段 (非同期選択時) ➢ リード・バッファ；最大 32 バイト先読み可能 ○ 転送タイプ <ul style="list-style-type: none"> ➢ シングル転送 ➢ ページ・リード転送 ○ タイミング調整機能

**No.3 3.14.1(2) AHB マスタ・ポート仕様
アドレス空間の表記を修正**

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
57	<p>【3.14.1(2) AHB マスタ・ポート仕様】</p> <ul style="list-style-type: none"> ○ AMBA Ver2.0 準拠 <ul style="list-style-type: none"> ➢ 32ビット AHB-Lite ➢ リトル・エンディアン固定 ○ アドレス変換 <ul style="list-style-type: none"> ➢ 4GByte の AHB 空間内資源を 2Mbyte の HOST 空間に対応付け ○ バス・サイジング機能 <ul style="list-style-type: none"> ➢ 外部 16ビット→32ビット ○ エラー応答対応 <ul style="list-style-type: none"> ➢ エラー応答受信時に割り込み要求 (HERROUTZ) を出力 ➢ エラー要因のアクセス情報をレジスタに格納 	58	<p>【3.14.1(2) AHB マスタ・ポート仕様】</p> <ul style="list-style-type: none"> ○ AMBA Ver2.0 準拠 <ul style="list-style-type: none"> ➢ 32ビット AHB-Lite ➢ リトル・エンディアン固定 ○ アドレス変換 <ul style="list-style-type: none"> ➢ 4GByte の AHB 空間内資源を 2Mbyte の外部マイコン・インタフェース空間に対応付け ○ バス・サイジング機能 <ul style="list-style-type: none"> ➢ 外部 16ビット→32ビット ○ エラー応答対応 <ul style="list-style-type: none"> ➢ エラー応答受信時に割り込み要求 (HERROUTZ) を出力 ➢ エラー要因のアクセス情報をレジスタに格納

**No.4 3.14.1(3) ステータス確認機能
ステータス確認可能なモードを明記**

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
58	<p>【3.14.1(3) ステータス確認機能】</p> <ul style="list-style-type: none"> ○ 各種ステータスの確認 <ul style="list-style-type: none"> ➢ 内部リセット状態 ➢ HIFSYNC 端子、BUS32EN 端子の状態 	58	<p>【3.14.1(3) ステータス確認機能】</p> <ul style="list-style-type: none"> ○ 各種ステータスの確認 <ul style="list-style-type: none"> ➢ 内部リセット状態 (非同期/同期 SRAM インタフェース・モード時のみ使用可能) ➢ HIFSYNC 端子、BUS32EN 端子の状態

No.5 3.15.1 機能概要

ウェイト機能の表記（ステート→ウェイト）を修正

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
59	<p>【3.15.1 機能概要】</p> <ul style="list-style-type: none"> ○ ページ ROM, ROM, SRAM 対応メモリ・コントローラ ○ 32/16 ビット・データ・バス ○ スタティック・メモリ制御機能 <ul style="list-style-type: none"> ◇ SRAM、外部 I/O 接続機能 ◇ ページ ROM 接続機能 (CSZ0 のみ) ◇ 4 本のチップ・セレクト信号が利用可能 (CSZ0-CSZ3) <ul style="list-style-type: none"> CSZ0：ページ ROM/SRAM 対応：1000 0000H-13FF_FFFFH (64M バイト) CSZ1：SRAM のみ対応：1400 0000H-17FF_FFFFH (64M バイト) CSZ2：SRAM のみ対応：1800 0000H-1BFF_FFFFH (64M バイト) CSZ3：SRAM のみ対応：1C00 0000H-1FFF_FFFFH (64M バイト) ◇ プログラマブル・ウェイト機能 <ul style="list-style-type: none"> - アドレス設定 ウェイト - データ・ウェイト - ライト・リカバリ・ウェイト - アイドル・ステート 	59	<p>【3.15.1 機能概要】</p> <ul style="list-style-type: none"> ○ ページ ROM, ROM, SRAM 対応メモリ・コントローラ ○ 32/16 ビット・データ・バス ○ スタティック・メモリ制御機能 <ul style="list-style-type: none"> ◇ SRAM、外部 I/O 接続機能 ◇ ページ ROM 接続機能 (CSZ0 のみ) ◇ 4 本のチップ・セレクト信号が利用可能 (CSZ0-CSZ3) <ul style="list-style-type: none"> CSZ0：ページ ROM/SRAM 対応：1000 0000H-13FF_FFFFH (64M バイト) CSZ1：SRAM のみ対応：1400 0000H-17FF_FFFFH (64M バイト) CSZ2：SRAM のみ対応：1800 0000H-1BFF_FFFFH (64M バイト) CSZ3：SRAM のみ対応：1C00 0000H-1FFF_FFFFH (64M バイト) ◇ プログラマブル・ウェイト機能 <ul style="list-style-type: none"> - アドレス設定 ウェイト - データ・ウェイト - ライト・リカバリ・ウェイト - アイドル・ウェイト

No.6 3.16.1 特徴

ウェイト信号の端子名を変更

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
60	<p>【3.16.1 特徴】</p> <p>備考 SMADSEL レジスタにて、各 CS 領域は 1000 0000H-1FFF_FFFFH の間でプログラマブルに設定可能です。(16M バイト単位で設定可能)</p> <ul style="list-style-type: none"> ○プログラマブル・ウェイト機能 <ul style="list-style-type: none"> -データ・ウェイト -ライト・リカバリ・ウェイト -アイドル・ステート ○メモリ・アクセス周波数設定機能 (100MHz の 1/2~1/6 分周でアクセス) ○最大 4 本のウェイト信号を使用可能(WAITZ0~WAITZ3) 	60	<p>【3.16.1 特徴】</p> <p>備考. SMADSEL レジスタにて、各 チップ・セレクト 領域は 1000 0000H-1FFF_FFFFH の間でプログラマブルに設定可能です。(16M バイト単位で設定可能)</p> <ul style="list-style-type: none"> ・プログラマブル・ウェイト機能 ・メモリ・アクセス周波数設定機能 (100MHz の 1/2~1/6 分周でアクセス) ・最大 4 本のウェイト信号を使用可能 (WAITZ、WAITZ1~WAITZ3)

No.7 3.17.1 機能概要

ECC エラー割り込み機能を追加

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
61	<p>【3.17.1 機能概要】</p> <ul style="list-style-type: none"> ○ 128bit (32bit×4) のリード・バッファ付 ○ レイテンシ：リード・アクセス 2 ライト・アクセス 1 ただし、リード・バッファ内で HIT した場合は、レイテンシ 1 ○ AHB バス幅：32bit ○ RAM データ・バス幅：128bit (ECC 除く) ○ 転送サイズ：16bit 32bit 転送に対応 ○ バースト転送：シングル、不定長バースト、固定長バースト (INCR4/8/16、WRAP4/8/16) に対応 ○ リトル・エンディアン固定 	61	<p>【3.17.1 機能概要】</p> <ul style="list-style-type: none"> ○ 128bit (32bit×4) のリード・バッファ付 ○ レイテンシ：リード・アクセス 2 ライト・アクセス 1 ただし、リード・バッファ内で HIT した場合は、レイテンシ 1 ○ AHB バス幅：32bit ○ RAM データ・バス幅：128bit (ECC 除く) ○ 転送サイズ：16bit 32bit 転送に対応 ○ バースト転送：シングル、不定長バースト、固定長バースト (INCR4/8/16、WRAP4/8/16) に対応 ○ リトル・エンディアン固定 ○ ECC 対応：1bit エラー補正、2bit エラー検出

No.8 3.17.2 リード・バッファ機能

2bit ECC エラー発生時の AHB バス動作説明を修正

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
61	<p>【3.17.2 リード・バッファ機能】</p> <ul style="list-style-type: none"> ○ 128bit (32bit×4) のリード・バッファ ○ リード・バッファ内で HIT した場合は、0 ウェイトで AHB へ応答。 ○ 2bit ECC エラーが発生した場合には、リード・バッファの内容をクリア ○ リード応答時の 2bit ECC エラーは、AHB のエラー応答として扱うのと同時に、ECC エラー割り込みを発生させる。 	61	<p>【3.17.2 リード・バッファ機能】</p> <ul style="list-style-type: none"> ○ 128bit (32bit×4) のリード・バッファ ○ リード・バッファ内で HIT した場合は、0 ウェイトで AHB へ応答。 ○ 2bit ECC エラーが発生した場合には、リード・バッファの内容をクリア ○ リード応答時の 2bit ECC エラーは、ECC エラー割り込みを発生させる。

No.9 3.18 データ RAM

Header Endec の表記を修正

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
62	<p>【3.18 データ RAM】</p> <p>内蔵データ RAM は、512k バイトの RAM です。Ethernet Accelerator (Header Endec (encoder/decoder)) と AHB の双方からのアクセスが可能です。</p>	62	<p>【3.18 データ RAM】</p> <p>内蔵データ RAM は、512k バイトの RAM です。Header Endec (Communication-BUS) と AHB の双方からのアクセスが可能です。</p>

No.10 3.18.1 機能概要

ECC エラー割り込み機能を追加

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
62	<p>【3.18.1 機能概要】</p> <ul style="list-style-type: none"> ○ AHB レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ただし、ライト・アクセス直後のリード・アクセスのみレイテンシ 2 ○ Communication-BUS レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ○ 競合時のアクセスのアービトレーション：ラウンドロビン ○ AHB バス幅：32bit ○ Communication-BUS バス幅：128bit ○ RAM バス幅：128bit (ECC 除く) ○ AHB 転送サイズ：8/16/32bit 転送に対応 ○ Communication-BUS 転送サイズ：8/16/32/128bit 転送に対応 ○ バースト転送：シングル、不定長バースト、固定長バースト(INCR4/8/16、WRAP4/8/16)に対応 ○ リトル・エンディアン固定 	62	<p>【3.18.1 機能概要】</p> <ul style="list-style-type: none"> ○ AHB レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ただし、ライト・アクセス直後のリード・アクセスのみレイテンシ 2 ○ Communication-BUS レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ○ 競合時のアクセスのアービトレーション：ラウンドロビン ○ AHB バス幅：32bit ○ Communication-BUS バス幅：128bit ○ RAM バス幅：128bit (ECC 除く) ○ AHB 転送サイズ：8/16/32bit 転送に対応 ○ Communication-BUS 転送サイズ：8/16/32/128bit 転送に対応 ○ バースト転送：シングル、不定長バースト、固定長バースト(INCR4/8/16、WRAP4/8/16)に対応 ○ リトル・エンディアン固定 ○ ECC 対応：1bit エラー補正、2bit エラー検出

No.11 3.19.1 機能概要

ECC エラー割り込み機能を追加

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
63	<p>【3.19.1 機能概要】</p> <ul style="list-style-type: none"> ○ Communication-BUS レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ○ 競合時のアクセスのアービトレーション：固定優先式（Communication-BUS が優先） ○ Communication-BUS バス幅：128bit ○ RAM バス幅：128bit（ECC 回路除く） ○ Communication-BUS 転送サイズ：8/16/32/128bit 転送に対応 	63	<p>【3.19.1 機能概要】</p> <ul style="list-style-type: none"> ○ Communication-BUS レイテンシ：リード・アクセス/ライト・アクセス共にレイテンシ 1 ○ 競合時のアクセスのアービトレーション：固定優先式（Communication-BUS が優先） ○ Communication-BUS バス幅：128bit ○ RAM バス幅：128bit（ECC 回路除く） ○ Communication-BUS 転送サイズ：8/16/32/128bit 転送に対応 ○ ECC 対応：1bit エラー補正、2bit エラー検出

No.12 3.20.1 機能概要

サポート機能として Internal DMA / Buffer Allocator / Header EnDec を追加

V4.00		V4.01	
ページ	記載内容	ページ	改訂内容
64	<p>【3.20.1 機能概要】</p> <ul style="list-style-type: none"> ○ Task Scheduler <ul style="list-style-type: none"> ➢ Hardware ISR：128本の割り込み要因から32本を選択 ➢ CONTEXT 数：64 ➢ Semaphore 識別子：128 ➢ Event 識別子：64 ➢ Mailbox 識別子：64 ➢ Mailbox エlement数：192 ➢ CONTEXT 優先順位：16 ○ Hardware Function Manager 	64	<p>【3.20.1 機能概要】</p> <ul style="list-style-type: none"> ○ Task Scheduler <ul style="list-style-type: none"> ➢ Hardware ISR：128本の割り込み要因から32本を選択 ➢ CONTEXT 数：64 個 ➢ Semaphore 識別子：128 個 ➢ Event 識別子：64 個 ➢ Mailbox 識別子：64 個 ➢ Mailbox エlement数：192 個 ➢ CONTEXT 優先順位：16 段階 ○ Hardware Function Manager <ul style="list-style-type: none"> ○ Internal DMA ○ Buffer Allocator ○ Header EnDec

No.13 4.4 DC 特性

表 4.6 入力リーク電流の条件から 5kΩ 抵抗の項目を削除

V4.00								V4.01									
ページ	記載内容							ページ	改訂内容								
70	【4.4 DC 特性】 [表 4.6 DC 特性 (VDD = 3.3±0.3V, TA = -40~+85°C) (1/2)]							70	【4.4 DC 特性】 [表 4.6 DC 特性 (VDD = 3.3±0.3V, TA = -40~+85°C) (1/2)]								
	項目	略号	条件		MIN.	TYP.	MAX.	単位		項目	略号	条件		MIN.	TYP.	MAX.	単位
	入力リーク電流 (3.3V バッファ)	I _I	V _I = VDD or GND	通常入力	—	—	±10	μA		入力リーク電流 (3.3V バッファ)	I _I	V _I = VDD or GND	通常入力	—	—	±10	μA
			V _I = GND	プルアップ抵抗付き (5 kΩ)	-293.8	-645.7	-1181.3	μA				V _I = GND	プルアップ抵抗付き (50 kΩ)	-28.9	-65.7	-129.8	μA
				プルアップ抵抗付き (50 kΩ)	-28.9	-65.7	-129.8	μA				V _I = VDD	プルダウン抵抗付き (50 kΩ)	10.2	43.4	83.9	μA
			V _I = VDD	プルダウン抵抗付き (50 kΩ)	10.2	43.4	83.9	μA									
	入力リーク電流 (5V-Tolerant バッファ)	I _I	V _I = GND	プルアップ抵抗付き (50 kΩ)	39.0	—	100.9	μA		入力リーク電流 (5V-Tolerant バッファ)	I _I	V _I = GND	プルアップ抵抗付き (50 kΩ)	39.0	—	100.9	μA

No.14 4.4 DC 特性

表 4.7 ハイ・レベル出力電圧のシンボル (IOL→IOH) 変更

V4.00								V4.01									
ページ	記載内容							ページ	改訂内容								
70	【4.4 DC 特性】 [表 4.7 DC 特性 (VDD = 3.3±0.3V, TA = -40~+85°C) (2/2)]							70	【4.4 DC 特性】 [表 4.7 DC 特性 (VDD = 3.3±0.3V, TA = -40~+85°C) (2/2)]								
	項目	略号	条件		MIN.	TYP.	MAX.	単位		項目	略号	条件		MIN.	TYP.	MAX.	単位
	ロー・レベル出力電圧	V _{OL}	I _{OL} = 0mA	3.3V バッファ	—	—	0.1	V		ロー・レベル出力電圧	V _{OL}	I _{OL} = 0mA	3.3V バッファ	—	—	0.1	V
				5V-Tolerant バッファ	—	—	0.1	V					5V-Tolerant バッファ	—	—	0.1	V
	ハイ・レベル出力電圧	V _{OH}	I _{OH} = 0mA	3.3V バッファ	V _{DD} -0.1	—	—	V		ハイ・レベル出力電圧	V _{OH}	I _{OH} = 0mA	3.3V バッファ	V _{DD} -0.1	—	—	V
				5V-Tolerant バッファ	V _{DD} -0.1	—	—	V					5V-Tolerant バッファ	V _{DD} -0.1	—	—	V