

平成 21 年 5 月 6 日


FPGA トレーニング用学習ベースボード


MFPGA-BASE のシルク印刷ミスに関するお詫びと訂正

株式会社マルツ電波

〒910-0015 福井県福井市二の宮 2-3-7



Tel: (0776) 22 - 0264


平素より弊社製品をご愛顧賜り、厚く御礼申し上げます。さて、平成 21 年 4 月に発売いたしました弊社製 FPGA トレーニング用学習ベースボード「MFPGA-BASE」におきまして、基板シルク印刷の一部に誤りがございました。お買い上げいただきましたお客様にはお手数をおかけいたしますが、当該部分を別紙  のように読み替えていただきますよう、お願い申し上げます。

なお、別紙  に小サイズの表をご用意いたしました。プリントアウトしていただき、当該部分に貼り付けてご使用いただけますと幸いです。

ご愛用のお客様には大変ご迷惑をおかけしておりますことを、心よりお詫び申し上げます。



不具合内容

MFPGA-BASE基板中央 JP5 の設定表(別紙  写真 1)の内容に誤りがございました。正しい内容は別紙  のとおりです。本件によって起こる不具合は以下のとおりです。

- (1) JP5 5 - 6 番ピンおよび 7 - 8 番ピン・ショート状態(LATTICE モード)において、ispVM 上から本ボードを認識できない(別紙  のメッセージが表示される)。
- (2) JP5 5 - 6 番ピンおよび 7 - 8 番ピン・オープン状態(Undefine)にすると、ispVM 上から本ボードを正常に認識する。

なお、JP5 5 - 6 番ピンおよび 7 - 8 番の状態を正しく設定できていない場合でも、MFPGA-BASE 本体や搭載するFPGAボード、パソコンにダメージが及ぶことはございません。

対策

出荷済みの製品につきましては、当該部分の内容を別紙  のとおり読み替えていただくか、別紙  の表をお客様ご自身で貼付ください。今後出荷する製品につきましては、正しい内容を記したラベルを当該部分に貼付いたします。なお、今後製造予定の製品に対しましては、対策方法を変更する場合がございますので、あらかじめご了承ください。

以上



株式会社 **マルツ電波**

秋葉原・大阪日本橋・名古屋小田井・京都寺町・仙台五橋・静岡八幡・浜松高林
金沢西インター・福井二の宮・福井敦賀・WebShop

〒910-0015 福井県福井市二の宮 2-3-7

Tel: (0776)22-0264 FAX: (0776)25-4275

別紙資料

写真1 シルク印刷不具合部分

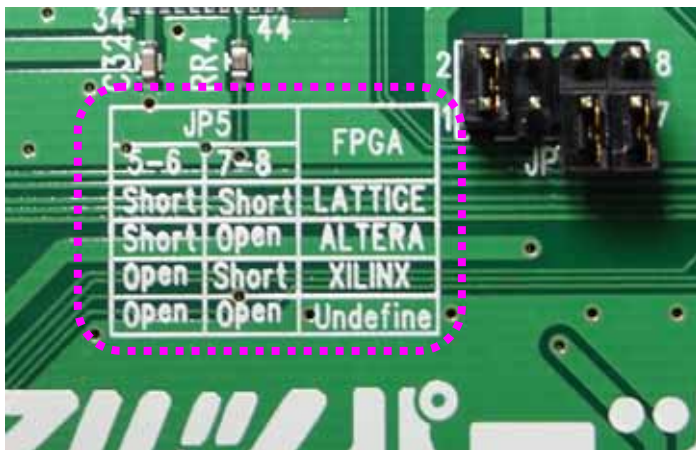


図1 JP5 設定表の正誤

JP5		FPGA
5-6	7-8	
Short	Short	LATTICE
Short	Open	ALTERA
Open	Short	XILINX
Open	Open	Undefined

誤

JP5		FPGA
5-6	7-8	
Short	Short	Undefined
Short	Open	ALTERA
Open	Short	XILINX
Open	Open	LATTICE

正

図2 ispVM 上から MFPGA-BASE を正常に認識できなかったときのメッセージ



図3 貼付用サイズの正しい表

JP5		FPGA
5-6	7-8	
Short	Short	Undefined
Short	Open	ALTERA
Open	Short	XILINX
Open	Open	LATTICE