

* * * * CN1:ピン配置 * * * *

機能	ALT-FPGA	XIL-FPGA	LAT-FPGA	CN1				ALT-FPGA	XIL-FPGA	LAT-FPGA	機能
	ピン番号	ピン番号	ピン番号	信号名	ピン番号	ピン番号	信号名	ピン番号	ピン番号		
グラウンド	-	-	-	GND	A01	B01	GND	-	-	-	グラウンド
I/O端子	-	-	2	IO_A02	A02	B02	IO_A01	-	-	1	I/O端子
I/O端子	-	-	6	IO_A04	A03	B03	IO_A03	-	-	5	I/O端子
I/O端子	-	-	15	IO_A06	A04	B04	IO_A05	-	-	10	I/O端子
I/O端子	-	-	21	IO_A08	A05	B05	IO_A07	-	-	17	I/O端子
I/O端子	-	-	27	PortIN[0]	A06	B06	PortIN[1]	-	-	22	I/O端子
I/O端子	-	-	29	PortIN[2]	A07	B07	PortIN[3]	-	-	28	I/O端子
I/O端子	3	-	31	PortOUT[0]	A08	B08	PortOUT[1]	4	-	30	I/O端子
I/O端子	5	2	35	PortOUT[2]	A09	B09	PortOUT[3]	20	3	32	I/O端子
I/O端子	21	4	37	PortOUT[4]	A10	B10	PortOUT[5]	22	5	36	I/O端子
I/O端子	23	9	39	PortOUT[6]	A11	B11	PortOUT[7]	24	10	38	I/O端子
I/O端子	25	11	43	DAC_ENB#	A12	B12	PortIN[4]	27	12	40	I/O端子
I/O端子	28	13	45	TACTSW[3]	A13	B13	PortIN[5]	29	15	44	I/O端子
電源	-	-	-	3.3V	A14	B14	3.3V	-	-	-	電源
I/O端子	34	16	46	PortIN[6]	A15	B15	PortIN[7]	35	17	47	I/O端子
I/O端子	36	18	48	SysRST#	A16	B16	USB_DM#	37	22	50	I/O端子
I/O端子	38	23	52	USB_ENB#	A17	B17	USB_DP	39	24	53	I/O端子
I/O端子	40	26	54	RxD	A18	B18	TxD	41	27	55	I/O端子
グラウンド	-	-	-	GND	A19	B19	GND	-	-	-	グラウンド
スイッチ入力	42	30	78	TACTSW[4]	A20	B20	DIPSW[2]	47	32	57	I/O端子
I/O端子	48	33	56	DIPSW[1]	A21	B21	Seg_D4[1]	49	34	58	I/O端子
I/O端子	50	35	61	Seg_D4[2]	A22	B22	Seg_D4[3]	51	36	62	I/O端子
I/O端子	52	40	69	Seg_D4[4]	A23	B23	Seg_D4[5]	53	41	66	I/O端子
I/O端子	54	47	71	Seg_D4[6]	A24	B24	Seg_D4[7]	55	48	70	I/O端子
I/O端子	56	49	72	Seg_D4[8]	A25	B25	GCLK1	10	38	65	クロック入力

JTAG系統信号
クロック系統
汎用I/Oピン
電源系統
未使用信号

* * * * CN2:ピン配置 * * * *

機能	ALT-FPGA	XIL-FPGA	LAT-FPGA	CN2				ALT-FPGA	XIL-FPGA	LAT-FPGA	機能
	ピン番号	ピン番号	ピン番号	信号名	ピン番号	ピン番号	信号名	ピン番号	ピン番号		
クロック入力			144	GCLK2	A01	B01	GND	-	-	-	グラウンド
I/O端子			142	IO B02	A02	B02	IO B01			143	I/O端子
クロック専用			138	GPLL2_FB	A03	B03	IO B03			141	I/O端子
I/O端子			137	IO B04	A04	B04	IO B05			134	I/O端子
I/O端子			133	IO B06	A05	B05	IO B07			132	I/O端子
ブート完了通知			8	fpgaDONE	A06	B06	(open)			-	(未使用)
JTAG信号			79	fpgaTMS	A07	B07	fpgaPROG*			7	ブート要求
JTAG信号			81	fpgaTCK	A08	B08	fpgaTDO			82	JTAG信号
グラウンド	-	-	-	GND	A09	B09	fpgaTDI			80	JTAG信号
I/O端子	66	83	125	DipSW[3]	A10	B10	Seg_D3[1]	100	95	129	I/O端子
I/O端子	99	94	123	Seg_D3[2]	A11	B11	Seg_D3[3]	98	92	127	I/O端子
I/O端子	97	91	122	Seg_D3[4]	A12	B12	Seg_D3[5]	92	90	124	I/O端子
I/O端子	91	89	120	TactSW[2]	A13	B13	DipSW[4]	90	88	121	I/O端子
I/O端子	89	86	130	Seg_D3[6]	A14	B14	Seg_D3[7]	88	85	131	I/O端子
グラウンド	-	-	-	GND	A15	B15	GND	-	-	-	グラウンド
I/O端子	87	84	116	Seg_D3[8]	A16	B16	Seg_D2[1]	86	79	119	I/O端子
I/O端子	85	78	114	Seg_D2[2]	A17	B17	Seg_D2[3]	84	71	115	I/O端子
I/O端子	79	70	110	Seg_D2[4]	A18	B18	TactSW[1]	78	69	113	I/O端子
I/O端子	77	68	108	Seg_D2[5]	A19	B19	Seg_D2[6]	76	67	109	I/O端子
電源	-	-	-	3.3V	A20	B20	3.3V	-	-	-	電源
I/O端子	75	66	104	Seg_D2[7]	A21	B21	Seg_D2[8]	74	65	107	I/O端子
I/O端子	73	63	94	Seg_D1[1]	A22	B22	Seg_D1[2]	72	62	93	I/O端子
I/O端子	71	61	92	Seg_D1[3]	A23	B23	Seg_D1[4]	70	60	91	I/O端子
I/O端子	69	58	90	Seg_D1[5]	A24	B24	Seg_D1[6]	68	57	89	I/O端子
I/O端子	65	54	88	Seg_D1[7]	A25	B25	Seg_D1[8]	57	53	87	I/O端子

JTAG系統信号

クロック系統

汎用I/Oピン

電源系統

未使用信号